



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2015-0108093

(43) 공개일자 2015년09월25일

(51) 국제특허분류(Int. Cl.)

H01G 11/32 (2013.01) H01G 11/86 (2013.01)

(21) 출원번호 10-2014-0030832

(22) 출원일자 2014년03월17일

심사청구일자 2014년03월17일

(71) 출원인

고려대학교 산학협력단

서울특별시 성북구 안암로 145, 고려대학교 (안암동5가)

(72) 발명자

하정숙

서울시 강남구 남부순환로 2615 극동스타클래스 1105호

김대일

서울특별시 동대문구 제기로 2길 18 302호

(뒷면에 계속)

(74) 대리인

정은열

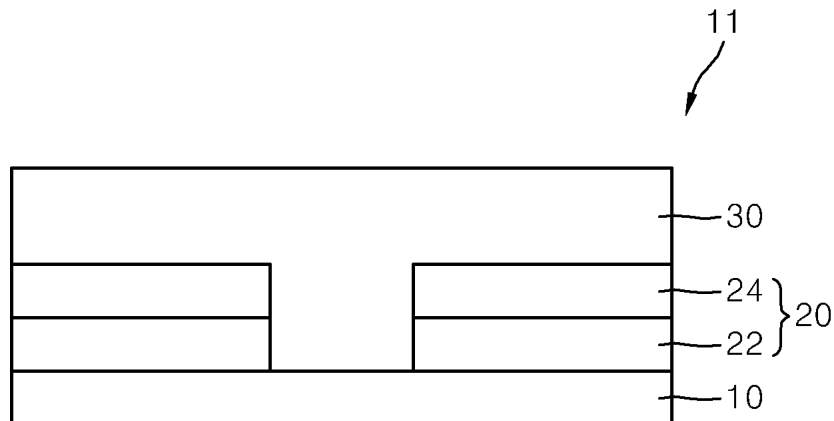
전체 청구항 수 : 총 8 항

(54) 발명의 명칭 패턴된 증착 그래핀을 이용한 전고체상 휘어짐 가능한 슈퍼커패시터 및 그 제조 방법

(57) 요약

그래핀을 이용해 휘어짐이나 늘임 가능한 슈퍼커패시터 및 그 제조 방법을 제공한다. 본 발명에 따른 슈퍼커패시터는 휘어짐이나 늘임 가능한 기판; 상기 기판 위에 형성된 전극; 및 전해질을 포함하고, 상기 전극은 표면에 탄소 기반 물질, 산화금속 및 전도성 고분자 중 적어도 어느 하나가 혼성화된 증착 그래핀 패턴으로 이루어진다. 본 발명에 따르면, 전고체상이면서 휘어짐이나 늘임 가능한 슈퍼커패시터로 제조할 수 있고, 슈퍼커패시터의 비표면적당 축전용량을 증가시킬 수 있다.

대표도 - 도2



(72) 발명자

윤준영

서울특별시 동대문구 무학로47길 28 205호

이금비

경기도 의정부시 신촌로5번길 20 9

이 발명을 지원한 국가연구개발사업

과제고유번호 2013016165

부처명 미래창조과학부

연구관리전문기관 한국연구재단

연구사업명 (이공)중견연구자지원_도약연구

연구과제명 Power dressing을 위한 슈퍼커패시터가 내장된 3차원 스트레처블 소자 공정 기술

기 여 율 1/1

주관기관 고려대학교

연구기간 2013.06.01 ~ 2014.05.31

명세서

청구범위

청구항 1

휘어짐이나 늘임 가능한 기판;

상기 기판 위에 형성된 전극; 및

전해질을 포함하고,

상기 전극은 표면에 탄소기반 물질, 산화금속 및 전도성 고분자 중 적어도 어느 하나가 혼성화된 증착 그래핀 패턴으로 이루어진 것을 특징으로 하는 슈퍼커패시터.

청구항 2

제1항에 있어서, 상기 탄소기반 물질은 활성탄소, 탄소나노튜브 또는 그래핀 파우더이고, 상기 산화금속은 RuO_2 , MnO_2 또는 ZnO_2 이며, 상기 전도성 고분자는 폴리아닐린(Polyaniline), 폴리피롤(Polypyrrole) 또는 폴리사이오펜(Polythiophene)인 것을 특징으로 하는 슈퍼커패시터.

청구항 3

휘어짐이나 늘임 가능한 기판 상에 전극을 형성하는 단계; 및

상기 전극 상에 전해질을 형성하는 단계를 포함하고,

상기 전극은 표면에 탄소기반 물질, 산화금속 및 전도성 고분자 중 적어도 어느 하나가 혼성화된 증착 그래핀 패턴으로 이루어진 것을 특징으로 하는 슈퍼커패시터 제조 방법.

청구항 4

제3항에 있어서, 상기 탄소기반 물질은 활성탄소, 탄소나노튜브 또는 그래핀 파우더이고, 상기 산화금속은 RuO_2 , MnO_2 또는 ZnO_2 이며, 상기 전도성 고분자는 폴리아닐린, 폴리피롤 또는 폴리사이오펜인 것을 특징으로 하는 슈퍼커패시터 제조 방법.

청구항 5

제3항에 있어서, 상기 전극을 형성하는 단계는,

그래핀을 화학적 기상 증착법으로 합성하는 단계;

상기 그래핀을 상기 기판 위로 전사(transfer)하는 단계;

상기 그래핀을 패터닝하여 그래핀 패턴을 형성하는 단계; 및

상기 그래핀 패턴 표면에 탄소기반 물질, 산화금속 및 전도성 고분자 중 적어도 어느 하나를 혼성화시키는 단계를 포함하는 것을 특징으로 하는 슈퍼커패시터 제조 방법.

청구항 6

제5항에 있어서, 상기 혼성화시키는 단계는 전기도금, 스핀코팅 또는 분사코팅 방법에 의하는 것을 특징으로 하는 슈퍼커패시터 제조 방법.

청구항 7

제5항에 있어서, 상기 그래핀을 상기 기판 위로 전사하기 전에 상기 기판 위에 자가 조립 단분자막(SAM)을 더 형성하는 것을 특징으로 하는 슈퍼커패시터 제조 방법.

청구항 8

제5항에 있어서, 상기 탄소기반 물질은 탄소나노튜브이고, 상기 혼성화시키는 단계는 분사코팅이며, 상기 탄소나노튜브를 산용액 처리해 기능기를 붙인 후 탈이온수에 분산시켜 분사하는 것을 특징으로 하는 슈퍼커패시터 제조 방법.

발명의 설명

기술 분야

[0001] 본 발명은 슈퍼커패시터 및 그 제조 방법에 관한 것으로서, 보다 상세하게는 그래핀을 이용한 박막형 슈퍼커패시터 및 그 제조 방법에 관한 것이다.

배경 기술

[0002] 휴대 가능한 전자기기의 발달로 작은 크기의 에너지 저장 장치에 대한 수요가 늘어나고 있다. 그 중에서도 슈퍼커패시터는 시장에서 높은 잠재력을 가지고 있는 에너지 저장 장치 중 하나로서, 빠른 충·방전, 높은 출력밀도, 안정성, 그리고 긴 수명을 가진다. 슈퍼커패시터는 수초 만에 급속 충·방전이 가능하여 2차 전지보다 10배 가량 고출력이면서도 50만 사이클 이상의 반영구적 수명을 자랑하는 차세대 에너지 저장 장치이다.

[0003] 도 1은 슈퍼커패시터의 충·방전 과정을 설명하기 위한 개략적인 그림이다.

[0004] 도 1을 참조하면, 슈퍼커패시터는 전극(1)과 전해질(2) 계면에 직접적으로 전하(3, 4)를 축적한다. 충전 과정에서 양이온(4)과 전자(3)는 양극과 음극으로 각각 끌려가고, 전극(1)의 미세구멍 안에서 전기적 이중층이 형성된다. 충전효율을 향상시키기 위해 두 가지 중요한 조건을 만족시켜야 하는데, 전기적 이중층이 형성될 수 있는 넓은 비표면적과 빠른 충·방전을 가능하게 하는 낮은 내부저항이 그 조건이다.

[0005] 단일벽 탄소나노튜브, 활성탄소, 그래핀, 탄소나노캡, 탄소나노섬유 등 탄소기반의 물질들은 그 넓은 비표면적과 화학적 안정성 때문에 슈퍼커패시터의 전극 물질로서 연구되어 왔다. 그 중에 탄소원자가 벌집모양을 이루고 있는 2차원 형태의 그래핀은 큰 관심을 끌어왔다. 그래핀은 평면 방향에서의 뛰어난 전도성, 넓은 이론적 비표면적, 높은 기계적 강도와 화학적 안정성 때문에 슈퍼커패시터나 리튬이온 배터리에서 유망한 전극 물질로 주목받고 있다.

[0006] 그래핀 합성법은 여러 가지가 알려져 있지만 그동안 주로 환원방법에 의해 합성된 산화 그래핀만이 슈퍼커패시터의 전극으로 응용되었다. 산화된 그래핀은 분말 혹은 플레이크(flake)와 같이 개별화된 입자 형태이므로 전극 구성시 금속 박막과 같은 집전체가 반드시 필요하고 그 집전체 위에 산화된 그래핀을 코팅하는 방법으로 구현해야 한다. 이 때 그래핀 입자의 겹침이나 응집 현상이 일어나고 이 현상들은 슈퍼커패시터의 비표면적과 성능을 감소시키는 문제가 된다.

[0007] 한편, 디스플레이나 기타 전자기기에서는 휘어짐이나 늘임 가능한 특성이 요구되고 있고, 입을 수 있거나 휴대하기 용이한 것, 그리고 내장기관 및 인체에 심을 수 있는 기기에 대한 수요가 높아지고 있으므로, 이러한 기기의 전원 저장 및 공급 장치로 적용 가능한 슈퍼커패시터 또한 휘어짐이나 늘임 가능하게 제조할 필요가 있다.

발명의 내용

해결하려는 과제

[0008] 본 발명이 해결하고자 하는 과제는 그래핀을 이용해 휘어짐이나 늘임 가능한 슈퍼커패시터 및 그 제조 방법을 제공하는 것이다.

과제의 해결 수단

[0009] 상기 과제를 해결하기 위해 본 발명에 따른 슈퍼커패시터는 휘어짐이나 늘임 가능한 기관; 상기 기관 위에 형성된 전극; 및 전해질을 포함하고, 상기 전극은 표면에 탄소기반 물질, 산화금속 및 전도성 고분자 중 적어도 어느 하나가 혼성화된 증착 그래핀 패턴으로 이루어진다.

[0010] 본 발명에 따른 슈퍼커패시터에 있어서, 상기 탄소기반 물질은 활성탄소, 탄소나노튜브 또는 그래핀 파우더이고, 상기 산화금속은 RuO_2 , MnO_2 또는 ZnO_2 이며, 상기 전도성 고분자는 폴리아닐린(Polyaniline), 폴리

피롤(Polypyrrole) 또는 폴리사이오펜(Polythiophene)일 수 있다.

[0011] 상기 과제를 해결하기 위해 본 발명에 따른 수퍼커패시터 제조 방법에서는 휘어짐이나 늘임 가능한 기판 상에 전극을 형성하고, 상기 전극 상에 전해질을 형성하는데, 상기 전극은 표면에 탄소기반 물질, 산화금속 및 전도성 고분자 중 적어도 어느 하나가 혼성화된 증착 그래핀 패턴으로 이루어지게 한다.

[0012] 본 발명에 따른 수퍼커패시터 제조 방법에 있어서, 상기 전극은, 그래핀을 화학적 기상 증착법으로 합성하는 단계; 상기 그래핀을 상기 기판 위로 전사(transfer)하는 단계; 상기 그래핀을 패터닝하여 그래핀 패턴을 형성하는 단계; 및 상기 그래핀 패턴 표면에 탄소기반 물질, 산화금속 및 전도성 고분자 중 적어도 어느 하나를 혼성화시키는 단계를 포함하여 형성할 수 있다. 이 때, 상기 혼성화시키는 단계는 전기도금, 스핀코팅 또는 분사코팅 방법에 의할 수 있다. 그리고, 상기 그래핀 패턴을 형성하는 단계는 포토리소그래피와 드라이에칭 방법에 의할 수 있다.

[0013] 본 발명에 따른 수퍼커패시터 제조 방법에 있어서, 상기 그래핀을 상기 기판 위로 전사하기 전에 상기 기판 위에 자가 조립 단분자막(SAM : Self-Assembled Monolayer)을 더 형성하면 패터닝할 때에 그래핀 탈락을 방지할 수 있다.

[0014] 가장 바람직한 실시예에 있어서, 상기 탄소기반 물질은 탄소나노튜브, 특히 다중벽 탄소나노튜브(MWNT : Multi Wall carbon Nono Tube)이고, 상기 혼성화시키는 단계는 분사코팅이며, 상기 탄소나노튜브를 산용액 처리해 기능을 붙인 후 탈이온수에 분산시켜 분사한다.

발명의 효과

[0015] 본 발명에 따르면, 증착 그래핀 패턴을 전극으로 사용하며 증착 그래핀은 그래핀 입자가 입계를 경계로 2차원적으로 서로 연결되어 그 자체가 가로 및 세로 방향으로 일정 길이 연장하는 박막의 형태이므로, 금속 박막과 같은 별도의 집전체가 필요하지 않다. 증착 그래핀 패턴을 휘어짐이나 늘임 가능한 기판에 구현하므로 흐르지 않는 전해질을 사용할 경우 전고체상이면서 휘어짐이나 늘임 가능한 수퍼커패시터로 제조할 수 있다. 따라서, 휘어짐이나 늘임 가능한 전자소자, 입을 수 있거나 휴대할 수 있는 전자기기, 내장기관 및 인체에 심을 수 있는 전자기기의 전원 저장 및 공급 장치로 적용 가능하다.

[0016] 본 발명에 따르면, 증착 그래핀 패턴 표면에 탄소기반 물질, 산화금속 및 전도성 고분자 중 적어도 어느 하나가 혼성화되도록 함으로써, 그래핀을 단독으로 사용할 때에 비하여 수퍼커패시터의 비표면적당 축전용량을 비약적으로 상승시킬 수 있다.

도면의 간단한 설명

[0017] 도 1은 수퍼커패시터의 충·방전 과정을 설명하기 위한 개략적인 그림이다.

도 2는 본 발명에 따른 수퍼커패시터의 단면도이다.

도 3은 본 발명에 따른 수퍼커패시터 제조 방법의 순서도이다.

도 4는 본 발명 실시예에 따라 패터닝 증착 그래핀과 기능화된 다중벽 탄소나노튜브를 이용해 수퍼커패시터를 제조하는 과정의 모식도이다.

도 5는 본 발명 실시예에 따라 패터닝 증착 그래핀과 패터닝 증착 그래핀 위에 기능화된 다중벽 탄소나노튜브를 분사코팅한 이미지이다.

도 6은 본 발명 실시예에 따라 기능화된 다중벽 탄소나노튜브를 패터닝 증착 그래핀 위에 분사코팅하여 필름형태로 만든 후의 SEM 이미지이다.

도 7a 내지 도 7d는 본 발명 실시예와 비교예에 따라 제작된 수퍼커패시터에서 기능화된 다중벽 탄소나노튜브 분사코팅 유무에 따른 특성 비교 그래프이다.

도 8은 본 발명 실시예와 비교예에 따라 제작된 수퍼커패시터에서 기능화된 다중벽 탄소나노튜브 필름 유무에 따른 BET 비표면적과 에너지 저장량 비교 그래프이다.

도 9는 본 발명 실시예에 따라 제작된 휘어짐 가능한 수퍼커패시터 이미지이다.

발명을 실시하기 위한 구체적인 내용

- [0018] 이하, 첨부 도면들을 참조하면서 본 발명의 바람직한 실시예를 상세히 설명하기로 한다. 그러나 본 발명의 실시예에는 여러 가지 다른 형태로 변형될 수 있으며, 본 발명의 범위가 아래에서 상술하는 실시예로 한정되는 것으로 해석되어져서는 안 된다. 본 발명의 실시예는 당업계에서 평균적인 지식을 가진 자에게 본 발명을 보다 완전하게 설명하기 위하여 제공되는 것이다. 따라서, 도면에서의 요소의 형상 등은 보다 명확한 설명을 강조하기 위해서 과장되어진 것이다.
- [0019] 도 2는 본 발명에 따른 슈퍼커패시터의 단면도이다.
- [0020] 도 2를 참조하면, 본 발명에 따른 슈퍼커패시터(11)는 기관(10), 전극(20) 및 전해질(30)을 포함한다. 기존의 슈퍼커패시터가 여러 개의 전극과 전해질이 서로 번갈아 기관 위에 수직으로 쌓이는 적층형 구조임에 반하여 본 발명에 따른 슈퍼커패시터(11)는 기관(10) 위에 전극(20)이 평면형으로 배치된 평면형 구조이다. 평면형 구조로 제작하면 구부리고 펴는 데 걸리는 기계적 응력의 해소가 용이해지며 휴대성이 더 좋아진다.
- [0021] 기관(10)은 휘어짐이나 늘임 가능한 기관이다. PET(폴리에틸렌 테레프탈레이트), PS(폴리스티렌), PI(폴리이미드), PVC(폴리염화비닐), PVP(poly vinyl pyrrolidone), PE(폴리에틸렌) 등의 투명한 유기물 기관이 이용될 수 있다. 기존의 슈퍼커패시터에서는 금속 박막과 같은 집전체를 기관 위에 형성하여야 하므로 기관은 금속 증착에 필요한 고온의 공정 온도를 견딜 수 있는 무기물 기관일 필요가 있는데 일반적으로 무기물 기관은 휘어짐이나 늘임이 가능하지 않다. 따라서, 기존의 슈퍼커패시터는 휘어짐이나 늘임 가능한 형태로 구현하기가 어려웠는데 본 발명에 따른 슈퍼커패시터(11)는 기관(10) 위에 집전체로서의 금속 박막을 증착할 필요가 없으므로 녹는점이 낮은 유기물 기관을 사용할 수 있어 휘어짐이나 늘임 가능한 형태로 구현된다.
- [0022] 전극(20)은 패터닝된 증착 그래핀, 즉 증착 그래핀 패턴(22)으로 이루어지며, 특히 증착 그래핀 패턴(22) 표면에는 탄소기반 물질, 산화금속 및 전도성 고분자 중 적어도 어느 하나의 추가적인 활물질(24)이 혼성화되어 있다. 탄소기반 물질은 활성탄소, 탄소나노튜브 또는 그래핀 파우더이고, 산화금속은 RuO_2 , MnO_2 또는 ZnO_2 이며, 전도성 고분자는 폴리아닐린(Polyaniline), 폴리피롤(Polypyrrole) 또는 폴리사이오펜(Polythiophene)일 수 있다. 그래핀 패턴(22)은 소자의 용도 및 디자인에 따라 다양한 형태와 디자인 룰로 패터닝되어 있을 수 있다.
- [0023] 전해질(30)은 고체 고분자 혹은 겔과 같이 흐르지 않는 전해질을 이용하면 액체 전해질을 사용할 때 염려되는 누액 위험이 없어 바람직하고, 슈퍼커패시터(11)를 전고체상으로 구현할 수 있다.
- [0024] 이와 같이 구성된 슈퍼커패시터(11)에서 증착 그래핀 패턴(22)은 우수한 전도성을 가진 박막이므로 그 자체가 집전체로 작용하고 그 위에 혼성화된 탄소기반 물질, 산화금속 및 전도성 고분자 중 적어도 어느 하나는 활물질로 작용한다. 이에 따라 슈퍼커패시터(11)에서는 기존에 필요하였던 금속 박막과 같은 별도의 집전체가 필요하지 않고, 높은 비표면적의 전극이 구현되므로 축전용량을 크게 증가시킬 수 있다. 그리고 휘어짐이나 늘임 가능한 기관(10) 상에 흐르지 않는 전해질(30)까지 포함하여 제조되므로, 전고체상이면서도 휘어짐이나 늘임 가능해진다. 따라서, 휘어짐이나 늘임 가능한 전자소자, 입을 수 있거나 휴대할 수 있는 전자기기, 내장기관 및 인체에 심을 수 있는 전자기기의 전원 저장 및 공급 장치로 적용 가능하다.
- [0025] 도 3은 본 발명에 따른 슈퍼커패시터 제조 방법의 순서도이다.
- [0026] 도 3을 참조하면, 먼저 휘어짐이나 늘임 가능한 기관(도 2의 10) 상에 전극(도 2의 20)을 형성한다(단계 S1).
- [0027] 상기 전극은 표면에 탄소기반 물질, 산화금속 및 전도성 고분자 중 적어도 어느 하나(도 2의 24)가 혼성화된 증착 그래핀 패턴(도 2의 22)으로 이루어지게 한다.
- [0028] 그러기 위해서 세부적으로, 그래핀을 화학적 기상 증착(CVD)법으로 합성한 후, 이것을 상기 기관 위로 전사하고 나서 패터닝함으로써 증착 그래핀 패턴을 형성한다. 증착 그래핀 패턴을 형성할 때에는 포토리소그래피와 드라이에칭, 특히 RIE(Reactive Ion Etching) 방법에 의할 수 있다.
- [0029] 다음에는 상기 증착 그래핀 패턴 표면에 탄소기반 물질, 산화금속 및 전도성 고분자 중 적어도 어느 하나를 혼성화시키는 단계를 포함할 수 있다. 이 때, 상기 혼성화시키는 단계는 전기도금, 스핀코팅 또는 분사코팅 방법에 의할 수 있다. 그리고, 증착 그래핀 패턴 표면의 일부 혹은 전부, 원하는 부위에 이러한 추가 활물질을 적용하기 위해서는 레지스트 패턴과 같은 마스크 역할의 막을 먼저 형성한 후 추가 활물질을 적용함이 바람직하다.
- [0030] 전기도금 방법은 전기분해의 원리를 이용하여 증착 그래핀 패턴 표면에 산화금속을 혼성화시킬 때에 이용할 수 있다. 원하는 금속의 이온이 포함된 용액에 증착 그래핀 패턴이 형성된 기관을 담지한 후 전류를 가해 증착 그래핀 패턴 표면에 금속이 석출되도록 하는데, 이 때 용액 안에서의 반응으로 금속을 산화시키거나 후속적으로

금속을 산화시킬 수 있다. 석출되는 조건을 조절하면 산화금속은 나노입자, 나노막대, 나노선 등의 다양한 형태로 조절 가능하게 얻어질 수 있으며 보다 더 큰 비표면적 증가 효과를 위해 이 과정을 제어할 수 있다. 스핀코팅은 증착 그래핀 패턴 표면에 전도성 고분자를 혼성화시킬 때에 이용하면 좋다.

[0031] 스핀코팅에서는 증착 그래핀 패턴이 형성된 기판을 회전시키면서 그 위에 전도성 고분자 방울을 떨어뜨려 넓게 펴고 건조시키게 된다. 전도성 고분자의 점도, 기판 회전시의 RPM 등을 조절하면 전도성 고분자의 막 형성 두께를 제어할 수 있다.

[0032] 분사코팅은 증착 그래핀 패턴 표면에 혼성화시킬 재료를 용매에 분산시켜 이를 증착 그래핀 패턴 표면에 분사하여 막을 형성하는 방법이다. 이 방법은 증착 그래핀 패턴 표면에 탄소기반 물질이나 산화금속을 혼성화시킬 때에 적절한 방법이며 전도성 고분자의 점도가 높지 않은 경우에는 전도성 고분자를 혼성화시킬 때에 적용할 수도 있는 방법이다.

[0033] 이러한 단계를 거친 후에는, 상기 전극 상에 전해질(도 2의 30)을 형성한다(단계 S2). 상기 전해질은 인산(H_3PO_4)-폴리비닐 알콜(PVA) 젤 전해질과 같이 흐르지 않는 상태의 전해질을 이용하여야 전고체상으로 구현가능하며, 액체 전해질을 사용할 때 발생할 수도 있는 누액의 염려가 없어진다.

[0034] CVD법으로 합성된 그래핀은 뛰어난 전기적 특성으로 리튬이온 배터리나 적층형 슈퍼커패시터의 전극으로 사용되었으나, 원하는 모양으로 패턴을 얻기가 어려워 본 발명과 같은 평면형 슈퍼커패시터의 전극으로는 사용이 되지 않았다. 본 발명에서는 RIE와 같은 드라이에칭을 통해 그래핀을 패터닝하여 평면형 슈퍼커패시터의 전극으로 사용할 수가 있다.

[0035] 기존에는 CVD법으로 합성된 그래핀이 적층형 슈퍼커패시터의 전극으로 사용되었어도 환원 방법에 의해 합성된 산화 그래핀과 비교하여 비표면적이 낮아 에너지 저장량이 낮았다. 본 발명에서는 증착 그래핀 패턴 표면에 탄소기반 물질, 산화금속 및 전도성 고분자 중 적어도 어느 하나를 혼성화시킴으로써 전극 비표면적을 극대화하여 에너지 저장량을 크게 증가시킬 수 있다.

[0036] 이와 같이 본 발명에 따른 슈퍼커패시터 및 그 제조 방법에 의하면, 다양한 활물질과 디자인을 하나의 서킷위에 집적한 마이크로 크기의 평면형 슈퍼커패시터를 늘임이나 휘어짐 가능한 전고체상으로 구현할 수 있다.

[0037] 이하, 바람직한 실시예를 통해 본 발명을 더욱 상세하게 설명하도록 한다. 이하의 실시예에서는 전도성이 뛰어난 증착 그래핀 패턴을 집전체로 이용하고, 비표면적이 넓고 기능화된 다중벽 탄소나노튜브를 분사코팅하여 휘어짐 가능한 평면형 슈퍼커패시터를 제작하였고, 슈퍼커패시터의 축전용량을 비약적으로 상승시켰다.

[0038] 도 4는 본 발명 실시예에 따라 패턴된 증착 그래핀과 기능화된 다중벽 탄소나노튜브를 이용해 슈퍼커패시터를 제조하는 과정의 모식도이다.

[0039] 도 4를 참조하면, (a)와 (b)를 참조하여 먼저 그래핀(122)을 CVD법으로 형성하여 PET 기판(110) 위에 전사한다.

[0040] 그래핀(122) 증착 방법은 일반적으로 잘 알려져 있는 방법에 의할 수 있다. 예를 들어, Ni 등의 촉매 금속층이 증착된 SiO_2 기판(100)을 CVD 챔버 안에 넣고 수소와 아르곤 가스를 적절한 비율, 예컨대 1:4의 비율로 채워 넣는다. 일정한 기압을 유지하면서 고온에서 기상 탄소 공급원인 CH_4 가스와 수소-아르곤 혼합 가스를 일정 시간, 예컨대 30초 동안 흘려준 후, 상온까지 천천히 냉각시킨다. 이 과정에서 그래핀(122)이 Ni 위에 성장한다.

[0041] 증착된 그래핀(122)을 PET 기판(110)으로 전사하기 위해서는 PMMA 전사 방법을 사용한다. PMMA 용액은 100 ml 클로로벤젠에 4.6 g PMMA를 녹여서 준비한다. 준비된 PMMA 용액을 그래핀(122) 위에 도포한 뒤, 1000 rpm에서 10초, 4000 rpm에서 40초 동안 스핀코팅하고 68 °C 오븐에서 30분 동안 큐어링해준다. 큐어링이 끝난 후에는 3 몰 염산용액(3 M HCl)에 담가 Ni를 에칭한다. 에칭이 끝나면 PMMA가 덮여진 그래핀(122)이 SiO_2 기판(100)으로부터 분리되고, PMMA가 덮여진 그래핀(122)을 APTES 용액으로 자가 조립 단분자막(SAM)이 형성된 PET 기판(110)으로 전사한다. 전사가 끝나면 68 °C 오븐에서 15분간 건조한 뒤, 아세톤을 이용해 PMMA를 지워준다.

[0042] 그래핀(122)은 PET 기판(110)과 반데르발스 힘에 의해 쉽게 부착될 수 있는데 본 실시예에서와 같이 자가 조립 단분자막을 개재시키면 더 강한 부착력을 얻을 수 있다. 자가 조립 단분자막이 소수성의 PET 기판(110) 표면을 친수성으로 바꾸어주기 때문이다. 강한 부착력 덕분에 이후의 패터닝 과정에서 그래핀(122)이 탈락되지 않고 PET 기판(110) 위에 잘 고정되어 있게 된다.

[0043] 기존에 전극 용도로 그래핀 박막을 제작하는 방법은 촉매를 이용해 그래파이트를 정제하여 박막으로 제작하는

방법과 산화 그래핀을 이용한 습식 방법으로 나뉜다. 그래파이트를 정제하여 그래핀 박막을 제작하는 방법은 기판 위에 부착된 그래파이트 위에 촉매를 입힌 후 고분자를 그 위에 덮고 열처리하여 그래파이트로부터 그래핀을 얻은 다음 기판을 제거하여 그래핀 박막을 얻는 것이다. 산화 그래핀을 이용한 습식 방법은 그래핀을 산화시킨 후 용액 속에 섞어 분산시킨 뒤 이를 스핀 코팅을 통해 금속과 같은 집전체 상에 코팅하는 것이다.

[0044] 그래파이트와 촉매를 사용하는 방법은 고품질의 그래핀 박막을 얻을 수 있으나 공정 과정이 다소 복잡하다. 산화시킨 그래핀을 사용하는 방법은 그래파이트를 정제하는 방법에 비해 간단하다는 장점을 가지고 있다. 그러나 산화된 그래핀을 사용하기 때문에 순수한 그래핀을 사용하는 경우에 비해 전기적 특성이 떨어지며, 단일 박막이 아닌 작은 조각으로 나뉘어 형성되기 때문에 접침이나 응집의 문제가 있었다.

[0045] 그러나 본 발명 제조 방법에 따르면 기상 탄소 공급원을 이용한 그래핀 증착을 통해 시트 형상의 그래핀을 제작하는데, CVD와 같은 간단한 기상 증착 과정을 통해 그래핀을 얻을 수 있으므로 공정이 간단하며 제작된 그래핀 박막의 품질도 우수하다.

[0046] PET 기판(110) 위의 그래핀(122)은 도 4의 (c)와 같이 포토리소그래피와 산소 플라즈마를 이용한 RIE를 통해 패터닝한다. RIE 조건은 20sccm의 산소, 100W의 RF 파워, 20 mTorr의 압력에서 1분 동안 진행되는 것이었다. PET 기판(110) 위에서 포토리소그래피와 드라이에칭을 통해 패터닝된 증착 그래핀 패턴(122a)은 100 μm 의 채널 간격을 갖는다.

[0047] 다음으로 도 4의 (d)를 참조하면 그래핀 패턴(122a) 위에 기능화된 다중벽 탄소나노튜브(124, MWNT-COOH)를 분사코팅함으로써 전극(120) 형성이 끝난다. 다중벽 탄소나노튜브(124)는 산용액 처리에 의해 기능기인 카르복실기가 형성되었다. 산용액은 30ml의 황산과 10ml의 질산이 사용되었으며, 70℃에서 30분 동안 환류 처리하였다. 환류 처리가 끝난 뒤에 셀룰로스 에스테르 필터를 이용해 잔여 산을 제거하였으며, 산이 제거된 다중벽 탄소나노튜브(124)를 말려서 탈이온수(deionized water)에 1mg/ml의 농도로 분산시켜 사용하였다.

[0048] 그런 다음 도 4의 (e)와 같이 전기적 특성 측정을 위한 Au 패드(126)를 전자빔 증착과 포토리소그래피를 이용해 형성하고, (f)와 같이 인산(H_3PO_4)-폴리바이닐 알콜(PVA) 젤 전해질(130)을 드롭 코팅하여 수퍼커패시터(101)를 완성한다. 인산(H_3PO_4)-폴리바이닐 알콜(PVA) 젤 전해질(130)은 6g의 폴리바이닐 알콜(PVA), 60ml의 탈이온수와 6g의 인산(H_3PO_4)를 비커에 넣고 85℃에서 깨끗해질 때까지 약 3시간 동안 저어주어 합성한 것을 이용하였다.

[0049] 도 5는 본 발명 실시예에 따라 패터닝된 증착 그래핀과 패터닝된 증착 그래핀 위에 기능화된 다중벽 탄소나노튜브를 분사코팅한 이미지이다. 도 5를 참조하면, PET 기판 위에서 100 μm 의 채널 간격을 갖도록 패터닝된 증착 그래핀 패턴과 증착 그래핀 패턴 표면에 스프레이 코팅된 다중벽 탄소나노튜브를 관찰할 수 있다.

[0050] 도 6은 본 발명 실시예에 따라 기능화된 다중벽 탄소나노튜브를 패터닝된 증착 그래핀 위에 분사코팅하여 필름 형태로 만든 후의 표면 SEM 이미지이다. 도 6 안의 삽입 그림은 단면 SEM 이미지이다. 스프레이 코팅된 다중벽 탄소나노튜브 다발은 고밀도로 얹혀 있어 기공의 직경은 10 - 100 nm 정도로 평가된다. 기능화된 다중벽 탄소나노튜브가 탈이온수에 잘 분산이 된 결과, 다중벽 탄소나노튜브가 고밀도로 균일하게 코팅된 것으로 파악된다.

[0051] 패터닝된 증착 그래핀에 대한 라만 분광분석 결과, 그래핀은 다층막(MG : Multilayer Graphene)인 것으로 확인되었고, 전사된 상태의 그래핀, 패터닝된 증착 그래핀, 그리고 다중벽 탄소나노튜브가 코팅된 그래핀의 면저항은 각각 157, 233, 202 Ω/cm^2 으로 측정이 되었다. 패터닝에 따라 그래핀의 면저항이 증가한 것은 결함 발생에 따른 것이지만 여전히 전극으로 사용하기에 무리가 없는 낮은 면저항에 속한다.

[0052] 본 발명에 따라 제작된 수퍼커패시터와의 비교를 위하여, 기능화된 다중벽 탄소나노튜브가 코팅되지 않고 증착 그래핀 패턴만으로 이루어진 전극을 포함하는 수퍼커패시터도 비교예로서 제작하였다.

[0053] 도 7a 내지 도 7d는 본 발명 실시예 및 비교예에 따라 제작된 수퍼커패시터에서 기능화된 다중벽 탄소나노튜브 분사코팅 유무에 따른 특성 비교 그래프이다.

[0054] 도 7a는 CV(cyclic voltammetry) 데이터이다. 순환전압전류 측정은 0 내지 0.8 V의 전압 범위에서 100 mV s^{-1} 스캔 속도로 실시하였다. 도 7a에서 바깥쪽 그래프는 본 발명 실시예(Graphene/MWNT)의 경우이고 안쪽 그래프는 비교예(Graphene)의 경우이며, x축은 전압, y축은 전류이다. 도 7a를 참조하면 본 발명 실시예 및 비교예 모두 빠른 이온 확산과 전류 응답을 보인다. 그러나 같은 전압 범위에서 본 발명 실시예의 경우가 $\pm 4 \mu\text{A}$ 이고 비교예의 경우는 $\pm 0.08 \mu\text{A}$ 이다. 이와 같이 본 발명 실시예의 전류가 비교예에 비해 크게 증가한 이유는 다중벽

탄소나노튜브 코팅에 따른 급격한 비표면적 증가에 따라 더 많은 이온을 흡착할 수 있게 됨에 따른 것이다.

[0055] 도 7b는 다양한 스캔 속도에 따른 축전 용량(C)을 나타낸다. 도 7b에서 $\square$ -는 본 발명 실시예(Graphene/MWNT)의 경우이고 $\bullet$ -는 비교예(Graphene)의 경우이며, x축은 스캔 속도, y축은 축전 용량이다. 스캔 속도가 증가하면 전해질 안의 이온의 침투가 감소하여 축전 용량도 감소한다. 스캔 속도가 10 mV s^{-1} 일 때 C 값은 본 발명 실시예의 경우가 2.54 mF/cm^2 이고 비교예의 경우는 $16.1 \text{ }\mu\text{F/cm}^2$ 이다. 이와 같이 본 발명 실시예의 경우가 비교예에 비하여 150배 정도의 큰 용량을 나타낸다.

[0056] 뿐만 아니라, 에너지 밀도와 출력 밀도를 한 도표에 나타낸 Ragone plot을 그려보면 본 발명 실시예가 비교예에 비하여 덜 급격하게 감소하는 곡선을 보이므로, 본 발명 실시예의 경우가 더 많은 에너지를 저장하고 더 빠른 전달이 가능하다는 것을 알 수 있었다.

[0057] 도 7c는 전류 밀도 $10 \text{ }\mu\text{A/cm}^2$ 에서의 충전/방전 곡선이다. 도 7c에서 좌측 그래프는 본 발명 실시예(Graphene/MWNT)의 경우이고 우측 그래프는 비교예(Graphene)의 경우이며, x축은 시간, y축은 전압이다. 도 7c를 참조하면, 본 발명 실시예와 비교예 모두 선형이면서 대칭적인 삼각형 모양의 커브를 보이므로 패러데이 반응이 전기화학적 활성의 원인임을 알 수 있다. 전류 밀도 $10 \text{ }\mu\text{A/cm}^2$ 에서 한 번의 충전/방전 사이클을 완성하는데 걸리는 시간은 본 발명 실시예의 경우가 100초, 비교예의 경우가 0.4초이다.

[0058] 도 7d는 전류 밀도 변화에 따른 축전 용량 변화를 도시한 그래프이다. 도 7d에서 $\square$ -는 본 발명 실시예(Graphene/MWNT)의 경우이고 $\bullet$ -는 비교예(Graphene)의 경우이며, x축은 전류 밀도, y축은 축전 용량이다. $1 \text{ }\mu\text{A/cm}^2$ 에서 C 값은 본 발명 실시예의 경우가 $740.9 \text{ }\mu\text{F/cm}^2$, 비교예의 경우가 $3.6 \text{ }\mu\text{F/cm}^2$ 이고, $15 \text{ }\mu\text{A/cm}^2$ 에서 C 값은 본 발명 실시예의 경우가 $605.1 \text{ }\mu\text{F/cm}^2$, 비교예의 경우가 $2.9 \text{ }\mu\text{F/cm}^2$ 이다. 본 발명 실시예의 경우가 비교예에 비하여 C 값이 200 정도 큰 것은 도 7b에서와 마찬가지로이다.

[0059] 이와 같이 본 발명 실시예에 따라 제작된 그래핀/다중벽탄소나노튜브 슈퍼커패시터의 경우 비교예인 그래핀 슈퍼커패시터에 비해 훨씬 뛰어난 전기화학 특성을 보인다.

[0060] 도 8은 본 발명 실시예 및 비교예에 따라 제작된 슈퍼커패시터에서 기능화된 다중벽 탄소나노튜브 필름 유무에 따른 BET 비표면적과 에너지 저장량 비교 그래프이다. 본 발명 실시예에 따라 제작된 그래핀/다중벽탄소나노튜브 슈퍼커패시터의 경우(Patterned MG/MWNT) 비교예인 그래핀 슈퍼커패시터(Patterned MG)에 비해 훨씬 증가된 비표면적과 용량을 보인다. 패터닝된 증착 그래핀에 기능화 된 다중벽 탄소나노튜브를 스프레이 코팅함으로써 비표면적이 $1855 \text{ cm}^2/\text{g}$ 더 증가하였다. 그리고, 여기서 제작된 슈퍼커패시터는, 기존 CVD법에 의해 합성된 그래핀 기반 슈퍼커패시터가 대략 $12.4 \text{ }\mu\text{F/cm}^2$ 의 축전 용량을 가지는 것에 비해 현저히 높은 축전 용량인 2.54 mF/cm^2 을 나타낸다.

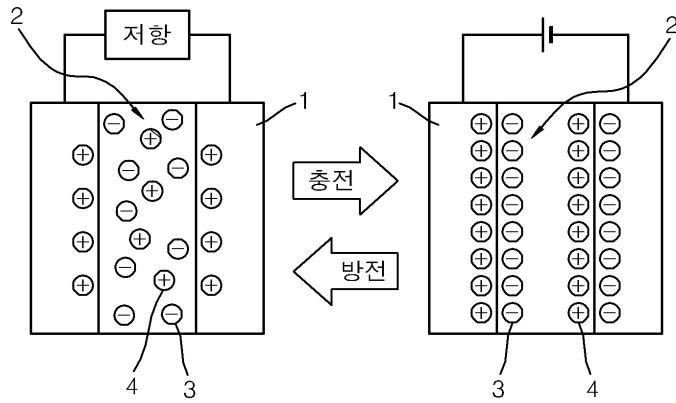
[0061] 도 9는 본 발명 실시예에 따라 제작된 휘어짐 가능한 슈퍼커패시터 이미지이다. 이러한 슈퍼커패시터는 구부림 반경 2.3mm의 구부림 테스트(위로 구부리고 나서 편평하게 한 후 아래로 구부리는 단계식 변화) 이후의 CV 측정 시 테스트 전과 거의 변화가 없어 기계적 안정성도 우수한 것을 확인하였다.

[0062] 이러한 슈퍼커패시터는 동일 기관 상에서 직렬 혹은 병렬로 연결되게 집적할 수 있다. 이와 같이 본 발명 실시예에서는 CVD법에 의해 합성된 그래핀을 휘어짐 가능한 슈퍼커패시터의 집전체로 활용하여 비표면적이 넓고, 기능화된 다중벽 탄소나노튜브를 분사코팅하여 비표면적을 극대화하였다. 동작하는 소자와 슈퍼커패시터를 휘어짐이나 늘임 가능한 동일 기관에 집적하면 입는 컴퓨터나 변형 가능한 전자 소자 기술에 활용할 수 있다.

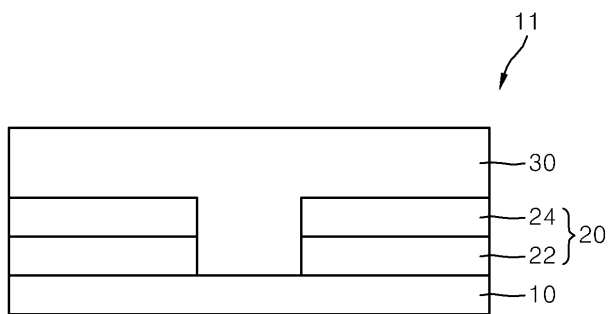
[0063] 이상, 본 발명을 바람직한 실시예를 들어 상세하게 설명하였으나, 본 발명은 상기 실시예에 한정되지 않으며, 본 발명의 기술적 사상 내에서 당 분야의 통상의 지식을 가진 자에 의하여 여러 가지 많은 변형이 가능함은 명백하다. 본 발명의 실시예들은 예시적이고 비한정적으로 모든 관점에서 고려되었으며, 이는 그 안에 상세한 설명 보다는 첨부된 청구범위와, 그 청구범위의 균등 범위와 수단내의 모든 변형예에 의해 나타난 본 발명의 범주를 포함시키려는 것이다.

도면

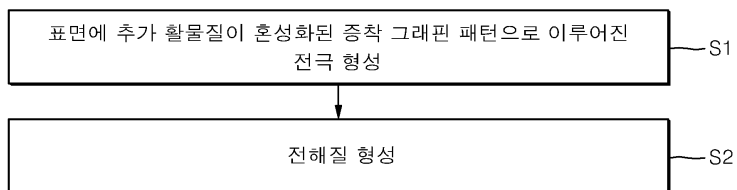
도면1



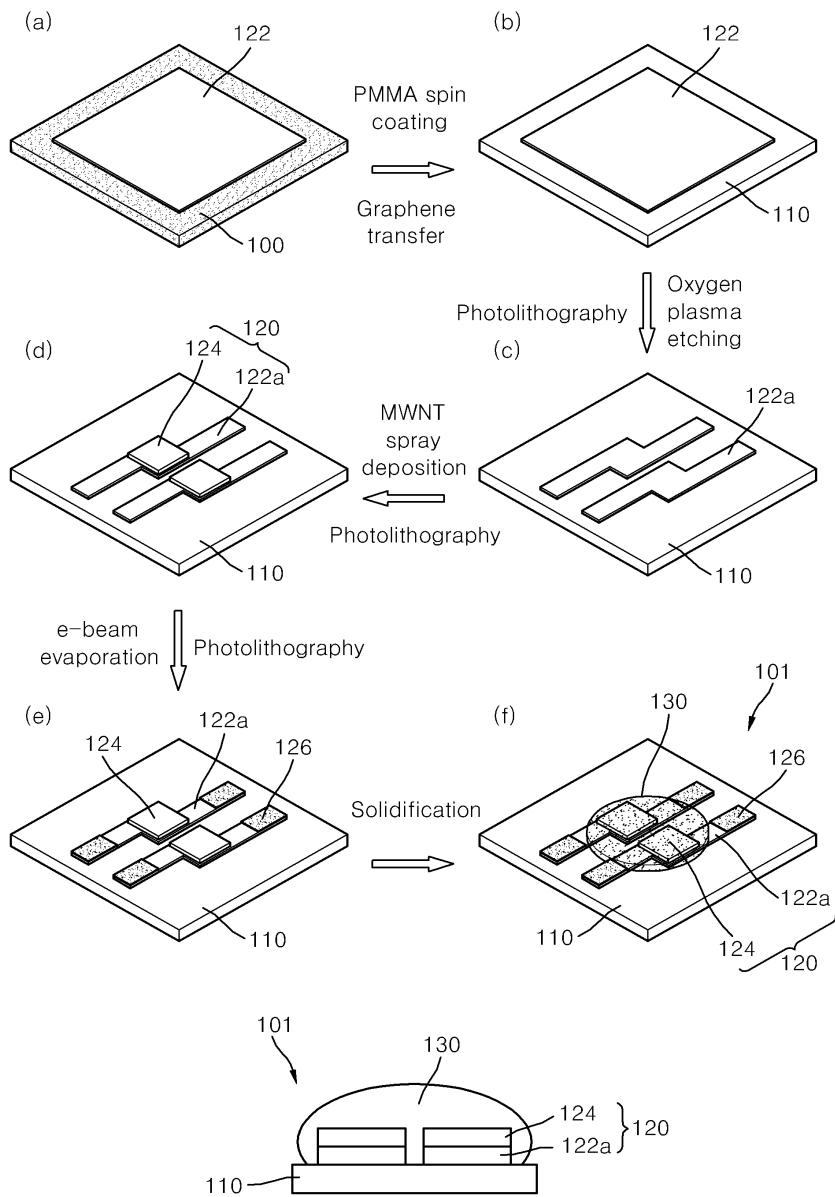
도면2



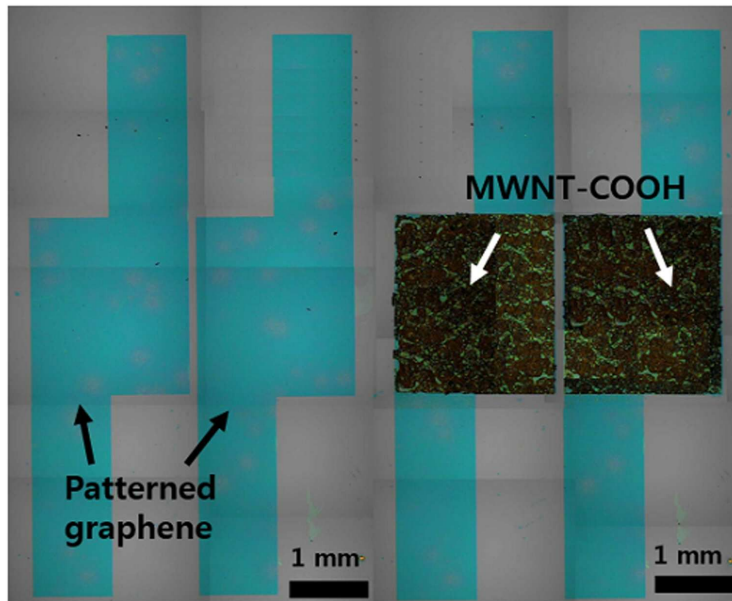
도면3



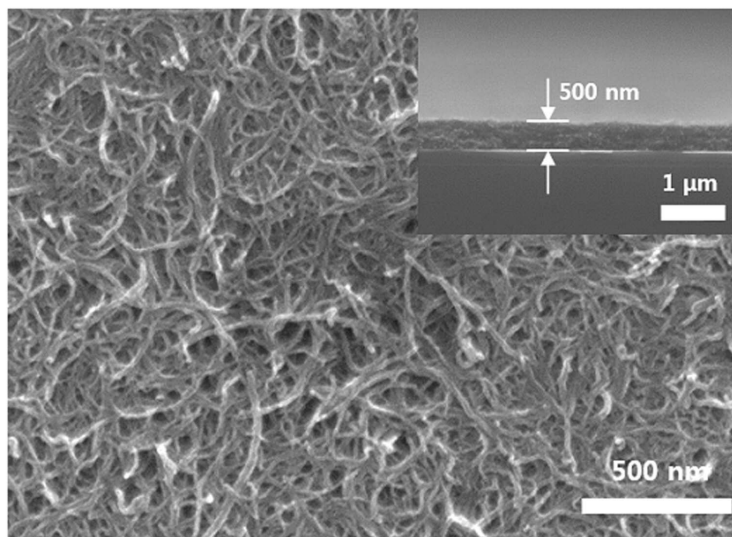
도면4



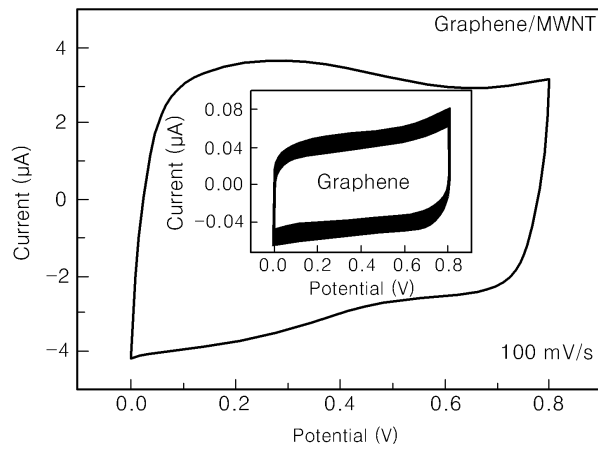
도면5



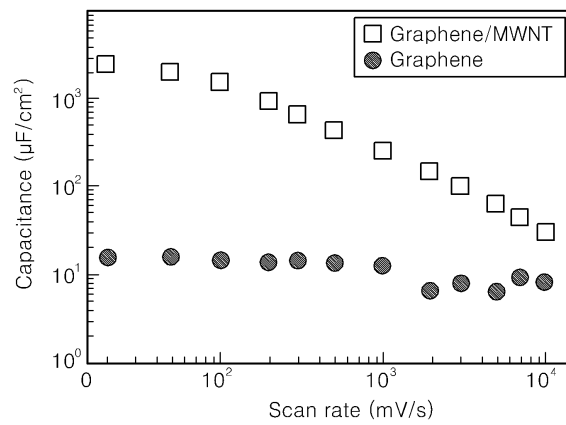
도면6



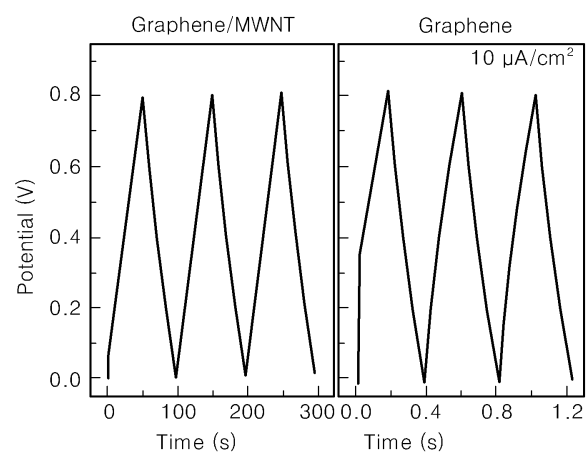
도면7a



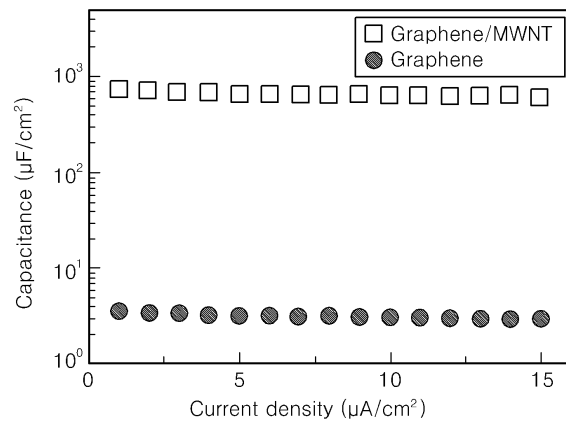
도면7b



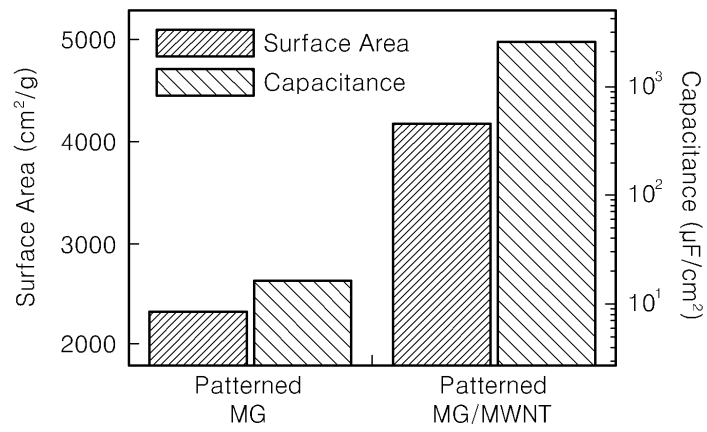
도면7c



도면7d



도면8



도면9

