

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)(11) 공개번호 10-2024-0142413
(43) 공개일자 2024년09월30일

(51) 국제특허분류(Int. Cl.)

H03H 9/05 (2020.01) H03H 3/08 (2006.01)
H03H 9/10 (2006.01) H03H 9/64 (2006.01)
H03H 9/72 (2006.01)

(52) CPC특허분류

H03H 9/0547 (2013.01)
H03H 3/08 (2013.01)

(21) 출원번호 10-2024-7022293

(22) 출원일자(국제) 2023년01월20일

심사청구일자 없음

(85) 번역문제출일자 2024년07월03일

(86) 국제출원번호 PCT/US2023/060987

(87) 국제공개번호 WO 2023/150436

국제공개일자 2023년08월10일

(30) 우선권주장

17/649,965 2022년02월04일 미국(US)

(71) 출원인

알에프360 싱가포르 피티이 리미티드

싱가포르 048619 싱가포르 래플즈 플레이스 9 리
퍼블릭 플라자 넘버26-01

(72) 발명자

콜라산티 시모네

미국 92121 캘리포니아주 샌디에고 모어하우스 드
라이브 5775

에르하르트-에젤러 나디네

미국 92121 캘리포니아주 샌디에고 모어하우스 드
라이브 5775

(뒷면에 계속)

(74) 대리인

특허법인코리아나

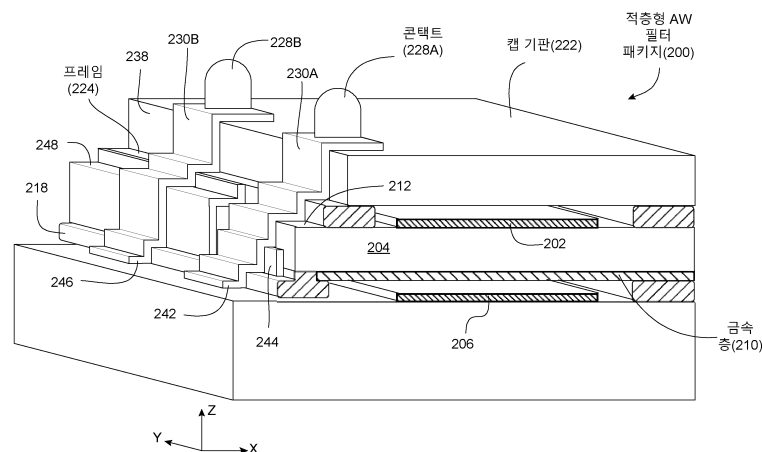
전체 청구항 수 : 총 20 항

(54) 발명의 명칭 크로스-토크 감소 층들을 포함하는 적층형 음향파(AW) 필터 패키지 및 관련 제조 방법

(57) 요약

적층형 AW 필터 패키지(200)는 제2 기판 상에 적층된 제1 기판(204)을 포함한다. 제1 기판은 제1 표면(212) 상에 제1 AW 필터 회로(202) 및 제2 표면 상에 금속 층(210)을 갖는다. 제2 기판은 제1 기판(204)의 금속 층(210)과 제2 기판의 제3 표면 사이의 캐비티 내에 배치된 제2 AW 필터 회로(206)를 갖는다. 금속 층(210)은 제1 기판의 측표면 상의 금속화 층에 형성된 금속 상호접속부(230a)에 의해 제2 AW 필터 회로(206)에 결합된다. 금속 층(210)은 제1 AW 필터 회로(202)와 제2 AW 필터 회로(206) 사이의 적층형 AW 필터 패키지(200) 내의 크로스토크(예를 들어, 전자기 간섭)를 감소시키기 위한 격리를 제공한다. 적층형 AW 필터 패키지(200)에 금속 층(210)을 포함시키는 것은 제1 및 제2 AW 필터 회로들(202,206)에서 필터링된 송신 및 수신 신호들의 신호 품질을 향상시킨다.

대표도 - 도3



(52) CPC특허분류

H03H 9/0566 (2013.01)

H03H 9/105 (2013.01)

H03H 9/1071 (2013.01)

H03H 9/1092 (2013.01)

H03H 9/6489 (2013.01)

H03H 9/725 (2013.01)

(72) 발명자

하출 슈테판 레오폴트

미국 92121 캘리포니아주 샌디에고 모어하우스 드
라이브 5775

호퍼 마누엘

미국 92121 캘리포니아주 샌디에고 모어하우스 드
라이브 5775

키르히호퍼 페터

미국 92121 캘리포니아주 샌디에고 모어하우스 드
라이브 5775

슐츠 폴커

미국 92121 캘리포니아주 샌디에고 모어하우스 드
라이브 5775

명세서

청구범위

청구항 1

적층형 음향파(AW) 필터 회로로서,

제1 표면 상에 제1 AW 필터 회로를 포함하는 제1 기관;

상기 제1 기관의 제2 표면 상의 금속 층;

제3 표면 상의 제2 AW 필터 회로를 포함하는 제2 기관으로서, 상기 제2 AW 필터 회로는 상기 제1 기관 상의 상기 금속 층과 상기 제2 기관의 상기 제3 표면 사이의 캐비티 내에 배치되는, 상기 제2 기관; 및

상기 제1 기관의 측표면 상에 배치된 적어도 하나의 금속 상호접속부를 포함하는 금속화 층으로서, 상기 적어도 하나의 금속 상호접속부는 상기 금속 층, 및 상기 제2 AW 필터 회로에 결합되는, 상기 금속화 층을 포함하는, 적층형 AW 필터 회로.

청구항 2

제1항에 있어서, 상기 적어도 하나의 금속 상호접속부는 상기 제2 AW 필터 회로에 결합된 접지 패드에 결합되는, 적층형 AW 필터 패키지.

청구항 3

제1항에 있어서, 상기 적어도 하나의 금속 상호접속부와 상기 제1 기관의 상기 측표면 사이에서 상기 제1 기관의 상기 측표면 상으로 연장되는 상기 금속 층의 일부를 더 포함하는, 적층형 AW 필터 패키지.

청구항 4

제1항에 있어서,

상기 제1 기관의 상기 측표면 상에 배치된 적어도 제2 금속 상호접속부; 및

상기 측표면과 적어도 상기 제2 금속 상호접속부 사이에서 상기 제1 기관의 상기 측표면 상에 배치되는 절연 층으로서, 적어도 상기 제2 금속 상호접속부는 상기 제1 기관으로부터 전기적으로 절연되는, 상기 절연 층을 더 포함하는, 적층형 AW 필터 패키지.

청구항 5

제1항에 있어서, 상기 제2 기관의 상기 제3 표면과 상기 금속 층 사이에 배치된 프레임을 더 포함하는, 적층형 AW 필터 패키지.

청구항 6

제1항에 있어서,

상기 제1 기관의 상기 제1 표면 상에 배치되는 캡 기관;

상기 캡 기관과 상기 제1 기관 사이에 배치되는 제2 프레임; 및

상기 캡 기관 상에 배치되는 콘택트를 더 포함하고;

상기 적어도 하나의 금속 상호접속부는 상기 콘택트에 결합되는, 적층형 AW 필터 패키지.

청구항 7

제1항에 있어서, 상기 금속 층은, 상기 제1 기관의 상기 제2 표면의 적어도 제1 부분 상에 배치되고 상기 제1 기관의 상기 제2 표면의 적어도 제2 부분 상에 배치되지 않은 금속을 포함하는 패터닝된 금속 층을 포함하는, 적층형 AW 필터 패키지.

청구항 8

제2항에 있어서, 상기 접지 패드는 상기 제1 AW 필터 회로에 추가로 결합되는, 적층형 AW 필터 패키지.

청구항 9

제1항에 있어서, 상기 제1 기판의 상기 제2 표면 상의 상기 금속 층은

상기 제1 기판의 상기 제2 표면 상의 티타늄 층; 및

상기 티타늄 층 상의 구리 층을 더 포함하는, 적층형 AW 필터 패키지.

청구항 10

제1항에 있어서, 셋톱박스; 엔터테인먼트 유닛; 내비게이션 디바이스; 통신 디바이스; 고정 위치 데이터 유닛; 모바일 위치 데이터 유닛; 위성 위치 확인 시스템(GPS) 디바이스; 모바일 폰; 셀룰러 폰; 스마트 폰 세션 개시 프로토콜(SIP) 폰; 태블릿; 패블릿; 서버; 컴퓨터; 휴대용 컴퓨터; 모바일 컴퓨팅 디바이스; 웨어러블 컴퓨팅 디바이스; 데스크톱 컴퓨터; 개인용 정보 단말기(PDA); 모니터; 컴퓨터 모니터; 텔레비전; 튜너; 라디오; 위성 라디오; 뮤직 플레이어; 디지털 뮤직 플레이어; 휴대용 뮤직 플레이어; 디지털 비디오 플레이어; 비디오 플레이어; 디지털 비디오 디스크(DVD) 플레이어; 휴대용 디지털 비디오 플레이어; 자동차; 차량 컴포넌트; 항공 전자 시스템; 드론; 및 멀티컴퓨터로 이루어지는 군에서 선택된 디바이스에 통합된, 적층형 AW 필터 패키지.

청구항 11

적층형 음향파(AW) 필터 패키지의 제조 방법으로서, 상기 방법은

제1 기판의 제1 표면 상에 제1 AW 필터 회로를 형성하는 단계;

상기 제1 기판의 제2 표면 상에 금속 층을 형성하는 단계;

제2 기판의 제3 표면 상에 제2 AW 필터 회로를 형성하는 단계;

상기 금속 층과 상기 제2 기판의 상기 제3 표면 사이에서 상기 제2 AW 필터 회로 주위에 캐비티를 형성하는 단계; 및

상기 제1 기판의 측표면 상에 적어도 하나의 금속 상호접속부를 포함하는 금속화 층을 형성하는 단계; 및

상기 금속화 층의 상기 적어도 하나의 금속 상호접속부를 상기 금속 층 및 상기 제2 AW 필터 회로에 결합하는 단계를 포함하는, 적층형 AW 필터 패키지의 제조 방법.

청구항 12

제11항에 있어서, 상기 금속화 층의 상기 적어도 하나의 금속 상호접속부를 상기 제2 AW 필터 회로에 결합된 접지 패드에 결합하는 단계를 더 포함하는, 적층형 AW 필터 패키지의 제조 방법.

청구항 13

제11항에 있어서, 상기 금속 층을 형성하는 단계는 상기 적어도 하나의 금속 상호접속부와 상기 제1 기판의 상기 측표면 사이에서 상기 제1 기판의 상기 측표면 상으로 연장되는 상기 금속 층을 형성하는 것을 더 포함하는, 적층형 AW 필터 패키지의 제조 방법.

청구항 14

제11항에 있어서, 상기 제1 기판의 상기 측표면 상에 절연 층을 형성하는 단계를 더 포함하고, 상기 금속화 층을 형성하는 단계는 상기 절연 층 상에 적어도 제2 금속 상호접속부를 형성하는 것을 더 포함하고, 상기 제2 금속 상호접속부는 상기 제1 기판으로부터 절연되는, 적층형 AW 필터 패키지의 제조 방법.

청구항 15

제11항에 있어서, 상기 제2 기판의 상기 제3 표면 상에 프레임을 형성하는 단계를 더 포함하는, 적층형 AW 필터 패키지의 제조 방법.

청구항 16

제11항에 있어서,

상기 제1 기관의 상기 제1 표면 상에 캡 기관을 배치하는 단계; 및

상기 캡 기관 상에 콘택트를 형성하는 단계로서, 상기 콘택트는 상기 적어도 하나의 금속 상호접속부에 결합되는, 상기 콘택트를 형성하는 단계를 더 포함하는, 적층형 AW 필터 패키지의 제조 방법.

청구항 17

제11항에 있어서, 상기 금속 층을 형성하는 단계는, 상기 금속 층을 상기 제1 기관의 상기 제2 표면의 적어도 제1 부분 상에 배치하도록 그리고 상기 제1 기관의 상기 제2 표면의 적어도 제2 부분 상에 배치되지 않게 상기 금속 층을 패터닝하는 것을 더 포함하는, 적층형 AW 필터 패키지의 제조 방법.

청구항 18

제11항에 있어서, 상기 금속화 층을 형성하는 단계는 상기 적어도 하나의 금속 상호접속부를 상기 제1 기관 상의 상기 제1 AW 필터 회로에 결합하는 것을 더 포함하는, 적층형 AW 필터 패키지의 제조 방법.

청구항 19

제11항에 있어서, 상기 제1 기관의 상기 제2 표면 상에 상기 금속 층을 형성하는 단계는,

상기 제1 기관의 상기 측표면 및 상기 제2 표면 상에 티타늄 층을 형성하는 것; 및

상기 티타늄 층 상에 구리 층을 형성하는 것을 더 포함하는, 적층형 AW 필터 패키지의 제조 방법.

청구항 20

제11항에 있어서, 상기 제1 기관의 상기 제2 표면 상에 상기 금속 층을 형성하는 단계는,

상기 금속 층 상에 레지스트 층을 형성하는 것;

상기 레지스트 층 상에 패터닝된 마스크를 배치하는 것;

상기 패터닝된 마스크에 의해 노출된 노출 영역들에서 상기 레지스트 층을 현상하는 것;

상기 노출 영역들로부터 상기 레지스트 층을 제거하는 것; 및

상기 노출 영역들로부터 상기 금속 층을 에칭하는 것을 더 포함하는, 적층형 AW 필터 패키지의 제조 방법.

발명의 설명**기술 분야**

[0001] 본 출원은, 발명의 명칭이 "STACKED ACOUSTIC WAVE (AW) FILTER PACKAGES, INCLUDING CROSS-TALK REDUCTION LAYERS, AND RELATED FABRICATION METHODS"으로 2022년 2월 4일자로 출원된 미국 특허 출원 시리얼 넘버 제 17/649,965호를 우선권으로 주장하며, 이는 그 전체가 참고로 여기에 포함된다.

[0002] 배경

[0003] 본 개시의 분야

[0004] 본 개시의 기술은 일반적으로 기관들 상에 AW 필터 회로들을 갖는 AW 필터들을 포함하는 음향파(AW) 필터 패키지들에 관한 것이다.

배경 기술

[0005] 스마트폰은 셀룰러 전화 통신, 블루투스, 및 Wi-Fi를 포함하는 다수의 무선 인터페이스들을 위한 다수의 송신기들 및 수신기들을 포함하는 모바일 디바이스의 예이다. 이러한 모바일 디바이스들의 셀룰러 전화 인터페이스는 송신기 및 수신기를 각각 포함하는 다수의 무선 인터페이스들을 포함할 수 있다. 각 무선 인터페이스는 특정 비중첩 주파수 범위 (대역) 내에서 무선 주파수 (RF) 아날로그 신호를 송수신하도록 설계된다. 특정 인터페이

스에 지정된 주파수 대역(들) 밖의 신호들은 통신을 방해할 수 있으므로, 송신기들 및 수신기들은 송신 전 및 수신 후에 대응하는 주파수 범위 밖의 신호들을 배제하기 위한 필터들을 포함할 수 있다.

[0006] 음향파(AW) 필터는 신호들에서 원하지 않는 주파수들을 필터링하는 데 사용할 수 있는 유형의 필터이다. AW 필터는 압전 재료를 사용하여 아날로그 전기 신호를 고체 전파 매체에서 필터링된 다음에 필터링된 음향파로부터 다시 아날로그 신호로 변환하는 음향파로 변환한다. 모바일 디바이스들은 AW 필터 패키지 내에 다수의 AW 필터들을 포함할 수 있는데, 그 이유는 수개의 무선 인터페이스들 내에 각각 AW 필터를 포함하는 다수의 송신기들 및 수신기들이 존재할 수 있기 때문이다. AW 필터들이 반도체(예를 들어, 실리콘) 기판 상에 형성될 수 있기 때문에, 기존의 반도체 프로세싱 기술들이 AW 필터 패키지들의 제조에 사용될 수 있다.

[0007] 다수의 AW 필터들은 AW 필터 패키지들에 의해 점유되는 비용 및 공간을 감소시키기 위해 단일 기판 상에 형성될 수 있다. AW 필터 패키지의 비용 및 체적을 추가로 감소시키기 위해, 하나 이상의 AW 필터를 포함하는 하나의 기판이 적층형 AW 필터 패키지 내의 하나 이상의 AW 필터를 포함하는 다른 기판 상에 (예를 들어, 수직으로) 적층될 수 있다. 그러나, 단일 AW 필터 패키지에서 다수의 AW 필터들을 통합하는 것에 문제가 있을 수 있다.

발명의 내용

[0008] 상세한 설명에 개시된 양태들은 크로스-토크 감소 층들을 포함하는 적층형 음향파(AW) 필터 패키지들을 포함한다. 이러한 적층형 AW 필터 패키지들을 제조하는 관련 방법들이 또한 개시된다. 적층형 AW 필터 패키지는 제2 기판 상에 적층된 제1 기판을 포함한다. 제1 기판은 제1 표면 상에 제1 AW 필터 회로 및 제2 표면 상에 금속층을 갖는다. 제2 기판은 제1 기판의 금속층과 제2 기판의 제3 표면 사이의 캐비티 내에 배치된 제2 AW 필터 회로를 갖는다. 금속층은 제1 기판의 측표면 상의 금속화 층에 형성된 금속 상호접속부에 의해 제2 AW 필터 회로에 결합된다. 금속층은 제1 및 제2 AW 필터 회로들 사이에서 적층형 AW 필터 패키지 내의 크로스토크(cross-talk)(예를 들어, 전자기 간섭)를 감소시키기 위해 제1 AW 필터 회로와 제2 AW 필터 회로 사이의 격리를 제공한다. 예를 들어, 특히 제1 및 제2 AW 필터 회로들이 동일한 신호 소스에 결합되는 경우, 크로스 토크는 그렇지 않으면 적층형 AW 필터 패키지 내의 제1 및 제2 AW 필터 회로들 사이에서 발생하거나 중요할 수 있다. 적층형 AW 필터 패키지에 금속층을 포함하는 것은 제1 AW 필터 회로와 제2 AW 필터 회로 사이에서의 크로스-토크의 투과를 감소시키는 전자기 차폐를 제공한다. 이와 관련하여, 금속층의 포함은 제1 및 제2 AW 필터 회로들에서 필터링된 송신 및 수신 신호들의 신호 품질을 개선한다.

[0009] 금속층은 일부 예시적인 양태들에서 제2 AW 필터 회로에 결합된 접지 패드에 결합된다. 다른 예시적인 양태들에서, 제1 기판의 금속층의 일부는 금속화 층 내에서 금속 상호접속부에 결합하기 위해 제1 기판의 측표면 상으로 연장된다. 일부 예들에서, 절연층이 제1 기판의 측표면 상에 배치되고, 제2 AW 필터 회로에 결합된 제2 금속 상호접속부가 절연층 상에 배치되고 제1 기판과 전기적으로 절연된다.

[0010] 하나의 예시적인 양태에서 적층형 음향파(AW) 필터 패키지가 제공된다. 적층형 AW 필터 패키지는 제1 표면 상의 제1 AW 필터 회로를 포함하는 제1 기판 및 제1 기판의 제2 표면 상의 금속층을 포함한다. AW 필터 패키지는 또한 제3 표면 상의 제2 AW 필터 회로를 포함하는 제2 기판을 포함하고, 제2 AW 필터 회로는 제1 기판 상의 금속층과 제2 기판의 제3 표면 사이의 캐비티 내에 배치된다. 적층형 AW 필터 패키지는 또한 제1 기판의 측표면 상에 배치된 적어도 하나의 금속 상호접속부를 포함하는 금속화 층을 포함하고, 적어도 하나의 금속 상호접속부는 금속층, 및 제2 AW 필터 회로에 결합된다.

[0011] 다른 예시적인 양태에서, 적층형 AW 필터 패키지를 제조하는 방법이 개시된다. 방법은 제1 기판의 제1 표면 상에 제1 AW 필터 회로를 형성하는 단계 및 제1 기판의 제2 표면 상에 금속층을 형성하는 단계를 포함한다. 방법은 제2 기판의 제3 표면 상에 제2 AW 필터 회로를 형성하는 단계 및 금속층과 제2 기판의 제3 표면 사이에서 제2 AW 필터 회로 주위에 캐비티를 형성하는 단계를 더 포함한다. 방법은 또한, 제1 기판의 측표면 상의 적어도 하나의 금속 상호접속부를 포함하고, 적어도 하나의 금속 상호접속부는 금속층, 및 제2 AW 필터 회로에 결합된다.

도면의 간단한 설명

[0012] 도 1a 는 음향파 (AW) 필터로서 사용될 수 있는 전기음향 디바이스의 일 예의 사시도를 도시한 도면이다.

도 1b 는 도 1a 의 전기음향 디바이스의 측면도의 도면이다.

도 2a 및 도 2b 는 제1 기판 상의 제1 AW 필터 회로와 제2 기판 상의 제2 AW 필터 회로 사이의 크로스-토크를

감소시키기 위한 금속층을 포함하는 예시적인 적층형 AW 필터 패키지의 접지 핀 및 신호 핀 각각을 통한 단면들의 측면도들의 예시이다.

도 3 은 적층형 AW 필터 패키지의 사시도이며, 예시적인 제조 스테이지는 금속층에 결합된 제1 기관의 측표면 상의 하나의 금속 상호접속부 및 금속층으로부터 절연된 다른 금속 상호접속부를 예시한다.

도 4 는 제1 기관의 제2 측 및 기관의 측표면 상의 금속 층의 측면도 및 단면도를 도시하는 예시적인 제조 스테이지에서의 도 3 의 적층형 AW 필터 패키지의 사시도이다.

도 5 는 제1 기관의 측표면 상에 배치되고 측표면 상으로 연장되는 금속층의 일부를 노출시키도록 패터닝된 절연층을 예시하는 다른 예시적인 제조 스테이지에서의 도 4 의 적층형 AW 필터 패키지의 사시도이다.

도 6 은 도 2a 내지 도 5 의 적층형 AW 필터 패키지를 포함하는, 제1 기관 상의 제1 AW 필터 회로와 제2 기관 상의 제2 AW 필터 회로 사이의 크로스-토크를 감소시키기 위한 금속층을 포함하는 적층형 AW 필터 패키지를 제조하기 위한 예시적인 프로세스를 예시하는 흐름도이다.

도 7a 내지 도 7d 는 도 2a 내지 도 5 의 적층형 AW 필터 패키지를 제조하기 위한 다른 예시적인 제조 프로세스를 예시하는 흐름도이다.

도 8a 내지 8d 는 도 7a 내지 7d 의 예시적인 제조 프로세스에 따른 도 2a 내지 도 5 의 적층형 AW 필터 패키지의 제조 동안의 예시적인 제조 스테이지들을 나타낸다.

도 9 는 제1 기관의 제1 표면 상의 제1 AW 필터, 제1 기관의 제2 표면 상의 금속층, 및 금속층과 제2 기관 사이의 제2 AW 필터를 포함하는 적층형 AW 필터 패키지를 포함하는 무선 주파수 집적 회로(RFIC)를 포함하는 예시적인 무선 통신 디바이스의 블록도이며, 금속층은 도 2a 내지 도 5 및 도 8a 내지 도 8d 의 적층형 AW 필터 패키지를 포함하는, 제1 및 제2 AW 필터 회로들 사이의 크로스-토크를 감소시킨다.

도 10 은 제1 기관의 제1 표면 상의 제1 AW 필터, 제1 기관의 제2 표면 상의 금속 층, 및 금속 층과 제2 기관 사이의 제2 AW 필터를 포함하는 적층형 AW 필터 패키지를 포함하는 RFIC를 포함할 수 있는 예시적인 프로세서 기반 시스템의 블록도이며, 금속층은 도 2a 내지 도 5 및 도 8a 내지 도 8d 의 적층형 AW 필터 패키지를 포함하는, 제1 및 제2 AW 필터 회로들 사이의 크로스-토크를 감소시킨다.

발명을 실시하기 위한 구체적인 내용

- [0013] 이제 도시된 도면들을 참조하면, 본 개시내용의 몇몇 예시적인 양태들이 설명된다. 단어 "예시적인"은 예, 예증, 또는 예시로서 기능함을 의미하도록 본원에서 사용된다. 본원에서 "예시적인" 것으로 설명되는 임의의 양태는 반드시 다른 양태들에 비해 선호되거나 유리한 것으로 해석될 필요는 없다.
- [0014] 상세한 설명에 개시된 양태들은 크로스-토크 감소 층들을 포함하는 적층형 음향파(AW) 필터 패키지들을 포함한다. 적층형 AW 필터 패키지들을 제조하는 관련 방법들이 또한 개시된다. 적층형 AW 필터 패키지는 제2 기관 상에 적층된 제1 기관을 포함한다. 제1 기관은 제1 표면 상에 제1 AW 필터 회로 및 제2 표면 상에 금속 층을 갖는다. 제2 기관은 제1 기관의 금속층과 제2 기관의 제3 표면 사이의 캐비티 내에 배치된 제2 AW 필터 회로를 갖는다. 금속층은 제1 기관의 측표면 상의 금속화 층에 형성된 금속 상호접속부에 의해 제2 AW 필터 회로에 결합된다. 금속 층은 제1 AW 필터 회로와 제2 AW 필터 회로 사이에서 적층형 AW 필터 패키지 내의 크로스토크(예를 들어, 전자기 간섭)를 감소시키기 위한 격리를 제공한다. 적층형 AW 필터 패키지에 금속 층을 포함시키는 것은 제1 및 제2 AW 필터 회로들에서 필터링된 송신 및 수신 신호들의 신호 품질을 향상시킨다. 일부 예들에서, 금속 층은 제2 AW 필터 회로에 결합된 접지 패드에 결합된다. 다른 예들에서, 금속층의 일부는 금속화 층 내의 금속 상호접속부에 결합하기 위해 제1 기관의 측표면 상으로 연장된다. 다른 예들에서, 절연층이 제1 기관의 측표면 상에 배치되고, 제2 AW 필터 회로에 결합된 제2 금속 상호접속부가 절연층 상에 배치되고 제1 기관과 전기적으로 절연된다.
- [0015] 도 2a-5 및 도 8a-8d 에 도시된 바와 같이, 제1 기관 상의 제1 AW 필터 회로와 제2 기관 상의 제2 AW 필터 회로 사이의 크로스-토크를 감소시키기 위해 제1 기관의 하부 표면 상의 금속층을 포함하는 적층형 AW 필터 패키지의 예시적인 양태를 논의하기 전에, 종래의 표면 AW(SAW) 필터(100)의 예가 도 1a 및 도 1b 를 참조하여 논의된다.
- [0016] 도 1a 는 전기음향 디바이스(100)의 일 예의 사시도의 도면이다. 전기음향 디바이스(100)는 SAW 공진기로서 구성될 수 있거나 그의 일부이다. 본 명세서의 특정 설명들에서, 전기음향 디바이스(100)는 SAW 공진기로 지칭될 수 있다. 그러나, 본 명세서에 설명된 원리들에 기초하여 구성될 수 있고, 그 중 임의의 것이 AW 필터에 통합

될 수 있는 다른 전기음향 디바이스 유형들(예를 들어, BAW 또는 TFBAR)이 있을 수 있다. 전기음향 디바이스(100)는 압전 재료(102)의 표면 상에, 인터디지털 트랜스듀서(IDT)로 지칭될 수 있는 전극 구조물(104)을 포함한다. 전극 구조물(104)은 일반적으로 2개의 버스바들 사이에서 인터로킹 방식으로 배열된(예를 들어, 인터디지털지테이트(interdigitated) 방식으로 배열된) 2개의 버스바들로부터 서로를 향해 연장되는 전극 핑거들을 갖는 제1 및 제2 콤브형 전극 구조물들(전도성 및 일반적으로 금속성)을 포함한다. 전극 구조물(104)에서 여기된 전기 신호(예를 들어, AC 전압을 인가함)는 압전 재료(102)를 통해 특정 방향으로 전파되는 음향파(106)로 변환된다. 음향파(106)는 다시 전기 신호로 변환되어 출력으로서 제공된다. 많은 응용에서, 압전 재료(102)는, 전극 구조물(104)이 압전 재료(102)의 결정 배향에 대해 배열될 때, 음향파가 주로 핑거들의 방향에 수직인 방향(예를 들어, 버스바들에 평행한 방향)으로 전파되도록, 특정 결정 배향을 갖는다.

[0017] 도 1b 는 도 1a 에 도시된 단면(107)을 따른 도 1a 의 전기음향 디바이스(100)의 측면도의 도면이다. 전기음향 디바이스(100)는 압전 재료(102) 상에 전극 구조물(104)이 배치된 상태로 압전 재료(102)를 포함하는 단순화된 층 스택에 의해 예시된다. 전극 구조물(104)은 전도성이고 일반적으로 금속 재료들로 형성된다. 압전 재료는 석영, 리튬 탄탈레이트(LiTaO₃), 리튬 니오바이트(LiNbO₃), 이들의 도핑된 변형체, 또는 다른 압전 재료와 같은 다양한 재료로부터 형성될 수 있다. 다양한 재료들의 층들을 포함하는, 보다 복잡한 층 스택들이 스택 내에서 가능할 수 있다는 것이 이해되어야 한다. 예를 들어, 선택적으로, 점선으로 표시된 온도 보상 층(108)이 전극 구조물(104) 위에 배치될 수 있다. 압전 재료(102)는 다중 공진기 필터를 형성하거나 다중 필터를 제공하기 위해 그 위에 다수의 상호접속된 전극 구조물들이 배치된 상태로 연장될 수 있다. 도시되지 않았지만, 집적 회로 컴포넌트로서 제공될 때, 캡 층이 전극 구조물(104) 위에 제공될 수 있다. 캡 층은 전극 구조물(104)과 캡 층의 하부면 사이에 캐비티가 형성되도록 적용된다. (예를 들어, 플립-칩 또는 다른 기술들을 통해) 컴포넌트가 기판 상의 접속부들에 전기적으로 연결될 수 있게 하는 전기 비아들 또는 범프들이 또한 포함될 수 있다.

[0018] 도 2a 및 도 2b 는 다수의 AW 필터를 제공하기 위해 제1 기판(204) 상에 적층형 제1 AW 필터 회로(202) 및 제2 기판(208) 상에 제2 AW 필터 회로(206)를 포함하는 예시적인 적층형 AW 필터 패키지(200)의 측면도의 예시이다. 제1 기판(204) 및 제2 기판(208) 각각은 AW 필터 내의 AW 필터 회로의 일부로서 도 1 의 전기음향 디바이스(100)와 유사한 하나 이상의 전기음향 디바이스를 포함할 수 있다. 아래에서 더 상세히 논의되는 바와 같이, 적층형 AW 필터 패키지(200)는 제1 기판(204) 상의 제1 AW 필터 회로(202)와 제2 기판(208) 상의 제2 AW 필터 회로(206) 사이의 크로스-토크를 감소시키기 위한 금속 층(210)을 포함한다. 도 2a 는 접지 패드(242)를 통한 적층형 AW 필터 패키지(200)의 단면의 측면도이다. 도 2b 는 신호 패드(246)를 통한 적층형 AW 필터 패키지(200)의 단면의 측면도이다. 적층형 AW 필터 패키지(200)는 이제 도 2a 및 도 2b 의 측면도를 참조하여 설명될 것이다.

[0019] 이와 관련하여, 도 2a 및 도 2b 에 도시된 바와 같이, AW 필터 패키지(200)는 수직 방향(Z축 방향)으로 제1 기판(204) 상의 제1 AW 필터 회로(202) 및 제1 AW 필터 회로(202) 위에 적층된 제2 기판(208) 상의 제2 AW 필터 회로(206)를 포함한다. 제1 AW 필터 회로(202) 및 제2 AW 필터 회로(206)는 본 명세서에서 집합적으로 "제1 및 제2 AW 필터 회로들(202, 206)"로 지칭된다. 제1 AW 필터 회로(202) 및 제2 AW 필터 회로(206)는 각각 도 1 의 SAW 필터 회로(102)에 대응할 수 있지만, AW 필터 회로의 임의의 다른 유형 또는 구성일 수도 있다. 따라서, 제1 AW 필터 회로(202) 및 제2 AW 필터 회로(206)의 세부 사항은 도 2a 또는 도 2b 에 도시되지 않는다. 제1 및 제2 AW 필터 회로들(202, 206)은 외부 회로(예를 들어, 안테나)로부터 입력 RF 신호들을 수신하고 필터링된 RF 신호들을 외부 회로로의 출력으로서 제공하기 위한 제1 금속 상호접속부들을 포함한다.

[0020] 도 2a 및 도 2b 의 AW 필터 패키지(200)에서, 제1 AW 필터 회로(202)는 제1 기판(204)의 제1 표면(212) 상에 배치된다. 예를 들어, 제1 기판(204)은 반도체 프로세싱 기술들의 진보 및 낮은 비용의 이점을 취하기 위해 웨이퍼들에 형성된 반도체 재료(예를 들어, 실리콘)로 형성될 수 있다. 금속층(210)은 제1 AW 필터 회로(202)와 제2 AW 필터 회로(206) 사이의 크로스-토크를 감소시키기 위해 제1 기판(204)의 제2 표면(214) 상에 배치된다. 제2 표면(214)은 제1 표면(212)에 대향한다. 도 2 에 도시된 AW 필터 패키지(200)의 배향으로, 제1 표면(212)은 또한 상부 표면(212)으로 지칭될 수 있고, 제2 표면(214)은 또한 제1 기판(204)의 하부 표면(214)으로 지칭될 수 있는데, 이는 상부 표면(212)이 수직 방향(Z축 방향)으로 하부 표면(214) 위에 배치되기 때문이다.

[0021] 계속해서 도 2a 및 도 2b 를 참조하면, 제2 AW 필터 회로(206)는 제2 기판(208)의 제3 표면(216) 내에 또는 상에 배치된다. 제1 기판(204)은 AW 필터 패키지(200) 내의 제2 기판(208) 상에 적층되어, 제1 및 제2 기판(204, 208) 상의 AW 필터 회로들에 의해 점유되는 면적을 최소화한다. 제2 기판(208)은 또한, 예를 들어, 반도체 프로세싱 기술들의 진보 및 낮은 비용의 이점을 취하기 위해, 웨이퍼들에 형성된 반도체 재료(예를 들어, 실리콘)로 형성될 수 있다. 이와 관련하여, 제1 기판(204)은 제2 기판(208) 상에 (예를 들어, 수직 Z축 방향으로

위에) 적층될 수 있거나, 제2 기관(208)은 제1 기관(204) 상에 (예를 들어, 수직 Z축 방향으로 아래에) 적층될 수 있다. 프레임(218)은 제1 기관(204)의 제2 표면(214) 상의 금속 층(210)과 제2 기관(208)의 표면(216) 사이에 배치된다. 제2 AW 필터 회로(206)는 금속층(210)과 제2 기관(208)의 표면(216) 사이의 캐비티(220) 내에 배치된다. 캐비티(220)는 또한 공기 또는 가스를 포함할 수 있다. 캐비티(220)는 제2 AW 필터 회로(206)의 음향파들의 전파에 대한 외부 간섭을 방지한다.

[0022] 도 2a 및 도 2b의 AW 필터 패키지(200)는 또한 제1 기관(204)의 제1 표면(212) 상에 배치된 캡 기관(222)을 포함한다. 캡 기관(222)은 프레임(224)에 의해 제1 표면(212)으로부터 분리되어, 제1 AW 필터 회로(202)가 배치되는 캐비티(226)를 형성한다. 캡 기관(222)은 제1 기관(204)이 캐비티(220)에 캡을 제공하는 방식으로 캐비티(226)에 캡을 제공한다. 캐비티(226)는 또한 제1 AW 필터 회로(202) 주위에 공기 또는 다른 가스를 포함한다. 캡 기관(222)은 예를 들어 유리 또는 다른 비전도성 기관 재료일 수 있다. 적층형 AW 필터 패키지(200)는 또한 제2 AW 필터 회로(206)를 외부 회로들에 연결하기 위해 캡 기관(222)의 접촉 표면(232) 상의 금속 상호접속부들(230A, 230B) 상에 배치되는 콘택트들(228A, 228B)을 포함한다. 콘택트들(228A, 228B)은 금속화(재분배) 층(236)에 형성된 금속 상호접속부들(230A, 230B)에 의해 제2 AW 필터 회로(206)에 결합된다. 금속화 층(236)은 접촉 표면(232)으로부터 캡 기관(204)의 측표면(238) 상으로 그리고 제1 기관(204)의 측표면(240) 상으로 연장된다. 측표면(240)은 제1 기관(204)의 제1 표면(212)과 제2 표면(214) 사이에서 연장된다. 제1 AW 필터 회로(202)를 외부 회로들과 연결하기 위한 추가적인 콘택트들(도시되지 않음)이 접촉 표면(232) 상에 배치될 수 있다.

[0023] 도 2a 및 도 2b의 적층형 AW 필터 패키지(200)에서, 제1 AW 필터 회로(202)는 제1 RF 신호를 필터링하는 한편, 제2 AW 필터 회로(206)는 다른 RF 신호를 필터링한다. 일부 예들에서, 제1 및 제2 AW 필터 회로들(202, 206)은 동작 시에 서로 전기적으로 연관되지 않지만, 다른 예들에서, 제1 및 제2 AW 필터 회로들(202, 206)은 둘 다 AW 필터 패키지(200)에 결합된, 도시되지 않은, 동일한 안테나에 결합될 수도 있다. 따라서, 제1 및 제2 AW 필터 회로들(202, 206)은 동일한 RF 신호에 대해 상이한 필터들을 제공할 수 있거나 상이한 RF 신호들을 필터링할 수 있다. 제1 및 제2 AW 필터 회로들(202, 206) 각각에서 발생하는 시변(time-varying) 전압들은 전자기 간섭(EMI)으로부터 크로스토크 또는 노이즈를 생성할 수 있고, 이는 근처 회로에서의 신호에 대한 원하지 않는 변동들을 야기한다.

[0024] EMI의 크기는 거리에 따라 감소되지만, 제1 및 제2 AW 필터 회로들(202, 206)은 AW 필터 패키지(200)에서 서로 매우 근접하여, 제1 AW 필터 회로(202)에서 생성된 노이즈는 제2 AW 필터 회로(206)의 동작과 간섭할 수 있고 제2 AW 필터 회로(206)에서 생성된 노이즈는 제1 AW 필터 회로(202)의 신호와 간섭할 수 있다. 크로스-토크는 제1 AW 필터 회로(202) 및 제2 AW 필터 회로(206)가 동일한 안테나에 결합될 때 특히 문제가 될 수 있다.

[0025] 금속층(210)이 노이즈를 감소시키고 신호 품질을 개선하기 위해 제1 및 제2 AW 필터 회로들(202, 206) 사이의 크로스-토크 중 일부의 투과를 차단하거나 적어도 감소시키기 때문에 금속층(210)이 포함된다. 이 예에서, 아래에서 더 상세히 논의되는 바와 같이, 금속 층(210)은 제1 AW 필터 회로(202)와 제2 AW 필터 회로(206) 사이에 배치되어, 제1 AW 필터 회로(202)와 제2 AW 필터 회로(206) 사이의 크로스-토크를 감소시킨다. 금속층(210)에 의해 제공되는 차폐는 적층형 AW 필터 패키지(200) 내의 임의의 2개의 AW 필터 회로들 사이에서 유리할 수 있고, 특히 제1 AW 필터 회로(202) 및 제2 AW 필터 회로(206)가 동일한 안테나(도시되지 않음)에 결합되는 디바이스들에서 유리할 수 있다. 크로스-토크는 회로들이 충분히 근접하여 크로스-토크의 크기가 감소되지 않고 영향을 받는 회로 상에 원하지 않는 신호를 유도할 때 하나의 회로가 다른 회로 상에 부주의하게 유도하는 EMI 또는 노이즈를 지칭한다. 금속층(210)은 인접한 회로들 사이의 크로스-토크의 전파를 차단하기 위해 전자기 차폐부(즉, 패러데이 차폐부)로서 동작한다.

[0026] 도 2a는 금속 상호접속부(230A)에 대한 "랜딩 패드"로도 알려질 수 있는 접지 패드(242)를 통한 단면의 도면이다. 도 2a에 도시된 바와 같이, 금속 상호접속부(230A)는 콘택트(228A)를 접지 패드(242)에 결합하고, 이는 제2 AW 필터 회로(206)의 접지 회로 경로(도시되지 않음)에 추가로 결합한다. 콘택트(228A)는 접지 전압 V_{ss} (예를 들어, 0 볼트)의 소스에 결합될 수 있다. 금속층(210)의 일부(244)는 제2 표면(214)으로부터 프레임(218)을 통해 제1 기관(204)의 측표면(240)까지 연장된다. 측표면(240) 상에 형성된 금속 상호접속부(230A)는 금속층(210)의 부분(244)을 제2 기관(208)의 표면(216) 상의 제2 AW 필터 회로(206)의 접지 패드(242)에 결합하도록 제공된다. 표면(216) 상의 여러 위치들에서 금속층(210)을 제2 AW 필터 회로(206)에 결합하기 위해 접지 패드들(242)에 결합된 다수의 부분들(244)이 있을 수 있다.

[0027] 금속층(210)은 제1 AW 필터 회로(202)와 제2 AW 필터 회로(206) 사이의 크로스-토크를 감소시키기 위해 제1 AW

필터 회로(202)와 제2 AW 필터 회로(206) 사이의 제2 표면(214) 상에 제공된다. 금속층(210)은, 예를 들어, 2.5 마이크론의 총 두께에 대해 하나 초과와 금속의 층들을 포함할 수 있지만, 더 두껍거나 더 얇을 수 있다. 예를 들어, 금속층(210)은 제1 기판(204)의 제2 표면(214) 상의 티타늄(Ti) 층 및 Ti 층 상에 형성된 구리(Cu) 층을 포함할 수 있다. 제2 AW 필터 회로(206)에서 금속층(210)을 접지 패드(242)에 결합하는 것은 제1 및 제2 AW 필터 회로들(202, 206) 사이의 크로스-토크(예를 들어, 전자기 간섭)를 감소시키기 위해 제2 AW 필터 회로(206)로부터 제1 AW 필터 회로(202)를 격리시키기 위한 차폐부(예를 들어, 패러데이 차폐부)를 제공한다. 이와 관련하여, 금속층(210)은 AW 필터 패키지(200)를 채용한 무선 디바이스에서 송수신되는 신호의 신호 품질을 향상시킬 수 있다.

[0028] 도 2b 는 제1 기판(204)으로부터 금속 상호접속부(230B)를 절연시키기 위한 절연층(248)을 도시하도록 제공되는 신호 패드(246)를 통한 단면의 도면이다. 도 2b 에서, 금속 상호접속부(230B)는 콘택트(228B)를 신호 패드(246)에 결합하고, 신호 패드는 제2 기판(208) 상의 제2 AW 필터 회로(206)의 신호를 운반한다. 신호 패드(246)는 제2 AW 필터 회로(206)의 임의의 신호를 운반할 수 있다. 금속층(210)은 금속 상호접속부(230B)에 결합하기 위해 프레임(218)을 통해 측표면(240) 상으로 연장되지 않는다. 금속 상호접속부(230B)는 제1 기판(204)의 측표면(240) 상에 배치된 절연층(248) 상에 배치된다. 절연층(248)은 금속 상호접속부(230B)와 제1 기판(204)의 측표면(240) 사이에 있다. 절연층(248)은 반도체 재료로 형성될 수 있는, 제1 기판(204)으로부터 금속 상호접속부(230B)를 절연시킨다. 금속 상호접속부(230B)를 제1 기판(204)에 결합하는 것은 제1 AW 필터 회로(202)와 금속 상호접속부(230B) 사이에서 전력 손실을 야기하고 동작을 방해할 수 있는 누설 전류를 위한 경로들을 생성할 수 있다. 일부 예에서, 절연층(248)은 또한 캡 기판(222)의 측표면(238), 프레임(224) 및 제1 표면(212) 상에 배치되고, 금속 상호접속부(234B)는 절연층(248) 상에 배치된다.

[0029] 도면들 2a, 2b, 또는 3-5 중 어느 것에도 도시되지 않더라도, 금속층(210)은 연속적인 금속층일 수 있지만, 필요에 따라, 제2 표면(214)의 영역들에서 차폐를 제공하기 위해 임의의 방식으로(예를 들어, 보이드들 또는 슬릿들을 갖고서) 패턴닝될 수 있다. 이와 관련하여, 금속층(210)은 제1 및 제2 기판들(204, 208) 상의 AW 필터 회로들 사이와 같이 제2 표면(214)의 제1 부분들 상에 배치될 수 있고, AW 필터 회로들이 위치되지 않는 제2 표면(214)의 제2 부분들에는 배치되지 않을 수 있다.

[0030] 도 3 은 도 2a 및 2b 에서의 AW 필터 패키지(200)의 사시도이다. 도 3 은 AW 필터 패키지(200), 특히 제1 기판(204)의 측표면(240) 상의 금속 상호접속부들(230A, 230B)의 특정 양태들을 보다 명확하게 예시하기 위해 제공된다. 이 비제한적인 예에 도시된 바와 같이, 금속 상호접속부(230A)는 콘택트(228A)로부터 연장되고 캡 기판(222)의 측표면(238) 상에, 프레임(224) 상에, 제1 기판(204)의 제1 표면(212) 상에, 금속층(210)의 부분(244) 상에, 그 후 프레임(218) 및 접지 패드(242) 상에 배치된다. 금속 상호접속부(230A)는 금속층(210) 및 제2 AW 필터 회로(206)를 콘택트(228A)에 결합시킨다. 예를 들어, 콘택트(228A)는 모바일 디바이스의 외부 회로로부터 접지 전압 V_{ss} 을 공급받을 수 있다. 금속 상호접속부(230B)는 콘택트(228B)로부터 연장되고 캡 기판(222)의 측표면(238), 절연층(248), 프레임(218), 및 신호 패드(246) 상에 배치된다. 금속 상호접속부(230B)는 AW 필터 회로(206)의 신호 패드(246)를 제1 AW 필터 회로(202) 및 외부 회로 중 적어도 하나에 결합될 수 있는 콘택트(228B)에 결합한다.

[0031] 도 4 는 이전의 도면들에서 명백하지 않을 수 있는 AW 필터 패키지(200)의 다른 특징들을 더 명확하게 예시하기 위해 특정 특징들의 형성 이전의 예시적인 제조 스테이지에서 도 2a, 도 2b 및 도 3 의 AW 필터 패키지(200)의 사시도이다. 도 4 의 AW 필터 패키지(200)는 금속화 층(236)의 금속 상호접속부들(230A, 230B), 접촉 표면(232) 상의 콘택트들(228A, 228B), 또는 절연 층(248)을 포함하지 않는다.

[0032] 도 4 는 프레임(218)을 통해 측표면(240) 상으로 연장되는 금속층(210)의 부분(244)을 갖는 제1 기판(204)의 측표면(240)을 도시한다. 따라서, 부분(244)의 어느 한 측면 상에서, 금속층(210)은 프레임(218)을 통해 연장되지 않아서 금속층(210)을 다른 금속 상호접속부들(예를 들어, 230B)로부터 분리되게 유지한다. 효과적인 차폐를 제공하기 위해, 금속층(210)은 제1 AW 필터 회로(202) 또는 제2 AW 필터 회로(206)에 적절하게 접지되어야 한다. 금속층(210)을 제2 AW 필터 회로(206)의 신호들에 결합하는 것은 제1 AW 필터 회로(202)에 대한 크로스토크를 완화하기보다는 그에 기여할 수 있는 전압 변동들을 금속 층(210)에서 야기할 수 있다. 도 4 는 접지 패드(242) 및 신호 패드(246)를 도시하며, 이는 제2 기판(208)의 표면(216) 상의 프레임(218)을 통해 연장되는 금속 트레이스들일 수 있다. 접지 패드(242) 및 신호 패드(246)는, 외부 회로 또는 제1 AW 필터 회로(202)에 연결하기 위해 제2 AW 필터 회로(206)에 결합되고 캡 기판(222)의 접촉 표면(232) 상의 콘택트들(228A, 228B)과 같은 콘택트들에 결합되는 패드들의 단지 예들일 뿐이다.

- [0033] 도 5는 절연층(248)이 제1 기판(204)의 측표면(240) 상에 배치된 후의 다른 예시적인 제조 스테이지에서 도 4에 도시된 바와 같은 AW 필터 패키지(200)의 사시도이다. 제1 기판(204)은 반도체일 수 있기 때문에, 제1 기판(204)을 금속 상호접속부(230B)(도 3 참조)로부터 절연시키기 위해, 전술한 바와 같이, 절연층(248)이 제1 기판(204)의 제1 표면(212) 및 측표면(240) 상에 형성된다. 금속 상호접속부(230B)를 제1 기판(204)의 측표면(240)에 결합하는 것은 누설 전류가 제1 기판(204) 상의 제1 AW 필터 회로(202)와 제2 AW 필터 회로(206)에 결합된 금속 상호접속부(230B) 사이에서 흐르게 할 수 있다. 절연층(248)은 제1 기판(204)의 측표면(240) 상으로 연장되는 금속층(210)의 부분(244)을 노출시키도록 패터닝되어, 금속 상호접속부(230A)가 부분(244)에 결합될 수 있다. 절연층(248)은 형성(예를 들어, 디포징팅)되고 나서 패터닝되거나 에칭될 수 있다. 접지 패드(242) 및 신호 패드(246)의 더 양호한 가시성을 위해 도 5에 도시되지 않았지만, 절연층(248)은 프레임(218) 위로 그리고 제2 기판(208)의 표면(216) 상으로 연장되어, 제2 기판(208)을 금속 상호접속부(230B)로부터 절연시킬 수 있다. 절연층(248)은 또한 프레임(224)을 가로질러, 캡 기판(222)의 측표면(238) 상으로, 그리고 접촉 표면(232) 상으로 연장될 수 있다.
- [0034] 도 2a-5에 도시된 AW 필터 패키지(200)를 제조하기 위한 예시적인 제조 프로세스(600)가 도 6에 도시되어 있다. 프로세스(600)는 제1 기판(204)의 제1 표면(212) 상에 제1 AW 필터 회로(202)를 형성하는 단계(블록 602)를 포함한다. 제조 프로세스(600)는 제1 기판(204)의 제2 표면(214) 및 측표면(240) 상에 금속층(210)을 형성하는 단계(블록 604)를 포함한다. 프로세스(600)는 또한 제2 기판(208)의 제3 표면(216) 상에 제2 AW 필터 회로(206)를 형성하는 단계(블록 606)를 포함한다. 프로세스(600)는 금속층(210)과 제2 기판(208)의 제3 표면(216) 사이에서 제2 AW 필터 회로(206) 주위에 캐비티(220)를 형성하는 단계(블록 608)를 더 포함한다. 프로세스(600)는 제2 기판(208)의 제3 표면(216) 상에 제2 AW 필터 회로(206)를 형성하는 단계(블록 610)를 더 포함한다.
- [0035] 금속층(210)을 형성하기 위한 예시적인 제조 프로세스(700)가 도 7a 내지 도 7d를 참조하여 설명된다. 프로세스(700)의 제조 스테이지들은 도면들 8a 내지 8d에서 제조 스테이지들(800A 내지 800D)로서 예시된다. 도 7a에서, 프로세스(700)는, 도 8a의 제조 스테이지(800B)에 예시된 바와 같이, 제1 기판(204)의 제2 표면(214) 및 측표면(240) 상에 티타늄 층(802)을 형성하는 단계 및 티타늄 층(802) 상에 구리 층(804)을 형성하는 단계(블록 702)를 포함한다. 본 명세서에 설명된 바와 같이, 금속층(210)은 티타늄 층(802) 및 구리 층(804)으로 제한되지 않는다. 이와 관련하여, 금속층(210)은 티타늄 층(802) 및 구리 층(804)보다 더 적거나 더 많은 층을 포함할 수 있고, 하나 이상의 다른 금속을 포함할 수 있다. 금속층(210)은 제1 기판(204)의 제2 표면(214) 및 측표면(240) 상에 하나 이상의 금속을 스퍼터링함으로써 형성될 수 있다. 금속층(210)을 형성하는 것은 스퍼터링에 한정되지 않는다. 도 7b에서, 금속층(210)을 형성하는 단계는, 도 8b의 제조 스테이지(800B)에 예시된 바와 같이, 금속층(210) 상에 레지스트 층(806)을 형성하는 단계(블록 704)를 더 포함한다. 예를 들어, 레지스트 층(806)은 포토레지스트 폴리머 재료(808)일 수 있다.
- [0036] 도 7c에서, 금속층(210)을 형성하는 단계는, 도 8c의 제조 스테이지(800C)에 예시된 바와 같이, 레지스트 층(806) 상에 패터닝된 마스크(810)를 배치하는 것 및 패터닝된 마스크(810)에 의해 커버되지 않은 노출 영역(812)에서 레지스트 층(806)을 현상하는 것을 더 포함한다(블록 706). 도 8c는 제1 기판(204)의 측표면(240)을 넘어 연장되는 금속층(210) 상에 배치된 패터닝된 마스크(810)를 도시한다. 도 7d에서, 금속층(210)을 형성하는 단계는, 도 8d의 제조 스테이지(800D)에서, 노출 영역들(812) 내의 레지스트 층(806)을 제거하는 것 및 노출 영역들(812)로부터 금속층(210)을 에칭하는 것을 포함하는 것을 더 포함한다(블록 708). 금속층(210)을 형성하는 단계는 패터닝된 마스크를 현상하고 패터닝된 마스크(810)에 의해 노출된 영역(812)에서 레지스트 재료를 제거하는 것과 같은 추가적인 제조 스테이지(도시되지 않음)를 포함할 수 있다.
- [0037] 도 9는 하나 이상의 IC들(902)로부터 형성된 RF 컴포넌트들을 포함하고 적층형 AW 필터 패키지들(903)을 포함할 수 있는 예시적인 무선 통신 디바이스(900)를 예시한다. 적층형 AW 필터 패키지들(903)은, 도 2a-5 및 8a-8d에 예시된 바와 같이, 그리고 본 명세서에 개시된 양태들 중 임의의 양태에 따라, 제1 기판 상에 배치된 제1 AW 필터 회로, 제2 기판 상에 배치된 제2 AW 필터 회로, 및 제1 AW 필터 회로를 제2 AW 필터 회로로부터 격리시켜 크로스-토크를 감소시키기 위한 금속층을 포함한다. 무선 통신 디바이스(900)는, 예를 들어, 앞서 참조된 디바이스들 중 임의의 디바이스를 포함하거나 그에 제공될 수도 있다. 도 9에 도시된 바와 같이, 무선 통신 장치(900)는 트랜시버(904) 및 데이터 프로세서(906)를 포함한다. 데이터 프로세서(906)는 데이터 및 프로그램 코드를 저장하는 메모리를 포함할 수 있다. 트랜시버(904)는 양방향 통신을 지원하는 송신기(908) 및 수신기(910)를 포함한다. 일반적으로, 무선 통신 장치(900)는 임의의 개수의 통신 시스템 및 주파수 대역을 위한 임의의 개수의 송신기(908) 및/또는 수신기(910)를 포함할 수 있다. 트랜시버(904)의 전부 또는 일부는 하나 이상의

아날로그 IC들, RFIC들, 혼합 신호 IC들 등에서 구현될 수 있다.

- [0038] 송신기(908) 또는 수신기(910)는 수파-헤테로다인 아키텍처 또는 직접 변환 아키텍처로 구현될 수 있다. 수파-헤테로다인 아키텍처에서, 신호는 여러 스테이지들에서 RF와 기저대역 간에, 예컨대 한 스테이지에서 RF에서 IF(intermediate frequency)로, 그리고 다음에 다른 스테이지에서 IF에서 기저대역으로 주파수 변환된다. 직접 변환 아키텍처에서, 신호는 한 단계에서 RF와 기저대역 사이에서 주파수 변환된다. 수파-헤테로다인 및 직접 변환 아키텍처는 서로 다른 회로 블록을 사용하고/하거나 서로 다른 요구 사항을 가질 수 있다. 도 9의 무선 통신 장치(900)에서, 송신기(908) 및 수신기(910)는 직접 변환 아키텍처로 구현된다.
- [0039] 전송 경로에서, 데이터 프로세서(906)는 전송될 데이터를 처리하고 I 및 Q 아날로그 출력 신호를 송신기(908)에 제공한다. 예시적인 무선 통신 장치(900)에서, 데이터 프로세서(906)는 추가 처리를 위해, 데이터 프로세서(906)에 의해 생성된 디지털 신호를 I 및 Q 아날로그 출력 신호, 예를 들어 I 및 Q 출력 전류로 변환하기 위한 디지털-아날로그 변환기(DAC)(912(1), 912(2))를 포함한다.
- [0040] 송신기(908) 내에서, 저역 통과 필터(914(1), 914(2))는 I 및 Q 아날로그 출력 신호를 각각 필터링하여 이전 디지털-아날로그 변환에 의해 발생된 원치 않는 신호를 제거한다. 저역통과 필터들(914(1), 914(2))은 AW 필터 패키지들(903)로서 구현될 수 있다. 증폭기(AMP)(916(1), 916(2))는 저역 통과 필터(914(1), 914(2))로부터의 신호를 각각 증폭하고, I 및 Q 기저대역 신호를 제공한다. 상향 변환기(918)는 믹서(920(1), 920(2))를 통해 TX(transmit) LO(local oscillator) 신호 발생기(922)로부터의 I 및 Q TX LO 신호들을 이용하여 I 및 Q 기저대역 신호들을 상향 변환하여 상향 변환된 신호(924)를 제공한다. 필터(926)는 상향 변환된 신호(924)를 필터링하여 수신 주파수 대역에서의 잡음뿐만 아니라 주파수 상향 변환에 의해 야기되는 원치 않는 신호들을 제거한다. 전력 증폭기(power amplifier; PA)(928)는 필터(926)로부터 상향 변환된 신호(924)를 증폭시켜 원하는 출력 전력 레벨을 획득하고 송신 RF 신호를 제공한다. 송신 RF 신호는 듀플렉서 또는 스위치(930)를 통해 라우팅되고 안테나(932)를 통해 전송된다. 저역통과 필터들(914(1) 및 914(2)) 중 임의의 것, 또는 필터(926)는 음향파 필터(AW 필터) 패키지들(903)일 수 있다.
- [0041] 수신 경로에서, 안테나(932)는 기지국에 의해 전송된 신호를 수신하고 수신된 RF 신호를 제공하며, 이는 듀플렉서 또는 스위치(930)를 통해 라우팅되고 저잡음 증폭기(noise amplifier; LNA)(934)에 제공된다. 듀플렉서 또는 스위치(930)는 RX 신호가 TX 신호로부터 격리되도록 특정 수신(RX)-TX 듀플렉서 주파수 분리로 동작하도록 설계된다. 수신된 RF 신호는 LNA(934)에 의해 증폭되고 필터(936)에 의해 필터링되어 원하는 RF 입력 신호를 획득한다. 하향 변환 믹서들(938(1), 938(2))은 필터(936)의 출력을 RX LO 신호 발생기(940)로부터의 I 및 Q RX LO 신호들(즉, LO_I 및 LO_Q)과 혼합하여 I 및 Q 기저대역 신호들을 발생시킨다. I 및 Q 기저대역 신호는 AMP(942(1), 942(2))에 의해 증폭되고 저역 통과 필터(944(1), 944(2))에 의해 추가로 필터링되어 데이터 프로세서(906)에 제공되는 I 및 Q 아날로그 입력 신호를 획득한다. 필터(936) 및 저역통과 필터들(944(1), 944(2)) 중 임의의 것은 AW 필터 패키지들(903)일 수 있다. 이 예에서, 데이터 프로세서(906)는 데이터 프로세서(906)에 의해 추가로 처리될 아날로그 입력 신호를 디지털 신호로 변환하기 위한 아날로그-디지털 변환기(ADC)(946(1), 946(2))를 포함한다.
- [0042] 도 9의 무선 통신 디바이스(900)에서, TX LO 신호 발생기(922)는 주파수 상향 변환에 사용되는 I 및 Q TX LO 신호들을 발생시키는 한편, RX LO 신호 발생기(940)는 주파수 하향 변환에 사용되는 I 및 Q RX LO 신호들을 발생시킨다. 각 LO 신호는 특정 기본 주파수를 갖는 주기적인 신호이다. TX 위상 고정 루프(phase-locked loop; PLL) 회로(948)는 데이터 프로세서(906)로부터 타이밍 정보를 수신하고 TX LO 신호 발생기(922)로부터 TX LO 신호의 주파수 및/또는 위상을 조정하는 데 사용되는 제어 신호를 생성한다. 유사하게, RX PLL 회로(950)는 데이터 프로세서(906)로부터 타이밍 정보를 수신하고 RX LO 신호 발생기(940)로부터 RX LO 신호의 주파수 및/또는 위상을 조정하는 데 사용되는 제어 신호를 생성한다.
- [0043] 무선 통신 디바이스들(900)은 각각 적층형 AW 필터 패키지들(903)을 포함할 수 있다. 적층형 AW 필터 패키지들(903)은, 도 2a-5 및 도 8a-8d에 예시된 바와 같이, 제1 기판 상에 배치된 제1 AW 필터 회로, 제2 기판 상에 배치된 제2 AW 필터 회로, 및 크로스-토크를 감소시키기 위해 제1 AW 필터 회로를 제2 AW 필터 회로로부터 격리시키기 위한 금속 층을 포함하고, 본 명세서에 개시된 양태들 중 임의의 양태에 따르면, 임의의 프로세서 기반 디바이스에 제공되거나 통합될 수 있다. 예들은, 제한 없이, 셋톱 박스, 엔터테인먼트 유닛, 내비게이션 디바이스, 통신 디바이스, 고정식 위치 데이터 유닛, 이동식 위치 데이터 유닛, 위성 위치 확인 시스템(GPS: global positioning system) 디바이스, 모바일 폰, 셀룰러 폰, 스마트 폰, 세션 개시 프로토콜(SIP: session initiation protocol) 폰, 태블릿, 패블릿, 서버, 컴퓨터, 휴대용 컴퓨터, 모바일 컴퓨팅 디바이스, 웨어러블

컴퓨팅 디바이스(예를 들어, 스마트 워치, 건강관리 또는 피트니스 추적기, 안경 등), 데스크톱 컴퓨터, 개인용 정보 단말기(PDA: personal digital assistant), 모니터, 컴퓨터 모니터, 텔레비전, 튜너, 라디오, 위성 라디오, 뮤직 플레이어, 디지털 뮤직 플레이어, 휴대용 뮤직 플레이어, 디지털 비디오 플레이어, 비디오 플레이어, 디지털 비디오 디스크(DVD: digital video disc) 플레이어, 휴대용 디지털 비디오 플레이어, 자동차, 차량 컴포넌트, 항공 전자 시스템, 드론 및 멀티콥터를 포함한다.

[0044] 도 10 은 적층형 AW 필터 패키지들(1001)을 포함하는 RF 회로들을 포함하는 프로세서-기반 시스템(1000)의 일 예를 예시한다. 적층형 AW 필터 패키지들(1001)은, 도 2a-5 및 8a-8d 에 예시된 바와 같이, 그리고 본 명세서에 개시된 임의의 양태들에 따라, 제1 기판 상에 배치된 제1 AW 필터 회로, 제2 기판 상에 배치된 제2 AW 필터 회로, 및 제1 AW 필터 회로를 제2 AW 필터 회로로부터 격리시켜 크로스-토크를 감소시키기 위한 금속 층을 포함한다. 이 예에서, 프로세서 기반 시스템(1000)은 하나 이상의 프로세서들(1004)을 각각 포함하는, CPU 또는 프로세서 코어들로도 또한 지칭될 수 있는 하나 이상의 CPU(central processor unit)들(1002)을 포함한다. CPU(들)(1002)는 일시적으로 저장된 데이터에 대한 신속한 액세스를 위해 프로세서(들)(1004)에 결합되는 캐시 메모리(1006)를 가질 수 있다. CPU(들)(1002)는 시스템 버스(1008)에 결합되고, 프로세서 기반 시스템(1000)에 포함된 마스터 및 슬레이브 디바이스들을 상호 결합할 수 있다. 널리 공지된 바와 같이, CPU(들)(1002)는 시스템 버스(1008) 상으로 어드레스, 제어, 및 데이터 정보를 교환함으로써 이들 다른 디바이스들과 통신한다. 예를 들어, CPU(들)(1002)는 버스 트랜잭션 요청들을 슬레이브 디바이스의 일 예로서 메모리 제어기(1010)에 통신할 수 있다. 도 10 에 예시되지 않았지만, 다수의 시스템 버스들(1008)이 제공될 수 있다; 여기서 각각의 시스템 버스(1008)는 상이한 패브릭을 구성한다.

[0045] 다른 마스터 및 슬레이브 장치는 시스템 버스(1008)에 연결될 수 있다. 도 10 에 예시된 바와 같이, 이러한 디바이스들은 메모리 제어기(1010) 및 하나 이상의 메모리 어레이들(1014)을 포함하는 메모리 시스템(1012), 하나 이상의 입력 디바이스들(1016), 하나 이상의 출력 디바이스들(1018), 하나 이상의 네트워크 인터페이스 디바이스들(1020) 및 하나 이상의 디스플레이 제어기들(1022)을 예들로서 포함할 수 있다. 하나 이상의 입력 디바이스들(1016), 하나 이상의 출력 디바이스들(1018), 및 하나 이상의 네트워크 인터페이스 디바이스들(1020) 중 임의의 것은 아날로그 신호들을 송신 및/또는 수신할 수 있고, 이러한 신호들을 필터링하기 위해 적층형 AW 필터 패키지(1001)를 포함할 수 있다. 메모리 시스템들(1012), 하나 이상의 입력 디바이스들(1016), 하나 이상의 출력 디바이스들(1018), 하나 이상의 네트워크 인터페이스 디바이스들(1020) 및 하나 이상의 디스플레이 제어기들(1022)의 각각은, 적층형 AW 필터 패키지들(1001)을 포함하여, RF 회로들을 포함할 수 있다. 적층형 AW 필터 패키지들(1001)은 적층형 AW 필터 패키지들(803)을 포함한다. 적층형 AW 필터 패키지들(803)은, 도 2a-5 및 8a-8d 에 예시된 바와 같이, 그리고 본 명세서에 개시된 양태들 중 임의의 양태에 따라, 제1 기판 상에 배치된 제1 AW 필터 회로, 제2 기판 상에 배치된 제2 AW 필터 회로, 및 제1 AW 필터 회로를 제2 AW 필터 회로로부터 격리시켜 크로스-토크를 감소시키기 위한 금속 층을 포함한다. 입력 디바이스(들)(1016)는, 이에 제한되는 것은 아니나, 입력 키, 스위치, 음성 프로세서 등을 포함하는 임의의 유형의 입력 디바이스를 포함할 수 있다. 출력 디바이스(들)(1018)는, 이에 제한되는 것은 아니나, 오디오, 비디오, 기타 시각적 표시기 등을 포함할 수 있다. 네트워크 인터페이스 디바이스(들)(1020)은 네트워크(1024)와의 데이터 교환을 허용하도록 구성된 임의의 디바이스일 수 있다. 네트워크(1024)는, 이에 제한되는 것은 아니나, 유선 또는 무선 네트워크, 사설 또는 공용 네트워크, 근거리 통신망(local area network; LAN), 무선 근거리 통신망(wireless local area network; WLAN), 광역 통신망(wide area network; WAN), BLUETOOTH™ 네트워크 및 인터넷을 포함하는 임의의 유형의 네트워크일 수 있다. 네트워크 인터페이스 디바이스(들)(1020)은 원하는 임의의 유형의 통신 프로토콜을 지원하도록 구성될 수 있다.

[0046] CPU(들)(1002)는 또한 하나 이상의 디스플레이들(1026)에 전송되는 정보를 제어하기 위해 시스템 버스(1008)를 통해 디스플레이 제어기(들)(1022)에 액세스하도록 구성될 수 있다. 디스플레이 제어기(들)(1022)는 디스플레이(들)(1026)에 적합한 포맷으로 디스플레이될 정보를 처리하는 하나 이상의 비디오 프로세서(1028)를 통해 디스플레이될 정보를 디스플레이(들)(1026)에 전송한다. 디스플레이(들)(1026)는 음극선관(CRT), 액정 디스플레이(LCD), 플라스마 디스플레이, 발광 다이오드(LED) 디스플레이 등을 포함하지만 이에 제한되지 않는 임의의 유형의 디스플레이를 포함할 수 있다. 디스플레이 제어기(들)(1022), 디스플레이(들)(1026), 및/또는 비디오 프로세서(들)(1028)는 적층형 AW 필터 패키지들(1001)을 포함하여 RF 회로들을 포함할 수 있다. 적층형 AW 필터 패키지들(1001)은 적층형 AW 필터 패키지들(803)을 포함한다. 적층형 AW 필터 패키지들(803)은, 도 2a-5 및 8a-8d 에 예시된 바와 같이, 그리고 본 명세서에 개시된 양태들 중 임의의 양태에 따라, 제1 기판 상에 배치된 제1 AW 필터 회로, 제2 기판 상에 배치된 제2 AW 필터 회로, 및 제1 AW 필터 회로를 제2 AW 필터 회로로부터 격

리시커 크로스-토크를 감소시키기 위한 금속 층을 포함한다.

- [0047] 당업자들은, 본 명세서에 개시된 양상들과 관련하여 설명된 다양한 예시적인 로직 블록들, 모듈들, 회로들, 및 알고리즘들이 전자 하드웨어, 메모리 또는 다른 컴퓨터-판독가능 매체에 저장되고 프로세서 또는 다른 프로세싱 디바이스에 의해 실행되는 명령들, 또는 이 둘의 조합들로서 구현될 수 있다는 것을 추가로 인식할 것이다. 본 명세서에서 설명된 마스터 및 슬레이브 디바이스들은 예들로서 임의의 회로, 하드웨어 컴포넌트, IC 또는 IC 칩에 이용될 수 있다. 본원에 개시된 메모리는 임의의 타입 및 크기의 메모리일 수 있고, 원하는 임의의 타입의 정보를 저장하도록 구성될 수 있다. 이러한 상호교환 가능성을 명확하게 설명하기 위해, 다양한 예시적인 컴포넌트들, 블록들, 모듈들, 회로들, 및 단계들이 일반적으로 이들의 기능적 관점에서 위에서 설명되었다. 그러한 기능이 어떻게 구현되는지는, 특정 애플리케이션, 설계 선택, 및/또는 전체 시스템에 부과되는 설계 제약에 좌우된다. 당업자들은 설명된 기능을 각각의 특정 애플리케이션에 대해 다양한 방식으로 구현할 수 있지만, 그러한 구현 결정들이 본 개시내용의 범주로부터 벗어나게 하는 것으로 해석되지는 않아야 한다.
- [0048] 본원에 개시된 양태들과 관련하여 설명된 다양한 예시적인 로직 블록들, 모듈들 및 회로들은, 프로세서, 디지털 신호 프로세서(DSP: Digital Signal Processor), 주문형 집적 회로(ASIC: Application Specific Integrated Circuit), 필드 프로그램 가능 게이트 어레이(FPGA: Field Programmable Gate Array) 또는 다른 프로그래밍 가능 로직 디바이스, 이산 게이트 또는 트랜지스터 로직, 이산 하드웨어 컴포넌트들, 또는 본원에 설명된 기능들을 수행하도록 설계된 이들의 임의의 조합으로 구현 또는 수행될 수 있다. 프로세서는 마이크로프로세서일 수 있지만, 대안적으로 프로세서는 임의의 종래의 프로세서, 제어기, 마이크로제어기 또는 상태 기계일 수 있다. 프로세서는 또한 컴퓨팅 디바이스들의 조합(예를 들어 DSP 및 마이크로프로세서의 조합, 복수의 마이크로프로세서, DSP 코어와 결합된 하나 이상의 마이크로프로세서, 또는 임의의 다른 이러한 구성)으로 구현될 수 있다.
- [0049] 본원에 개시된 양태들은, 하드웨어로 구현될 수 있고, 하드웨어에 저장되고, 예를 들어, 랜덤 액세스 메모리(RAM: Random Access Memory), 플래쉬 메모리, 판독 전용 메모리(ROM: Read Only Memory), EPROM(Electrically Programmable ROM), EEPROM(Electrically Erasable Programmable ROM), 레지스터들, 하드 디스크, 탈착식 디스크, CD-ROM 또는 당업계에 공지된 임의의 다른 형태의 컴퓨터 판독 가능 저장 매체에 상주할 수 있는 명령들로 구현될 수 있다. 예시적인 저장 매체는, 프로세서가 저장 매체로부터 정보를 판독하고, 저장 매체에 정보를 기록할 수 있도록 프로세서에 커플링된다. 대안적으로, 저장 매체는 프로세서에 통합될 수 있다. 프로세서 및 저장 매체는 ASIC에 상주할 수 있다. ASIC는 원격 스테이션에 상주할 수 있다. 대안적으로, 프로세서 및 저장 매체는 원격 스테이션, 기지국 또는 서버에 이산 컴포넌트들로 상주할 수 있다.
- [0050] 본원의 예시적인 양태들 중 임의의 양태에서 설명된 동작 단계들은 예시들 및 논의를 제공하기 위해 설명된 것을 또한 주목한다. 설명된 동작들은, 예시된 순서들과는 다른 다수의 상이한 순서들로 수행될 수 있다. 나아가, 단일 동작 단계에서 설명된 동작들은, 실제로 수개의 상이한 단계들에서 수행될 수 있다. 추가적으로, 예시적인 양태들에서 논의된 하나 이상의 동작 단계는 결합될 수 있다. 흐름도 도면에서 예시된 동작 단계들은, 당업자에게 쉽게 자명할 바와 같이 다수의 상이한 변형들을 겪을 수 있는 것으로 이해되어야 한다. 정보 및 신호들은 다양한 기술들 및 기법들을 사용하여 표현될 수 있음을 당업자는 또한 이해할 것이다. 예컨대, 위의 설명 전반에 걸쳐 참조될 수 있는 데이터, 명령, 커맨드, 정보, 신호, 비트, 심볼, 및 칩은 전압, 전류, 전자기파, 자기장 또는 자기 입자들, 광학장 또는 광학 입자들, 또는 이들의 임의의 조합에 의해 표현될 수 있다.
- [0051] 본 개시내용의 앞선 설명은 임의의 당업자가 본 개시내용을 사용하거나 또는 실시할 수 있도록 제공된다. 본 개시내용에 대한 다양한 변형들이 당업자들에게 쉽게 명백할 것이며, 본원에 정의된 일반적 원리들은 다른 변형들에 적용될 수 있다. 따라서, 본 개시내용은 본 명세서에서 설명된 예들 및 설계들로 제한되도록 의도되는 것이 아니라, 본 명세서에서 개시된 원리들 및 신규한 특징들과 일치하는 가장 넓은 범위에 부합할 것이다.
- [0052] 구현들은 다음의 번호가 매겨진 조항들에서 설명된다:
- [0053] 1. 적층형 음향파(AW) 필터 회로로서,
- [0054] 제1 표면 상에 제1 AW 필터 회로를 포함하는 제1 기판;
- [0055] 상기 제1 기판의 제2 표면 상의 금속 층;
- [0056] 제3 표면 상의 제2 AW 필터 회로를 포함하는 제2 기판으로서, 상기 제2 AW 필터 회로는 상기 제1 기판 상의 상기 금속 층과 상기 제2 기판의 상기 제3 표면 사이의 캐비티 내에 배치되는, 상기 제2 기판; 및

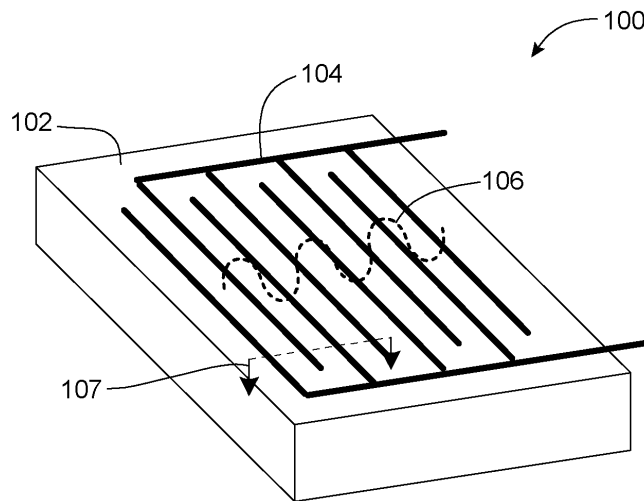
- [0057] 상기 제1 기관의 측표면 상에 배치된 적어도 하나의 금속 상호접속부를 포함하는 금속화 층으로서, 상기 적어도 하나의 금속 상호접속부는 상기 금속 층, 및 상기 제2 AW 필터 회로에 결합되는, 상기 금속화 층을 포함하는, 적층형 AW 필터 회로.
- [0058] 2. 조항 1 에 있어서, 상기 적어도 하나의 금속 상호접속부는 상기 제2 AW 필터 회로에 결합된 접지 패드에 결합되는, 적층형 AW 필터 패키지.
- [0059] 3. 조항 1 또는 2 에 있어서, 상기 적어도 하나의 금속 상호접속부와 상기 제1 기관의 측표면 사이에서 상기 제1 기관의 측표면 상으로 연장되는 상기 금속 층의 일부를 더 포함하는, 적층형 AW 필터 패키지.
- [0060] 4. 조항 1 내지 3 중 어느 한 조항에 있어서,
- [0061] 상기 제1 기관의 측표면 상에 배치된 적어도 제2 금속 상호접속부; 및
- [0062] 상기 측표면과 적어도 상기 제2 금속 상호접속부 사이에서 상기 제1 기관의 측표면 상에 배치되는 절연 층으로서, 적어도 상기 제2 금속 상호접속부는 상기 제1 기관으로부터 전기적으로 절연되는, 상기 절연 층을 더 포함하는, 적층형 AW 필터 패키지.
- [0063] 5. 조항 1 내지 4 중 어느 한 조항에 있어서, 상기 제2 기관의 상기 제3 표면과 상기 금속 층 사이에 배치된 프레임의 더 포함하는, 적층형 AW 필터 패키지.
- [0064] 6. 조항 1 내지 5 중 어느 한 조항에 있어서,
- [0065] 상기 제1 기관의 상기 제1 표면 상에 배치되는 캡 기관;
- [0066] 상기 캡 기관과 상기 제1 기관 사이에 배치되는 제2 프레임; 및
- [0067] 상기 캡 기관 상에 배치되는 콘택트를 더 포함하고;
- [0068] 상기 적어도 하나의 금속 상호접속부는 상기 콘택트에 결합되는, 적층형 AW 필터 패키지.
- [0069] 7. 조항 1 내지 6 중 어느 한 조항에 있어서, 상기 금속 층은, 상기 제1 기관의 상기 제2 표면의 적어도 제1 부분 상에 배치되고 상기 제1 기관의 상기 제2 표면의 적어도 제2 부분 상에 배치되지 않은 금속을 포함하는 패턴된 금속 층을 포함하는, 적층형 AW 필터 패키지.
- [0070] 8. 조항 2 에 있어서, 상기 접지 패드는 상기 제1 AW 필터 회로에 추가로 결합되는, 적층형 AW 필터 패키지.
- [0071] 9. 조항 1 내지 8 중 어느 한 조항에 있어서, 상기 제1 기관의 상기 제2 표면 상의 상기 금속 층은
- [0072] 상기 제1 기관의 상기 제2 표면 상의 티타늄 층; 및
- [0073] 상기 티타늄 층 상의 구리 층을 더 포함하는, 적층형 AW 필터 패키지.
- [0074] 10. 조항 1 내지 9 중 어느 한 조항에 있어서, 셋톱 박스; 엔터테인먼트 유닛; 내비게이션 디바이스; 통신 디바이스; 고정 위치 데이터 유닛; 모바일 위치 데이터 유닛; 위성 위치 확인 시스템(GPS) 디바이스; 모바일 폰; 셀룰러 폰; 스마트 폰 세션 개시 프로토콜(SIP) 폰; 태블릿; 패블릿; 서버; 컴퓨터; 휴대용 컴퓨터; 모바일 컴퓨팅 디바이스; 웨어러블 컴퓨팅 디바이스; 데스크톱 컴퓨터; 개인용 정보 단말기(PDA); 모니터; 컴퓨터 모니터; 텔레비전; 튜너; 라디오; 위성 라디오; 뮤직 플레이어; 디지털 뮤직 플레이어; 휴대용 뮤직 플레이어; 디지털 비디오 플레이어; 비디오 플레이어; 디지털 비디오 디스크(DVD) 플레이어; 휴대용 디지털 비디오 플레이어; 자동차; 차량 컴포넌트; 항공 전자 시스템; 드론; 및 멀티컴퓨터로 이루어지는 군에서 선택된 디바이스에 통합된, 적층형 AW 필터 패키지.
- [0075] 11. 적층형 음향파(AW) 필터 패키지의 제조 방법으로서, 상기 방법은
- [0076] 제1 기관의 제1 표면 상에 제1 AW 필터 회로를 형성하는 단계;
- [0077] 상기 제1 기관의 제2 표면 상에 금속 층을 형성하는 단계;
- [0078] 제2 기관의 제3 표면 상에 제2 AW 필터 회로를 형성하는 단계;
- [0079] 상기 금속 층과 상기 제2 기관의 상기 제3 표면 사이에서 상기 제2 AW 필터 회로 주위에 캐비티를 형성하는 단계; 및
- [0080] 상기 제1 기관의 측표면 상에 적어도 하나의 금속 상호접속부를 포함하는 금속화 층을 형성하는 단계로서, 상기

적어도 하나의 금속 상호접속부는 상기 금속 층, 및 상기 제2 AW 필터 회로에 결합되는, 상기 금속화 층을 형성하는 단계를 포함하는, 적층형 AW 필터 패키지의 제조 방법.

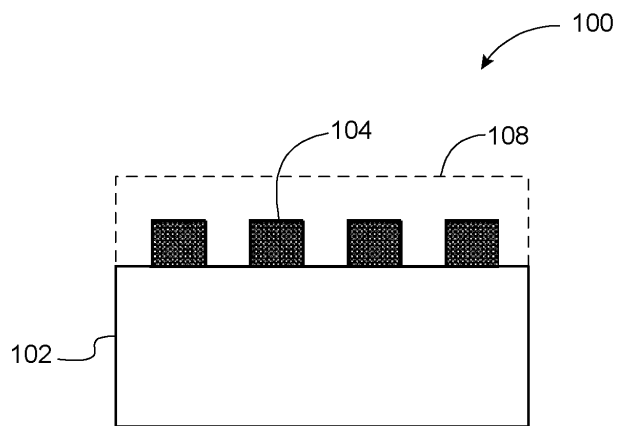
- [0081] 12. 조항 11 에 있어서, 상기 금속화 층을 형성하는 단계는 상기 적어도 하나의 금속 상호접속부를 상기 제2 AW 필터 회로에 결합된 접지 패드에 결합하는 것을 더 포함하는, 적층형 AW 필터 패키지의 제조 방법.
- [0082] 13. 조항 11 또는 12 에 있어서, 상기 금속 층을 형성하는 단계는 상기 적어도 하나의 금속 상호접속부와 상기 제1 기관의 측표면 사이에서 상기 제1 기관의 측표면 상으로 연장되는 상기 금속 층을 형성하는 것을 더 포함하는, 적층형 AW 필터 패키지의 제조 방법.
- [0083] 14. 조항 11 내지 13 중 어느 한 조항에 있어서, 상기 제1 기관의 측표면 상에 절연 층을 형성하는 단계를 더 포함하고, 상기 금속화 층을 형성하는 단계는 상기 절연 층 상에 적어도 제2 금속 상호접속부를 형성하는 것을 더 포함하고, 상기 제2 금속 상호접속부는 상기 제1 기관으로부터 절연되는, 적층형 AW 필터 패키지의 제조 방법.
- [0084] 15. 조항 11 내지 14 에 있어서, 상기 제2 기관의 상기 제3 표면 상에 프레임을 형성하는 단계를 더 포함하는, 적층형 AW 필터 패키지의 제조 방법.
- [0085] 16. 조항 11 내지 15 에 있어서,
- [0086] 상기 제1 기관의 상기 제1 표면 상에 캡 기관을 배치하는 단계; 및
- [0087] 상기 캡 기관 상에 콘택트를 형성하는 단계로서, 상기 콘택트는 상기 적어도 하나의 금속 상호접속부에 결합되는, 상기 콘택트를 형성하는 단계를 더 포함하는, 적층형 AW 필터 패키지의 제조 방법.
- [0088] 17. 조항 11 내지 16 에 있어서, 상기 금속 층을 형성하는 단계는, 상기 금속 층을 상기 제1 기관의 상기 제2 표면의 적어도 제1 부분 상에 배치하도록 그리고 상기 제1 기관의 상기 제2 표면의 적어도 제2 부분 상에 배치되지 않게 상기 금속 층을 패터닝하는 것을 더 포함하는, 적층형 AW 필터 패키지의 제조 방법.
- [0089] 18. 조항 11 내지 17 에 있어서, 상기 금속화 층을 형성하는 단계는 상기 적어도 하나의 금속 상호접속부를 상기 제1 기관 상의 상기 제1 AW 필터 회로에 결합하는 것을 더 포함하는, 적층형 AW 필터 패키지의 제조 방법.
- [0090] 19. 조항 11 내지 18 에 있어서, 상기 제1 기관의 상기 제2 표면 상에 상기 금속 층을 형성하는 단계는,
- [0091] 상기 제1 기관의 상기 측표면 및 상기 제2 표면 상에 티타늄 층을 형성하는 것; 및
- [0092] 상기 티타늄 층 상에 구리 층을 형성하는 것을 더 포함하는, 적층형 AW 필터 패키지의 제조 방법.
- [0093] 20. 조항 11 내지 19 에 있어서, 상기 제1 기관의 상기 제2 표면 상에 상기 금속 층을 형성하는 단계는,
- [0094] 상기 금속 층 상에 레지스트 층을 형성하는 것;
- [0095] 상기 레지스트 층 상에 패터닝된 마스크를 배치하는 것;
- [0096] 상기 패터닝된 마스크에 의해 노출된 노출 영역들에서 상기 레지스트 층을 현상하는 것;
- [0097] 상기 노출 영역들로부터 상기 레지스트 층을 제거하는 것; 및
- [0098] 상기 노출 영역들로부터 상기 금속 층을 에칭하는 것을 더 포함하는, 적층형 AW 필터 패키지의 제조 방법.

도면

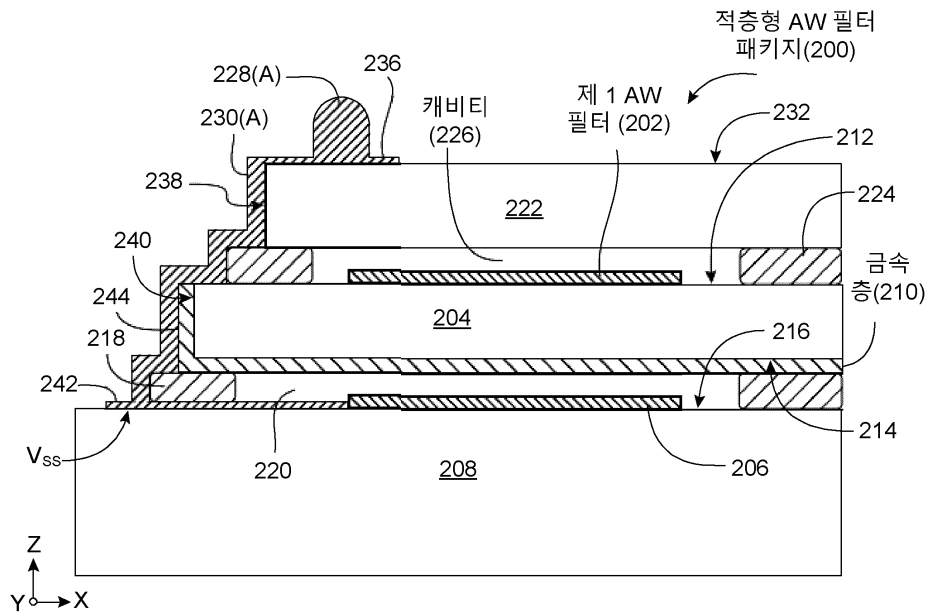
도면1a



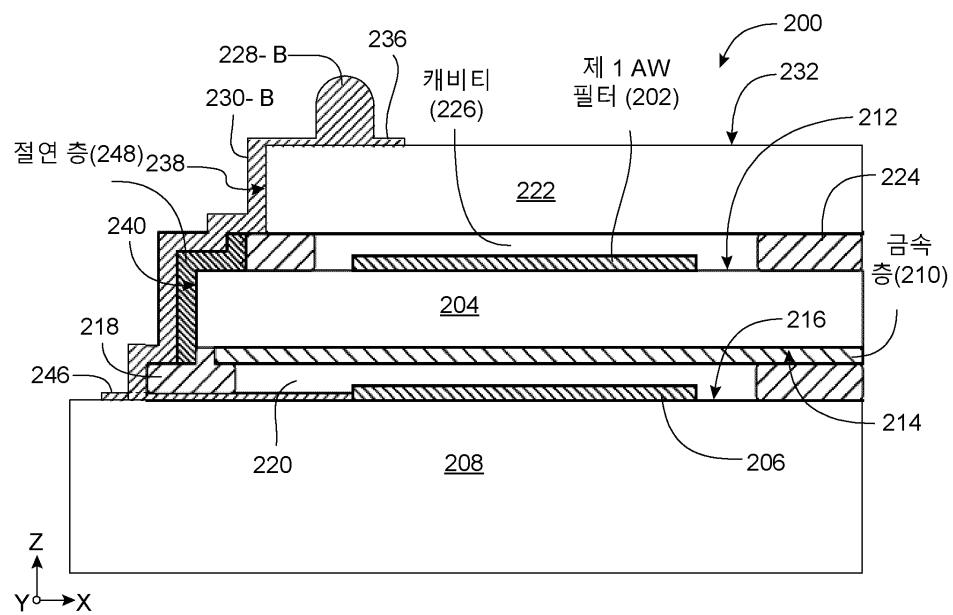
도면1b



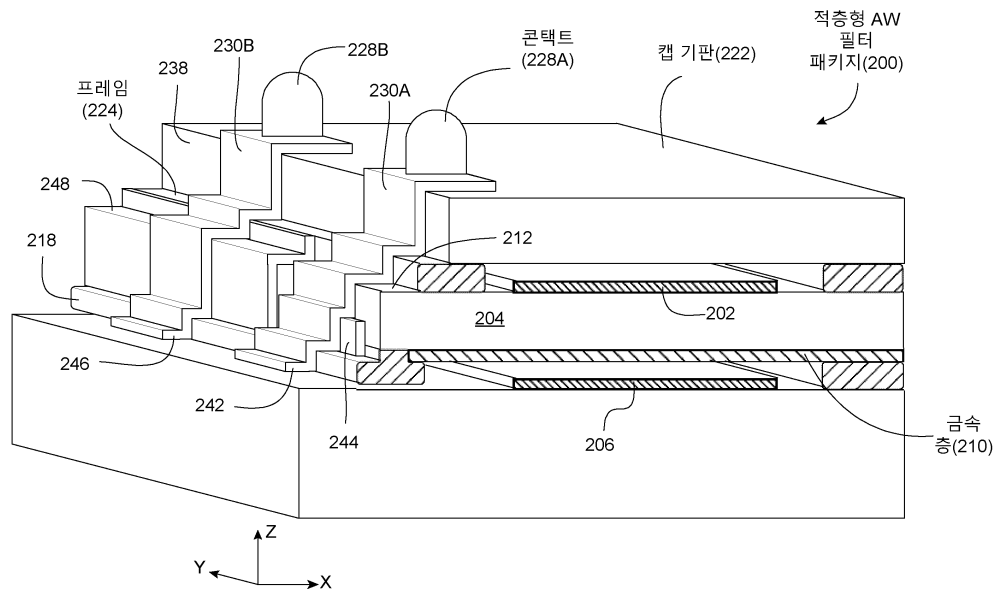
도면2a



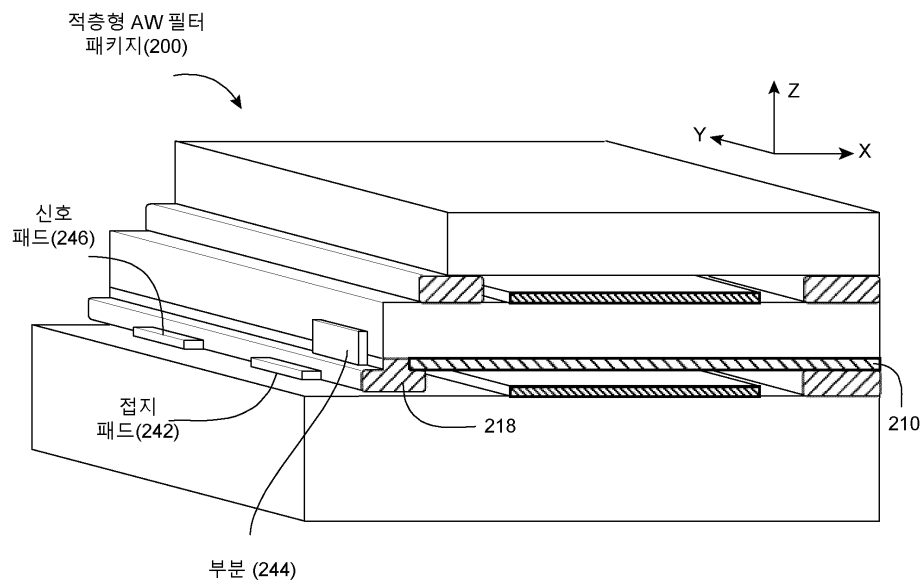
도면 2b



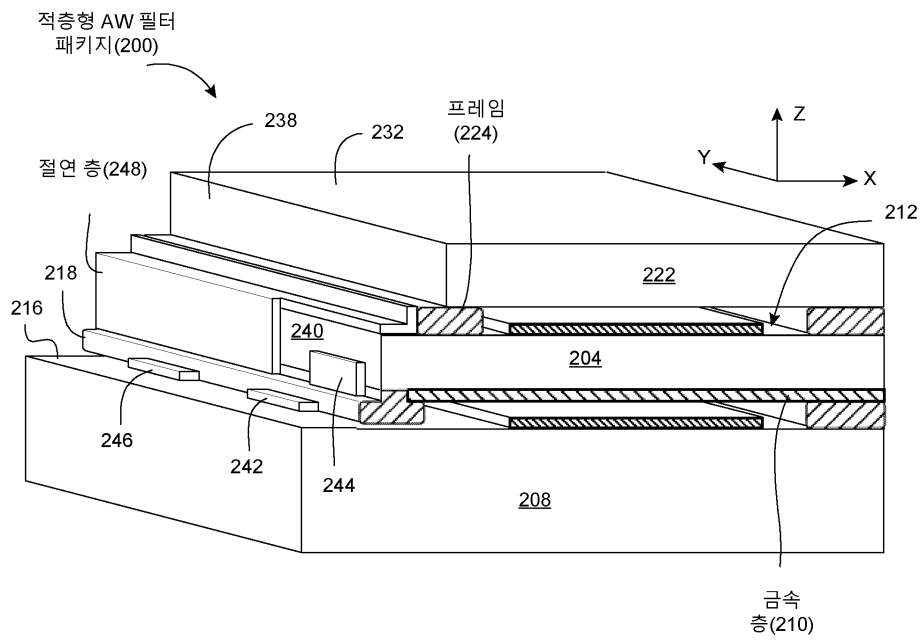
도면3



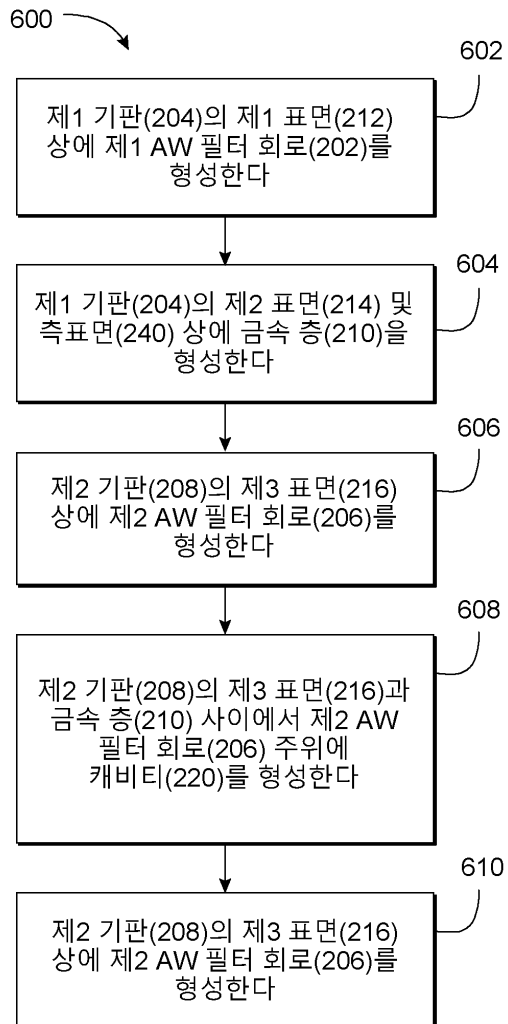
도면4



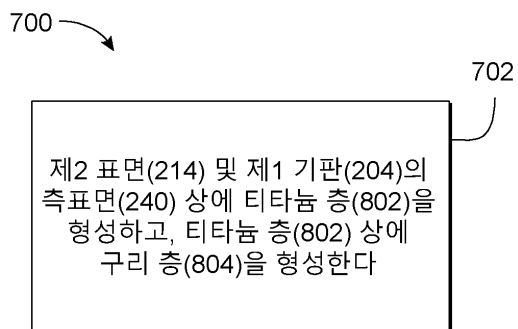
도면5



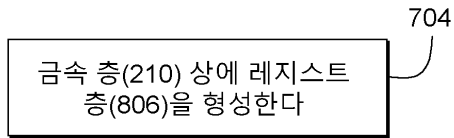
도면6



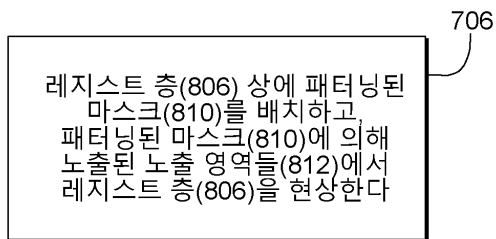
도면7a



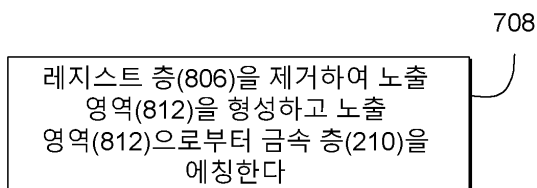
도면7b



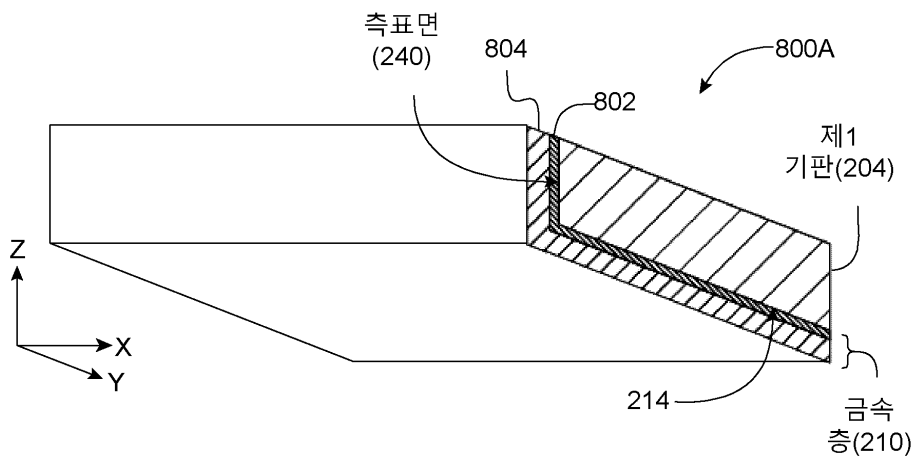
도면7c



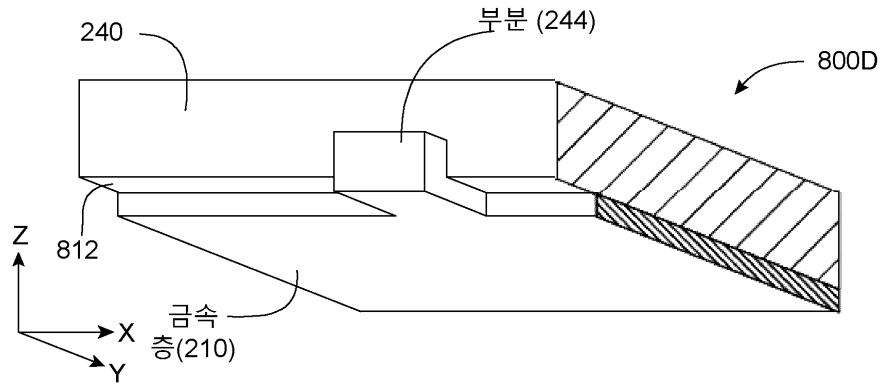
도면7d



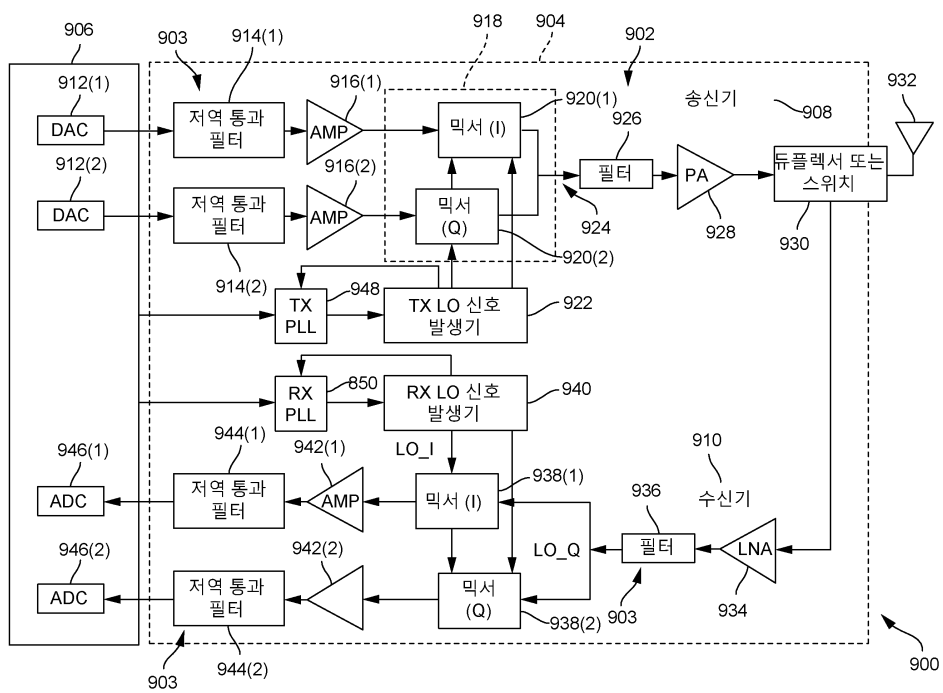
도면8a



도면8d



도면9



도면10

