

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4101550号
(P4101550)

(45) 発行日 平成20年6月18日 (2008. 6. 18)

(24) 登録日 平成20年3月28日 (2008. 3. 28)

(51) Int. Cl.

F I

G06F 1/24 (2006.01)
B42D 15/10 (2006.01)
G06K 17/00 (2006.01)
G06K 19/00 (2006.01)

G06F 1/00 350B
 B42D 15/10 521
 G06K 17/00 B
 G06K 19/00 Q

請求項の数 3 (全 6 頁)

(21) 出願番号 特願2002-115015 (P2002-115015)
 (22) 出願日 平成14年4月17日 (2002. 4. 17)
 (65) 公開番号 特開2003-50648 (P2003-50648A)
 (43) 公開日 平成15年2月21日 (2003. 2. 21)
 審査請求日 平成17年3月17日 (2005. 3. 17)
 (31) 優先権主張番号 01400986.4
 (32) 優先日 平成13年4月17日 (2001. 4. 17)
 (33) 優先権主張国 欧州特許庁 (EP)

(73) 特許権者 501263810
 トムソン ライセンシング
 Thomson Licensing
 フランス国, エフ-92100 ブロー
 ニュ ビヤンクール, ケ アルフォンス
 ル ガロ, 46番地
 46 Quai A. Le Gallo
 , F-92100 Boulogne-
 Billancourt, France
 (74) 代理人 100061815
 弁理士 矢野 敏雄
 (74) 代理人 100094798
 弁理士 山崎 利臣
 (74) 代理人 100099483
 弁理士 久野 琢也

最終頁に続く

(54) 【発明の名称】 ハードウェアをリセットする前にICカードを非アクティブ化するシステム

(57) 【特許請求の範囲】

【請求項 1】

マイクロコントローラ(1)、ICカード(3)、前記マイクロコントローラとICカードとの間に接続されており、該ICカードと通信するためのインタフェースコントローラ(2)、およびユーザがアクセスすることができ、前記マイクロコントローラ(1)をリセットするためのリセットボタン(6)を有するシステムにおいて、

前記リセットボタンは前記マイクロコントローラのリセット入力端および前記インタフェースコントローラに接続されており、前記リセットボタンが押されると、ICカード引き抜き信号を前記インタフェースコントローラに供給する、ことを特徴とするシステム。

【請求項 2】

マイクロコントローラ(1)をリセットするリセットボタン(6)からの信号は、インタフェースコントローラ(2)をリセットする信号(10)に対して遅延されている、請求項1記載のシステム。

【請求項 3】

前記リセットボタン(6)からの信号はカード存在接点(5)からの信号と論理OR結合部(7)を介して結合され、インタフェースコントローラ(2)に供給される、請求項1または2記載のシステム。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、マイクロコントローラ、インタフェースコントローラ、および携帯データ媒体としてＩＣカード、並びに携帯データ媒体と通信する装置を有するシステムに関する。この形式のシステムは例えば有料テレビ、電子支払、またはバンキングサービスのために使用される。

【０００２】

これらの適用のために携帯データ媒体が使用される。この携帯データ媒体はほぼクレジットカードのサイズを有し、集積されたカードコントローラ、または少なくとも集積メモリを、それぞれのデバイスとデータ交換するために有する。この形式のデータ媒体は、例えばスマートカード、ＩＣカードまたはＩＤカードとして公知であり、例えばＥＰ－Ａ－０ 6 3 3 5 4 4に記載されている。これらデータ媒体に対する一般的用語「ＩＣカード」を以下の説明で使用する。

10

【０００３】

上記に記載のようなシステムは例えばＷＯ 9 8 / 0 0 7 7 2およびＷＯ 9 7 / 2 5 6 8 5から公知である。ＩＣカードの特殊な形式に対する標準仕様はＩＳＯ／ＩＥＣ 7 8 1 6 3 : 1 9 9 7 (Ｅ)に記載されている。この標準仕様には、接点を有する集積回路カード（ＩＤカード）に対する設計と動作手続きが記載されている。

【０００４】

それぞれのデバイスとＩＣカードとの間でデータ交換するためのインタフェースコントローラとして、例えばPhilips Semiconductors社からのＴＤＡ 8 0 0 4 Ｔが公知であり、このコントローラはマクロコントローラとＩＣカードとの間に接続されている。インタフェースコントローラもまた電圧を供給し、ＩＣカードに対する自動アクティブおよび非アクティブシーケンスによるコントロール機能を提供する。

20

【０００５】**【発明が解決しようとする課題】**

本発明の課題は、上記のようなＩＣカードを有するシステムにおいてユーザに改善された動作安全性を提供するように構成することである。

【０００６】**【課題を解決するための手段】**

上記課題は、マイクロコントローラ、ＩＣカード、前記マイクロコントローラとＩＣカードとの間に接続されており、該ＩＣカードと通信するためのインタフェースコントローラ、およびユーザがアクセスすることができ、前記マイクロコントローラ（１）をリセットするためのリセットボタンを有するシステムにおいて、

30

前記リセットボタンは前記マイクロコントローラのリセット入力端および前記インタフェースコントローラに接続されており、前記リセットボタンが押されると、ＩＣカード引き抜き信号を前記インタフェースコントローラに供給することにより解決される。

【０００７】**【発明の実施の形態】**

本発明は、ＩＣカードを有するデバイスの動作中にこのデバイスのマイクロコントローラが不安定動作状態へ入り込み、デバイスが適性に動作しなくなるという問題を取り扱う。従って本発明によれば、このデバイスはマクロコントローラをリセットするためのリセットボタンを有し、このリセットボタンはユーザにより操作可能であり、リセットボタンからの信号はＩＣカードの引き抜きをシミュレートし、これによりシステムのリセットが行われる。択一的にこのことがＩＣカードの電圧供給のシャットダウンをシミュレートしても良い。ＩＣカードの引く抜きをシミュレートすることは、例えば論理ＯＲ結合部を使用して実現される。この論理ＯＲ結合部の入力側はリセットボタンおよびカード存在接点と接続されており、出力側はインタフェースコントローラのカード存在入力側と接続されている。

40

【０００８】

本発明のさらなる側面では、マイクロコントローラをパルスリセットするために遅延が行

50

われる。この遅延は、インタフェースコントローラをリセットするパルスに対して遅延される。この側面はとりわけ、インタフェースコントローラのクロックがマイクロコントローラのクロックに結合しており、このクロックに依存するシステムに対して重要である。このシステムにおいてマイクロコントローラがリセットされると、クロック信号が停止し、従ってインタフェースコントローラも停止する。この場合、ＩＣカードをコントロールしてシャットダウンすることは不可能となる。マイクロコントローラに対するリセットパルスが、インタフェースコントローラをリセットするパルスを基準にして遅延されれば、インタフェースコントローラがＩＣカードに対してそれぞれ非アクティブ化シーケンスを行ってから、マイクロコントローラからのクロック信号を停止する。

【 0 0 0 9 】

10

通常、ＩＣカードは金属接点の使用によってコンタクトされる。しかしワイヤレス適用も本発明の枠内である。

【 0 0 1 0 】

【実施例】

図 1 に示されたシステムはマイクロコントローラ 1 と、携帯データ媒体と通信するためのインタフェースコントローラ 2 , とりわけＩＣカード 3 を明細書冒頭部分のように有する。マイクロコントローラ 1 とインタフェースコントローラ 2 は、例えば衛星受信機またはセットトップボックスのようなデバイス内に配置されている。ＩＣカード 3 はこの実施例では、国に依存する特別のテレビジョンサービスを提供する。ここではユーザのオプションに依存して有料テレビが考えられる。ＩＣカード 3 によりユーザはマイクロコントローラ 1 にそれぞれの認証について通知する。

20

【 0 0 1 1 】

インタフェースコントローラ 2 として集積回路例えばPhilips Semiconductors社 TDA 800 4T (これはＩＳＯ 7 8 1 6 - 3 規格によりコンパイルする) が使用される。このインタフェースコントローラＩＣはデータ交換と、ＩＣカード 3 に対する自動アクティブおよび非アクティブシーケンスを提供する。すなわち必要な供給電圧と、カード接点に対する保護機能を提供する。

【 0 0 1 2 】

インタフェースコントローラ 2 はマイクロコントローラ 1 によりポートを介して制御される。このポートはインタフェースコントローラ 2 と接続されており、コントロールおよびリセット機能、Control、RESET、および入出力端子、I/Oを提供する。この実施例では、インタフェースコントローラ 2 に対するクロックもマイクロコントローラ 1 により供給される。これは信号Clock1 であり、マイクロコントローラ 1 内のPLL 回路 4 から供給される。インタフェースコントローラ 2 からのクロック信号Clock2 はＩＣカード 3 に供給される。この信号もClock1と同じ周波数を有することができるが、周波数が異なっているも良い。

30

【 0 0 1 3 】

ＩＣカード 3 がデバイスに挿入されると、カード存在接点 5 が接触され、これがインタフェースコントローラ 2 に信号CPRを介して、ＩＣカード 3 の挿入されたことを通知する。次にＩＣカード 3 はインタフェースコントローラ 2 により、供給電圧VCCとクロック信号Clock2の供給によりアクティベートされ、I/Oデータ線路を介するデータ交換を実行するため、線路RESETを介するリセットによりスタートする。ＩＣカード 3 に対するアクティベートと動作の詳細はTDA 800 4 Tの仕様書およびISO/IEC 7 8 1 6 - 3 に記載されている。

40

【 0 0 1 4 】

デバイスの動作中、マイクロコントローラ 1 は不安定な動作状態に入り込むことがある。この不安定動作状態では、デバイスが適正に動作しなくなる。ユーザは深刻な誤動作を疑い、イライラするであろうし、デバイスをオフして、またオンするであろう。従ってデバイスはリセットボタン 6 を有しており、このリセットボタンはマイクロコントローラ 1 のリセット入力側RESETに接続されている。これによりユーザはマイクロコントローラ

50

1 をリセットし、これにより再びデバイスを通常動作にもたらすことができる。

【 0 0 1 5 】

図 2 には、マイクロコントローラ 1、インタフェースコントローラ 2、および図 1 に示した IC カード 3 を有するシステムが示されている。付加的にシステムはリセット回路を有しており、これを介してリセットボタン 6 からの信号がマイクロコントローラ 1 とインタフェースコントローラ 2 に供給される。リセットボタン 6 からのリセット信号は有利には論理 OR 結合部 7 を介して、カード存在接点 5 から線路と結合され、インタフェースコントローラ 2 の入力側 CPR に供給される。ボタン 6 がユーザにより押されると、インタフェースコントローラ 2 は IC カード 3 の除去を仮定し、直ちに IC カード 3 を非アクティブ化する。

10

【 0 0 1 6 】

ボタン 6 と、マイクロコントローラ 1 のリセット入力側 RESET との間には遅延部 8 が設けられている。この遅延部を介して、マイクロコントローラ 1 をリセットする信号 9 が、インタフェースコントローラ 2 をリセットする信号 10 に対して遅延される。このことは特に、インタフェースコントローラ 2 に対するクロック、Clock 1 がマイクロコントローラ 1 により供給される場合に有利である。マイクロコントローラ 1 がこの場合にリセットされると、Clock 1 がストップし、従ってインタフェースコントローラ 2 もストップする。例えば約 0.5 ms の遅延を有する遅延回路 8 によって、インタフェースコントローラ 2 に対して、IC カード 3 を非アクティブ化するのに十分な時間が提供される。

【 0 0 1 7 】

20

この実施例では、マイクロコントローラ 1 に対するリセットは、インタフェースコントローラ 2 に対するリセットと同様に論理「0」により引き起こされる。従ってデバイスの正常動作では、リセットボタン 6 からの信号およびカード存在接点 5 からの信号は「1」である。論理 OR 結合部を実現するために、AND 回路 7 がリセットボタン 7 とカード存在接点 5 からの信号を結合するために使用される。このことにより論理「0」がインタフェースコントローラ 2 に対して、論理「0」がリセットボタン 6 またはカード存在接点 5 により供給される時に生じる。

【 0 0 1 8 】

リセットボタン 6 はまた、電圧 VCC を IC カード 3 に供給する給電線路と接続することでもできる。この場合、リセットボタン 6 からの信号がカード供給電圧のシャットダウンをシミュレートする。インタフェースコントローラ 2 はまた固有の回路によりクロック信号を発生することができる。この固有の回路により、インタフェースコントローラ 2 は信号 Clock 1 から独立する。この実施例に対しては遅延部 8 が必要ない。なぜなら、リセットの場合にインタフェースコントローラ 2 は IC カード 3 を、マイクロコントローラ 1 に依存しないで非アクティブ化することができるからである。

30

【 0 0 1 9 】

図 1 および図 2 を参照して説明したシステムは ISO / IEC 7816 - 3 による仕様に準拠する。しかし他の適用も本発明の枠内である。

【 0 0 2 0 】

論理 OR 結合部 7 に加えてウォッチドッグ回路からのリセット信号を結合することもできる。ウォッチドッグ回路はウォッチドッグタイマとして公知であり、マイクロコントローラの適切な動作を監視し、タイミング機能を提供する。このタイミング機能では、所定時間の間、マイクロコントローラからのリセット信号を待機する。このリセット信号はマイクロコントローラが周期的に正常動作の間供給する。ソフトウェアエラーの場合、例えばマイクロプロセッサがループでハングした場合、ウォッチドッグ回路に対するリセット信号がもやは発生されず、ウォッチドッグ回路がリセットをマイクロコントローラに対して供給する。その結果、マイクロコントローラは正常モード動作に戻るため再スタートする。ウォッチドッグ回路は例えばマイクロコントローラ 1 内に含むことができる。

40

【 0 0 2 1 】

ウォッチドッグからのリセット信号は有利には第 2 の論理 OR 結合部に供給され、この信

50

号はリセットボタン 6 からのリセット信号と結合される。この O R 結合部の出力信号は遅延部 8 の入力側および第 1 の論理 O R 結合部 7 の入力側に供給される。

【図面の簡単な説明】

【図 1】マイクロコントローラ、インタフェースコントローラおよび I C カードを有するシステムの概略図（従来技術）である。

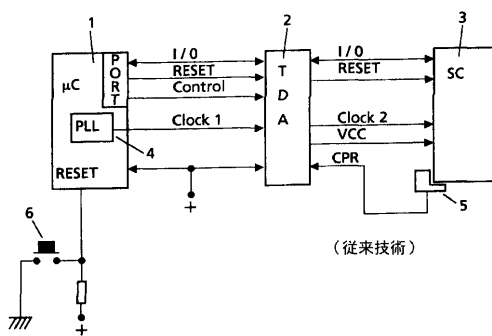
【図 2】付加的に、マイクロコントローラに対する遅延部を備えたりセット回路を有する図 1 のシステムの概略図である。

【符号の説明】

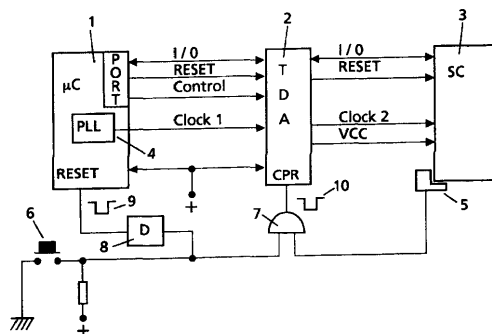
- 1 マイクロコントローラ
- 2 インタフェースコントローラ
- 3 I C カード
- 5 カード存在接点
- 6 リセットボタン

10

【図 1】



【図 2】



フロントページの続き

(74)代理人 100114890

弁理士 アインゼル・フェリックス＝ラインハルト

(72)発明者 クロード フーケ

フランス国 プルスタン ラ ヴィラ イア (番地なし)

(72)発明者 ガブリエル マテ

フランス国 レヌ スクワル ド ボスニ 10

(72)発明者 クロード ランボー

フランス国 サン シュルピス ラ フォレ リュ ラウル ド ラ フュテ 19

(72)発明者 ジャン・ピエール ペルティン

フランス国 ゲメネ・パンファ ブウルヴァル ド クウルセル 31ビス

審査官 緑川 隆

(56)参考文献 特開平04-310193(JP,A)

特開平09-179948(JP,A)

特開平05-233889(JP,A)

特開平01-055626(JP,A)

特開平06-150029(JP,A)

実開平05-033222(JP,U)

特表2002-541532(JP,A)

特開平07-129278(JP,A)

特開平03-135614(JP,A)

特開昭63-143617(JP,A)

特開2000-305669(JP,A)

(58)調査した分野(Int.Cl., DB名)

G06F 1/24

B42D 15/10

G06K 17/00

G06K 19/00