

(19) 日本国特許庁(JP)

## (12) 特許公報(B2)

(11) 特許番号

特許第4101550号  
(P4101550)

(45) 発行日 平成20年6月18日(2008.6.18)

(24) 登録日 平成20年3月28日(2008.3.28)

(51) Int.Cl.	F 1
G06F 1/24 (2006.01)	G06F 1/00 350B
B42D 15/10 (2006.01)	B42D 15/10 521
G06K 17/00 (2006.01)	G06K 17/00 B
G06K 19/00 (2006.01)	G06K 19/00 Q

請求項の数 3 (全 6 頁)

(21) 出願番号	特願2002-115015 (P2002-115015)
(22) 出願日	平成14年4月17日 (2002.4.17)
(65) 公開番号	特開2003-50648 (P2003-50648A)
(43) 公開日	平成15年2月21日 (2003.2.21)
審査請求日	平成17年3月17日 (2005.3.17)
(31) 優先権主張番号	01400986.4
(32) 優先日	平成13年4月17日 (2001.4.17)
(33) 優先権主張国	欧洲特許庁 (EP)

(73) 特許権者	501263810 トムソン ライセンシング Thomson Licensing フランス国, エフ-92100 プロ ニュ ビヤンクール, ケ アルフォンス ル ガロ, 46番地 46 Quai A. Le Gallio , F-92100 Boulogne- Billancourt, France
(74) 代理人	100061815 弁理士 矢野 敏雄
(74) 代理人	100094798 弁理士 山崎 利臣
(74) 代理人	100099483 弁理士 久野 琢也

最終頁に続く

(54) 【発明の名称】ハードウエアをリセットする前にICカードを非アクティブ化するシステム

## (57) 【特許請求の範囲】

## 【請求項1】

マイクロコントローラ(1)、ICカード(3)、前記マイクロコントローラとICカードとの間に接続されており、該ICカードと通信するためのインターフェースコントローラ(2)、およびユーザがアクセスすることができ、前記マイクロコントローラ(1)をリセットするためのリセットボタン(6)を有するシステムにおいて、

前記リセットボタンは前記マイクロコントローラのリセット入力端および前記インターフェースコントローラに接続されており、前記リセットボタンが押されると、ICカード引き抜き信号を前記インターフェースコントローラに供給する、

ことを特徴とするシステム。

10

## 【請求項2】

マイクロコントローラ(1)をリセットするリセットボタン(6)からの信号は、インターフェースコントローラ(2)をリセットする信号(10)に対して遅延されている、請求項1記載のシステム。

## 【請求項3】

前記リセットボタン(6)からの信号はカード存在接点(5)からの信号と論理OR結合部(7)を介して結合され、インターフェースコントローラ(2)に供給される、請求項1または2記載のシステム。

## 【発明の詳細な説明】

## 【0001】

20

## 【発明の属する技術分野】

本発明は、マイクロコントローラ、インターフェースコントローラ、および携帯データ媒体としてI Cカード、並びに携帯データ媒体と通信する装置を有するシステムに関する。この形式のシステムは例えば有料テレビ、電子支払、またはバンキングサービスのために使用される。

## 【0002】

これらの適用のために携帯データ媒体が使用される。この携帯データ媒体はほぼクレジットカードのサイズを有し、集積されたカードコントローラ、または少なくとも集積メモリを、それぞれのデバイスとデータ交換するために有する。この形式のデータ媒体は、例えばスマートカード、I CカードまたはI Dカードとして公知であり、例えばE P - A - 0 6 3 3 5 4 4に記載されている。これらデータ媒体に対する一般的用語「I Cカード」を以下の説明で使用する。

10

## 【0003】

上記に記載のようなシステムは例えばWO 98 / 0 0 7 7 2およびWO 97 / 2 5 6 8 5から公知である。I Cカードの特殊な形式に対する標準仕様はISO / IEC 7816-3:1997(E)に記載されている。この標準仕様には、接点を有する集積回路カード(I Dカード)に対する設計と動作手続きが記載されている。

## 【0004】

それぞれのデバイスとI Cカードとの間でデータ交換するためのインターフェースコントローラとして、例えばPhilips Semiconductors社からのTDA 8004Tが公知であり、このコントローラはマクロコントローラとI Cカードとの間に接続されている。インターフェースコントローラもまた電圧を供給し、I Cカードに対する自動アクティブおよび非アクティブシーケンスによるコントロール機能を提供する。

20

## 【0005】

## 【発明が解決しようとする課題】

本発明の課題は、上記のようなI Cカードを有するシステムにおいてユーザに改善された動作安全性を提供するように構成することである。

## 【0006】

## 【課題を解決するための手段】

上記課題は、マイクロコントローラ、I Cカード、前記マイクロコントローラとI Cカードとの間に接続されており、該I Cカードと通信するためのインターフェースコントローラ、およびユーザがアクセスすることができ、前記マイクロコントローラ(1)をリセットするためのリセットボタンを有するシステムにおいて、

30

前記リセットボタンは前記マイクロコントローラのリセット入力端および前記インターフェースコントローラに接続されており、前記リセットボタンが押されると、I Cカード引き抜き信号を前記インターフェースコントローラに供給することにより解決される。

## 【0007】

## 【発明の実施の形態】

本発明は、I Cカードを有するデバイスの動作中にこのデバイスのマイクロコントローラが不安定動作状態へ入り込み、デバイスが適性に動作しなくなるという問題を取り扱う。従って本発明によれば、このデバイスはマクロコントローラをリセットするためのリセットボタンを有し、このリセットボタンはユーザにより操作可能であり、リセットボタンからの信号はI Cカードの引き抜きをシミュレートし、これによりシステムのリセットが行われる。択一的にこのことがI Cカードの電圧供給のシャットダウンをシミュレートしても良い。I Cカードの引く抜きをシミュレートすることは、例えば論理OR結合部を使用して実現される。この論理OR結合部の入力側はリセットボタンおよびカード存在接点と接続されており、出力側はインターフェースコントローラのカード存在入力側と接続されている。

40

## 【0008】

本発明のさらなる側面では、マイクロコントローラをパルスリセットするために遅延が行

50

われる。この遅延は、インターフェースコントローラをリセットするパルスに対して遅延される。この側面はとりわけ、インターフェースコントローラのクロックがマイクロコントローラのクロックに結合しており、このクロックに依存するシステムに対して重要である。このシステムにおいてマイクロコントローラがリセットされると、クロック信号が停止し、従ってインターフェースコントローラも停止する。この場合、I Cカードをコントロールしてシャットダウンすることは不可能となる。マイクロコントローラに対するリセットパルスが、インターフェースコントローラをリセットするパルスを基準にして遅延されれば、インターフェースコントローラがI Cカードに対してそれぞれ非アクティブ化シーケンスを行ってから、マイクロコントローラからのクロック信号を停止する。

## 【0009】

10

通常、I Cカードは金属接点の使用によってコンタクトされる。しかしワイヤレス適用も本発明の枠内である。

## 【0010】

## 【実施例】

図1に示されたシステムはマイクロコントローラ1と、携帯データ媒体と通信するためのインターフェースコントローラ2、とりわけI Cカード3を明細書冒頭部分のように有する。マイクロコントローラ1とインターフェースコントローラ2は、例えば衛星受信機またはセットトップボックスのようなデバイス内に配置されている。I Cカード3はこの実施例では、国に依存する特別のテレビジョンサービスを提供する。ここではユーザのオプションに依存して有料テレビが考えられる。I Cカード3によりユーザはマイクロコントローラ1にそれぞれの認証について通知する。

20

## 【0011】

インターフェースコントローラ2として集積回路例えばPhilips Semiconductors社TDA 8004T(これはISO 7816-3規格によりコンパイルする)が使用される。このインターフェースコントローラI Cはデータ交換と、I Cカード3に対する自動アクティブおよび非アクティブシーケンスを提供する。すなわち必要な供給電圧と、カード接点に対する保護機能を提供する。

## 【0012】

30

インターフェースコントローラ2はマイクロコントローラ1によりポートを介して制御される。このポートはインターフェースコントローラ2と接続されており、コントロールおよびリセット機能、Control、RESET、および入出力端子、I/Oを提供する。この実施例では、インターフェースコントローラ2に対するクロックもマイクロコントローラ1により供給される。これは信号Clock1であり、マイクロコントローラ1内のPLL回路4から供給される。インターフェースコントローラ2からのクロック信号Clock2はI Cカード3に供給される。この信号もClock1と同じ周波数を有することができるが、周波数が異なっていても良い。

## 【0013】

I Cカード3がデバイスに挿入されると、カード存在接点5が接触され、これがインターフェースコントローラ2に信号CPRを介して、I Cカード3の挿入されたことを通知する。次にI Cカード3はインターフェースコントローラ2により、供給電圧VCCとクロック信号Clock2の供給によりアクティベートされ、I/Oデータ線路を介するデータ交換を実行するため、線路RESETを介するリセットによりスタートする。I Cカード3に対するアクティベートと動作の詳細はTDA 8004Tの仕様書およびISO/IEC 7816-3に記載されている。

40

## 【0014】

デバイスの動作中、マイクロコントローラ1は不安定な動作状態に入り込むことがある。この不安定動作状態では、デバイスが適正に動作しなくなる。ユーザは深刻な誤動作を疑い、イライラするであろうし、デバイスをオフして、またオンするであろう。従ってデバイスはリセットボタン6を有しており、このリセットボタンはマイクロコントローラ1のリセット入力側RESETに接続されている。これによりユーザはマイクロコントローラ

50

1をリセットし、これにより再びデバイスを通常動作にもたらすことができる。

【0015】

図2には、マイクロコントローラ1、インターフェースコントローラ2、および図1に示したI Cカード3を有するシステムが示されている。付加的にシステムはリセット回路を有しており、これを介してリセットボタン6からの信号がマイクロコントローラ1とインターフェースコントローラ2に供給される。リセットボタン6からのリセット信号は有利には論理OR結合部7を介して、カード存在接点5から線路と結合され、インターフェースコントローラ2の入力側CPRに供給される。ボタン6がユーザにより押されると、インターフェースコントローラ2はI Cカード3の除去を仮定し、直ちにI Cカード3を非アクティブ化する。

10

【0016】

ボタン6と、マイクロコントローラ1のリセット入力側RESETとの間には遅延部8が設けられている。この遅延部を介して、マイクロコントローラ1をリセットする信号9が、インターフェースコントローラをリセットする信号10に対して遅延される。このことは特に、インターフェースコントローラ2に対するクロック、Clock1がマイクロコントローラ1により供給される場合に有利である。マイクロコントローラ1がこの場合にリセットされると、Clock1がストップし、従ってインターフェースコントローラ2もストップする。例えば約0.5msの遅延を有する遅延回路8によって、インターフェースコントローラ2に対して、I Cカード3を非アクティブ化するのに十分な時間が提供される。

20

【0017】

この実施例では、マイクロコントローラ1に対するリセットは、インターフェースコントローラ2に対するリセットと同様に論理「0」により引き起こされる。従ってデバイスの正常動作では、リセットボタン6からの信号およびカード存在接点5からの信号は「1」である。論理OR結合部を実現するために、AND回路7がリセットボタン7とカード存在接点5からの信号を結合するために使用される。このことにより論理「0」がインターフェースコントローラ2に対して、論理「0」がリセットボタン6またはカード存在接点5により供給される時に生じる。

【0018】

リセットボタン6はまた、電圧VCCをI Cカード3に供給する給電線路と接続することもできる。この場合、リセットボタン6からの信号がカード供給電圧のシャットダウンをシミュレートする。インターフェースコントローラ2はまた固有の回路によりクロック信号を発生することができる。この固有の回路により、インターフェースコントローラ2は信号Clock1から独立する。この実施例に対しては遅延部8が必要ない。なぜなら、リセットの場合にインターフェースコントローラ2はI Cカード3を、マイクロコントローラ1に依存しないで非アクティブ化することができるからである。

30

【0019】

図1および図2を参照して説明したシステムはISO/IEC7816-3による仕様に準拠する。しかし他の適用も本発明の枠内である。

【0020】

論理OR結合部7に加えてウォッチドッグ回路からのリセット信号を結合することもできる。ウォッチドッグ回路はウォッチドッグタイマとして公知であり、マイクロコントローラの適切な動作を監視し、タイミング機能を提供する。このタイミング機能では、所定時間の間、マイクロコントローラからのリセット信号を待機する。このリセット信号はマイクロコントローラが周期的に正常動作の間供給する。ソフトウェアエラーの場合、例えばマイクロプロセッサがループでハンギングした場合、ウォッチドッグ回路に対するリセット信号がもやは発生されず、ウォッチドッグ回路がリセットをマイクロコントローラに対して供給する。その結果、マイクロコントローラは正常モード動作に戻るため再スタートする。ウォッチドッグ回路は例えばマイクロコントローラ1内に含むことができる。

40

【0021】

ウォッチドッグからのリセット信号は有利には第2の論理OR結合部に供給され、この信

50

号はリセットボタン 6 からのリセット信号と結合される。この OR 結合部の出力信号は遅延部 8 の入力側および第 1 の論理 OR 結合部 7 の入力側に供給される。

【図面の簡単な説明】

【図 1】マイクロコントローラ、インターフェースコントローラおよび I C カードを有するシステムの概略図（従来技術）である。

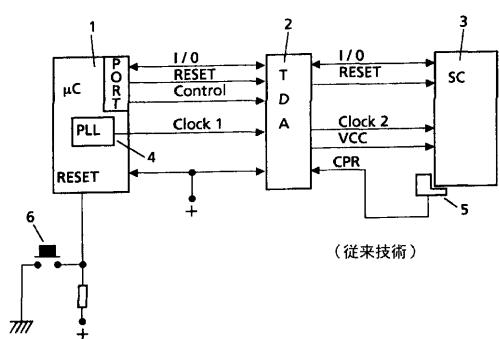
【図 2】付加的に、マイクロコントローラに対する遅延部を備えたリセット回路を有する図 1 のシステムの概略図である。

【符号の説明】

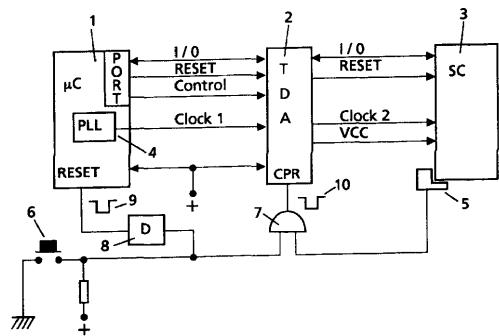
- 1 マイクロコントローラ
- 2 インタフェースコントローラ
- 3 I C カード
- 5 カード存在接点
- 6 リセットボタン

10

【図 1】



【図 2】



---

フロントページの続き

(74)代理人 100114890

弁理士 アインゼル・フェリックス=ラインハルト

(72)発明者 クロード フーケ

フランス国 プルスタン ラ ヴィラ イア (番地なし)

(72)発明者 ガブリエル マテ

フランス国 レンヌ スクワル ド ボスニ 10

(72)発明者 クロード ランボー

フランス国 サン シュルピス ラ フォレ リュ ラウル ド ラ フュテ 19

(72)発明者 ジャン-ピエール ベルティン

フランス国 ゲメネ-パンファ ブゥルヴァル ド クゥルセル 31ビス

審査官 緑川 隆

(56)参考文献 特開平04-310193 (JP, A)

特開平09-179948 (JP, A)

特開平05-233889 (JP, A)

特開平01-055626 (JP, A)

特開平06-150029 (JP, A)

実開平05-033222 (JP, U)

特表2002-541532 (JP, A)

特開平07-129278 (JP, A)

特開平03-135614 (JP, A)

特開昭63-143617 (JP, A)

特開2000-305669 (JP, A)

(58)調査した分野(Int.Cl., DB名)

G06F 1/24

B42D 15/10

G06K 17/00

G06K 19/00