

(12) 发明专利

(10) 授权公告号 CN 101563729 B

(45) 授权公告日 2013. 09. 25

(21) 申请号 200780046944. 0

G11C 11/413(2006. 01)

(22) 申请日 2007. 12. 18

G11C 7/20(2006. 01)

(30) 优先权数据

11/613, 325 2006. 12. 20 US

(56) 对比文件

EP 0566306 A2, 1993. 10. 20, 说明书第 1 栏第 31-42 行, 第 3 栏第 9 行至第 7 页第 23 行、图 1 至图 4.

(85) PCT 申请进入国家阶段日

2009. 06. 18

US 6418506 B1, 2002. 07. 09, 摘要, 说明书第 3 栏第 36 行至第 9 栏第 23 行, 图 1-4.

(86) PCT 申请的申请数据

PCT/CA2007/002304 2007. 12. 18

EP 0566306 A2, 1993. 10. 20, 说明书第 1 栏第 31-42 行, 第 3 栏第 9 行至第 7 页第 23 行、图 1 至图 4.

(87) PCT 申请的公布数据

W02008/074140 EN 2008. 06. 26

US 6418506 B1, 2002. 07. 09, 摘要, 说明书第 3 栏第 36 行至第 9 栏第 23 行, 图 1-4.

(73) 专利权人 莫塞德技术公司

地址 加拿大安大略省

审查员 杨鹏

(72) 发明人 金镇祺

(74) 专利代理机构 北京泛华伟业知识产权代理

有限公司 11280

代理人 王勇 姜华

(51) Int. Cl.

G11C 7/10(2006. 01)

G06F 12/00(2006. 01)

G06F 13/14(2006. 01)

G11C 11/4063(2006. 01)

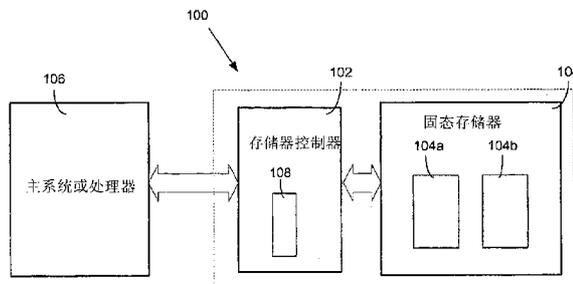
权利要求书2页 说明书7页 附图9页

(54) 发明名称

具有易失性和非易失性存储器的混合固态存储器系统

(57) 摘要

提供用于保存数据的混合固态存储器系统。固态存储器系统包括易失性固态存储器、非易失性固态存储器和存储器控制器。此外,提供一种用于在固态存储器系统中保存数据的方法,所述方法包括下面的步骤。由存储器控制器接收写命令。响应于写命令,在易失性存储器中保存写数据。响应于数据传送请求,从易失性存储器传送数据到非易失性存储器。



1. 一种用于在包括易失性固态存储器、非易失性固态存储器和存储器控制器的固态存储器系统中保存数据的设备,所述设备包括:

用于接收数据写请求或数据读请求的装置;

用于响应于所述数据写请求,将写数据保存在易失性固态存储器中的装置;

用于响应于所述数据读请求,将逻辑地址翻译为物理地址,并且如果翻译得到的物理地址对应于非易失性固态存储器地址,则从所述非易失性固态存储器读取所请求的数据的装置;以及

用于响应于所述数据读请求并且在将所述所请求的数据写入所述易失性固态存储器之前,确定所述易失性固态存储器中的可用空间数量对于将被写入所述易失性固态存储器的所述所请求的数据是否足够,并且如果空间不足够,则传送所述易失性固态存储器中保存的数据的至少一部分到所述非易失性固态存储器的装置。

2. 根据权利要求 1 所述的设备,还包括用于当数据从所述易失性固态存储器被传送到所述非易失性固态存储器时更新映射系统的装置,其中所述映射系统,其被配置成

将所保存数据的逻辑地址翻译为所保存数据的物理地址;

在所述写数据被传送到所述非易失性固态存储器时更新所述写数据的物理地址;并且在所述所请求的数据被传送到所述非易失性固态存储器时更新所述所请求的数据的物理地址。

3. 根据权利要求 1 所述的设备,还包括用于响应于数据传送请求,将数据从所述易失性固态存储器传送到所述非易失性固态存储器的装置,其中所述数据传送请求响应于请求从所述易失性固态存储器向所述非易失性固态存储器传送所有数据的命令。

4. 根据权利要求 1 所述的设备,还包括用于响应于数据传送请求,将数据从所述易失性固态存储器传送到所述非易失性固态存储器的装置,其中所述数据传送请求是响应于所述易失性固态存储器中缺乏可用空间。

5. 根据权利要求 2 所述的设备,还包括用于当从所述非易失性固态存储器写所述所请求的数据到所述易失性固态存储器时更新映射系统的装置。

6. 根据权利要求 3 所述的设备,其中请求传送所有数据的命令是功耗降低命令。

7. 根据权利要求 4 所述的设备,其中

当所述易失性固态存储器的可用空间低于预定的阈值时,发生所述数据传送请求,或者

当所述易失性固态存储器的可用空间不足以执行请求的命令时,发生所述数据传送请求。

8. 一种用于在包括易失性固态存储器、非易失性固态存储器和存储器控制器的固态存储器系统中保存数据的方法,所述方法包括步骤:

接收数据写请求或数据读请求;

响应于所述数据写请求,将写数据保存在易失性固态存储器中;

响应于所述数据读请求,将逻辑地址翻译为物理地址,如果翻译得到的物理地址对应于非易失性固态存储器地址,则从所述非易失性固态存储器读取所请求的数据;以及

响应于所述数据读请求并且在将所述所请求的数据写入所述易失性固态存储器之前,确定所述易失性固态存储器中的可用空间数量对于将被写入所述易失性固态存储器的所

述所请求的数据是否足够,如果空间不足够,则传送所述易失性固态存储器中保存的数据的至少一部分到所述非易失性固态存储器。

9. 根据权利要求 8 所述的方法,还包括步骤:

当数据从所述易失性固态存储器被传送到所述非易失性固态存储器时更新映射系统,其中所述映射系统,其被配置成

将所保存数据的逻辑地址翻译为所保存数据的物理地址;

在所述写数据被传送到所述非易失性固态存储器时更新所述写数据的物理地址;并且在所述所请求的数据被传送到所述非易失性固态存储器时更新所述所请求的数据的物理地址。

10. 根据权利要求 8 所述的方法,还包括步骤:响应于数据传送请求,将数据从所述易失性固态存储器传送到所述非易失性固态存储器,其中所述数据传送请求响应于请求从所述易失性固态存储器向所述非易失性固态存储器传送所有数据的命令。

11. 根据权利要求 8 所述的方法,还包括步骤:响应于数据传送请求,将数据从所述易失性固态存储器传送到所述非易失性固态存储器,其中所述数据传送请求是响应于所述易失性固态存储器中缺乏可用空间。

12. 根据权利要求 9 所述的方法,还包括步骤:

当从所述非易失性固态存储器写所述所请求的数据到所述易失性固态存储器时更新映射系统。

13. 根据权利要求 10 所述的方法,其中请求传送所有数据的命令是功耗降低命令。

14. 根据权利要求 11 所述的方法,其中

当所述易失性固态存储器的可用空间低于预定的阈值时,发生所述数据传送请求,或者

当所述易失性固态存储器的可用空间不足以执行请求的命令时,发生所述数据传送请求。

具有易失性和非易失性存储器的混合固态存储器系统

技术领域

[0001] 本发明总的涉及固态存储器系统,并且更具体地,本发明涉及包括易失性和非易失性存储器的混合固态存储器系统。

背景技术

[0002] 当前计算机系统中最常用的大容量存储系统是使用一个或者多个旋转盘并且磁性记录数据的硬盘驱动器 (HDD)。尽管 HDD 能够保存大量信息,但是相比于固态存储器它们存在很多不足。具体而言, HDD 具有较低的读 / 写速度、较高的功耗、较大的系统尺寸和较低的耐机械冲击性。

[0003] 固态存储器是使用存储器芯片来保存数据的数据存储装置。例如诸如快闪存储器的非易失性固态存储器随着它们的存储密度的增加变得日益普遍。可以预想到的是由于之上所描述的固态存储器的优势,固态存储器最终将会在诸如笔记本电脑的移动计算机中取代 HDD。

[0004] 然而,也存在着和快闪存储器的使用相关的公知的问题。一个公知问题就是快闪存储单元具有有限次数的重写周期。例如,重写周期的典型的最大次数介于 100000 到 1000000 周期之间。此外,为了满足存储密度和低成本的需求,将可能使用多层单元 (MLC) 技术。然而, MLC 典型地将每快闪存储单元的重写周期的最大次数减少两个量级,例如从 1000000 周期到 10000 周期。

[0005] 快闪存储器的另一个问题是读 / 编程和擦除操作之间的尺寸失配。具体地,在快闪存储器中,读和编程操作以页面为基础执行,而擦除操作是以块为基础执行。因此,最小的可擦除尺寸通常比读 / 编程尺寸大 16 到 64 倍。由于快闪存储器装置中的存储单元必须在使用新数据进行编程之前被擦除,所以必须擦除整个块以便写新的页面。这进一步加重了具有有限次数的重写周期的问题。

[0006] 因此,已经提出多种解决方案来解决这些问题。在授权给 Conley 的美国专利 6763424 中描写了许多这样的尝试性的解决方案。然而,虽然这些解决方案提供了一定程度的改进,但是它们仍旧需要显著数量的页面被重写。

[0007] 因此可以看到,对于存储器系统存在进一步减少由快闪存储器执行的读 / 写操作的数量的需要,从而延长存储器系统的寿命预期。

发明内容

[0008] 本发明的目的是消除或减轻上述不足中的至少一些。因此,提供了一种固态存储器的存储器系统,其组合了诸如动态随机存取存储器 (DRAM) 和静态随机存取存储器 (SRAM) 的易失性存储器和诸如快闪存储器的非易失性存储器。以采用每一种类型存储器的优点的方式来组合这些存储器,以提高整个系统性能并且提高存储装置的寿命预期。

[0009] 根据本发明的一个方面,提供一种固态存储器系统,包括:易失性固态存储器;非易失性固态存储器;配置成在易失性存储器中保存写数据的存储器控制器,所述存储器控

制器还被配置成响应于数据传送请求将数据从易失性存储器传送到非易失性存储器。

[0010] 根据本发明的另一个方面,提供一种用于在包括易失性固态存储器、非易失性固态存储器和存储器控制器的固态存储器系统中保存数据的方法,所述方法包括步骤:接收命令以便保存写数据;作为响应将写数据保存在易失性存储器中;和响应于数据传送请求将数据从易失性存储器传送到非易失性存储器。

附图说明

[0011] 现在参考附图来描述本发明的实施例,其中:图 1 为示出固态存储器系统的框图;图 2a 为示出具有多个块的存储单元阵列结构的框图;图 2b 为示出具有多个页面的块结构的框图;图 2c 为示出页面结构的框图;图 3a 和 3b 分别是易失性和非易失性存储器的存储空间图;图 4 和图 5 为示出固态存储器系统执行的过程的流程图;图 6 为使用公共总线与多个存储器装置通信的固态存储器系统的框图;图 7 为使用多个公共总线与多个存储器装置通信的固态存储器系统的框图;图 8 为使用多个公共总线与多个存储器装置通信的固态存储器系统的框图,每一条总线和一个类型的存储器装置通信;图 9 为使用菊花链结构和多个存储器装置通信的固态存储器系统的框图;图 10 为使用多个链和多个存储器装置通信的固态存储器系统的框图;和图 11 为使用多个链和多个存储器装置通信的固态存储器系统的框图,每一条链和一个类型的存储器装置通信。

具体实施方式

[0012] 为方便起见,说明书中相同的标号是指附图中相同的结构。参见图 1,用标号 100 总的表示固态存储器系统的框图。固态存储器系统 100 包括存储器控制器 102 和固态存储器 104。外部装置 106 通过存储器控制器 102 与固态存储器 104 通信。

[0013] 在本实施例中,存储器控制器 102 包括虚拟映射系统 108(或者简单映射系统 108)。映射系统 108 被用于将与请求相关联的逻辑地址映射到与固态存储器 104 相关联的物理地址。

[0014] 固态存储器 104 包括易失性存储器 104a 和非易失性存储器 104b。可以理解,易失性存储器 104a 和非易失性存储器 104b 可以包括一个或者多个存储器装置。

[0015] 在本实施例中,易失性存储器 104a 包括 DRAM 存储器并且非易失性存储器 104b 包括 NAND 快闪存储器。然而可以理解,可以使用其他类型的易失性存储器 104a 和非易失性存储器 104b。

[0016] 由于固态存储器系统 100 包括易失性存储器,所以它也可以包括有内部电池(未示出)来保持数据。如果失去对固态存储器系统 100 供电,则该电池将保持足够的电力以便将数据从易失性存储器 104a 复制到非易失性存储器 104b。然而,更普通地,电池的电力作为外部系统的一部分将被提供。

[0017] 参见图 2a,用标号 100 总的示出存储单元阵列结构的框图。单元阵列 200 包括 n 个可擦除块 202,被标记为从块 0 到块 $n-1$ 。

[0018] 参见图 2b,更详细地示出说明单元阵列块 202 的框图。每一个块 202 都包括 m 个可编程页面 252,被标记为从页面 0 到页面 $m-1$ 。

[0019] 参见图 2c,更详细地示出说明可编程页面 252 的框图。每一个页面 252 包括用于

保存数据的数据域 262 和用于保存和数据相关的附加信息（诸如错误管理功能）的备用域 264。数据域包括 j 个字节 (B) 并且备用域 264 包括 k 个字节 (B)。

[0020] 因此,可以看到每一个页面 252 包括 $(j+k)$ 个字节 (B)。每一个块 202 包括 m 个页面 252,并且因此,一个块 202 是 $(j+k)*m$ 个字节 (B)。进一步,对于 n 个块 202 的单元阵列 200 的总存储容量为 $(j+k)*m*n$ 个字节 (B)。为了方便起见,以下使用缩写:1B = 8 位;1K = 1024;1M = 1024K;并且 1G = 1024M。

[0021] 参见图 3a 和图 3b,分别示出了说明根据本实施例的易失性存储器 104a 和非易失性存储器 104b 的框图。以下描述提供了对于页面、块和单元的示例性的尺寸。然而,可以理解这些尺寸对于不同实现可以极大地变化并且随着技术进步将继续变化。此外,可以理解,例如诸如 DRAM 的易失性存储器 104a 并不必需具有块和页面结构。因此,临时保存在易失性存储器 104a 中的任何数据也可以包括对应的块地址和 / 或页面地址。当数据被传送到非易失性存储器 104b 时,引用块地址和 / 或页面地址。从而只要易失性存储器 104a 中的数据是块和页面可寻址的,则易失性存储器 104a 本身就不需要被物理映射到非易失性存储器 104b 上。

[0022] 在本实施例中,对于易失性存储器 104a 和非易失性存储器 104b 而言,页面 252 的尺寸是相同的。具体地,页面 252 包括 2112B,数据域 262 有 2048B 并且备用域 264 有 64B。

[0023] 进一步,对于易失性存储器 104a 和非易失性存储器 104b 而言,块 202 的尺寸相同。具体地,由于每一块 202 具有 64 个页面 252,所以每一块 202 包括 132KB,数据域 262 有 128KB 并且备用域 264 有 4KB。

[0024] 根据本实施例,易失性存储器 104a 中的块 202 的数量少于非易失性存储器 104b 中的块 202 的数量。具体地,易失性存储器 104a 包括 8K 个块并且非易失性存储器 104b 包括 256K 个块。因此,易失性存储器 104a 包括 1056MB,数据域 262 有 1GB,并且备用域 264 有 32MB。非易失性存储器 104b 包括 33GB,数据域 262 有 32GB,备用域 264 有 1GB。

[0025] 为了清楚起见,以下描述 NAND 快闪装置的总的操作。以页面为基础执行读和编程操作,而以块为基础执行擦除操作。

[0026] 对于读操作,后面有逻辑地址的 READ 命令被发送到固态存储器系统 100。映射系统确定对应于逻辑地址的物理地址。对应于物理地址的数据从易失性存储器 104a 中被读出,或者如果该物理地址不存在于易失性存储器 104a 中,则从非易失性存储器 104b 中读出所述对应于物理地址的数据。

[0027] 在数据从非易失性存储器 104b 中被读出的情况中,所读出的数据可以在易失性存储器 104a 中被编程。其中细节将参考图 4 和图 5 被描述。

[0028] 对于编程操作,后面有地址和输入数据的 PROGRAM 命令被发给固态存储器系统 100。数据在易失性存储器 104a 中被初始编程。如果 PROGRAM 命令所引用的地址在易失性存储器 104a 中已经被编程,则数据在该地址处被重写。如果 PROGRAM 命令所引用的地址在易失性存储器 104a 中还没有被编程,则在易失性存储器 104a 中建立该地址的空间。

[0029] 对于块擦除操作,后面有块地址的 BLOCK ERASE 命令被发给固态存储器系统 100。在少于预定的块擦除时间 t_{BERS} 内擦除块中的 128K 字节的数据。参见图 4,以标号 400 总的示出说明根据一个实施例的固态存储器系统 100 执行的过程的流程图。在步骤 402,存储器控制器 102 接收操作请求。该操作请求典型地包括命令。命令类型例如包括读、编程和擦

除。依据该命令,其它信息可以被包括作为操作请求的一部分。例如,读和写命令将包括逻辑地址。此外,写命令也将包括要写入的数据。

[0030] 在步骤 404,存储器控制器 102 处理该请求并且确定所请求的操作。在步骤 406,确定请求是否包括涉及从易失性存储器 104a 传送数据到非易失性存储器 104b 的操作。存在着许多必须传送数据的情况。例如,系统重新启动、系统功耗降低或者存储器维持操作都可以建立数据传送请求。因此,如果在存储器控制器 102 处接收到传送数据的请求,则该过程在步骤 408 处继续下去。否则,该过程在步骤 414 处继续下去。

[0031] 在步骤 408,保存在易失性存储器 104a 中的数据被传送到非易失性存储器 104b 并且相应地更新映射系统 108。根据用于更新在非易失性存储器 104b 中的数据的所有现有技术的方法都能够进行该传送。在步骤 409,使用在非易失性存储器 104b 中的所传送数据的物理地址来更新映射系统 108。在步骤 410,确定数据的传送是否是响应于功耗降低操作。如果数据的传送是响应于功耗降低操作而执行的,则在步骤 412 固态存储器系统 100 降低功耗。如果数据的传送是响应于其它操作而执行的,则过程返回到步骤 402。

[0032] 在步骤 414,确定所请求的操作是读操作还是写操作。如果确定操作是读操作,则过程在步骤 416 处继续下去。否则过程在步骤 420 处继续下去。

[0033] 在步骤 416,存储器控制器 102 使用映射系统 108 将要读出的所接收的数据的逻辑地址翻译为物理地址。在步骤 418,按照本领域中的标准从非易失性存储器 104b 中读出数据,并且过程返回到步骤 402。

[0034] 在步骤 420,存储器控制器 102 使用映射系统 108 将要写入的所接收的数据的逻辑地址翻译为物理地址。在步骤 422,映射系统 108 确定该物理地址是匹配非易失性存储器地址还是匹配易失性存储器地址。

[0035] 如果物理地址对应于易失性存储器地址,则过程在步骤 424 处继续下去。在步骤 424,伴随写操作的数据被写到易失性存储器中的物理地址,覆盖先前存在的数据。写数据到诸如 DRAM 的易失性存储器 104a 不要求该存储器在写操作之前被擦除。此外,易失性存储器 104a 不会遭受与诸如快闪存储器的非易失性存储器 104b 相关联的重写周期的限制。一旦数据被写到易失性存储器 104a,则过程进行到步骤 434。在步骤 434 处,使用写数据的物理地址来更新映射系统 108,并且如果它是未决的则过程返回到步骤 402 以便执行下一操作。

[0036] 如果物理地址对应于非易失性存储器地址,则过程在步骤 426 处继续下去。在步骤 426 处,存储器控制器确定在易失性存储器 104a 中可用的空间量。在步骤 428 处,确定可用的空间量是否大于要写入的数据所需要的空间量。如果空间不够,则过程在步骤 430 处继续下去。否则,过程在步骤 432 处继续下去。

[0037] 在步骤 430,保存在易失性存储器 104a 中的数据至少一部分被传送到非易失性存储器 104b。在本实施例中,预定数量的块从易失性存储器 104a 传送到非易失性存储器 104b。此外,在本实施例中,选择用于传送的块是最“陈旧的”。也就是说,被传送的块在最长的时间段内一直没有被存取过。如参考步骤 408 所描述的那样,根据现有技术的一些方法中的一个,页面能够被写入到非易失性存储器 104b。在步骤 431,映射系统 108 被更新以反映出对于所传送数据的物理地址的改变,并且过程返回到步骤 428。

[0038] 在步骤 432,数据被写入到易失性存储器 104a。如本领域内的普通技术人员所知

道的,用于将数据写入到易失性存储器 104a 的方法能够是现有技术的任一方法。在步骤 434,使用写数据的物理地址来更新映射系统 108,并且如果它是未决的,则过程返回到步骤 402 以便执行下一个操作。

[0039] 因此,可以看到本实施例使用易失性和非易失性存储器的组合来提高固态存储器系统的整体性能。具体地,相对廉价的非易失性存储器被用来提供数据的永久存储。易失性存储器被用来改善与非易失性存储器的使用相关的限制。例如,如上描述的易失性存储器的使用提高了固态存储器系统的整体时间性能。此外,因为对非易失性存储器执行的写操作较少,所以提高了非易失性存储器的有效的寿命预期。

[0040] 此外,在本实施例中,通过简单地从非易失性存储器 104b 中读出数据并且将其输出到请求装置或者处理器来实现读操作。然而,可以理解在一些例子中将读数据载入到易失性存储器 104a 中同样是优选的。

[0041] 因此,参见图 5,以标号 500 总的示出说明根据替代实施例的固态存储器系统 100 执行的过程的流程图。在本实施例中,以与参考图 4 所描述的方式相同的方式来处理数据传送和写操作。因此,图 5 示出了对于读操作的替代过程,并且在步骤 414 处开始描述。

[0042] 在步骤 414,确定操作请求是用于读操作并且过程在步骤 502 处继续下去。在步骤 502,存储器控制器 102 使用映射系统 108 将要读出的数据的已接收的逻辑地址翻译为物理地址。在步骤 504,映射系统 108 确定物理地址是匹配非易失性存储器地址还是匹配易失性存储器地址。

[0043] 如果物理地址对应于易失性存储器地址,则过程在步骤 506 处继续下去。在步骤 506,数据读出与读操作相关联的易失性存储器中的物理地址。可以理解,能够使用现有技术的方法读出数据。一旦数据从易失性存储器 104a 中被读出,则过程返回到步骤 402。

[0044] 如果物理地址对应于非易失性存储器地址,则过程在步骤 508 处继续下去。在步骤 508,所请求的数据从与读操作相关联的非易失性存储器 104b 中的物理地址被读出。如在步骤 506 所述的那样,使用现有技术的方法能够读出数据。在步骤 510,从非易失性存储器 104b 读出的数据对于请求装置 106 是可用的。

[0045] 在步骤 552,存储器控制器 102 确定易失性存储器 104a 中可用的空间量,并且确定可用的空间量是否大于要写入到易失性存储器 104a 的数据所需的空间量。如果空间不够,过程在步骤 554 处继续下去。否则,过程在步骤 512 处继续下去。

[0046] 在步骤 554,保存在易失性存储器 104a 中的数据至少一部分被传送到非易失性存储器 104b。在本实施例中,预定数量的块从易失性存储器 104a 传送到非易失性存储器 104b。此外,在本实施例中,选择用于传送的块是最“陈旧的”。如参考步骤 408 和 430 所描述的那样,根据现有技术的一些方法中的一个,页面能够被写入到非易失性存储器 104b。在步骤 555,映射系统 108 被更新以反映出对于所传送数据的物理地址的改变,并且过程返回到步骤 552。在步骤 512,从非易失性存储器 104b 中读出的数据被写入到易失性存储器 104a。在步骤 514,使用读数据的新的物理地址来更新映射系统 108,并且如果它是未决的,则过程返回到步骤 402 以便执行下一个操作。

[0047] 因此,可以看到在参考图 4 和图 5 所描述的实施例中,数据被载入到易失性存储器 104a 中以用于读操作以及写操作。如果由于提高的易失性存储器的存取速度而使得同一数据在被传送到非易失性存储器之前被存取,则这可以提高固态存储器系统的性能。

[0048] 在先前的实施例中,响应于读或者写操作,数据可以被写入到易失性存储器 104a。在另一个实施例中,对被写入到易失性存储器 104a 的每一页面数据提供标签以识别该数据是读操作的结果还是写操作的结果。标签可以被保持在页面 252 的备用域 264 中或者映射系统 108 中。

[0049] 随后该标签能够用于过程中的其它步骤。例如,当数据从易失性存储器 104a 传送到非易失性存储器 104b 时,仅传送具有写标签的页面。由于数据仍旧保存在相关联的非易失性存储器地址中,所以可以从易失性存储器 104a 中删除具有读标签的页面。相应地,需要更新映射系统 108。

[0050] 此外,先前实施例描述了根据最陈旧数据,从易失性存储器 104a 释放空间。然而,确定哪一个块被擦除的过程也可以考虑页面是包括读标签还是包括写标签。例如,在一些情况中,删除包括读标签的较新的页面而不是包括写标签的较旧的页面是优选的。可以理解,使用这些或者其他的考虑因素中的一个或者多个可以执行不同的算法。

[0051] 参见图 6,以标号 600 说明根据替代实施例的固态存储器系统的框图。固态存储器系统 600 包括存储器控制器 102 和固态存储器 104。在本实施例中,固态存储器 104 包括多个易失性存储器装置 104a 和多个非易失性存储器装置 104b。易失性存储器装置 104a 和非易失性存储器装置 104b 经由公共总线 602 与存储器控制器 102 耦合。

[0052] 仅仅出于示例性的目的,易失性存储器装置 104a 为 DRAM 装置,并且非易失性存储器装置 104b 为快闪存储器装置。此外,尽管框图示出了两个 DRAM 装置和四个快闪存储器装置,但是取决于具体实现,装置的数量可以变化。

[0053] 为了访问固态存储器装置 104a 或者 104b 的其中一个,公共总线 602 包括用于每次仅启动多个易失性存储器 104a 的其中一个或者多个非易失性存储器 104b 的其中一个的装置使能信号。使用使能信号以用于激活公共总线上多个存储器装置的其中一个的方法在本领域内是公知的并且不必详细描述。

[0054] 参见图 7,以标号 700 说明根据又一替代实施例的固态存储器系统的框图。固态存储器系统 700 包括存储器控制器 102 和固态存储器 104。在本实施例中,固态存储器 104 包括多个易失性存储器装置 104a 和多个非易失性存储器装置 104b。易失性存储器装置 104a 和非易失性存储器装置 104b 经由公共总线 602 与存储器控制器 102 耦合。然而,与先前的实施例不同,存储器控制器 102 控制多个总线,称之为信道。

[0055] 为了访问固态存储器装置 104a 或 104b 的其中一个,每一信道 602 包括用于每次启动仅一个存储器装置的装置使能信号。如果所请求的操作是读操作,则启动的存储器装置将数据输出到信道 602 上。如果所请求的操作是写操作,则启动的存储器装置写来自信道 602 的数据。

[0056] 每一信道 602 独立工作。此外,多个信道 602 能够在同一时间有效。使用此方案,由于信道 602 并行操作,所以系统的性能随着执行的信道 602 的数量而提高。

[0057] 参见图 8,以标号 800 说明根据替代实施例的固态存储器系统的框图。本实施例与前一实施例相似并且包括多个信道 602。但是,在本实施例中,每一信道被分配给特定类型的固态存储器装置。也就是说,对于 n 信道的固态存储器系统 800, m 个信道被专门耦合到易失性存储器装置 104a,并且 n-m 个信道被专门耦合到非易失性存储器装置 104b。

[0058] 参见图 9,以标号 900 说明根据又一替代实施例的固态存储器系统的框图。固态存

存储器系统 900 包括存储器控制器 102 和固态存储器 104。在本实施例中,固态存储器 104 包括多个易失性存储器装置 104a 和多个非易失性存储器装置 104b。易失性存储器装置 104a 和非易失性存储器装置 104b 经由菊花链配置结构与存储器控制器 102 耦合。也即是,存储器控制器 102 被耦合到存储器装置 104a 或者 104b 中的第一个 902。将剩余的存储器装置 104a 和 104b 串行耦合并且存储器装置 104a 或者 104b 的最后一个串行耦合的 904 被耦合回到存储器控制器 102。

[0059] 为了访问固态存储器装置 104a 或者 104b 的其中一个,存储器控制器 1102 将请求输出到第一存储器装置 902。请求被传递通过存储器装置 104a 和 104b,直到其到达目标装置。该目标装置执行所请求的操作并且结果(如果有的话)继续传递通过存储器装置的链,直到其到达最后一个装置 904,最后一个装置 904 将该结果返回到存储器控制器 102。使用菊花链以用于激活多个存储器装置的其中一个的方法为本领域所公知的并且不必详细描述。

[0060] 参见图 10,以标号 1000 说明根据又一替代实施例的固态存储器系统的框图。固态存储器系统 1000 包括存储器控制器 102 和固态存储器 104。在本实施例中,固态存储器 104 包括多个易失性存储器装置 104a 和多个非易失性存储器装置 104b。易失性存储器装置 104a 和非易失性存储器装置 104b 以菊花链配置结构与存储器控制器 102 耦合。但是,与前一实施例不同,存储器控制器 102 控制多个链。

[0061] 每一个链独立地工作。此外,多个链能够同时有效。使用这种方案,由于这些链并行操作,所以系统的性能随着执行的链的数量而提高。

[0062] 参见图 11,以标号 1100 示出根据又一替代实施例的固态存储器系统的框图。本实施例与之前实施例相似并且包括多个链。但是,在本实施例中,每一链被分配给特定类型的固态存储器装置。也就是说,对于 n 链的固态存储器系统 1100, m 个链被专门耦合到易失性存储器装置 104a, 并且 n-m 个链被专门耦合到非易失性存储器装置 104b。

[0063] 描述实现固态存储器装置的多个方法的之前的所有实施例均包括易失性和非易失性存储器装置。以提高固态存储器装置的性能和有效的寿命预期的方式来组合这些装置。

[0064] 尽管之前的实施例将易失性存储器 104 描述为具有的块 202 少于非易失性存储器 104b 具有的块,但是这种情况不是必需的。由于易失性存储器 104a 在成本、尺寸和永久性方面的限制,使得这样的布置将是最可能的实施例。然而,也可以存在易失性存储器 104a 和非易失性存储器 104b 的块的数量为相同的情况。此外,还可以存在易失性存储器 104a 的块的数量多于非易失性存储器 104b 的块的数量情况。

[0065] 最后,尽管已经参考某些具体实施例描述了本发明,但是本领域的技术人员可以理解,在不脱离所附的权利要求所限定的精神和范围内可以对其进行各种修改。

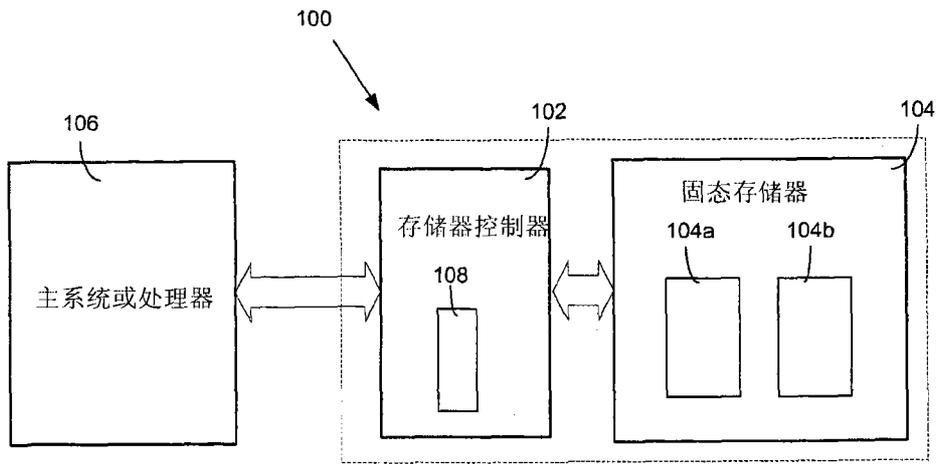


图 1

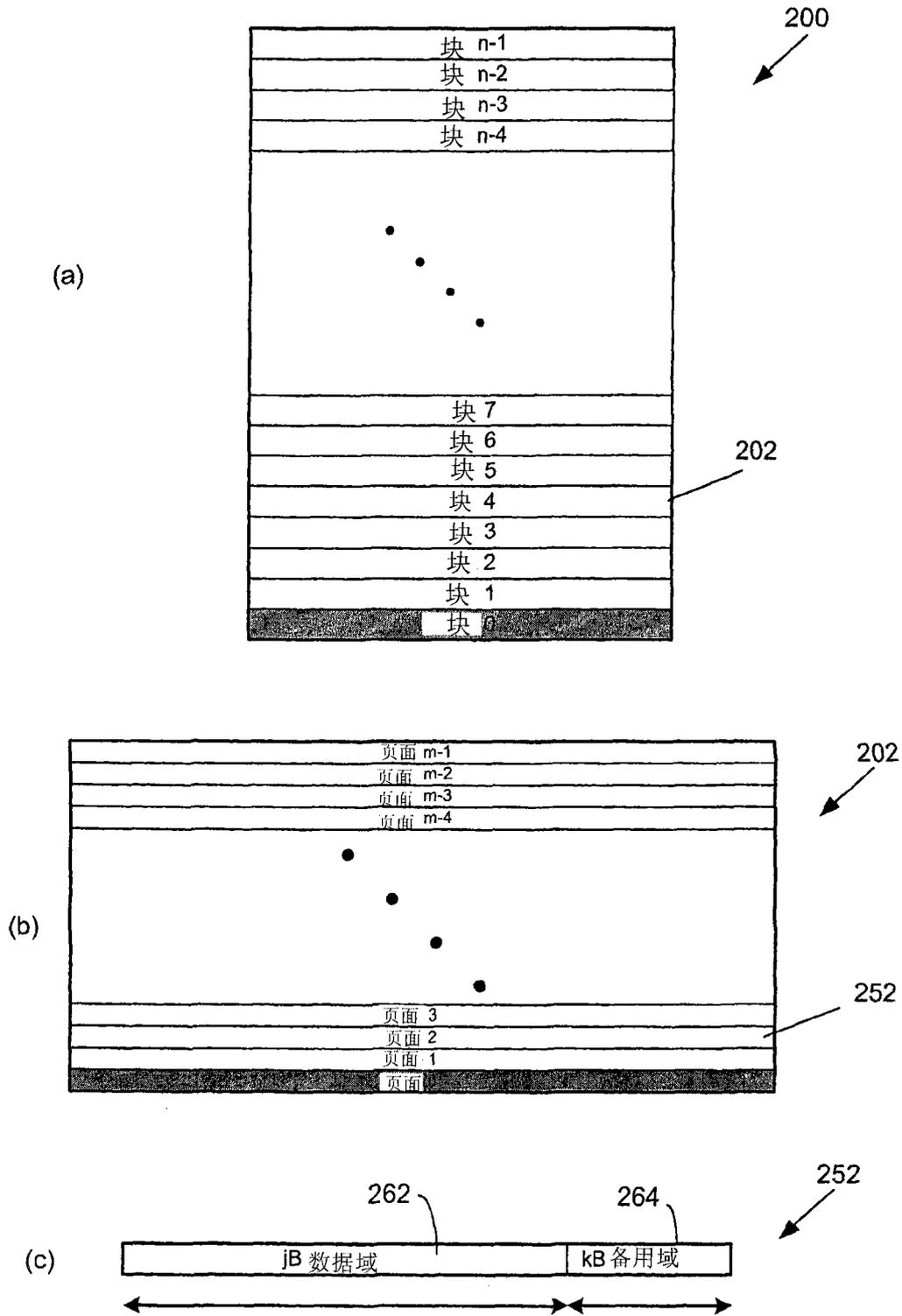


图 2

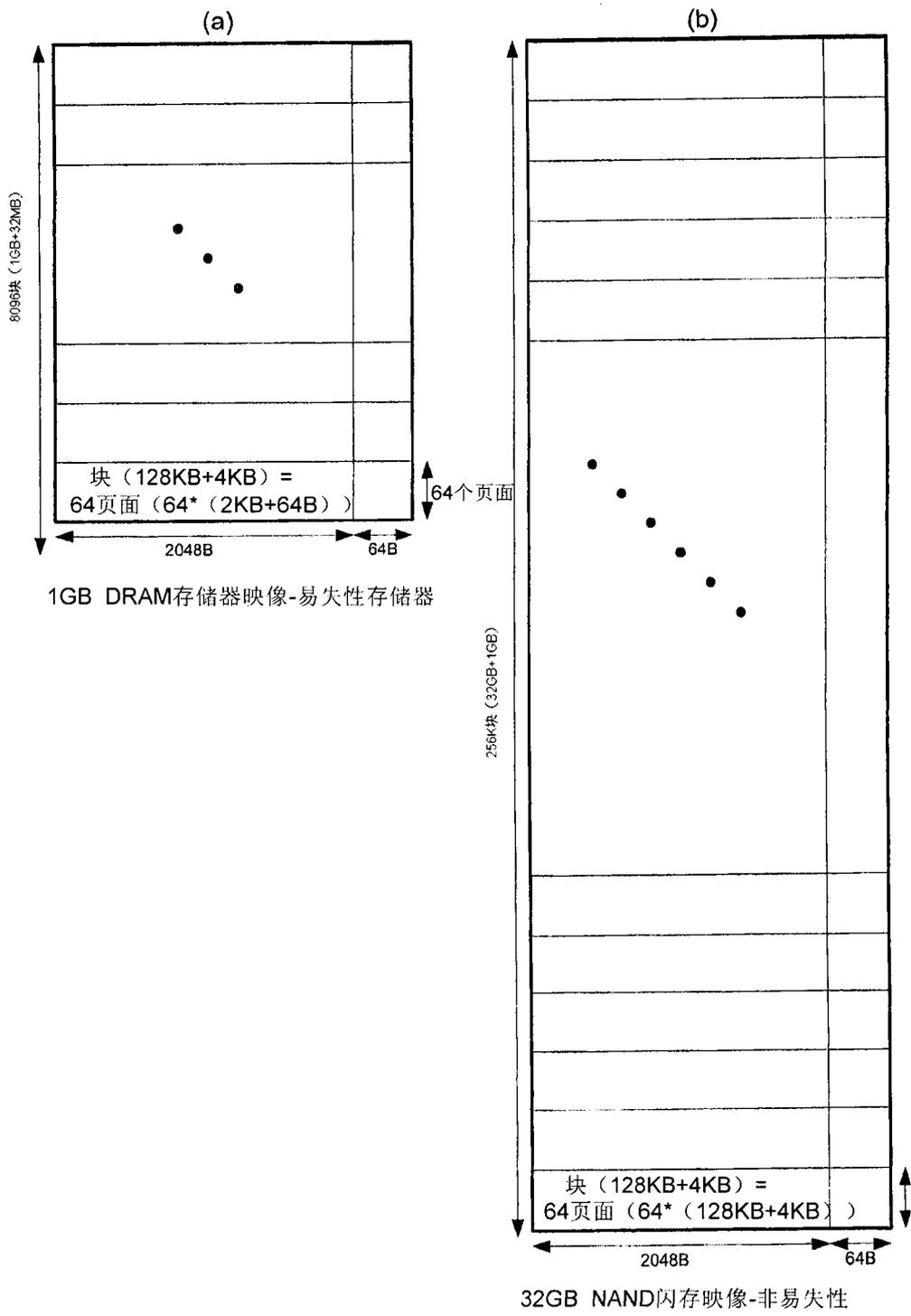


图 3

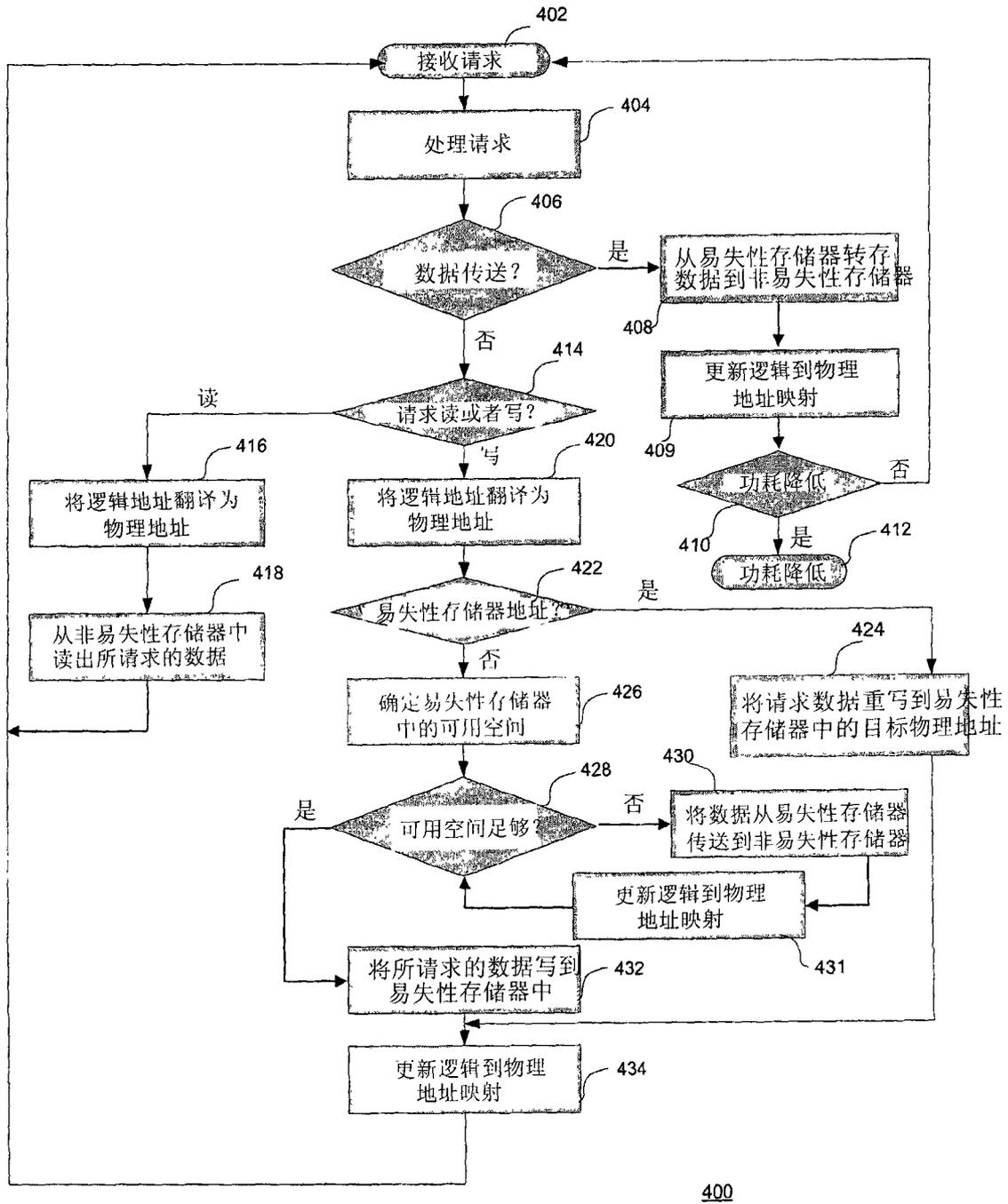


图 4

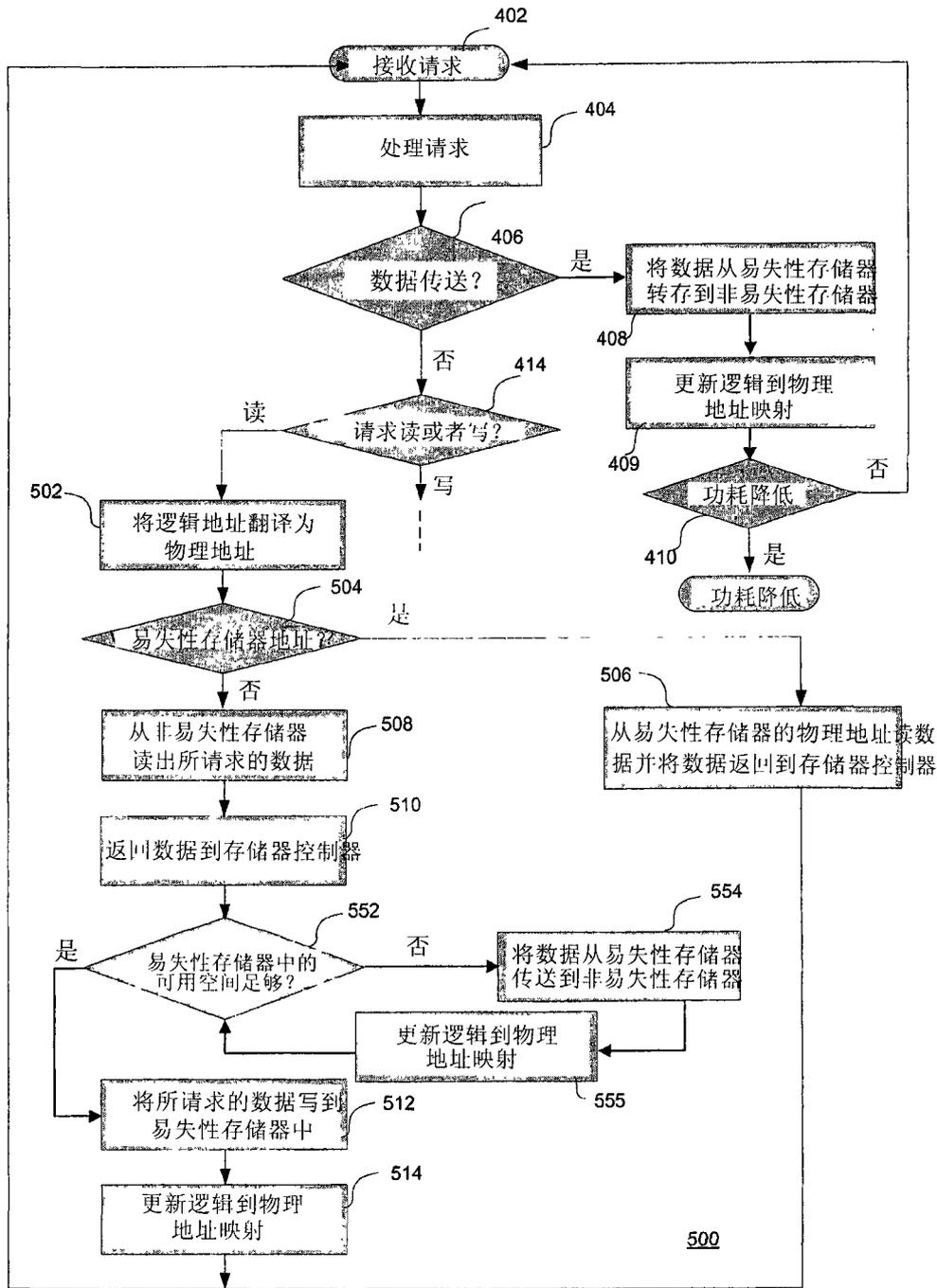


图 5

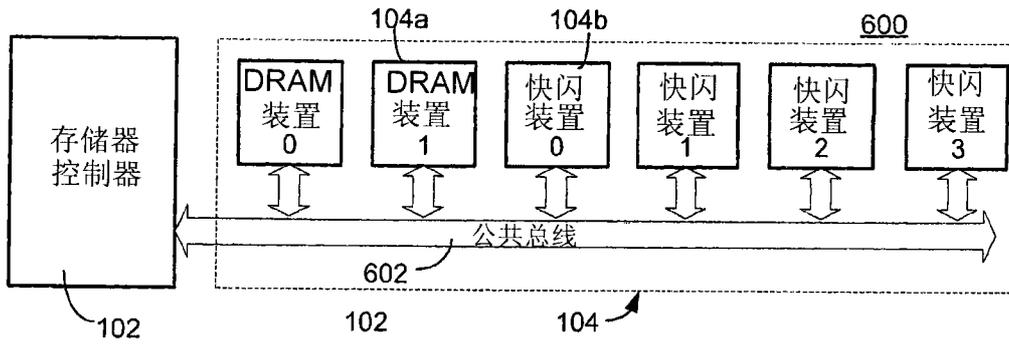


图 6

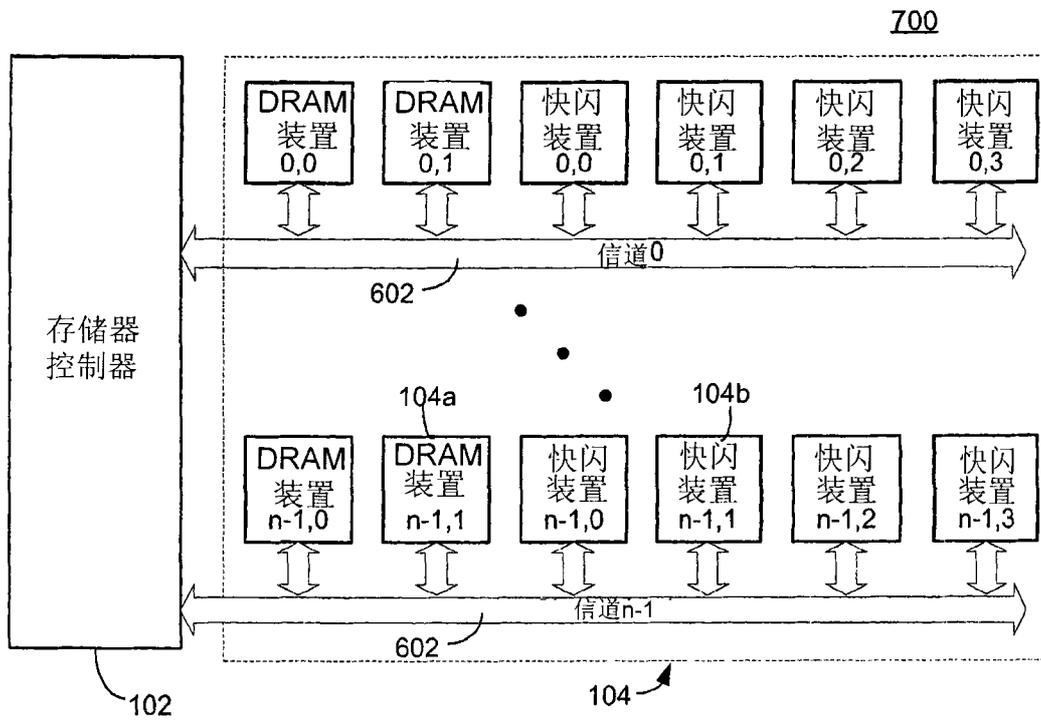


图 7

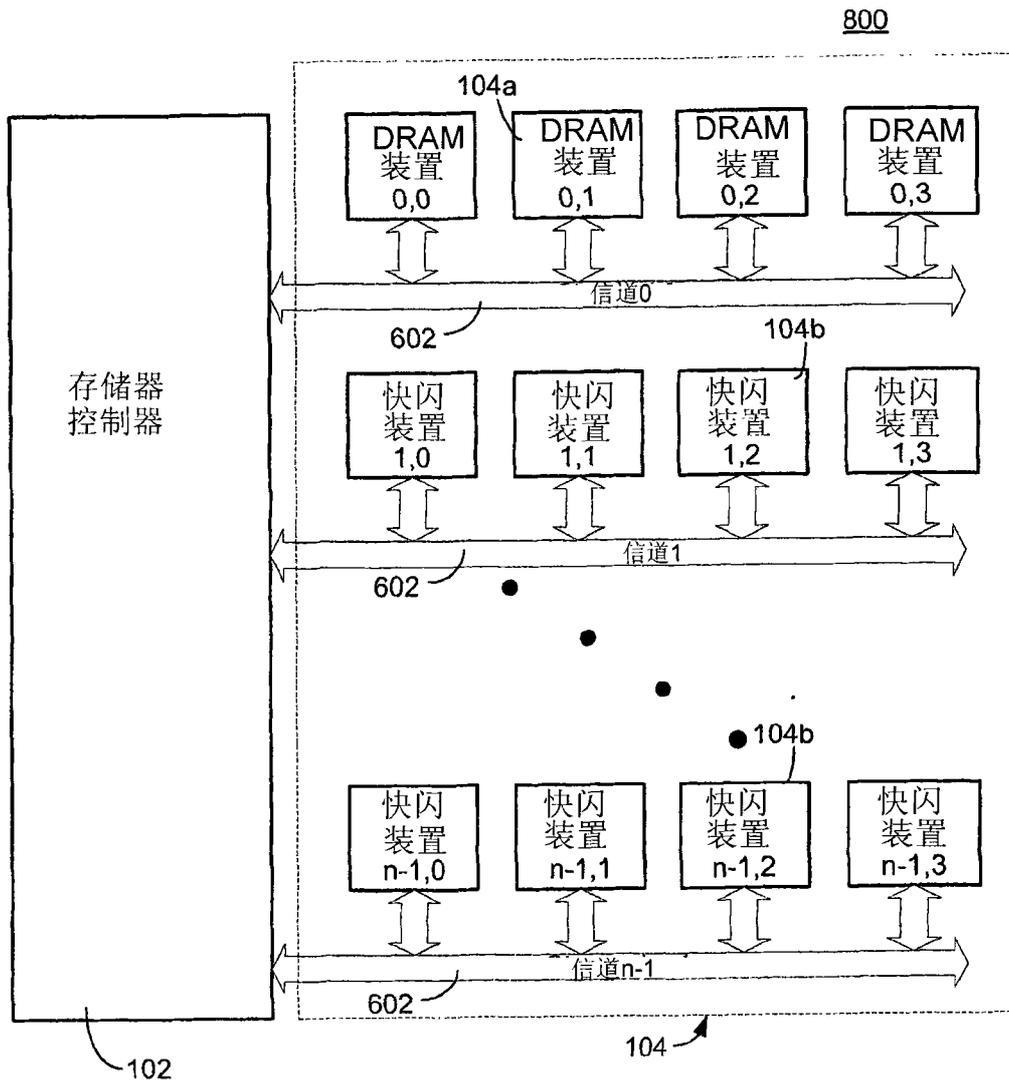


图 8

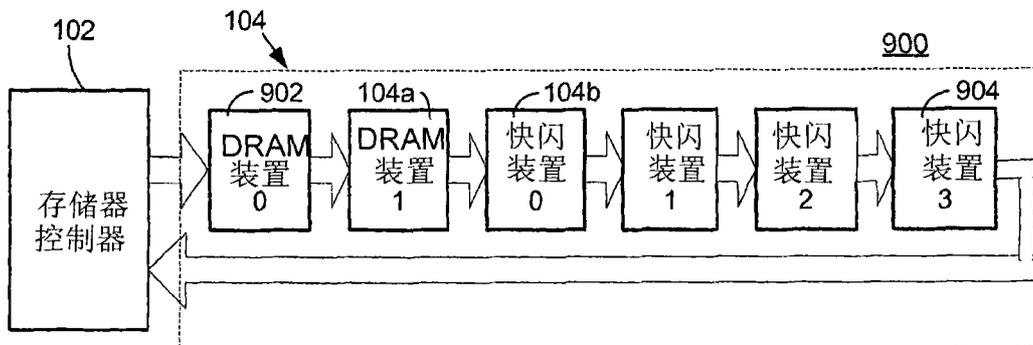


图 9

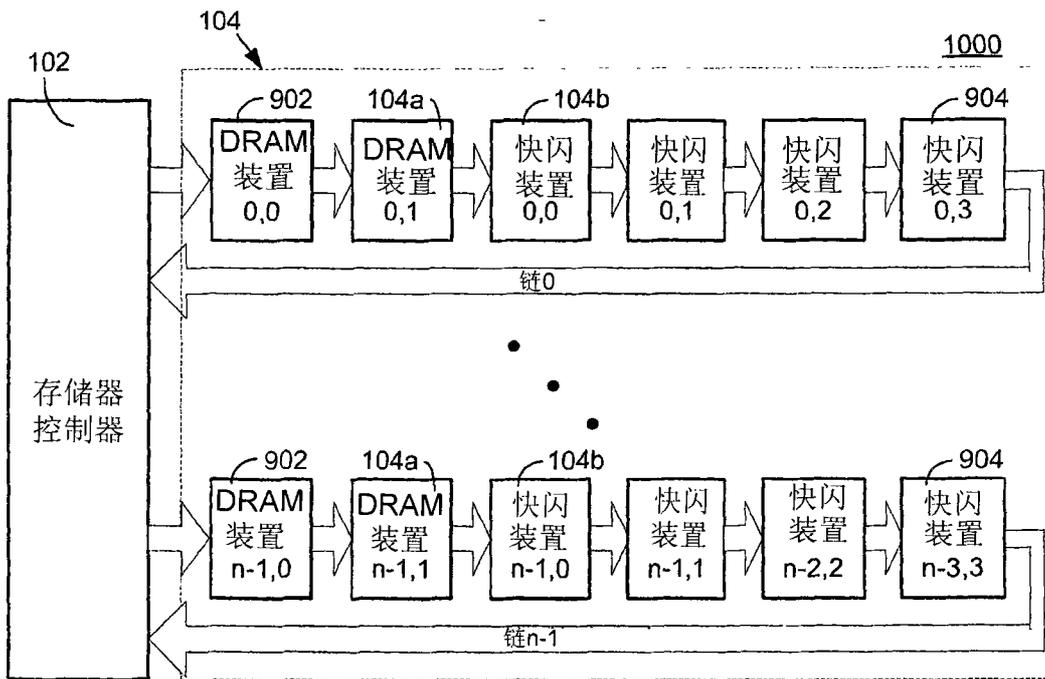


图 10

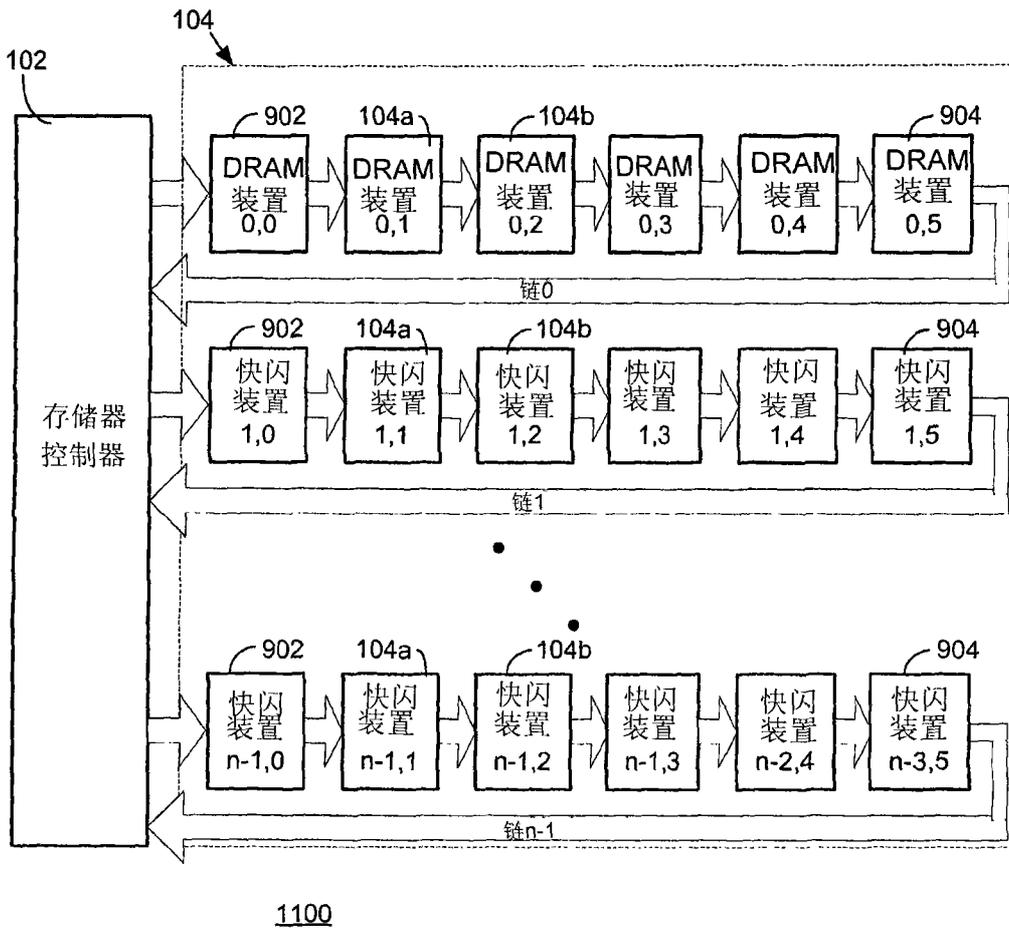


图 11