

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第3区分

【発行日】平成17年6月23日(2005.6.23)

【公開番号】特開2003-208362(P2003-208362A)

【公開日】平成15年7月25日(2003.7.25)

【出願番号】特願2002-6873(P2002-6873)

【国際特許分類第7版】

G 06 F 13/00

G 06 F 3/06

【F I】

G 06 F 13/00 301P

G 06 F 3/06 301M

G 06 F 3/06 302A

G 06 F 3/06 304B

【手続補正書】

【提出日】平成16年9月24日(2004.9.24)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

第一のインターフェース制御装置を有する第一のアダプタボードと、

第2のインターフェース制御装置を有する第2のアダプタボードと、

キャッシュメモリを有する第一のコントローラボードと、

共有メモリを有する第2のコントローラボードと、

前記第一のアダプタボード、前記第2のアダプタボード、前記第一のコントローラボード、及び前記第2のコントローラボードのいずれかが格納される複数のスロットとを有するディスクコントローラと、

複数のディスク装置を格納するディスクユニットとを有することを特徴とする記憶装置システム。

【請求項2】

前記第一のアダプタボードは、ロックI/Oインターフェースを制御するインターフェース制御装置を有し、前記第2のアダプタボードは、ファイルI/Oインターフェースを制御するインターフェース制御装置を有することを特徴とする請求項1記載の記憶装置システム。

【請求項3】

前記第一のアダプタボードが格納されるスロットと、前記第2のアダプタボードが格納されるスロットとは、同一形状であることを特徴とする請求項2記載の記憶装置システム。

【請求項4】

複数の第1のインターフェース制御装置、複数の第2のインターフェース制御装置、前記第1のインターフェース制御装置及び前記第2のインターフェース制御装置と接続される共有メモリ、及び前記共有メモリと接続されるディスクアダプタとを有するディスクコントローラと、

前記ディスクコントローラと接続される記憶装置とを有することを特徴とする記憶装置システム。

【請求項 5】

前記ディスクコントローラは、

前記第1のインターフェース制御装置、前記第2のインターフェース制御装置、前記共有メモリ及び前記ディスクアダプタと接続されるキャッシュメモリを有することを特徴とする請求項4記載の記憶装置システム。

【請求項 6】

前記複数の第1のインターフェース制御装置のうちの一部は、同一のドメインで管理されるネットワークに接続され、他の一部は、前記ドメインとは異なるドメインで管理されるネットワークに接続されることを特徴とする請求項4記載の記憶装置システム。

【請求項 7】

前記ディスクコントローラは、

前記同一のドメインで管理されるネットワークに接続される前記複数の第1のインターフェース制御装置の一部に含まれるインターフェース制御装置に障害が発生した場合、前記複数の第1のインターフェース制御装置の一部に含まれる他のインターフェース制御装置に前記障害が発生したインターフェース制御装置の行っていた処理を移すフェイルオーバ手段を有することを特徴とする請求項4記載の記憶装置システム。

【請求項 8】

更に前記ディスクコントローラは、

前記他のインターフェース制御装置に障害が発生した場合、前記複数の第1のインターフェース制御装置の一部に含まれ、かつ障害が発生していないインターフェース制御装置に前記他のインターフェース制御装置が行っていた処理を移す第2のフェイルオーバ手段を有することを特徴とする請求項7記載の記憶装置システム。

【請求項 9】

前記共有メモリは、障害が発生したインターフェース制御装置が行っていた処理を他のインターフェース制御装置へ移す手順を格納し、前記第1及び第2のフェイルオーバ手段は、前記手順に従って実行されることを特徴とする請求項7記載の記憶装置システム。

【請求項 10】

前記複数の第1及び第2のインターフェース制御装置は、ハートビートマークを一定時間間隔で前記共有メモリが有するハートビート格納領域の定められた領域に保存する手段と、

前記ハートビート格納領域に格納された前記ハートビートマークを用いてお互いに他の制御装置の状態を監視する手段とを有することを特徴とする請求項4記載の記憶装置システム。

【請求項 11】

前記第1のフェイルオーバ手段は、前記複数の第1のインターフェース制御装置の一部に含まれる他のインターフェース制御装置のうち、稼働率の最も低いインターフェース制御装置を前記障害が発生したインターフェース制御装置の行っていた処理を移す対象として選択することを特徴とする請求項8記載の記憶装置システム。

【請求項 12】

複数のインターフェース制御装置、前記複数のインターフェース制御装置と接続される共有メモリ、及び前記共有メモリと接続されるディスクアダプタとを有するディスクコントローラと、

前記ディスクコントローラと接続される記憶装置とを有する記憶装置システムにおいて、

前記ディスクコントローラは、

前記複数のインターフェース制御装置のうちのいずれかのインターフェース制御装置に障害が発生した場合、前記複数のインターフェース制御装置のうちいずれかの他のインターフェース制御装置に前記障害が発生したインターフェース制御装置の行っていた処理を移す第一のフェイルオーバ手段と、

前記他のインターフェース制御装置に障害が発生した場合、前記複数のインターフェー

ス制御装置に含まれ、かつ障害が発生していないインターフェース制御装置に前記他のインターフェース制御装置が行っていた処理を移す第二のフェイルオーバ手段とを有することを特徴とする記憶装置システム。