

公告本

398084

申請日期	87.12.31
案號	87122019
類別	H01L 33/00

A4
C4

398084

(以上各欄由本局填註)

發明專利說明書

一、發明名稱	中文	用於氮化物磊晶生長之多層化合物氮化物緩衝層
	英文	MULTILAYERED INDIUM-CONTAINING NITRIDE BUFFER LAYER FOR NITRIDE EPITAXY
二、發明人	姓名	(1)史考特 R. 柯恩 (2)陳昌華 (3)韋納·寇茲 (4)吉娜 L. 克里斯汀森 (5)郭治平
	國籍	(1)(4)美國(2)(5)中國大陸(3)德國
三、申請人	住、居所	(1)美國加州聖荷西市佛狄吉斯巷4226號 (2)美國加州聖荷西市艾班尼巷4685號#102 (3)美國加州帕羅亞托市中田道3909號 (4)美國加州陽光谷北渥夫道355號#122 (5)美國加州莫匹塔斯市綠地道185號
	姓名 (名稱)	美商·惠普公司
三、申請人	國籍	美國
	住、居所 (事務所)	美國加州帕羅亞托·哈諾維街3000號
三、申請人	代表人姓名	D. 柯瑞格·諾得蘭得
	代表人姓名	

經濟部中央標準局員工消費合作社印製

本紙張尺度適用中國國家標準 (CNS) A4規格 (210×297公釐)

(由本局填寫)

承辦人代碼：
大 類：
I P C 分類：

A6

B6

本案已向：

美 國 (地 區) 申請專利，申請日期： 案號： ， ☒有 ☐無主張優先權
1998,6,5 09/092,728

有關微生物已寄存於： ，寄存日期： ，寄存號碼：

(請先閱讀
● 田之注意事項再填寫本頁各欄)

裝

訂



線

經濟部中央標準局員工消費合作社印製

五、發明說明 (1)

發明領域

概略而言本發明係關於半導體器件領域及其製造。特別本發明係關於薄膜沉積層於不同基材及/或既存各層上之組合。本發明特別可應用於光電器件如發光二極體(LED)。

發明背景

基本構想

半導體製造過程概略始於基材如矽晶圓，及攙雜一系列圖樣化層於晶圓上。各層包括攙雜半導體材料，絕緣層如氧化物等。圖樣係使用光阻防蝕，蝕刻等技術生產。

圖樣化層組成主動層其具有電路元件及電路設計者預定的功能。圖樣界定電路器件及器件間之互連，因此結果所得半導體器件具有功能。

1、膜組成

矽(Si)及鍺(Ge)皆來自元素週期表IV欄，為半導體製造商之常用元素。特別多種基材係由矽製成。其中基材包括藍寶石(Al_2O_3)，砷化鎵(GaAs)及碳化矽(SiC)。

常用於製造半導體器件特別光電器件之材料為週期表III及V欄元素的組合，俗稱"III-V"化合物。III欄元素包括鋁(Al)，鎵(Ga)及銦(In)。V欄元素包括砷(As)，磷(P)及氮(N)。或許最常用的III-V化合物為砷化鎵(GaAs)。

一組III-V化合物合稱氮化物，用於生產圖樣化層。特別證實氮化物可用於發光二極體(LED)技術。

氮化物化合物包括一或多種III欄元素連同V欄氮(N)

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (2)

。例如若僅使用得自III欄之鎵，則氮化物化合物為氮化鎵(GaN)。但也常見含括III欄元素混合物。此種化合物例如呈 $\text{In}_x\text{Ga}_{1-x}\text{N}$ 或 $\text{Al}_x\text{Ga}_{1-x}\text{N}_1$ ，此處下標(加總為1)之值反應出使用之各種III欄元素之比。

上列多種材料用於沉積組成主動結構之圖樣化層。其中一例Takeuchi等美國專利5,389,571”使用含鋁及氮中間層製造基於氮化鎵之半導體器件之方法”敘述一種器件具有 $(\text{Ga}_{1-x}\text{Al}_x)_{1-y}\text{In}_y\text{N}$ 氮化物材料晶體作為其主動結構之一部分。

2、薄膜晶格性質

一般而言半導體材料係呈結晶晶格。表示組成材料的原子係排列成規則圖樣如列、平面及單位儲存格。多種不同晶格構造皆屬可能。特定例之特定晶格之形成屬於組成該晶格之材料特徵。多種因素例如組成材料之元素之離子半徑影響特定元素或化合物具有的結晶晶格構型種類。

特別當薄膜半導體材料沉積於基材時，形成主要為平面之薄膜-基材交界面形式。於氮化物化合物之例，最常觀察得的晶格構型為六角形或稱”纖維鋅礦”。第1圖顯示六角形晶格單位之最簡單代表圖。單位儲存格具有六角形稜晶形式，平面上具有六角形截面(例如稱作”水平方向”)，及垂直水平面於軸向方向行進(標示為”垂直”)。

為了描述六角形座標空間之特定位置使用四軸。其中三軸係於水平面，彼此夾角120度，稱作 a_1 、 a_2 及 a_3 。第四軸標示為 c 係於垂直面。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (3)

常見於此座標系統使用標示法($a'_1a'_2a'_3a'_4$)，此處 $a'_1a'_2a'_3$ 及 a'_4 表示沿平面交叉該軸之指定軸座標的倒數。於一平面未交叉一軸(亦即該平面平行該軸)時採用之值為0。例如最簡單及最方便定義的平面之一為頂面，其交叉單位儲存格之頂面六角形。該平面俗稱"基面"平行全部三軸。如此基面的平面標示為(0001)。

於半導體器件組成薄膜之晶格常係以晶格參數描述。氮化物膜概略形成於六角形晶格結構，基面平行基材表面定向，及平行基材表面與膜間之交界面定向。如此於"a-軸"表示三方向中之任一方向平行膜-基材交界面且彼此隔開120度。"c-軸"表示垂直薄膜-基材交界面之方向。

結晶晶格例如本說明書描述之膜層係以參數值說明例如"晶格常數"及"熱膨脹係數"(容後詳述)。此等參數值係以六角形座標系之a-軸及c-軸表示。

但多種薄膜晶體晶格參數於a-軸方向並無差異，因此需要多一軸參數來作描述。如此一參數值足夠描述薄膜晶格之交界面平行性質。於六角形晶體系統之例，例如氮化物僅使用單一a-軸參數。

但通常垂直薄膜-基材交界面方向之薄膜晶格性質與平行交界面之方向之薄膜晶格性質不同。因此c-軸參數通常具有與對應之a-軸參數不同的值。

薄膜晶格之a-軸及c-軸關聯的參數通常係有關沿各軸規定方向之晶格結構中兩毗鄰同種原子間之間隔(亦即Ga-Ga或N-N間隔距離)。

五、發明說明(4)

其中一種參數為晶格常數，此乃原子間隔之測量值。

另一種參數為熱膨脹係數，其為響應溫度變化時晶格參數之膨脹或收縮，以每度溫度變化之間隔距離變化表示。

如前述，根據組成晶格之特定物質之性質形成晶格。特別原子之離子半徑可決定間距，如此決定a-軸及c-軸參數值。

但當一張膜新形成於基材上或形成於稍早沉積之膜上時，新膜之a-軸參數傾向於遵照其下方之a-軸參數。下方晶格強迫新一層的a-軸參數與新膜本來具有的a-軸參數不同。因此對新膜加諸應力。

此外當新沉積膜之a-軸參數受下方晶格結構影響時，薄膜的c-軸參數也同樣受影響。此處再度對新膜晶格加諸應力。

若晶格與其下方之晶格可相容，則稱呼新膜層為”對正”。換言之原子平面連續跨越兩種材料間之交界面而不會扭曲。若晶格不同，則薄膜無法未遭遇若干應力而保持對正。換言之組成薄膜晶格之原子可擠壓更為緊密或拉開更為遠離，則將不存在有對正應力。

晶格被施加應力過度因此無法保持對正傾向於包括異位，異位屬於一型晶格結構瑕疵。當基材與薄膜間之a-軸晶格參數存在有夠大差異時，薄膜晶格傾向於藉由”跳過一列”或”插入額外一列”原子來異位應力，故次一列薄膜晶格原子本身對正基材晶格。當異位至某種程度為不匹配

五、發明說明 (5)

的晶格交界面所無法避免時，希望縮小異位。由於常用氮化物材料與基材間有極大不匹配，故氮化物膜層常出現異位。

晶格結構形式也可能出現位置散亂之點瑕疵。點瑕疵於原子所在位置之晶格可為一空位，雜質原子替代晶格母值元素中之一個原子等。點瑕疵也須減至最低。製造設備的乾淨及經過精密控制的製造環境條件可輔助減少點瑕疵。

3、薄膜製造技術

常用於沉積各層之技術稱作“磊晶生長”。亦即各層係以“磊晶生長”方式沉積，各層本身稱作“磊晶生長”層。此種技術中材料層主要係逐原子由周圍環境沉積至基材表面上。形成磊晶生長層之材料根據其本身之性質或根據下層性質結晶化成為晶格，容後詳述。

此種技術實例包括有機金屬氣相磊晶生長，分子束磊晶生長，及氮化物氣相磊晶生長。(相反地，非磊晶生長技術為材料丸粒置於基材上，加熱器件故丸粒於基材表面熔化)。

磊晶生長及其他類型製造步驟概略係於比室溫高數百度(°C)之溫度進行，但依據步驟類型及沉積材料類型而定溫度可有顯著變化。

開發製造過程之一項議題為排序各步驟，因此稍後步驟所需溫度不會有害稍早步驟的結果。

待解決之問題之陳述

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (6)

開發半導體製法中，有多項議題需要解決俾便確保藉該製法生產的半導體器件具有適當品質。通常“品質”一詞當應用於半導體製造時表示製造出之半導體器件具有適當功能及可靠性。

為了半導體製造品質，各層需彼此黏著及黏著於基材，需要具有良好電力特性及良好機械結構。

又半導體器件之品質係有關組成該器件之結晶晶格條件。晶格結構的瑕疵對器件品質有害。因此若如前述晶格應力加諸於被製造的膜層時，需要限制或至少控制應力對膜晶格的影響。

處理氮化物磊晶生長之合併問題為裂痕問題。裂痕發生於磊晶生長膜係於拉張條件下被拉扯以及受到前述應力時發生。通常裂痕係垂直膜-基材交界面。

此種裂痕之可能原因有數種：

(i)組成基材與膜之物質間之晶格配置差異造成基材與膜間之晶格不匹配，

(ii)組成基材與膜之材料間之熱膨脹係數不匹配，

(iii)材料之攪雜程度高，及

(iv)由於氮化物器件生長期間蓄意引進的有意組成調整，亦即組成製造材料之化學改變造成晶格不匹配。

例如AlInGa_N層於典型高於1100°C之生長溫度生長而不具緩衝層效果，結果導致由六角形核鑲嵌組裝形成的膜。各層具有極為粗糙之形態及極高背景給予者濃度。結果其具有特徵(i)及(iii)且容易裂開。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(7)

晶格及熱膨脹係數不匹配

半導體材料之特徵為晶格常數，材料之結晶結構之數學特徵化。又如同任何其他材料，半導體材料具有隨著溫度改變之熱膨脹係數，熱膨脹係數為材料如何膨脹或收縮之測量值。

彼此毗鄰之各層具有相同或相容之晶格形式俾便獲得良好黏著。晶格形式不相容導致黏著性不良，使各層分離因而使電氣性質劣化。

又毗鄰各層之熱膨脹係數須儘可能類似，故當一層膨脹比另一層更多時，溫度變化不會導致層分離。此點特別重要，原因為半導體器件之製造通常係於比較器件儲存及使用之溫度遠更高溫進行。當器件成品冷卻至室溫時出現相當大熱收縮。

習知LED構造；緩衝層

基於氮化物之LED典型包含(i)基材，(ii)凝核或緩衝結構，及(iii)主動結構。本發明係關於緩衝結構。如此附圖顯示器件結構，全圖顯示緩衝結構為單層，及一“放大鏡”對中於單層緩衝結構，提供緩衝結構之結構組成上的放大細節視圖。

先前技術及本發明之附圖提供代表性層厚度，以埃單位表示。可使用此等值或業界人士已知之其他值。

又於後文討論中各層彼此“堆疊”於其上。“堆疊”一詞絕非意圖將結構限制於一層係製造於或設置於另一層頂端之結構。該術語廣義而言包括藉任一種製造技術生產結構

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(8)

，其基於本說明書為業界人士已知或為適當結構。就本說明書而言唯一限制、明示或暗示的限制係有關緩衝層製造及主動層磊晶生長等之相對低溫及高溫，如所述。

因本發明可應用於LED技術，故對主動LED結構之略為細節說明列舉作為範例說明例。LED主動結構包括n-型層及p-型層間之主動層及接點。但需瞭解此等元件並非本發明所必要而僅供舉例說明之用。

第2圖：習知器件

習知半導體器件特別俗稱氮化物LED之示意圖顯示於第2圖。基材顯示為2，及凝核或緩衝結構顯示為4。基材2為藍寶石(Al_2O_3)，碳化矽(SiC)等。主動結構概略顯示為6。

電路元件，互連體等製造於主動結構6內部。主動結構之規格並非本發明所必要，故主動結構將不再詳細討論，僅於此處舉例說明。

本例顯示之典型LED之主動結構6包括一主動區8介於p-型層10與n-型層12間。層10及12包括電路元件，互連體等且載有接點14及16。”主動區”一詞常用於LED領域。此處”主動結構”一詞涵蓋層8、10及12，及接點14及16以及其他含括於其他使用緩衝層之器件包括習知緩衝層或根據此處所述本發明之緩衝層的電路元件及結構。

習用於控制裂開、形態及背景載子導電係數之有效方法為插入緩衝結構4。緩衝結構4含有一層稱作緩衝層或凝核層，二名詞乃同義字。

(請先閱讀背面之注意事項再填為本頁)

裝

訂

線

五、發明說明 (9)

對於於藍寶石基材上製造的器件而言，緩衝層典型係於400-900°C沉積。若基材為碳化矽(SiC)，則緩衝層之沉積係於又更高溫(例如高於900°C)進行。雖言如此，此種溫度通常比其他類型沉積步驟如磊晶生長溫度更低，但無需排除於高於其他沉積步驟使用之溫度更高溫進行沉積。

凝核層或緩衝層係於額外各層如主動結構6生長前沉積。組成主動結構6之各層常係於比較緩衝層使用溫度更高溫沉積。額外各層如磊晶生長氮化物膜之品質於緩衝層已經於額外各層下方製造緩衝層時大為改善。

習知緩衝層包括二元化合物AlN及GaN之一，或某種AlGaN組成介於兩種二元化合物之間。精確言之，中間組成標示為 $Al_xGa_{1-x}N$ ，此處x為0與1間之值。

插入此種低溫層可克服下列各者間之巨大差異：(i)晶格參數，(ii)熱膨脹，(iii)表面能，及(iv)藍寶石基材與氮化物磊晶生長層間之晶相學。但習知緩衝層有其限制，容後詳述。

攪雜及組成調整

典型基於氮化物之器件中，膜層經過重度攪雜。攪雜劑濃度於典型光電子器件常超過 10^{18} - $10^{19}cm^{-3}$ 。

典型基於氮化物之器件也具有若干組成非均質磊晶生長交界面。幾乎全部電子及光電子器件係由具有不同組成之各層彼此沉積於其上組成。非均質交界面為具有不同組成之兩層間之交界面。例如具有不同組成、導電類型及厚度之GaN，AlGaN及InGaN，各層直接沉積於彼此之交界

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (10)

面而生產光電子器件如LED。

摻雜及非均質交界面皆影響晶格參數。a-軸及c-軸晶格參數資料，及氮化物及常用基材(碳化矽及藍寶石)之熱膨脹係數示於表1(第3圖)。

當GaN層為以矽摻雜之n-型時，裂痕造成顯著問題。矽原子佔據晶格中Ga原子位置。Si之離子半徑比Ga之離子半徑小30%以上。結果Si原子對於其於晶格內佔據之空間而言“過小”，Si原子周圍的額外空間藉由於晶體產生應力與應變場而使晶格弱化。

當具有不同組成之各層彼此沉積於其上時也造成裂痕問題。裂痕於生長於頂上該層具有比下方該層之a-軸晶格參數更小時特別困擾，原因為III-V氮化物具有之彈性常數極為剛硬故。

此外由氮化物層組成之非均質結構通常沿a-軸對正，a-軸為基材-薄膜交界面之平行軸。如此當一層之關聯a-軸參數比其下方該層之a-軸參數小時，於該層誘出抗拉應力而使交界面保持對正。

結論

雖然晶格及熱不匹配關聯的問題可使用現有凝核層技術以及經由控制生長時關聯的加熱與冷卻條件充分解決，但因摻雜及組成起伏波動造成的裂痕無法藉此等方法解決。

因此仍然需要有一層半導體器件及此種器件之製造方法，其可克服由於摻雜及組成起伏波動造成的裂痕問題。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (11)

發明概述

因此本發明之一目的係提供一種III-V氮化物半導體器件，其經配方可達到高品質層及器件，及克服此等層及器件中因攙雜及組成起伏波動造成的裂痕問題。

本發明之又一目的係提供一種半導體器件，其係調配成可克服全部前述裂痕的問題。

為了達到此等及其他目的，根據本發明提供一種半導體器件其概略具有基材，主動結構及緩衝結構介於基材與主動層間。

緩衝結構包括一層或多層。特別於多層結構中，其中至少一層較佳直接沉積於基材上該層係由III-V氮化物化合物製成，其中III欄含量全然或部分由銦組成。根據本發明含銦層係作為緩衝層。

發現根據本發明之含銦III-V氮化物緩衝層由於主動結構出現的應變受調整，故獲得裂痕減少的優點。

本發明可優異地用於AlInGa_N磊晶生長。藉由於緩衝層上凝核氮化物膜，由於含InN之層鬆弛使應力及裂痕減少，結果使組成及攙雜調整上更有彈性變化。

因氮化物之電力及光學性質係依據應力與應變狀態決定，故此等性質可藉由控制凝核層之組成及層厚度修改調整。

III欄材料全然為銦，使緩衝層化合物變成InN。廣義言之，緩衝層可為任一種適當鋁鎵銦氮化物中間物。此中間物概略表示為 $Al_xIn_yGa_{1-x-y}N_1$ ，此處 $0 \leq x \leq 1$ 及 $0 < y \leq 1$ 。

(請先閱讀背面之注意事項再
寫本頁)

裝

訂

線

五、發明說明 (12)

多種III欄元素之特定性質將就本發明之多種具體例之討論列舉如後。實驗驗證此等特定比例可產生效果良好的緩衝結構。但本發明廣義而言含括其他組成及厚度。

此外因高品質InGa_N層可於遠低於Ga_N，AlN及AlGa_N使用之溫度(低於800°C相對於高於1000°C)之溫度生長，故含In_N及InGa_N之緩衝層具有優異的高結構品質，此乃先前業界製造技術所無法達成者。

進一步根據本發明，緩衝結構包括一蓋層於頂上。蓋層可為Ga_N，AlN或適當AlInGa_N中間層。一般而言，含特定分量銻之III-V氮化物緩衝層可由含較少銻分量之III-V氮化物蓋層遮蓋，此處各分量係對隨後磊晶生長步驟溫度做適當選擇。

蓋層提供之額外優點為於製造過程中，於緩衝結構沉積之後接著為高溫主動結構沉積步驟時，蓋可保持其餘緩衝結構定位，且保護緩衝結構不受高溫造成的有害影響。

也相信使用多步驟式凝核層造成應變狀態改變也對電氣性質及本發明之LED器件性能具有有利影響。

圖式之簡單說明

第1圖為晶格及晶格關聯軸之示意透視圖。

第2A及2B圖為示意圖顯示習知氮化物LED之製造。

第3圖為表也標示為"表I"，列舉氮化物及基材材料之參數值。

第4A及4B圖為示意圖顯示根據本發明之第一基本具體例之氮化物LED之製造。

(請先閱讀背面之注意事項再為本頁)

裝

訂

線

五、發明說明 (13)

第5A、5B、6A及6B圖為示意圖顯示根據本發明之第一類氮化物LED之製造，該等具體例有多層緩衝層。

第7A、7B、8A、8B、9A、9B、10A及10B圖為示意圖顯示根據本發明之第二類具體例之氮化物LED之製造，該等具體例有一蓋層。

第11圖為線圖稱作”SIMS深度側錄”顯示第9圖之器件特徵。

第12圖為表也標示為”表II”，列舉第9圖器件之測量值。

第13A、13B、14A、14B、15A及15B圖為示意圖顯示根據本發明之第三類具體例之氮化物LED之製造，該等具體例具有重複(或接近重複)之次級結構於緩衝結構內部。

第16圖為表，標示為”表III”列舉根據本發明之若干器件之性能資料。

第17圖為表，也標示為”表IV”，顯示進一步性能資料。

較佳具體例之詳細說明

根據本發明，低溫凝核層係由數層具有不同組成之分立層組成。特別多層構造中其中至少一層，較佳為直接沉積於基材上該層係由含銦氮化物組成作為用於AlInGa_N磊晶生長之緩衝層。

通常本發明可以兩種方式具體表現。常見一層含銦氮化物化合物緩衝層直接設置於基材上。相反地，習知緩衝層化合物僅含得自III欄之鋁或鎵。具體表現本發明之兩

(請先閱讀背面之注意事項再為本頁)

裝

訂

線

五、發明說明 (14)

種方式之差異為緩衝層一方面為InN(僅包括得自III欄之銦)，及它方面包括含銦及另一種III欄元素較佳為鎵之化合物。該化合物例如可配方為 $Ga_xIn_{1-x}N$ ，此處 $0 < x < 1$ 。

InN於約1100°C左右熔化接近GaN磊晶生長溫度。但因銦與氮原子彼此鍵結相對脆弱，故InN晶格可能於此溫度或甚至略低溫度分解。例如考慮一種情況，此處於InN緩衝層沉積後，進行隨後GaN磊晶生長步驟用於形成主動結構層。因GaN磊晶生長步驟之溫度相當高，故下方InN層熔化或“鬆弛”。此種下方InN緩衝層鬆弛可藉由提供基材與薄膜間之服貼程度降低裂開傾向。

因本發明使用之InN及其他銦化合物之熔點相當低，故發現恰於含銦緩衝層上方需要提供蓋層較佳為GaN層。當含銦層於高溫磊晶生長步驟期間鬆弛時，InN層由材料蓋層約束，該材料於該溫範圍保持固體。為求簡明起見，本說明書將就InGaN/GaN緩衝層的說明，需瞭解所述結構實際上例如為InGaN緩衝層於GaN蓋層下方。緩衝層及蓋層二者皆屬於基材與主動結構間之總緩衝結構之一部分。

具體例

有無數可能的本發明之具體例。其中多個具體例可分類成多類具體例。將說明本發明之第一基本具體例，然後說明其他類別具體例為基本具體例之變化或衍伸。

第一具體例：單一緩衝層(第4圖)

第4圖以最簡單具體例說明本發明有單一緩衝層16，同第2圖，但根據本發明緩衝層4係由含銦之氮化物化合物

(請先閱讀背面之注意事項再填寫本頁)

裝

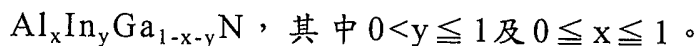
訂

線

五、發明說明 (15)

組成。

通常根據本發明使用之含銦III-V氮化物具有如下形式



亦即該化合物除銦之外含有鋁及/或鎵。

除了此種基本緩衝結構外，無數本發明具體例具有緩衝結構包括多層，其中部分層或全部各層作為緩衝層。若干具體例可分成多類，以下舉例討論該等具體例類別。

第一類具體例：多層

第5圖顯示一種緩衝結構，其中第一緩衝層18係直接設置於基材上，及第二緩衝層20係設置於第一緩衝層18上。至於第5圖所示化學式，兩層皆為含銦氮化物化合物，但III欄元素之確切比值與兩層不同。第一層18為InN未含Al或Ga。但第二層20之III欄部分非為純銦，但可為純鋁或純鎵。總而言之，第二層20含有比第一層18更少的銦。

第6圖顯示類似第5圖之緩衝結構，但第三緩衝層22係設置於第二緩衝層20上。遵照第6圖列舉之化學式，第一緩衝層18含若干銦，第二緩衝層20含有比第一層20更少的銦，而第三緩衝層22又更少。

第5及6圖之具體例相信屬於本發明之第一類具體例。第一類具體例有多層含銦緩衝層。雖然顯示兩層及三層之緩衝結構但也可使用額外緩衝層。

此類具體例之共通點為各層調配成其係於隨後之製造步驟如磊晶生長步驟溫度藉鬆弛而作為緩衝層。下述其他

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (16)

類具體例於緩衝結構內有其他類型之緩衝層。

第二類具體例：蓋層：第7、8、9及10圖

第7、8、9及10圖示例說明本發明之第二類具體例。此等具體例中，緩衝結構包括蓋層設置於緩衝層上方。

第7及8圖中緩衝結構係以大類化學組成表示。第9及10圖分別對應於第7及8圖之結構，但第9及10圖提供製造與使用之器件具體例。

較佳提供一蓋層，此處整體製作過程包括高溫步驟如製造緩衝結構後之磊晶生長步驟。已經沉積的含銦緩衝層於高溫下鬆弛。蓋層較佳約束含銦材料定位(概略參考第7及8圖)。如此蓋層係由更可忍受稍後製造步驟之高溫的III-V氮化物材料製成。氮化鎵(第9及10圖)為較佳蓋層材料，但依據磊晶生長步驟溫度而定，蓋層可含銦或其他III類元素。

現在參照第7圖，其中顯示蓋層類別之第一具體例。含銦緩衝層24由蓋層26覆蓋，蓋層配方可列舉為如上使用之III-V氮化物通式。含銦緩衝層24具有上列任一種化學配方。一般而言，蓋層26含有較少量銦，經選擇而減少於稍後製造步驟溫度時鬆弛的傾向。

但第9圖之特例中，相對小量銦含量僅占20%銦，差額為鎵提供於緩衝層24。該厚度被成功地使用，但精確厚度對本發明而言無特殊限制，故可使用其他厚度。下列有關厚度資料對藉此方式製造之結構性能進行說明。此種配方適合用於一種器件，其主動結構將於夠高溫製造因此緩

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (17)

銦層24即使含中等量之銦仍然保持鬆弛。

第8圖顯示另一蓋層具體例，其中有二緩銦層28及30設置於蓋層32下方。再度緩銦層28及30及蓋層32係以化學組成之通式標示。第一緩銦層28(直接位於基材上方)之銦含量高可獲得良好鬆弛。第二緩銦層30含有銦含量較少之III欄元素混合物。

再度，第10圖顯示更特定結構。提供純InN層28用於獲得最大鬆弛及應力解除，提供含較少量銦之中間層30俾獲得高溫時之較佳穩定性，提供GaN蓋層32用於高溫時約束下方二層28及30。GaN蓋層可忍受此種高溫製造步驟。所示特例中，中層30為銦鎵氮化物，此處銦含量再度至多僅20%而提供於主動結構製造時之高溫下，鬆弛與結構穩定性間之良好平衡。

第11圖以”SIMS深度側錄”形式呈現第9圖具體例之實驗資料。頭字語SIMS代表二次離子質譜術。SIMS圖繪圖二次離子數目呈器件表面下方深度之函數。

SIMS深度側錄(profile)為線圖顯示第9圖說明之得自於凝核層上生長的單層n-型(矽摻雜)GaN層之SIMS側錄的N及In軌線。InGaN緩銦層與藍寶石基材之交界面深度約為0.8微米。

對兩種元素氮及銦提供離子數目。氮曲線於線圖之大部分領域為常數。此點合理，原因為大半領域皆對應氮化物層。薄膜含有約50%氮，基材大致不含氮。因此於約0.8微米深度氮數目劇降，該處為基材-薄膜交界面。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (18)

線圖係根據對數比例繪圖，故於銦曲線由0.0微米至約0.7微米深度之峰值僅為雜訊約為0.8微米之銦峰值波幅之約千分之一。於0.8微米之銦峰對應於緩衝層，指示銦併入該結構內且保有於其中。

因銦僅於InGaN/GaN緩衝結構之InGaN部分生長期間於周圍環境生長薄膜，故銦信號指示多層緩衝層存在有InGaN部分及其所在位置。銦存在於薄膜-基材交界面之額外確證可由銦信號峰值係位於氮信號下降之相同深度之事實獲得確證。

於基材-薄膜交界面之銦峰值也指示蓋層(本例為GaN)可保持InGaN緩衝層定位。

第16圖為凡得波霍爾(Van der Pauw Hall)測量值之表(標示為"表II")，亦即器件層之導電特徵相對於半導體器件操作之測量值。獲得此等結果之器件各自具有類似厚度及摻雜程度之主動層GaN:Si(亦即摻雜Si之GaN層)於凝核層上。獲得兩組數值，一組為習知GaN凝核層之數值如第2圖，另一組為根據本發明之器件如第9圖所示具有InGaN/GaN層之數值。

值得注意的差異為電子運動性，較佳儘可能高來實現各層之最高導電係數及最低輸入驅動電流，電子運動性對本發明之第9圖之InGaN/GaN器件而言比習知生長於GaN緩衝層上之樣本(第2圖)高約5%。

總電阻率較佳儘可能小對本發明之器件比習知器件更小。此種優異差異相信來自於應變狀態之有利變化，或來

(請先閱讀背面之注意事項再為本頁)

裝

訂

線

五、發明說明 (19)

自於GaN: Si頂層之異位及/或點瑕疵密度下降，且為根據本發明使用InGaN/GaN複合凝核層所得效果。

第三類具體例：緩衝次級結構：第13、14及15圖

第三類具體例被廣義特徵化為具有一系列緩衝次級結構。各個次級結構彼此相同或類似。前述具體例之緩衝結構可用作本類具體例重複之次級結構之例。

第13圖顯示一種緩衝結構包括二次級結構34及36，各次級結構包括氮化銦緩衝層(38及40)及氮化鎵蓋層(42及44)。換言之若第9圖之蓋層緩衝結構重複兩次，所得結果為第13圖之結構。

此類具體例中將就緩衝次級結構描述本發明及申請專利。例如第13圖中，顯示緩衝次級結構34及36為兩種雙層次級結構。

又於一種次級結構內將各層描述為次級結構層及申請專利。再度參照第13圖，二層氮化銦緩衝層38及40被稱作次級結構緩衝層，及兩層氮化鎵蓋層42及44被稱作次級結構蓋層。

其次參照第14圖，顯示包括三種次級結構46、48及50之緩衝結構。各該三種次級結構為第9圖該型蓋層次級結構，包括銦鎵氮化物緩衝層(52、54及56)及氮化鎵蓋層(58、60及62)。緩衝層顯示為完全相同(亦即厚度及各層之組成x值一致完全相同)，但組成可隨各緩衝層改變。

最後第15圖顯示具有無限次級結構之緩衝結構。顯示底次級結構64及頂次級結構66。底與頂次級結構64及66間

(請先閱讀背面之注意事項再為本頁)

裝

訂

線

五、發明說明 (20)

之間隙68表示任何預定數目之額外次級結構。

第15圖之各次級結構包括兩層次級結構緩衝層。次級結構緩衝層之化學組成係以前述含銮III-V氮化物之通式列舉。

各次級結構之次級結構底層(70及72)包括第一次級結構底層其直接毗鄰於基材)含有第一量(相對高量)銮，該量係與下標參數 y_1 值有關。該量可高達占材料之III欄組成之100%，亦即該材料為氮化銮。各次級結構之第二次級結構層(74及76)含有較少量銮。

再度，雖然對該化學式對各次級結構底層使用相同 x_1 及 y_1 參數，但此等配方可隨不同次級結構改變。對次級結構頂層亦為真。

其他具體例

由本發明之此等具體例之討論可明瞭多種其他配置亦屬可能。例如可使用數種三層式次級結構，各自皆根據第8圖之三層式緩衝結構。又可使用類似第8圖之次級結構，但各種次級結構之緩衝層之化學式可隨化學配方改變，及厚度也可改變。

一般而言，具有特定化學組成之一層部分依據其化學組成而定可作為緩衝層或蓋層。若材料於稍後製造溫度之高溫下大致維持實心且剛性，則該層可作為蓋層。當然係假定此層下方為於如此高溫可鬆弛或熔化之材料層。又特定層的鬆弛傾向愈高，則其作為緩衝層愈佳。最後高溫之溫度高度可決定具有特定組成之一層是否可作為緩衝層或

(請先閱讀背面之注意事項再
裝訂)

裝

訂

線

五、發明說明 (21)

蓋層。

大半例中，緩衝層之生長之開始溫度遠低於對氮化物膜使用之將緩衝層直接於藍寶石基材上生長之溫度。典型藍寶石上沉積之緩衝層係於400-900°C沉積，而其餘結構係於700-1200°C沉積。又複合凝核層加蓋俾便保護對其於生長過程遞增至更高溫。凝核層總厚度可為業界人士視為適當之任何值。但較佳厚度為約250-300埃。

製造技術之一般說明

緩衝層及蓋層係於200至1000°C，較佳於400-600°C範圍之溫度生長。分立各層無需於相同溫度生長。又其他條件也可改變。例如可改變周圍條件如生長氣氛之壓力。

周圍生長氣氛通常包括周圍氣體，其不具反應性或不參與層形成過程。此等氣體包括氫氣，氮氣，氫氣，氮氣，氫與氮之混合氣體等。周圍氣體及其他可以業界人士已知方式以多種比例、組合等使用。

最後若待沉積之III欄(及V欄)元素提供於周圍氣氛，則其比例及數量也可改變，包括欄V對欄III之比。

實驗資料

也對前文顯示及討論之若干緩衝結構之特例生長LED器件。由各結構所得LED性能資料示於表III(第16圖)。

光輸出值係以使用先前技術之光電器件如第2圖器件相對於標準化回合之百分增益提供。於相同時框生長之標準化回合具有5-7%外部量子效率，及發出485-505 nm波長範圍之光。因希望產生可輸送最高可能光輸出之LED器

(請先閱讀背面之注意事項再為本頁)

裝

訂

線

五、發明說明 (22)

件，故使用此處所述本發明之優點明顯。

注意不同具體例可產生約15 nm範圍改變之光波長(比較可見光譜毗鄰兩色間之波長差約為50 nm)。LED業界人士瞭解之製造技術可應用於本發明將光波長調整至正確預定值。

先前研究顯示器件結構存在之應變量可改變結構之主動區或發光區組成。因主動層組成決定發光波長，故此處觀察得波長遷移指示結構之應變狀態變化。

各例中，器件之光輸出及效率皆可媲美於相同期間於GaN凝核層上生長的LED器件之光輸出及光效率或甚至更高。第9圖所示特例中，調整於凝核層之InGa_N部分之In_N莫耳分量也可影響器件性能。

表IV資料(第17圖)顯示本發明之LED器件之光輸出比先前技術器件(0.00 In_N莫耳分量)增高。又產生之光波長受緩衝層之100埃InGa_N部分之組成變化影響(第9圖)。標示為"0.00"該欄指示第2圖之先前技術器件的性能。如同第16圖所示資料，第17圖之資料也顯示根據本發明可達成性能改良及應變狀態變化。

當此層InGa_N層厚度改變時可見類似之光輸出及波長之遷移。如前例測量電力輸送性質，此等結果與藉由使用本發明之凝核層所帶來之應變狀態或顯微結構的改良有直接關聯。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (23)

元件標號對照

2...基材	32...蓋層
4...凝核結構，緩衝結構	34-6...次級結構
6...主動結構	38-40...氮化銦緩衝層
8...主動區	42-4...氮化鎵蓋層
10...p-型層	46-50...次級結構
12...n-型層	52-6...銦鎵氮化物緩衝層
14-6...接點	58-62...氮化鎵蓋層
18-22...緩衝層	64...底次級結構
24...緩衝層	66...頂次級結構
26...蓋層	68...間隙
28-30...緩衝層	70-6...次級結構層

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

四、中文發明摘要(發明之名稱：用於氮化物磊晶生長之多層化合物銦氮化物緩衝層)

一種半導體器件包括基材(2)，緩衝或凝核結構及含有其電路元件之主動結構(6)。凝核層係於相對低溫製造，包括至少一層由含銦之III-V氮化物化合物製成之一層。多層結構中(例如圖15.6)，其中至少一層較佳直接沉積於基材(2)上之一層(18)係由含銦之III-V氮化物化合物製成，作為緩衝層。於隨後之AlInGa_N磊晶生長期間，含銦層鬆弛。導致應力及裂痕減少，允許組成及摻雜調變上更有彈性。因器件之電及光學性質係依據其主動結構內存在的應力與應變狀態而定，故此等性質可藉由控制凝核層之組成及層厚度修改。具有優異高品質之含銦氮化物可於相對低溫生長。

英文發明摘要(發明之名稱：MULTILAYERED INDIUM-CONTAINING NITRIDE BUFFER LAYER FOR NITRIDE EPITAXY)

A semiconductor device includes a substrate (2), a buffer or nucleation structure, and an active structure (6) containing its circuit elements. The nucleation layer is fabricated at a relatively low temperature, and includes at least one layer made of a III-V nitride compound containing indium. In a multilayer structure (eg. F16.5), at least one of these layers, preferably the one (18) directly deposited on the substrate (2), is made of an indium-containing III-V nitride compound, and serves as a buffer layer. In subsequent AlInGa_N epitaxy, the indium-containing layers relax. Reductions in stress and cracking result, allowing more flexibility in composition and doping modulation. Since the electrical and optical properties of the device depend on the stress and strain states present in its active structure, these properties can be tailored by controlling the composition and layer thickness of the nucleation layer. Indium-containing nitrides having advantageously high quality can be grown at relatively low temperatures.

六、申請專利範圍

1. 一種半導體器件，其包含：

一基材(2)；

一緩衝結構(4)設置於基材(2)上，緩衝結構包括第一緩衝層(16)直接設置於基材(2)上，第一緩衝層(16)係由第一種含銦氮化物化合物製成；及

一主動結構(6)設置於緩衝結構(4)上。

2. 如申請專利範圍第1項之半導體器件，其中該第一緩衝層(16)係由選自如下集合之第一種含銦氮化物化合物製成：

$\text{Al}_x\text{In}_y\text{Ga}_{1-x-y}\text{N}$ ，其中 $0 < y \leq 1$ 及 $0 \leq x \leq 1$ 。

3. 如申請專利範圍第1項之半導體器件，其中該緩衝結構進一步包括一第二緩衝層(20)設置於第一緩衝層(18)上，第二緩衝層(20)係由第二種含銦氮化物化合物製成。

4. 如申請專利範圍第1項之半導體器件，其中該緩衝結構進一步包括一蓋層(26)，該第二層(26)係由第二種含銦氮化物化合物設置於第一緩衝層(24)上方製成。

5. 如申請專利範圍第4項之半導體器件，其中該蓋層(26)係由氮化鎵製成。

6. 如申請專利範圍第1項之半導體器件，其中該緩衝結構進一步包括一種第一緩衝層狀次級結構(34)。

7. 如申請專利範圍第6項之半導體器件，其中：

第一緩衝層狀次級結構(34)包括由含銦氮化物化合物製成之次級結構緩衝層(38)；及

第一緩衝層係包括於第一緩衝層狀次級結構之次

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

級結構緩衝層內部。

8. 如申請專利範圍第6項之半導體器件，其中該第一緩衝層狀次級結構(34)包括：

一次級結構緩衝層(38)係由含銦氮化物化合物製成；及

一次級結構蓋層(42)係設置於次級結構緩衝層(38)上方。

9. 如申請專利範圍第8項之半導體器件，其中該次級結構蓋層(42)係由氮化鎵製成。

10. 如申請專利範圍第6項之半導體器件，其中該第一緩衝層狀次級結構(64)包括：

第一次級結構緩衝層(70)係由第一含銦氮化物化合物製成；及

第二次級結構緩衝層(74)係由第二含銦氮化物化合物設置於第一次級結構緩衝層(70)上方製成。

11. 如申請專利範圍第6項之半導體器件，其中該緩衝結構進一步包括第二緩衝層狀次級結構(36)設置於第一緩衝層狀次級結構(34)上方。

12. 如申請專利範圍第11項之半導體器件，其中該第一及第二緩衝層狀次級結構各自包括：

一次級結構緩衝層(38、40)係由含銦氮化物化合物製成；及

一次級結構蓋層(42、44)係設置於含銦氮化物層上方。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

13. 如申請專利範圍第11項之半導體器件，其中於第一及第二緩衝層狀次級結構(34、36)之個別次級結構蓋層(42、44)係由氮化鎵製成。

14. 如申請專利範圍第11項之半導體器件，其中：

該第一緩衝層狀次級結構(64)包括由第一含銦氮化物化合物製成之第一次級結構緩衝層(70)；及

第二緩衝層狀次級結構(66)包括由第二含銦氮化物化合物製成之第二次級結構緩衝層(72)。

15. 如申請專利範圍第11項之半導體器件，其中該第一及第二緩衝層狀次級結構(64、66)各自分別包括：

一第一次級結構緩衝層(74、76)係由第一第一含銦氮化物化合物製成；及

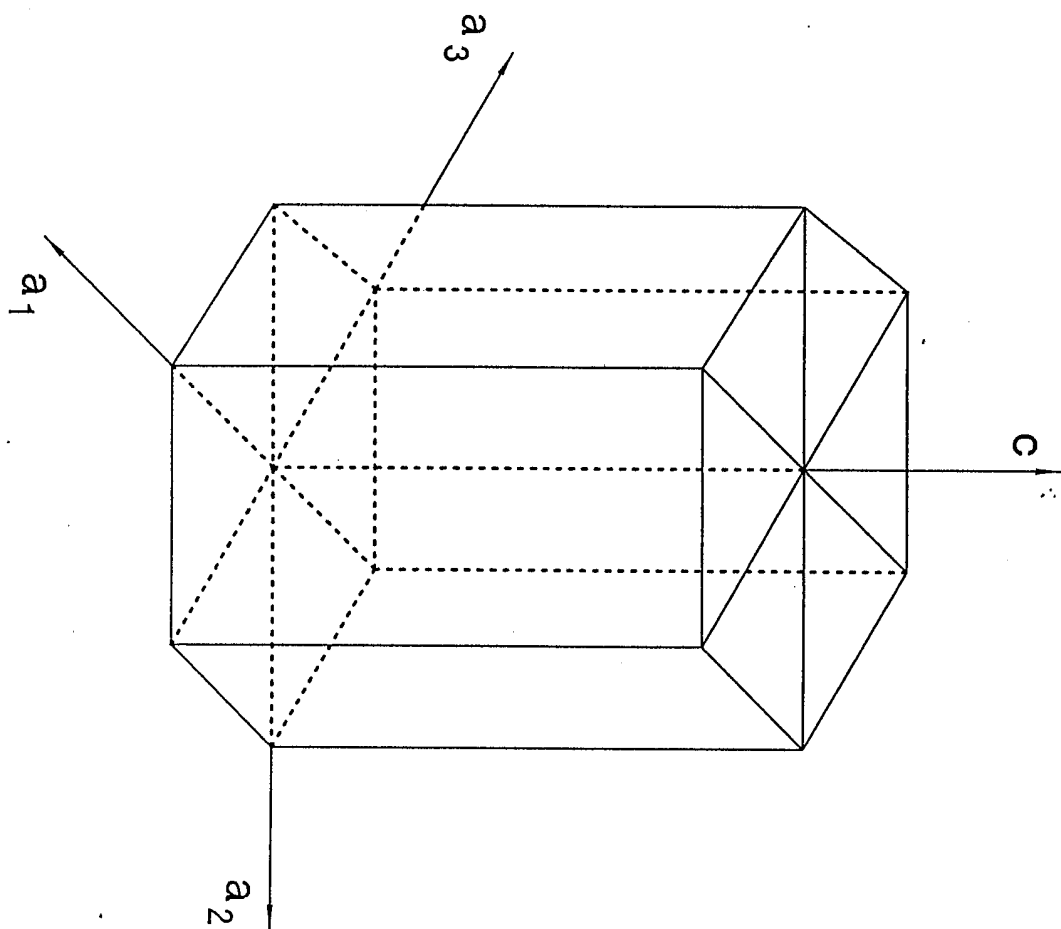
一第二次級結構緩衝層係由第二含銦氮化物化合物設置於第一次級結構緩衝層上方製成。

(請先閱讀背面之注意事項再填寫本頁)

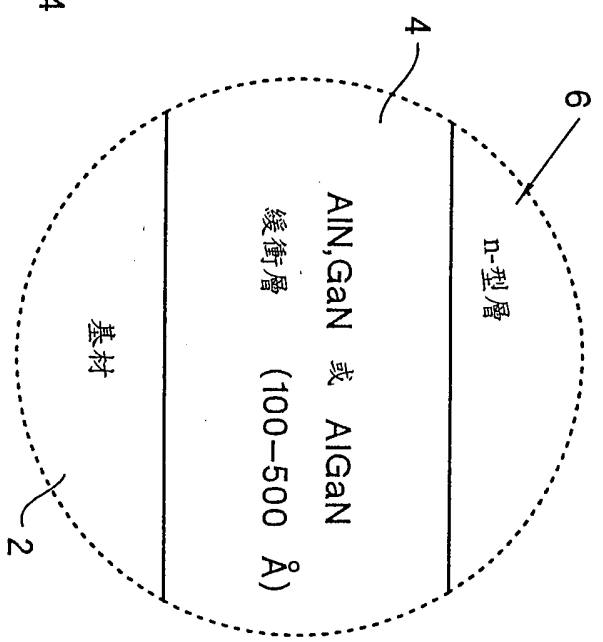
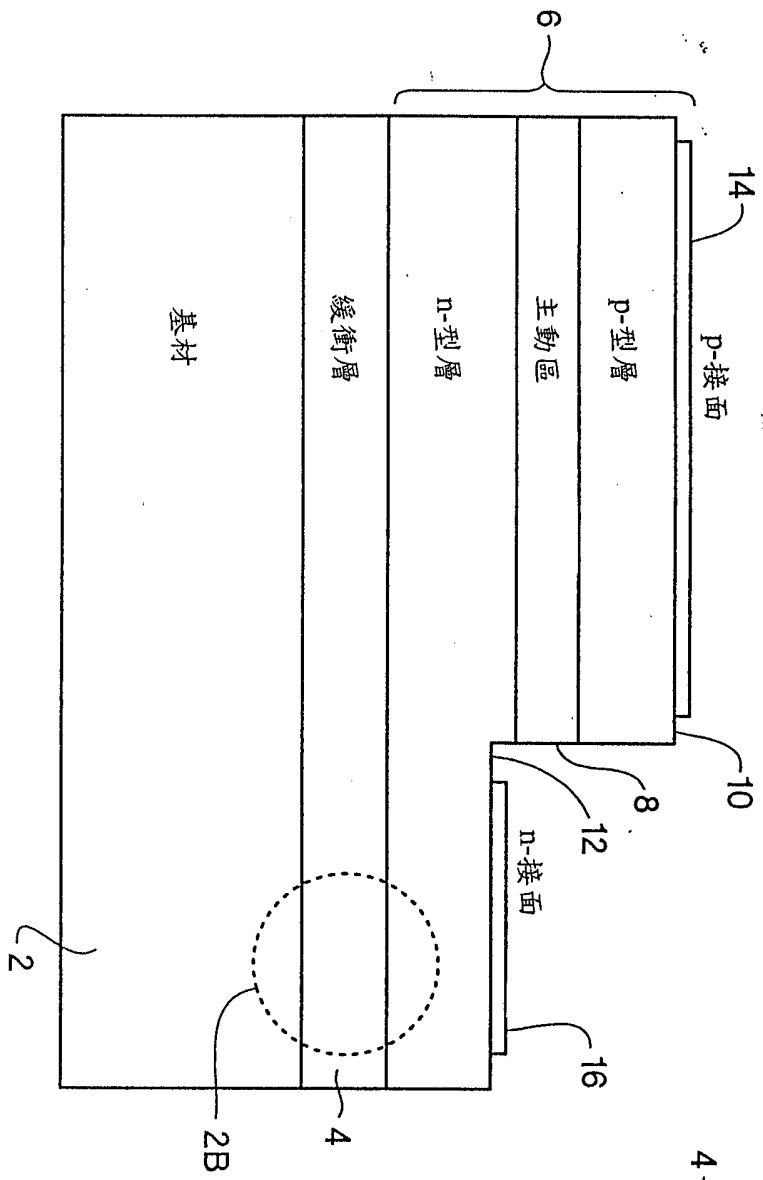
裝

訂

線



第 1 圖

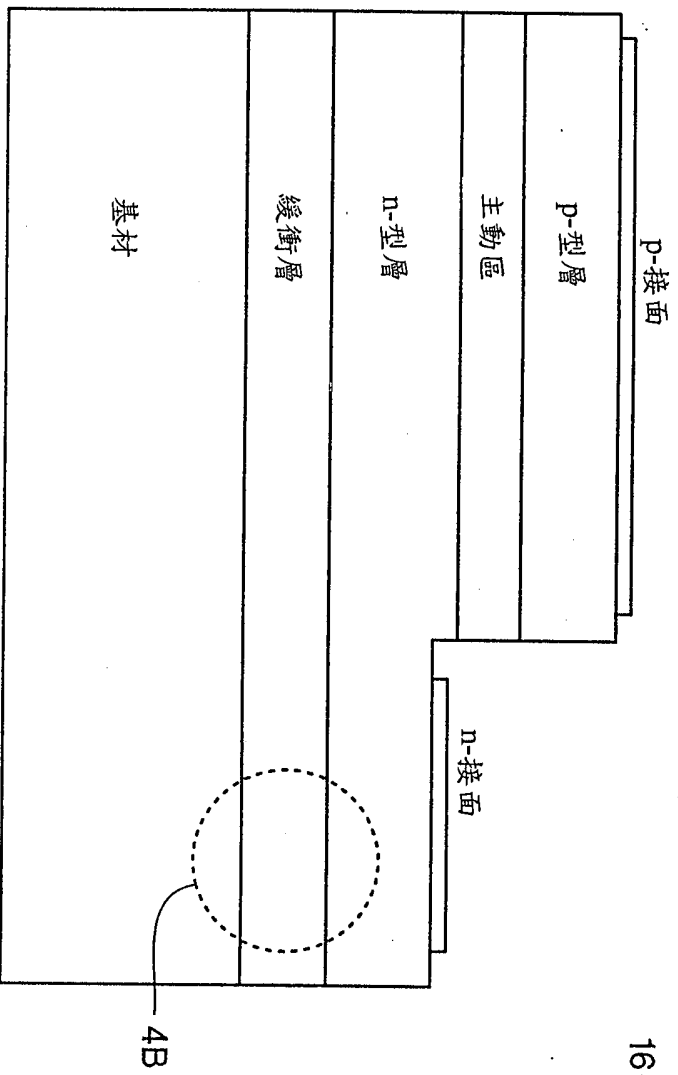


第2A圖

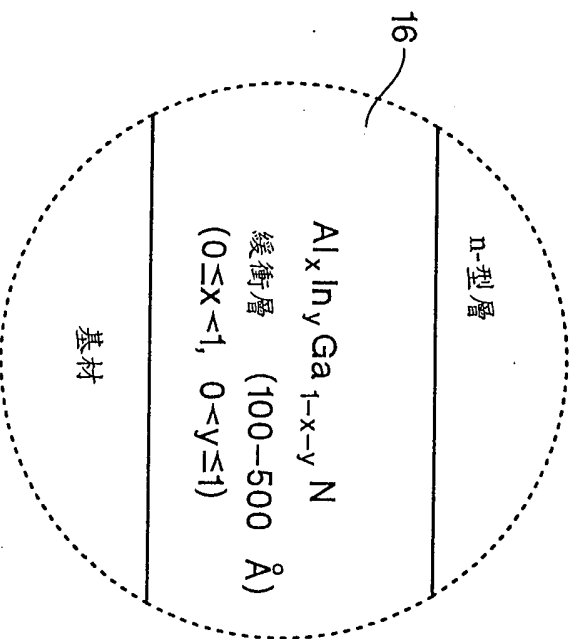
第2B圖

表 I 氮化物及選擇之基材之性質

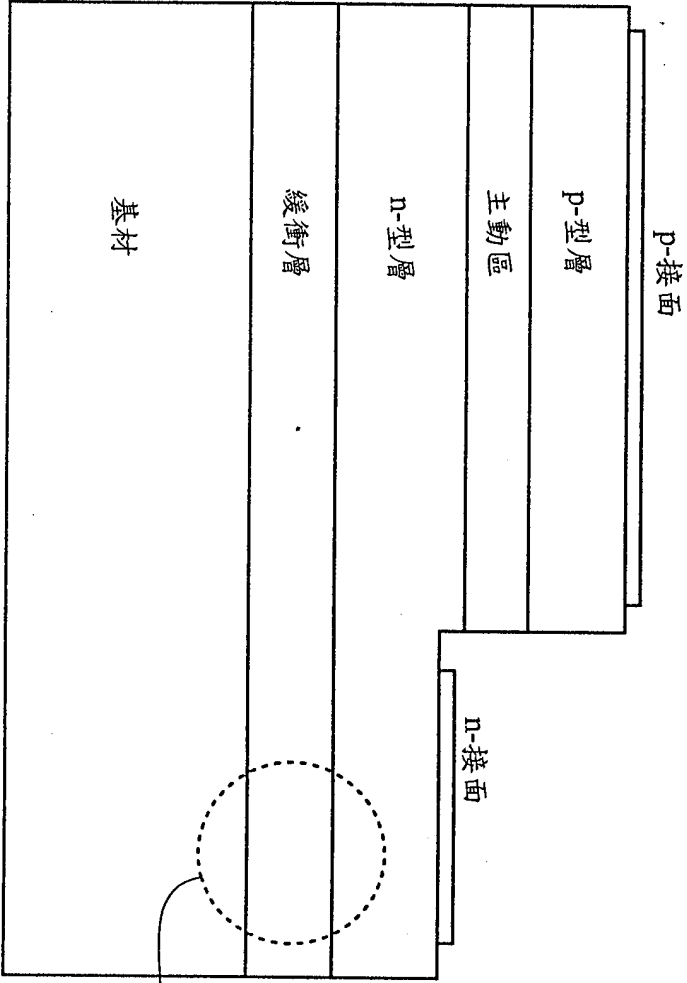
材料	GaN	AlN	InN	藍寶石	6H-SiC
晶格常數 (Å)					
a	3.189	3.112	3.548	4.758	3.08
c	5.185	4.982	5.76	12.991	15.12
熱膨脹係數 (K^{-1})					
a	5.59×10^{-6}	4.2×10^{-6}	4×10^{-6}	7.5×10^{-6}	4.2×10^{-6}
c	3.17×10^{-6}	5.3×10^{-6}	3×10^{-6}	8.5×10^{-6}	4.68×10^{-6}



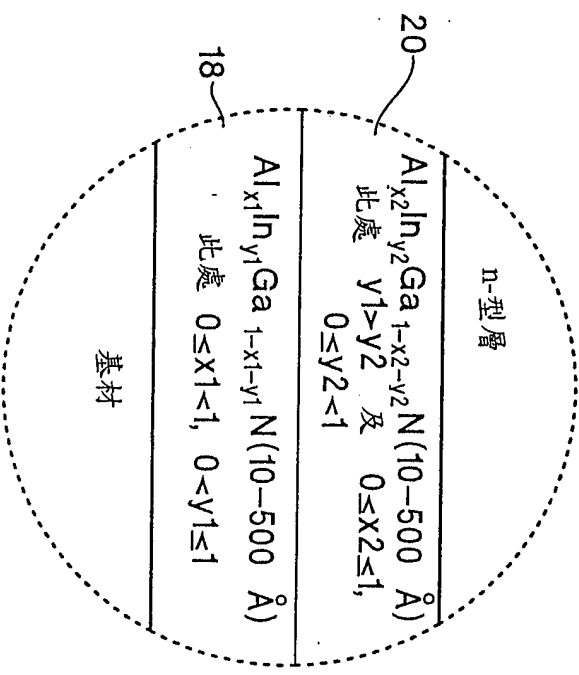
第 4A 圖



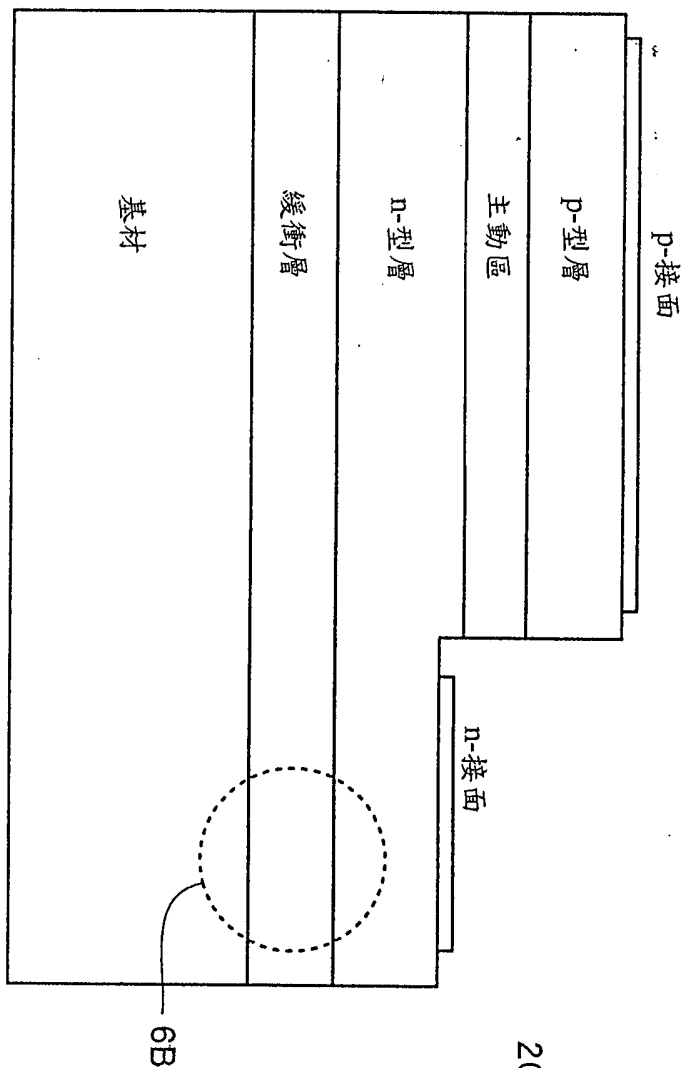
第 4B 圖



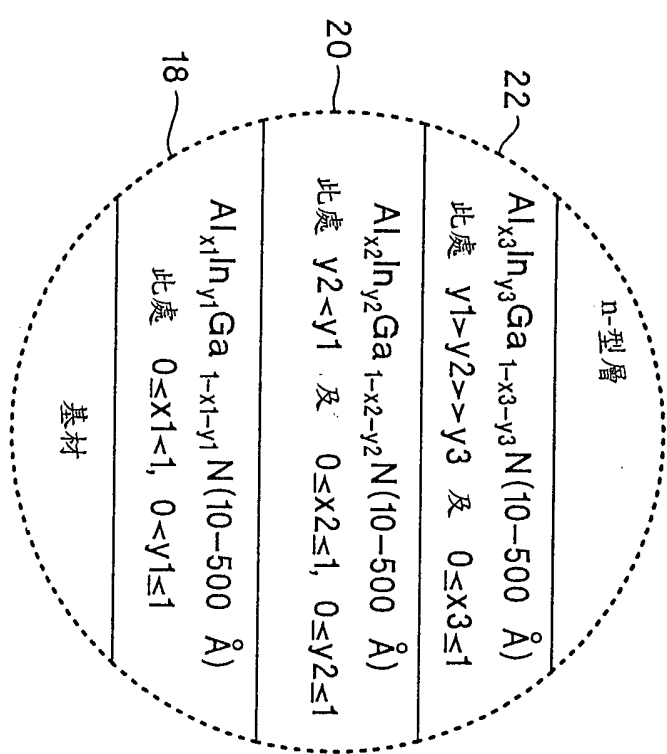
第 5A 圖



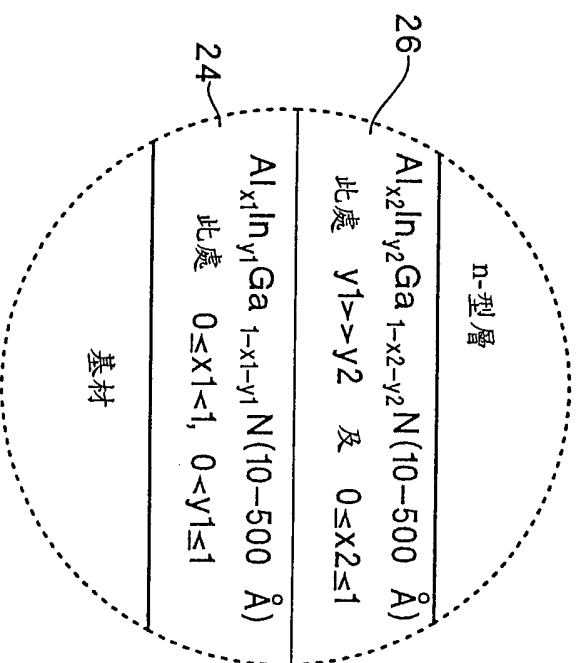
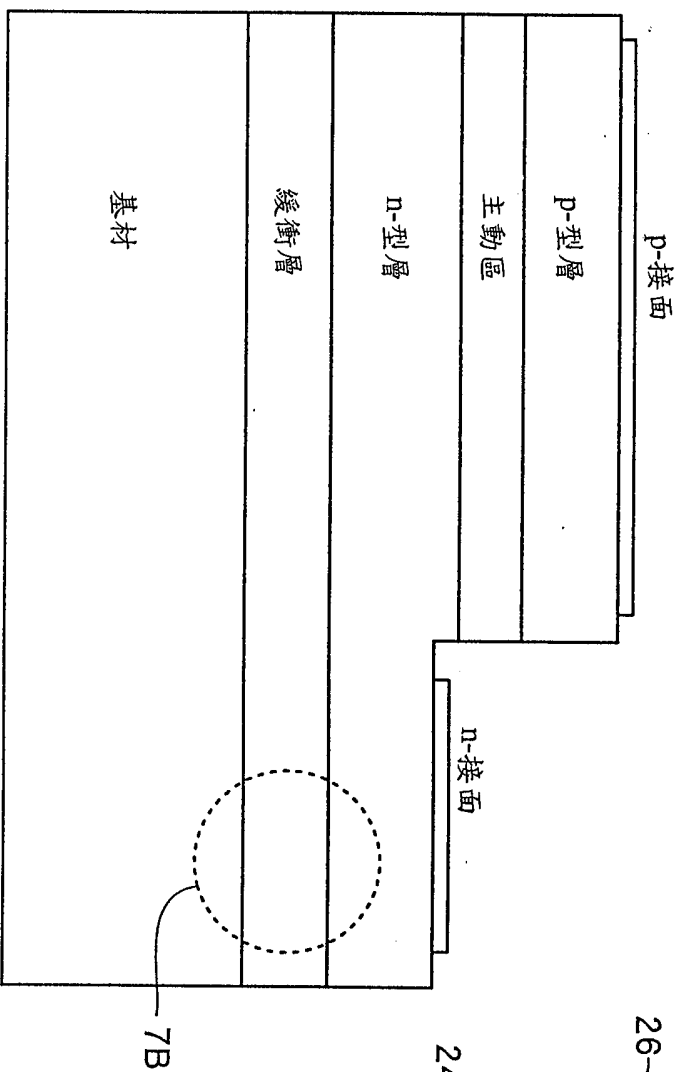
第 5B 圖



第 6A 圖

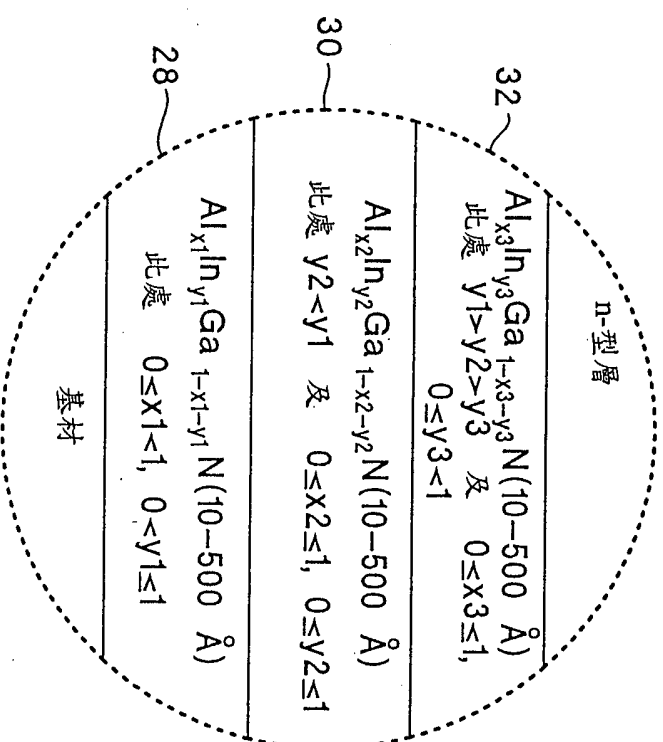
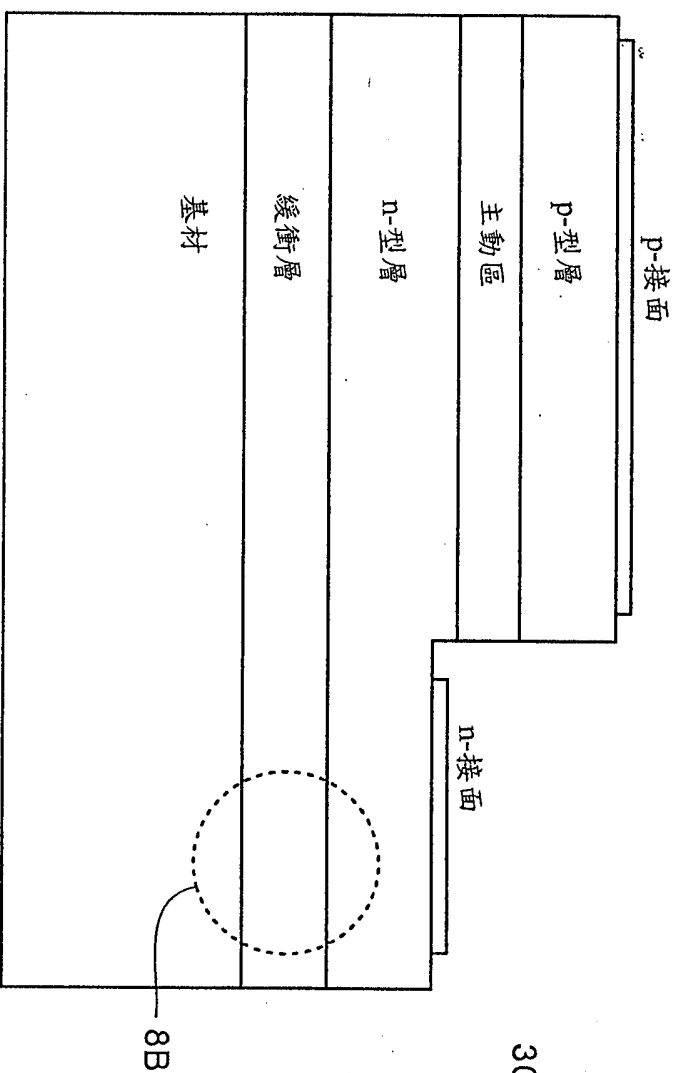


第 6B 圖



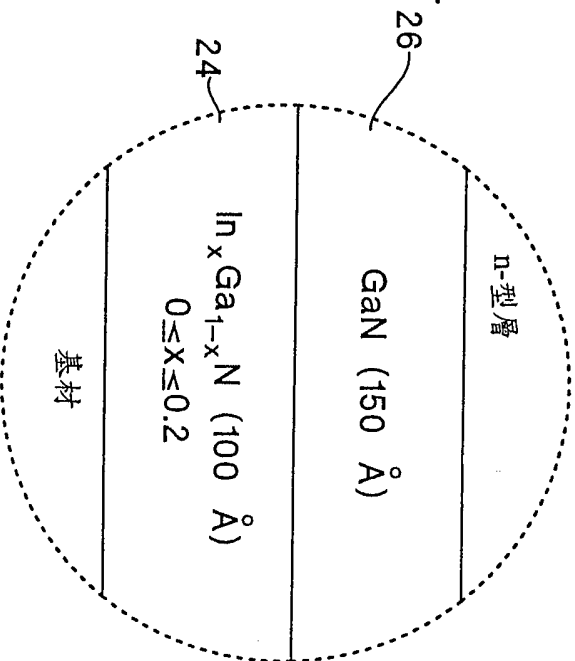
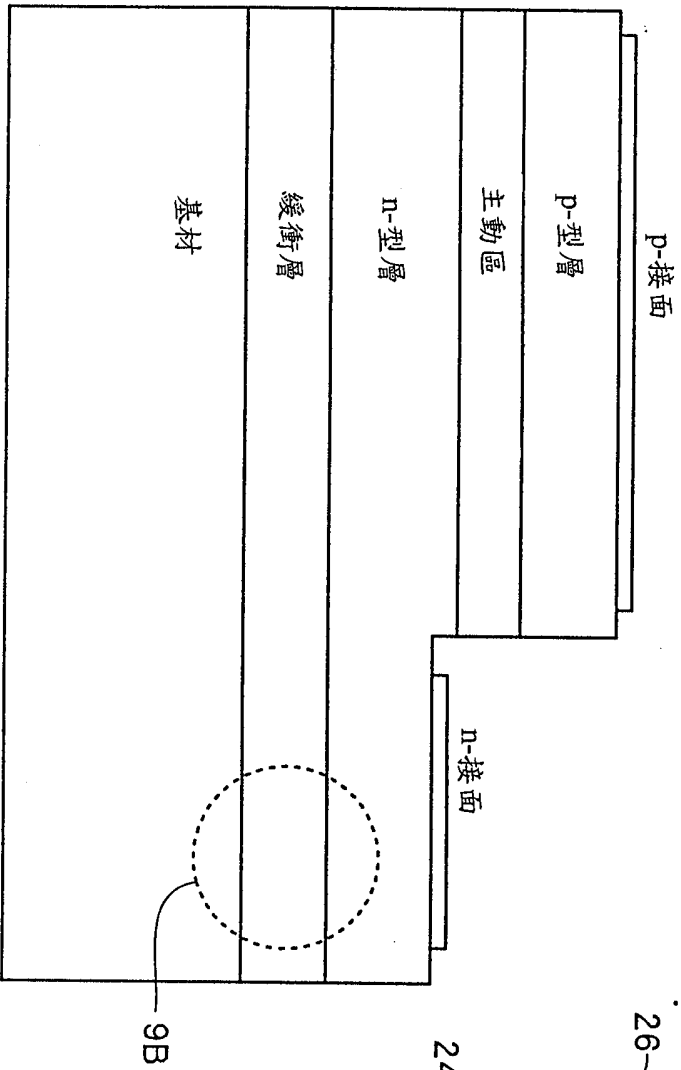
第 7A 圖

第 7B 圖



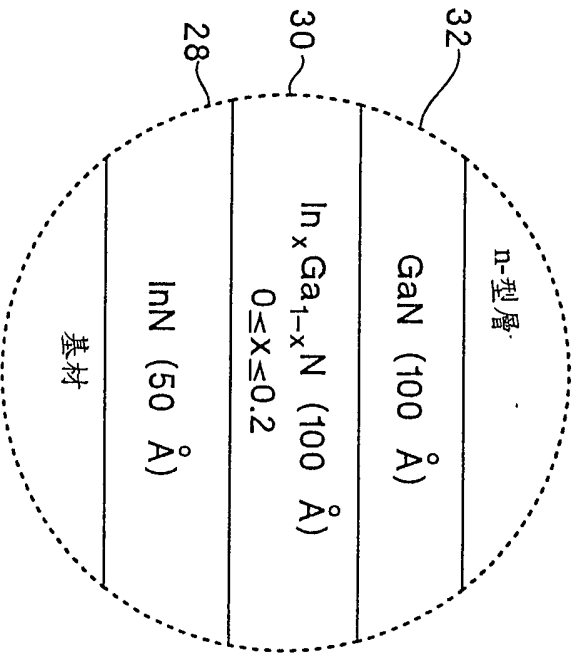
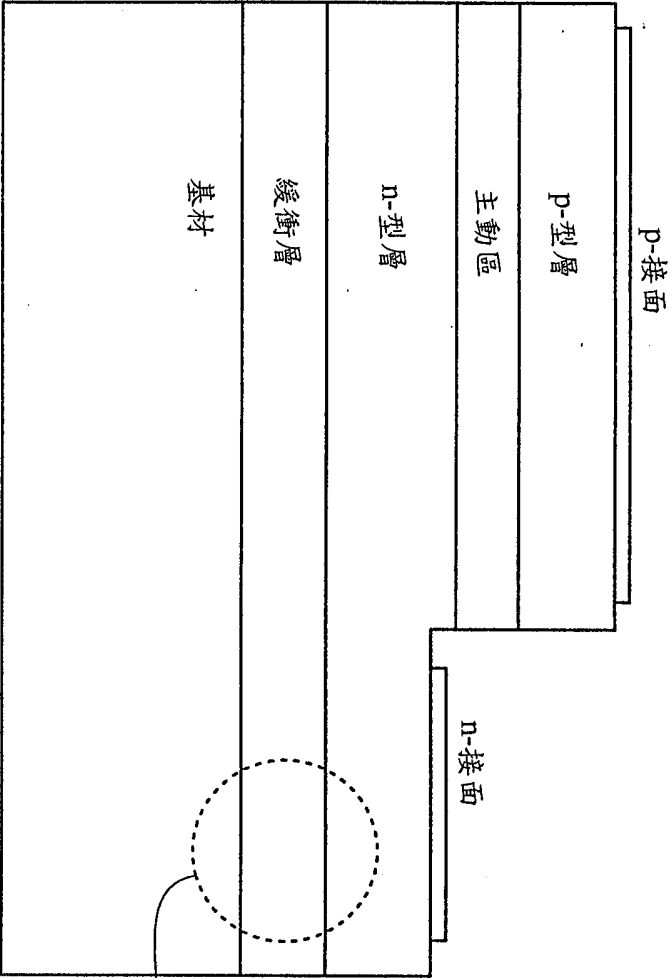
第 8A 圖

第 8B 圖



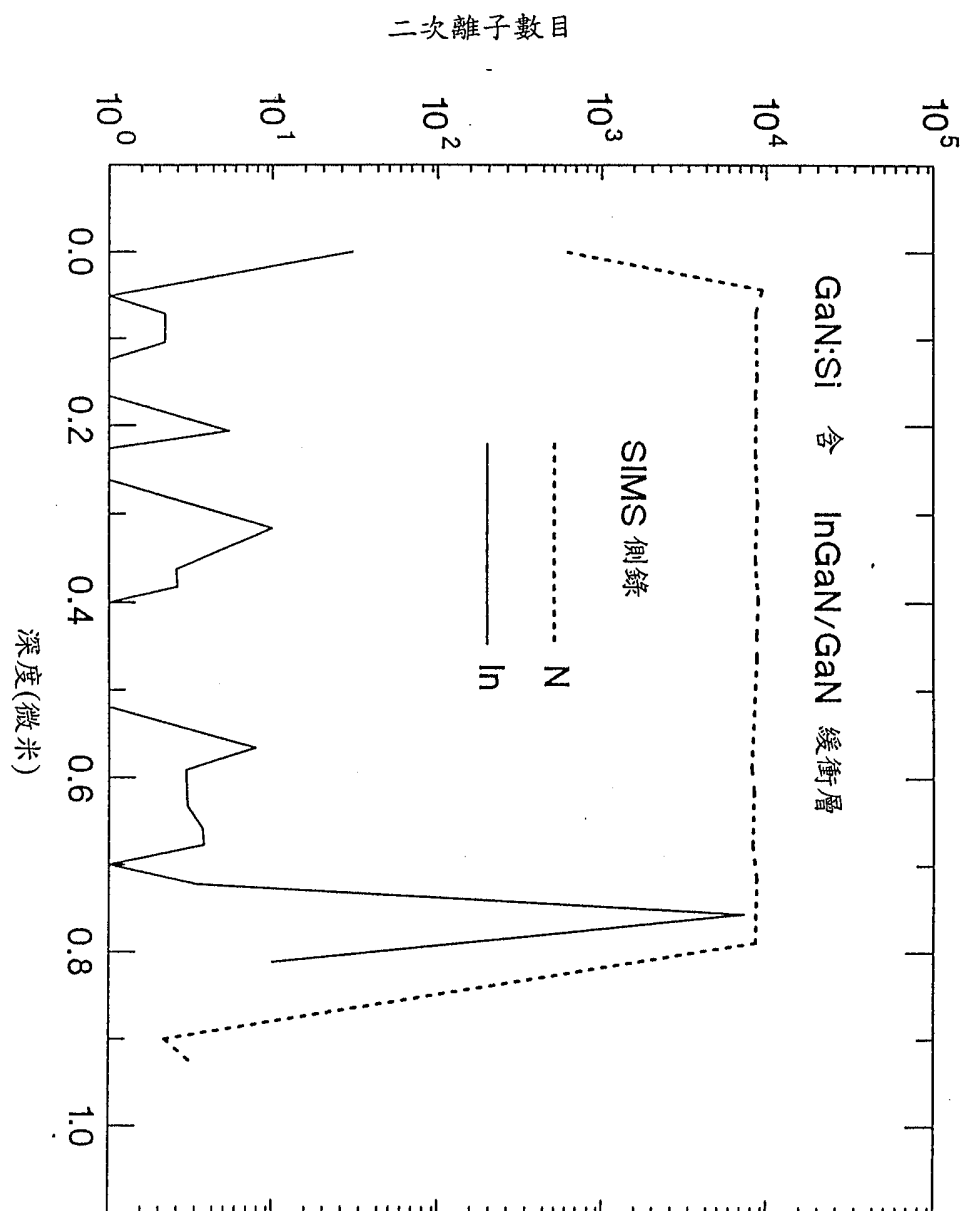
第 9A 圖

第 9B 圖



第10A圖

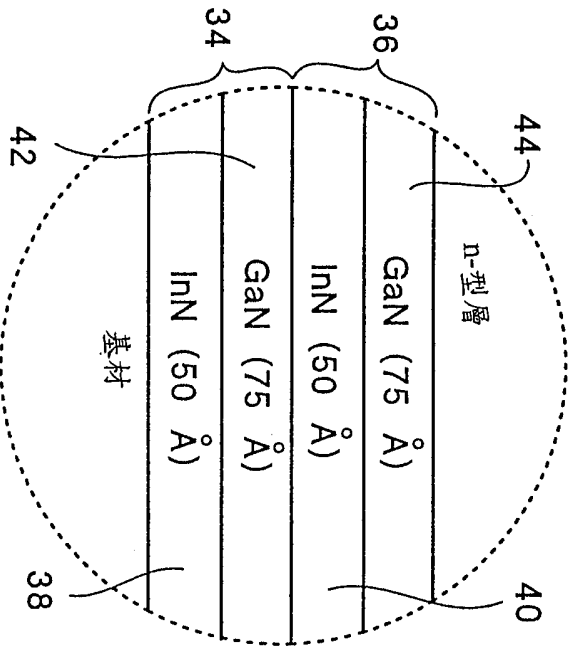
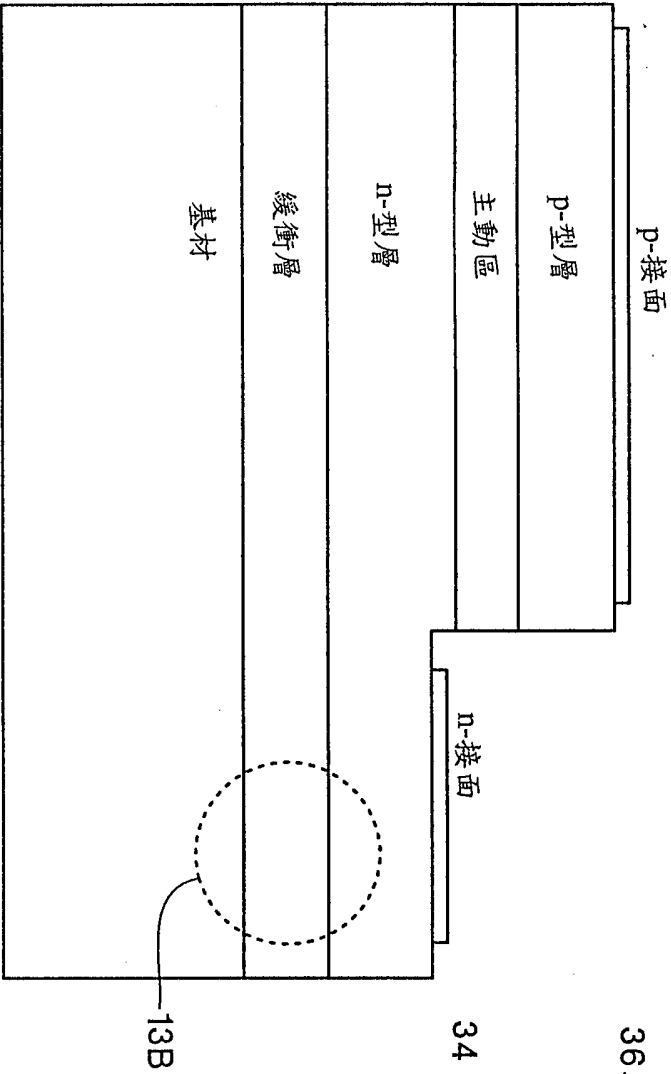
第10B圖



第 11 圖

表 II 得自生長於 InGa_N/Ga_N 及 Ga_N 緩衝層上之
Ga_N:Si 層之凡得波霍爾測量值資料

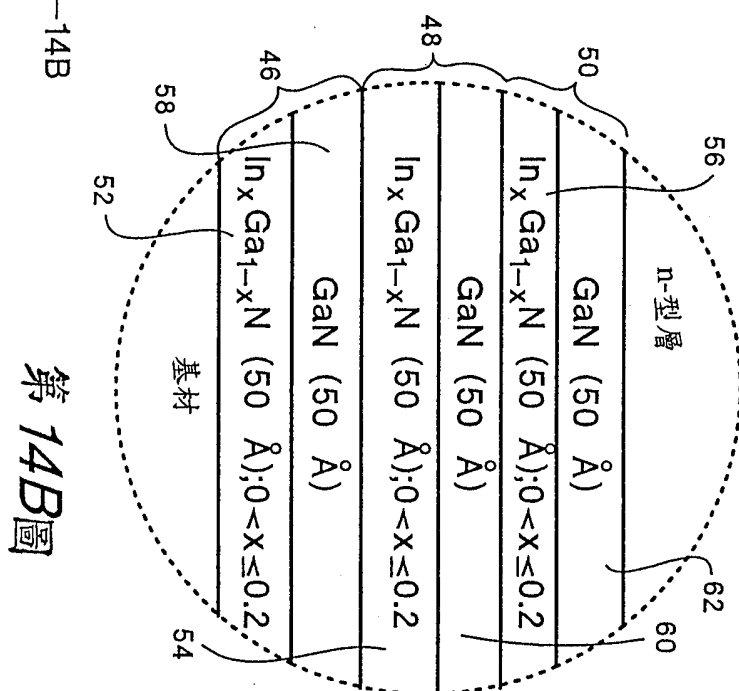
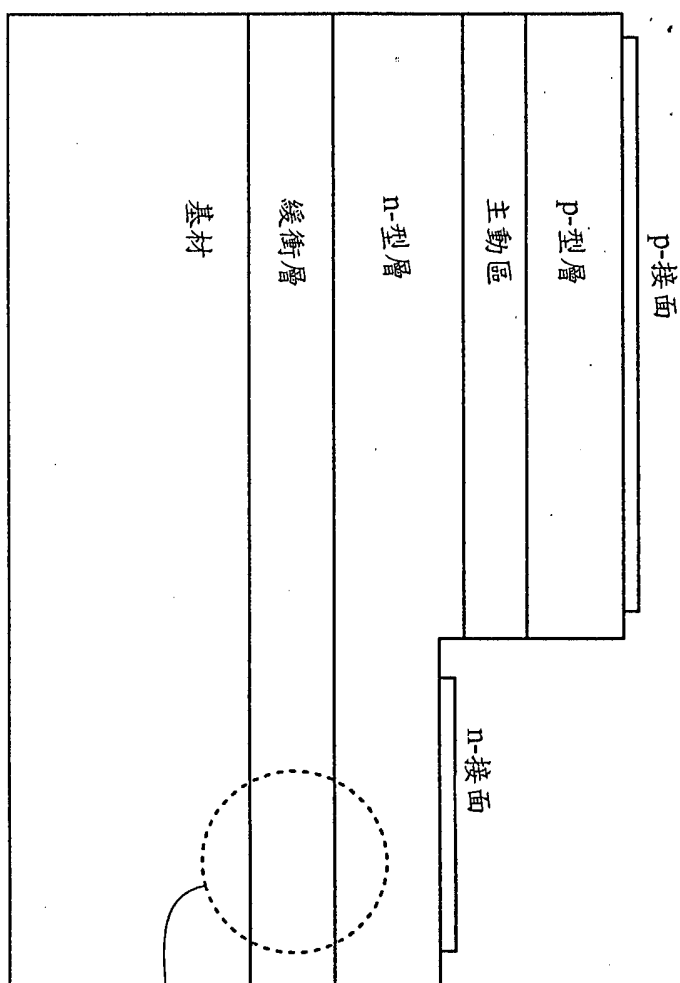
緩衝層	Ga _N	InGa _N /Ga _N
厚度(微米)	3.18	3.21
載子濃度 (cm ⁻³)	2.4x10 ¹⁸	2.4x10 ¹⁸
活動性 (cm ² V ⁻¹ s ⁻¹)	223	238
電阻率 (mΩ-cm)	11.5	10.6



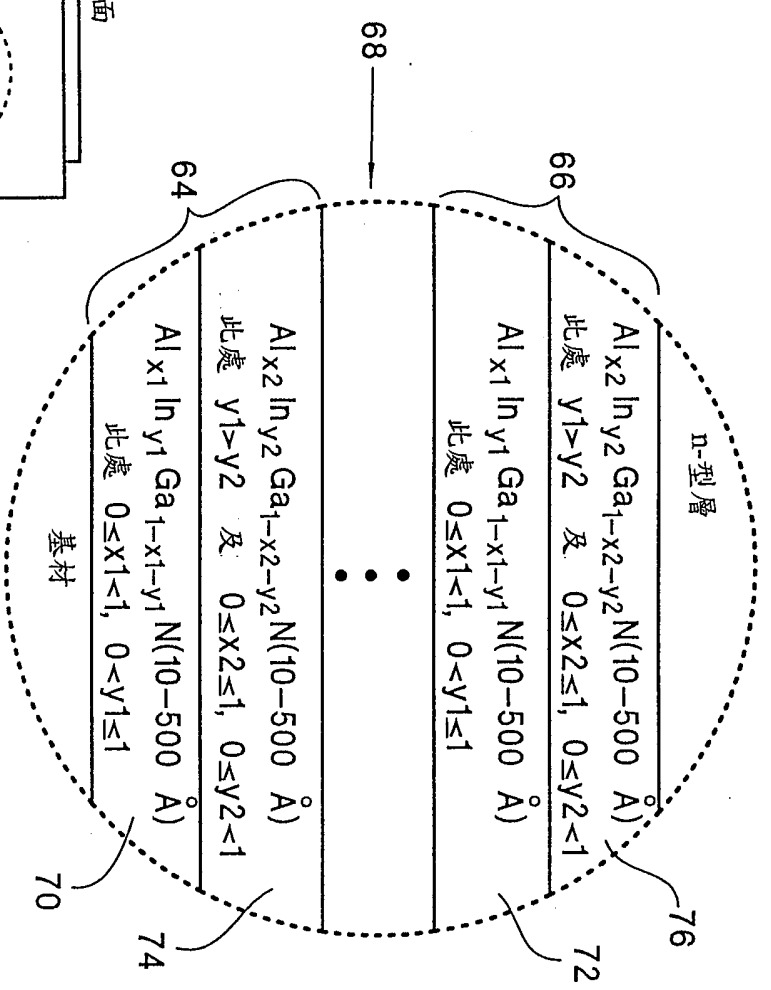
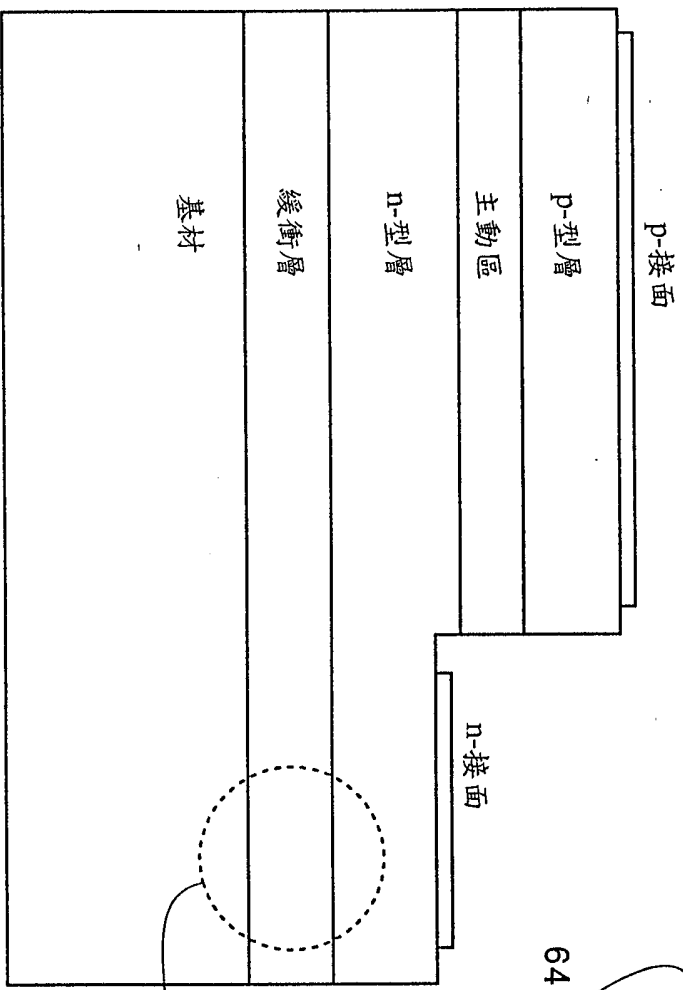
第13A圖

第13B圖

第4A圖



第14B圖



第15B圖

第15A圖

表 III 生長於第 9、10、14 及 15 圖所示各種多層緩衝層複合物上時，
LED(發光極體)之光輸出之改良

緩衝層	第 9 圖	第 10 圖	第 14 圖	第 15 圖
光輸出改良	20-70%	50-100%	10-30%	0-25%
波長(mm)	490	504	503	501

第 16 圖

398084

表 IV 生長於第 9 圖所示多層緩衝層複合物，
其含有緩衝層之 InGaIn 部分之各種 InN 組成時，
LED 之光輸出之改良

InN 莫耳分量	0.00	0.06	0.12	0.18
光輸出改良	標準	5%	22%	23%
波長(nm)	527	531	518	496

第 17 圖