

(由本局填寫)

承辦人代碼：
大類：
IPC分類：

A6

B6

本案已向：

國(地區) 申請專利，申請日期： 案號： ，☐有 ☐無主張優先權
美國 1993 年 11 月 16 日 08/152805 ☒無主張優先權

有關微生物已寄存於： ，寄存日期： ，寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

五、發明說明 (1)

技術背景：

本發明與數位接收機有關，確切而言，係指使用格架解碼技術的接收機。

發明背景：

雖然早先通訊技術的發展是使用銅線作為傳輸媒介，而無線技術使用自由空間作為傳輸媒介吸引了更多的注意。同時出現在商業活動中，無線技術使得使用者不必受到傳輸媒介需要電氣連接的限制，且在人類活動中，例如汽車駕駛，非常實用。

早先開發無線技術的商業活動是使用類比傳輸，為了增加頻寬的使用效率，乃開發出了數位傳輸系統而可以確知的是大部份的無線通訊將使用數位傳輸系統，數位系統傳送 0 或 1 的資訊，正確的資訊傳輸有賴於能夠可靠地檢知 1 或 0，正確的檢知並非總是簡單的，因為存在著例如接收信號的微弱功率以及在傳送與接收間因反射物所造成多重傳輸路徑等原因，錯誤檢知技術已被開發出來以增加數位通訊系統的正确性。

目前已開發出若干用來改善通訊系統正確度的技術，並在此扼要的說明，資訊更加以迴旋編碼，此種編碼技術利用資料串的交互處理可降低叢集通道雜訊，而該資料串即為接收到的資訊，利用所引入的編碼多重位元來取代位元串中的單一位元，可進一步改善傳輸的準確度，編碼多重位元可使用在編碼處理中的錯誤修正，一個作為例子的

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明(2)

錯誤修正正機制使用 Viterbi 演算法，然而，Viterbi 演算法在使用上並不僅限於迴旋碼，亦可適用於最大近似串列頂估 (MLSE) 等化及其他編碼位元串，可參見 Mobil Radio Communications, R. Steele 之第四章中，Wong 及 Hanzo 之通道編碼 (Channel coding)，用以說明迴旋編碼及 Viterbi 演算法。

Viterbi 解碼器是一種能夠提供直接錯誤修正的最大近似編碼機制，例子可見 1985 年 1 月 8 日由 Cumbertson 等人提出的美國專利 4,493,082 號有關解碼機制的說明，每一個狀態由數個位元代表，即時持續進行之可能狀態的數目是有限的，一狀態與另一狀態間所被允許的轉移定義為一個分支，且一連串互連的分支稱為一個路徑，如上述，若干轉移不被允許，當造成非允許轉移的路徑被去除時將改善解碼的計算效率，針對每一個分支將計算出分支公制且累積出的公制用來決定那一個路徑存活下來那一個不能存活。

更特別的是，針對格架的每個分支將計算出其性能，該性能又用來計算路徑的性能，通過最終被選擇代表編碼資訊之格架的路徑即為具有最低性能的路徑，然而，最低性能路徑可能終止於已知不被允許的狀態中，在此狀況下，所敘述之技術將產生一個通過格架而不正確的路徑。

本發明之概要：

根據本發明之實例，敘述了一個用於數位通訊中的接

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明(3)

收機，它包括一個數位信號處理器以及一個受此信號處理器控制的錯誤修正輔助處理器，此輔助處理器具有一個最低性能指標暫存器，此機構以迴旋的方式對接收到的編碼資訊進行解碼且透過格架計算出與路徑相關的性能，該格架代表接收編碼資訊之可能狀態，亦有一個機構用來將最低性能及最低性能相關的狀態寫入 E C C P 中的暫存器，用來將具有最低性能之狀態與被允許狀態相比較的機構則決定該最低性能是否是一個允許狀態，如果不是允許狀態，寫入機構將最低性能允許狀態的性能寫最小性能指標暫存器中，這是可以做到的，因為有一個開放機構，亦即，D S P 可直接存取 E C C P 中的暫存器且如果需要可以改變其中之內容，在本實例中，該極值是為極小值。

附圖之簡述：

圖 1 為一收發機的方塊圖。

圖 2 中的電路圖顯示部份 E C C P，且

圖 3 為一個格架圖，有助於了解對於通過格架之一路徑的最小性能計算。

詳述：

本發明可參考一實例來加以說明，其中為使用在通訊系統中的收發機，圖 1 中的方塊圖顯示具有擴音機 1 及麥克風 3 的收發機，擴音機及麥克風皆連接至音頻編碼／解碼器 5，編碼／解碼器 5 連接至具有內藏錯誤修正輔助處

五、發明說明(4)

理器(ECCP)的數位信號處理器(DSP)7，
DSP控制ECCP且一般用來描述主僕關係，DSP7
被連接至基頻編碼／解碼器13，此編碼／解碼器13與
轉換單元15相接，此轉換單元15執行升頻及降頻轉換
同時經由天線17傳送或接收信號，控制器19與編碼／
解碼器5，DSP7，編碼／解碼器13以及轉換單元
15相連，如圖示；如以下之說明，該架構可被稱為開放
，亦即DSP可以存取及改變ECCP中的暫存器，以上
提及的元件，除了DSP及ECCP之外，均為精於此技
術領域之人士所熟知，且不需要進一步說明，他們即可輕
易地予以實現，DSP及ECCP需要加以詳細地說明以
了解本發明。

所接收的資訊一般而言是指編碼資訊，一個典型的編
碼技術是用以降低通道業集錯誤的迴旋編碼，MLSE等
化是一種降低碼際干擾效應的機構，而交互符號干擾可能
是由多種原因所造成，例如多重反射，而必須予以降低以
改善通訊系統的可靠度。

圖2較詳細地顯示了部份的ECCP，分支度量單位
154連接至更新單元1154，此單元連接至回踪
RAM1158以及回踪單元1160，回踪
RAM1158及回踪單元1160亦為相連，回踪單元
1160亦連結至DSP，因為簡化的原因未在此顯示出
來。

這些文件將在此扼要說明，分支度量單元154將分

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (5)

支度量轉換成更新單元 1 1 5 4，在一個相加一比較一選擇程序之後的相關路徑被寫入回踪 R A M 1 1 5 8 中，最小性能指標被寫入回踪單元 1 1 6 0 中的暫存器 M I D X，最小累積性能基本上寫入暫存器 M A C，該性能指標與被允許狀態的指標相比較，如果它不是最小性能狀態，則 D S P 重新寫入 M I D X 暫存器的資訊，該資訊用來執行回踪，最後，E C C P 的輸出成為解碼符號。

藉由計算出通過格架的路徑的性能可以獲得最小性能，可參考圖 3 獲得較清楚的解釋，圖 3 是一個有限制條件長度 3 的格架，可能存在的狀態是 0 0，0 1，1 0 及 1 1，資訊位元顯示在開頭，同時也圖示了若干可能的狀態，最有可能發生的轉移以實線表示，較不可能發生的轉移則以虛線表示，用來計算每個狀態性能的方法已為精於本技術之人士所熟知而性能及路徑則儲存在 R A M 中。

在許多的數據通訊系統中，已知的位元將在數據串列中的特定點傳送，例如，G S M 協定有已知位元，亦即 3 個 0，在每次傳輸的起始及終止處，本發明應用此資訊，在結束了最小性能計算後，有關於最小性能的最終狀態將被檢查以確定是否正確，亦即，如果其對應於傳輸已知的位元，若非，則選擇具有最小性能之被允許或候選狀態。

與傳統收發機不同的是，本發明的收發機具有存取內部性能暫存器的機構，特別是 D S P 及 E C C P 具有一個機構透過一個位址及資料暫存器對來讀取可能狀態的性能，一個寫的動作啟動使得最有可能的狀態成為最低價以及

五、發明說明(6)

使得較不可能的狀態成為高性能，讀取動作之執行在讀取允許狀態的累積性能，在DSP中，將於具有選擇性能的狀態以及可能最終狀態之間作個比較，如果需要，則與可能最終狀態相關的指標將寫入最小性能指標暫存器，因而不必理會ECCP選擇的數值。

換句話說，DSP具有讀取ECCP(MIDX)中的最小性能指標暫存器，另外亦存在用以讀取與可能候選狀態相關的性能以及在DSP中比較它們的性能，同時選擇具有最低性能的候選狀態，另有其他將最低性能指標寫入MIDX的機構。

最小性能指標暫存器係針對早期檢知以及錯誤之修正，此暫存器提供一個雙層次的錯誤修正方法，由於該暫存器允許使用者觀察到是否MLSE等化解決了任何錯誤，MLSE等化減少了ISI以及叢集錯誤，該種類外的保護措施可以兩種不同方法來應用，首先，如果MLSE等化器減少一個錯誤則使用者藉由再啓始暫存器至正確值(尾部位元)可使得解碼以右向進行，其次，針對省電的理由，使用者可只有在左或右尾部位元檢知到錯誤時引入適應MLSE等化，因此，不需要等待解碼器對整個串列作解碼以了解是否有錯誤發生，使用者可即早檢知到錯誤且在錯誤發生後重新啓動適應等化。

市場上可得的Viterbi解碼器為黑盒子，其接收編碼的輸入信號而輸出解碼符號，上述的ECCP允許使用者檢知錯誤且有條件的導入正確解碼。

五、發明說明 (7)

精於本技術的人士可輕易地思考出本實例之其他不同的應用，例如，上述雖然提及一個收發機，但在某些實例中可省略發射功能而僅存接收機，另外，雖然上述之內容關係到最小性能，卻可以將度量反向以計算其最大性能，因此，性能指標實際上是一個極值性能指標暫存器。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

四、中文發明摘要(發明之名稱：

具有最低性能指標暫存器之數位接收機)

受通道碼際干擾影響的迴旋編碼資訊可藉由透過格架計算出最小性能路徑加以解碼，此格架終止於已知狀態，由於輔助處理器 E C C P 開放架構的開發，最小性能狀態受到檢查以確定其是否已知，亦即，正確狀態，如果不是，則利用 D S P 在 E C C P 主動暫存器中搜尋可能的已知狀態，並在可能的狀態中選出具有最低性能的狀態。

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

英文發明摘要(發明之名稱：

)

Digital Receiver with Minimum Cost Index Register

Abstract

Convolutionally encoded information subjected to channel intersymbol interference is decoded by calculating the minimum cost path through a trellis. The trellis terminates in known states. Exploiting the open architecture of the coprocessor E.C.C.P., the minimum cost state is checked to ascertain if it is the known, that is, correct state and if it is not, the possible known states are searched by the DSP inside the ECCP active register and the state with the lowest cost among the possible states is selected.

訂

線

六、申請專利範圍

1. 一種用於數位通訊的接收機包括：

一個數位信號處理器（7），

一個錯誤修正輔助處理器（ECCP），操作性的耦合至數位信號處理器，該輔助處理器（ECCP）由上述之數位信號處理器（7）所控制，該輔助控制器具有一個極值性能指標暫存器（1160，MIDX）；

用以對一串列之接收編碼資訊（15，154），透過一個代表該編碼資訊串列之可能狀態之格架計算與路徑相關的性能之機構，該機構產生一極值性能；

操作性的耦合至錯誤輔助處理器之機構用以將極值性能之狀態寫入極值性能指標暫存器（1160，MIDX）；和

用以比較極值性能的狀態指標與允許已知欲傳送之狀態之指標的機構（7，DS D），而當該指標並非在已知欲傳送之允許狀態之指標間時，將一個極值性能允許狀態之指標寫入上述之極值性能指標暫存器（1160，MIDX）中。

2. 如申請專利範圍第1項中的接收機，其中的極值性能為最小性能。

3. 如申請專利範圍第1項中的接收機，其中計算性能之機構（15，154）包括用以對編碼資訊解碼的機構。

4. 如申請專利範圍第2項中的接收機，其中用以比較的機構（7）亦包含一個用以讀取錯誤修正輔助處理器

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

六、申請專利範圍

(E C C P) 之極值性能指標暫存器 (1 1 6 0 ,
M I D X) 的機構。

5 . 如申請專利範圍第 4 項中的接收機，其中用以比較的機構 (7) 亦包括用以讀取可能候選狀態相關性能以及在 D S P 中比較其性能並選出次一最小性能狀態的機構。

6 . 如申請專利範圍第 5 項中的接收機，其中用以比較 (D S P) 的機構亦包括將相關於次一最小性能指標之性能指標寫入該極值性能指標暫存器 (1 1 6 0 ,
M I D X) 的機構。

7 . 一種由一群性能指標中決定極值性能之性能指標之方法，該群性能指標中，一部份已知可提供極值性能指標，而其它的未能提供極值性能指標，該方法包含之步驟為：

接收一串列之編碼資訊；

經由一個表示該編碼資訊串列之可能狀態之格架計算與路徑相關之串列編碼資訊之性能；

選擇相關於一狀態之極值性能；

辨識相關於極值性能之性能指標；

比較極值性能之性能指標和允許極值性能指標；

當極值性能之性能指標在允許極值性能指標中時，保持極值性能之性能指標；和

當極值性能之性能指標不在允許極值性能指標中時，由允許極值性能指標中選出性能指標。

306105

六、申請專利範圍

8. 如申請專利範圍第7項所述之方法，其中當極值性能之性能指標不在允許性能指標中時，由允許極值性能指標中選擇性能指標之步驟更包含之步驟為：

選擇最靠近極值性能之性能之性能指標。

9. 如申請專利範圍第7項所述之方法，其中當極值性能之性能指標不在允許性能指標中時，由允許極值性能指標中選擇性能指標之步驟更包含之步驟為：

選擇最低性能之性能指標。

10. 如申請專利範圍第7項所述之方法，進一步包含之步驟為：

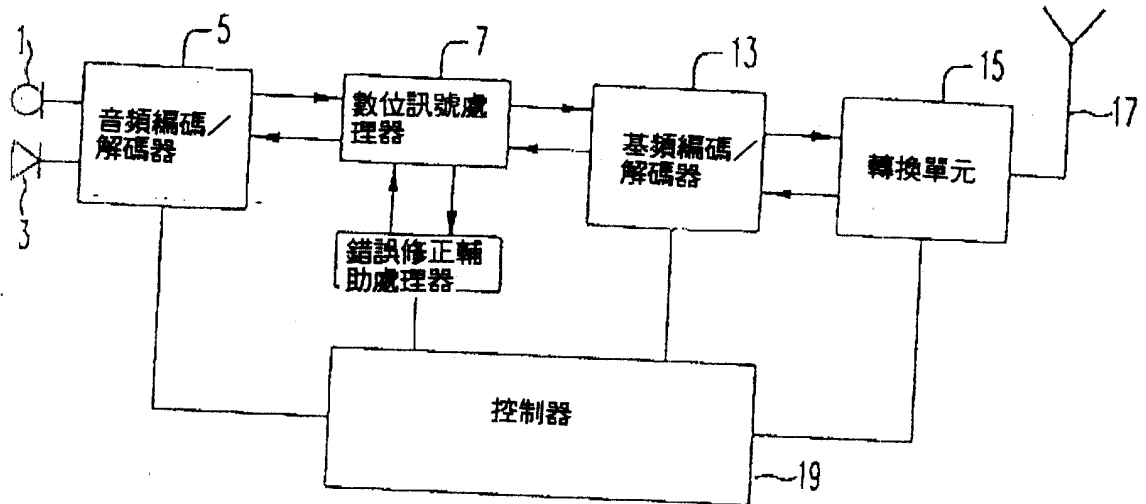
將極值性能指標寫入極值性能指標暫存器（1160，MIDX）。

（請先閱讀背面之注意事項再填寫本頁）

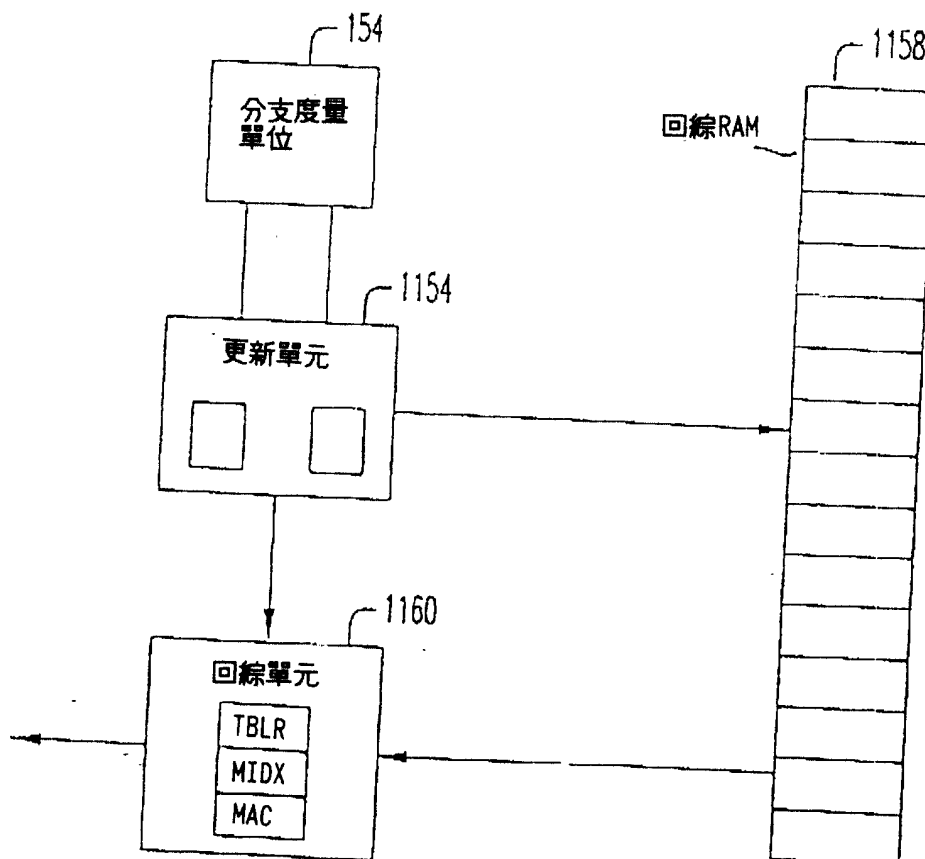
裝

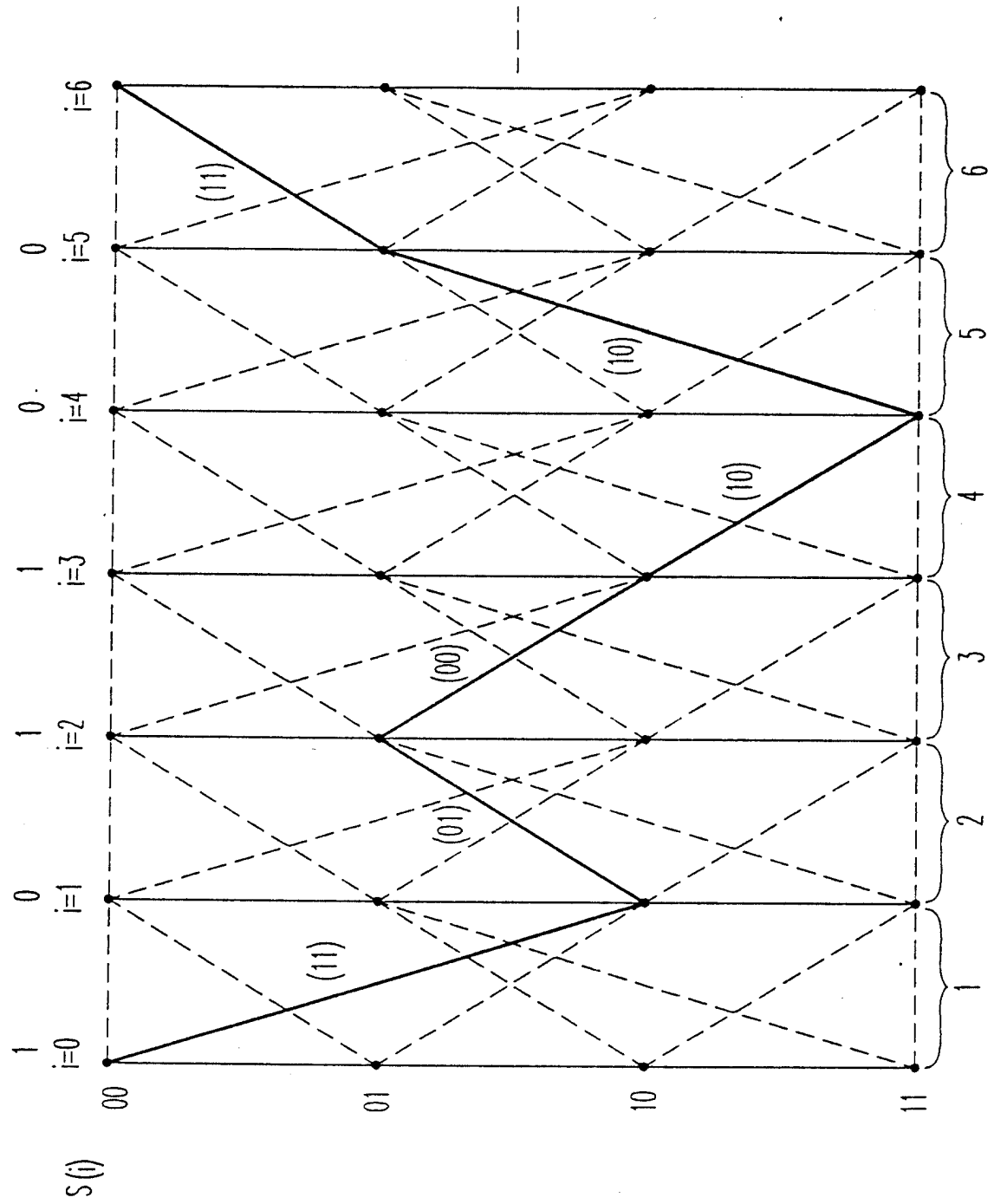
訂

第 1 圖



第 2 圖





第 3 圖

附件：-

第 82110283

號專利申請案中文說明書修正本

民國 84 年 10 月修正

306105

申請日期	82 年 12 月 6 日
案 號	82110283
類 別	H04L 29/00

補充

A4
C4

306105

(以上各欄由本局填註)

發明專利說明書

一、發明 名稱	中 文	具有最低性能指標暫存器之數位接收機
	英 文	Digital receiver with minimum cost index register
二、發明 創作人	姓 名	(1) 大衛·布雷克 Blaker, David Mark (2) 格里格利·依拉德 Ellard, Gregory Stephen (3) 莫漢穆德·莫賓 Mobin, Mohammad Shafiul
	國 籍	(1) 美國 (2) 英國 (3) 孟加拉共和國
	住、居所	(1) 美國賓州艾瑪斯法蘭克路八一一號 811 Frank Drive, Emmaus, Pennsylvania, USA (2) 英國伯克夏布雷克尼爾叢林公園亞克橋六七號 67 Axbridge, Forest Park, Bracknell, Berkshire, England R912 3XB (3) 美國賓州懷特賀爾康納史東區一一二號 112 Cornerstone Place, Whitehall, PA, USA
	代 表 人 姓 名	(1) 皮·汪爾德 Wilde, P. V. D.
三、申請人	姓 名 (名稱)	(1) 美國電話電報股份有限公司 AT&T Corp.
	國 籍	(1) 美國
	住、居所 (事務所)	(1) 美國紐約州·紐約市美州大道三十二號 32 Avenue of the Americas, New York, NY 10013-2412, U.S.A.
	代 表 人 姓 名	(1) 皮·汪爾德 Wilde, P. V. D.

裝

訂

線

306105

申請日期	82 年 12 月 6 日
案 號	82110283
類 別	

A4
C4

(以上各欄由本局填註)

發 明 專 利 說 明 書
新 型

一、發明 名稱	中 文	
	英 文	
二、發明 創作人	姓 名	④ 荷梅永·山姆 Sam, Homayoon
	國 籍	④ 美國
	住、居所	④ 美國賓夕法尼亞州一九一〇六威斯康西維爾具 樂部屋巷六〇七三號 6073 Club House Lane, Wescosville, PA 18106, USA
三、申請人	姓 名 (名稱)	
	國 籍	
	住、居所 (事務所)	
	代 表 人 姓 名	

裝

訂

線