

**DESCRIÇÃO**  
**DA**  
**PATENTE DE INVENÇÃO**

N.º 97 557

REQUERENTE: RCA LICENSING CORPORATION, norte-americana,  
com sede em Two Independence Way, CN 5312,  
Princeton, NJ 08540, Estados Unidos da Amé  
rica

EPÍGRAFE: "Aparelho para executar selectivamente uma de  
uma pluralidade de funções de transferência"

INVENTORES: Joel Walter Zdepski e James John Gibson

Reivindicação do direito de prioridade ao abrigo do artigo 4.º da Convenção de Paris  
de 20 de Março de 1883.

Estados Unidos da América em 3 de Maio de 1990 sob o n.º  
518 346 e em 20 de Dezembro de 1990 sob o n.º 630 606



PATENTE Nº 97 557

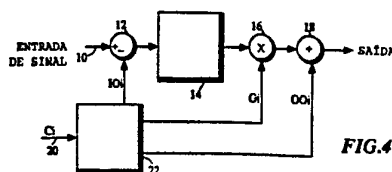
"Aparelho para executar selectivamente uma de uma pluralidade de funções de transferência"

para que

RCA LICENSING CORPORATION, pretende obter privilégio de invenção em Portugal.

R E S U M O

O presente invento refere-se a um aparelho para executar selectivamente uma de uma pluralidade de funções de transferência em que arranjo de processamento que requer a selecção adaptativa de algumas das funções de transferência de uma família é implementado com um único elemento de função de transferência disposto para executar uma função de transferência representativa da família de funções. Algumas das respectivas funções de transferência da família são realizadas compensando e/ou escalonado selectivamente o sinal aplicado ao elemento da função de transferência e compensando e escalonando selectivamente o sinal fornecido pelo elemento da função de transferência.




MEMÓRIA DESCRITIVA

Este invento refere-se a circuitos do tipo que utiliza dispositivos de memória para executar as funções de transferência desejadas. Um exemplo de tais circuitos é um compressor-expansor adaptativo, que utiliza uma memória programada com uma pluralidade de funções de compressão-expansão, em que o sinal a ser comprimido-expandido é aplicado como códigos de endereço ao dispositivo de memória.

É conhecido na arte de processamento de sinal digital a utilização de dispositivos de memória como elementos funcionais. O dispositivo de memória é programado nas respectivas localizações de memória, com valores que correspondem aos valores de endereço transformados por uma função de transferência desejada. Por exemplo, se é desejado escalonar um sinal digital com um valor particular, cada localização de memória é programada com um valor igual ao endereço da localização de memória particular, multiplicado pelo valor de escalonamento. O arranjo pode ser tornado adaptativo segmentando-se o dispositivo de memória em tabelas, cada uma das quais corresponde aos valores de endereço, que são multiplicados por um factor de escala diferente. A tabela particular, utilizada num qualquer dado momento, permite o acesso anexando bits de controlo aos códigos de endereço.

Nem todas as funções de transferência podem ser realizadas por elementos de memória de um modo eficaz em relação aos custos. Inversamente, algumas funções de transferência podem apenas ser realizadas utilizando-se memórias programadas. Infelizmente os dispositivos de memória podem tornar-se indesejavelmente grandes. Considere-se, por exemplo, um arranjo adaptativo que processa amostras de 8 bits, uma memória com a precisão de 8 bits, e sinais de controlo adaptativo de 8 bits. A memória necessária inclui  $2^8$  tabelas que tenham  $2^8$  localizações de memória de 8 bits cada, ou uma capacidade total de memória de 524288 bits. Uma memória desta dimensão imporá ao arranjo custos apreciáveis.



O presente inventor concebeu que para certas famílias de funções de transferência que são implementadas em arranjos adaptativos, as necessidades de memória podem ser significativamente reduzidas. Isto é conseguido, armazenando-se na memória valores que correspondem apenas a uma função de transferência representativa. Então deslocando-se apropriadamente o sinal aplicado à memória e/ou escalonando os valores fornecidos à memória ou pela mesma, podem ser efectivamente realizadas respostas, que correspondem a outras da família de funções de transferência.

O presente invento é um arranjo adaptativo para processar um sinal, de acordo com um sinal seleccionado de uma pluralidade de funções de transferência. Um dispositivo de memória é programado nas respectivas localizações de endereço com valores que correspondem aos valores de endereço transformados por uma função de transferência, representativa de uma família de funções de transferência.

O sinal é aplicado ao acesso de entrada de endereço do dispositivo de memória através de um circuito de desfasagem de sinal e/ou circuitos de escalonamento de sinal, e o sinal transformado permite o acesso a partir do dispositivo de memória. Meios, que respondem a um sinal de controlo, aplicam valores de desfasagem apropriados aos respectivos circuitos de desfasagem de sinal e/ou valores de escalonamento aos circuitos de escalonamento para efectuarem a transformação do sinal aplicado pela função desejada de uma família de funções de transferência.

A figura 1 é um gráfico de uma parte de uma família de características de transferência que pode ser realizada pelo presente invento.

As figuras 2 e 3 são gráficos de uma única característica de transferência representativa da família de características representada na figura 1 e conveniente para descrever a operação do invento.

As figuras 4, 5 e 8 são diagramas de blocos de concretiza-

ções alternativas do invento.

As figuras 6 e 7 são diagramas de blocos de arranjos de compressão-expansão alternativos em que, quer o compressor-expansor directo, quer o compressor-expansor inverso quer ambos podem ser realizados pelos circuitos, de acordo com o presente invento.

A figura 9 é um diagrama de blocos de uma concretização adicional do invento.


As figuras 10 e 11 são diagramas de blocos de circuitos de compressão-expansão adaptativos alternativos, que utilizam os circuitos representados na figura 9.

A figura 12 é um diagrama de blocos de um circuito adaptativo de pico que concretiza o invento.

#### Descrição Detalhada

O invento é descrito abaixo num ambiente de um arranjo de compressão-expansão; contudo, a sua utilidade não está restrita a esta utilização. Apreciar-se-á que o invento é aplicável a qualquer arranjo que necessite de funções de transferência seleccionáveis, funções de transferência que se adaptem a uma família de funções que possam ser substancialmente derivadas de uma única função de transferência representativa.

Referindo a figura 1, que representa graficamente uma família de curvas, que representa uma pluralidade de funções de transferência comprimidas-expandidas. Cada curva representa um relacionamento particular de entrada/saída, que pode ser empregue para condições de sinal particulares. Por exemplo, se é sabido que para um intervalo de tempo particular o mais provável é o sinal de entrada ter valores de  $50 \pm$  (sendo um valor pequeno), então a curva designada por TF1 pode representar o relacionamento desejado de entrada-saída. Alternativamente, se para um intervalo de tempo particular o sinal de entrada é



esperado ter um valor de  $0+$ , então a curva designada por TF2 pode representar o desejado relacionamento de entrada-saída. A partir da figura pode ser visto, que as curvas têm o mesmo formato geral que a curva TF1 ou uma parte de TF1. A curva designada por TF3 é semelhante à curva TF1, mas deslocada para a direita e para cima. A curva TF4 é semelhante à curva TF1, mas deslocada para a esquerda e para baixo, etc. Deve-se notar, além disso, que se a curva TF4 é deslocada para a esquerda e para baixo de 100 unidades, a combinação das curvas TF2 e TF4 terá o mesmo formato geral que a curva TF1. Finalmente, deve assumir-se que as curvas mostradas representam apenas uma pequena parte da família das funções de transferência desejadas, isto é, que existe efectivamente entre as curvas TF2 e TF4 um grande número de curvas.

A gama dinâmica dos valores de saída para a família de funções de transferência é igual à gama dinâmica dos valores de entrada possíveis. Isto é, uma característica dos arranjos de compressor-expansor exemplificativos descritos aqui em seguida, mas não é um requisito do invento.

Referindo a figura 2 que representa uma função de transferência STF representativa da família das funções de transferência mostradas na figura 1. Neste exemplo, a função de transferência normalizada STF pode ser derivada da combinação das funções de transferência TF2 e TF4 ligadas extremo-a-extremo. Deve notar-se que na figura 2 a gama dinâmica de entrada e saída é duas vezes a gama dinâmica de entrada e saída da função de transferência da figura 1.

Deve assumir-se que um dispositivo de memória está programado para fazer sair valores indicados pela função de transferência STF para os níveis de entrada correspondentes aplicados como códigos de endereço aos seus acessos de entrada de endereço. Deve-se assumir, além disso, que o sinal de entrada tem uma gama dinâmica de 0 a 100, e que é o desejado realizar a função de transferência TF1.

O ponto de inflexão da curva TF1 está num nível de entrada

de 50. O ponto de inflexão da curva STF está num nível de entrada de zero. Para aplicar a função de transferência no ponto de inflexão da curva STF ao nível do sinal de entrada de 50, o sinal de entrada é desfasado de 50 unidades negativas. O desfasamento do sinal de entrada aplicado ao dispositivo de memória pelas 50 unidades estabeleceu a gama dinâmica dos níveis de entrada aplicados à memória de - 50 a + 50 unidades. A gama dinâmica de 100 unidades cai entre as linhas a tracejado designadas por AA. A gama dinâmica de saída desejada é de 100 unidades para as funções de transferência mostradas na figura 1. Contudo, é visto a partir da figura 2 que a gama dinâmica de saída produzida pela função de transferência STF para a gama de entrada entre as linhas AA é, aproximadamente, de 150 unidades. A gama dinâmica do sinal de saída pode ser estrangida para 100 unidades escalonando os valores de saída fornecidos pela memória pelo factor de  $100/150$  ou  $2/3$ . O escalonamento dos valores de saída constrange a gama dinâmica a cair entre as linhas a tracejado BB na figura 2, e produz a função de transferência designada por TF1'. Dependendo do processo de geração da curva STF, relativo à conformidade da família de funções de transferência para uma curva única, a função de transferência TF1' conformar-se-á exactamente à função TF1 ou variará muito aproximadamente da função TF1.

Há um requisito adicional para tornar os valores de saída escalonados (TF1') de acordo com a função de transferência TF1. A gama dinâmica de saída dos valores escalonados é de - 50 a + 50 unidades. A gama dinâmica de saída desejada é de 0 a 100 unidades. Assim os valores de saída escalonados devem ser desfasados de 50 unidades positivas.

Deve referir-se a figura 3 e assumir-se que a função de transferência desejada é TF2. Assumindo que o ponto de inflexão da curva TF2 está em zero unidades, e que o ponto de inflexão da curva STF está em 0 unidades, a gama dos níveis de entrada aplicados à memória está na gama entre as linhas a tracejado C,C. Esta gama é de 0 a 100 unidades tanto para a figura 1 como para a figura 2, assim não é requerido aplicar-se qualquer desfasagem ao

signal de entrada aplicado à memória. Entre as linhas a tracejado C,C, a gama dinâmica de saída definitiva pela curva STF é de 100 unidades, assim não é requerido o escalonamento dos valores de saída. Além do mais, não é requerida a aplicação de qualquer defasagem aos valores de saída.

A função de transferência TF4 é realizada, utilizando-se a parte da curva STF à esquerda da linha a tracejado C centrada na unidade zero. Neste exemplo, os valores de entrada de sinal devem ser defasados de 100 unidades negativas e os valores de saída de sinal devem ser defasados de 100 unidades positivas. Contudo, não é requerido escalonamento dos valores de saída.

Deve assumir-se que todas as funções de transferência da família desejada e a função representativa são monotónicas. O valor de defasagem de entrada  $IO_i$  é determinado por uma comparação entre a função desejada e a função representativa. Esta pode ser executada gráfica ou numericamente, dependendo do formato ou simetria das funções. Deve assumir-se que o valor de saída fornecido pela função normalizada STF para um valor de entrada  $x$  é  $F(x)$ . Deve assumir-se ainda, além disso, que a gama do sinal de entrada se prolonga desde um valor mínimo  $x_n$  para um máximo  $x_x$  e que a gama dinâmica de saída desejada para as respectivas funções da família das funções é  $OR_i$ . O factor de escala  $G_i$  para a função particular seleccionada é determinado a partir da relação

$$G_i = OR_i / (F(x_x - IO_i) - F(x_n - IO_i)) \quad (1)$$

onde  $F(x_x - IO_i)$  e  $F(x_n - IO_i)$  correspondem aos valores máximo e mínimo fornecidos de acordo com a função STF para a gama de entrada defasada. O quociente representa a razão entre a gama dinâmica de saída desejada e a gama dinâmica de saída da função STF para uma dada gama de valores de entrada aplicados à entrada de endereço de memória.

O valor de defasagem de saída  $OO_i$  é determinado como se segue para um arranjo em que o escalonamento precede a aplicação

do valor de defasagem de saída. Deixa-se  $F_i(x_n)$  igual ao nível de saída máximo para a respectiva função de transferência desejada. Então é desejado que

$$F_i'(x_n) = G_i \times F(x_n - IO_i) + OO_i \quad (2)$$

ou

$$OO_i = F_i'(x_n) - G_i \times F(x_n - IO_i) \quad (3)$$

O desfasamento de saída pode ser executado antes da escalonamento. Neste caso os factores de escala  $G_i$ , não mudam mas os valores  $OO_i'$  respectivos são diferentes. Os valores  $OO_i'$  são determinados a partir da relação

$$F_i'(x_n) = G_i \times (F(x_n - IO_i) + OO_i) \quad (4)$$

ou

$$OO_i' = F_i'(x_n)/G_i - F(x_n - IO_i) \quad (5)$$

Os valores  $G_i$ ,  $OO_i$  e  $IO_i$  são pré-programados numa segunda memória que é endereçada por um sinal de controlo  $C_i$  em intervalos de tempo apropriados. Os valores  $G_i$ ,  $OO_i$  e  $IO_i$  que respondem aos sinais de controlo  $C_i$ , são aplicados aos circuitos acoplados no circuito de sinal com a memória de função de transferência para executarem as funções de defasagem e escalonamento desejadas.

Considerando amostras de entrada de 8 bit, amostras de saída de 8 bit e  $2^8$  funções de transferência diferentes, a memória requerida pelo presente arranjo é calculada como se segue. A memória para armazenar a função normalizada tem  $2^9 \times 8 = 4096$  bits (nota-se que a memória STF tem duas vezes a gama dinâmica de entrada). Cada um das  $2^8$  funções de transferência requer três valores ( $G_i$ ,  $OO_i$  e  $IO_i$ ), que são assumidos de modo a serem de 8 bits, para um total de  $8 \times 3 \times 2^8 = 6144$  bits. O montante total dos bits do arranjo é de 10240 bits ou um ganho de 514048 bits.



A figura 4 representa uma concretização do aparelho para a realização do invento. Na figura presume-se que os sinais são sinais modulados de código de impulsos de bits paralelos (por exemplo PCM binário), e as ligações são bus condutores paralelos. O sinal a ser processado é aplicado a um terminal de entrada 10 e valores de controlo  $C_i$  são aplicados a um terminal de controlo 20. Os valores de controlo podem ser derivados de várias fontes, dependendo da função a ser executada. Por exemplo, se a função processo é de compressão-expansão de sinal, os valores de controlo podem representar a relação sinal/ruído do sinal de entrada e ser derivado do aparelho de sinal/ruído (não mostrado). Alternativamente, os valores de controlo  $C_i$  podem representar as previsões do nível do sinal de entrada e serem fornecidos através de técnicas de probabilidades máxima, técnicas de erro quadrado médio ou processos de previsão linear, etc. O sinal de entrada é acoplado aos circuitos de desfasagem de sinal 12, mostrados como um subtrator. Valores de saída do circuito de desfasagem de entrada 12 são aplicados ao acesso de entrada de endereço de uma memória apenas de leitura (ROM) 14 que é pré-programada por uma função de transferência, representativa de uma família de funções de transferência. A ROM 14 fornece valores de amostra de saída a um circuito de escalonamento 16. A amostras escalonadas, geradas pelo circuito de escalonamento 16 estão acopladas aos circuitos de desfasagem de saída 18, mostrados como um adicionador. O sinal de saída dos circuitos de desfasagem de saída corresponde ao sinal de entrada transformado pela função de transferência desejada.

O sinal de controlo  $C_i$  é acoplado a uma ROM 22 de controlo que é pré-programada com os respectivos valores de desfasagem e factor de escala  $IO_i$ ,  $OO_i$  e  $G_i$ , que correspondem aos respectivos sinais de controlo  $C_i$ . A ROM fornece valores de desfasagem de entrada  $IO_i$  aos circuitos 12 de desfasagem de entrada, valores de desfasagem de saída  $OO_i$  aos circuitos 18 de desfasagem de saída, e factores de escala  $G_i$  ao circuito de escalonamento 16. Deve notar-se que os circuitos de desfasagem 12 e 18 podem ser realizados por circuitos quer de adição quer de subtracção de sinal, com a escolha apropriada da polaridade dos valores de



desfasagem programados na ROM de controlo 22.

A figura 5 representa uma segunda concretização, em que o circuito de escalonamento 32 e os circuitos de desfasagem de saída 30 são acoplados em ordem inversa, relativamente aos circuitos de escalonamento e de desfasagem 16 e 18 na figura 4. Além do mais, a ROM de controlo está dividida em dois circuitos ROM, a ROM1 controlo e a ROM2 de controlo. Uma diferença adicional é a aplicação do bit de sinal ou polaridade da amostra, fornecida pelos circuitos de desfasagem de entrada 12 e um bit de endereço extra à ROM2 de controlo.

Considere-se primeiro que o bit de sinal não está ligado à ROM2 de controlo. A ROM1 de controlo está programada com valores de desfasagem  $IO_i$  e responde aos sinais de controlo  $C_i$ . A ROM2 de controlo está programada com valores de desfasagem  $OO_i$  e factores de escala  $G_i$ , e o arranjo fornece a mesma correspondência de sinal de entrada/saída que a dos circuitos da figura 4.

Considere-se em seguida que é possível prever o valor instantâneo do sinal de entrada e que há uma função de transferência para cada valor de sinal de entrada. Neste caso a ROM1 de controlo pode ser eliminada. O sinal previsto corresponde ao sinal de controlo  $C_i$ , e é aplicado directamente ao subtrator 12 e à entrada de endereço da ROM2 de controlo. Um exemplo deste tipo de arranjo é mostrado na figura 6.

A figura 6 representa um arranjo de modulação de código de impulso diferencial (DPCM), com circuitos de compressão-expansão adaptativa, incluídos no circuito fechado DPCM. O sinal de entrada é aplicado a um primeiro terminal de entrada de um subtrator 605. Um sinal de video previsto é acoplado a um segundo terminal de entrada do subtrator 605, cuja saída é acoplada a um compressor-expansor adaptativo 612. O sinal de video previsto é substancialmente igual ao sinal no mesmo ponto pixel no quadro de imagem anterior. O sinal de saída do subtrator 605 é, assim, igual à diferença dos pixels correspondentes, em sucessivos quadros e terá nominalmente um valor pequeno. O sinal de saída do

compressor-expansor 612 é acoplado a um compressor-expansor inverso 620. O sinal de saída do compressor-expansor inverso 620 é acoplado a um integrador, que inclui um adicionador 640, um circuito de escalonamento 630 e elementos de atraso 650 e 662. O atraso imposto pela combinação de elementos 630, 650 e 662 é exactamente um intervalo de quadro. O integrador integra as diferenças de sinal, fornecidas pelo subtractor 605 para reconstruir o sinal video de uma maneira conhecida. O sinal integrado a partir do elemento de atraso 650 está acoplado, tal como o sinal de video previsto, ao subtractor 605. O atraso de processamento total imposto pelos elementos acoplados em série entre a saída e os segundos terminais de entrada do subtractor 605 é substancialmente um intervalo de quadro. Os elementos de atraso 610, 614 e 616 estão incluídos no arranjo, para compensarem atrasos na geração de sinais de controlo para os compressores-expansores adaptativos 612 e 620.

O sinal de video de entrada e o sinal de video previsto estão acoplados a um segundo subtractor 655, que produz diferenças de saída iguais às diferenças geradas pelo subtractor 604. O sinal de saída do subtractor 655 é, assim, uma previsão exacta do sinal de entrada, aplicado ao compressor-expansor directo 612. Assim, o compressor-expansor directo 612 pode ser implementado pelos circuitos da figura 5, eliminanda-se a ROM 1 de controlo e aplicando a saída do subtractor 655 directamente ao subtractor 12 (figura 4) e também como sinal de controlo do acesso de entrada de endereços da ROM 2 de controlo. Como representado na figura 6 os circuitos fornecem o sinal DPCM na SAIDA para transmissão ou processamento adicional.

Dependendo das funções de transferência implementadas pelo elemento 612, pode ser necessário filtrar os sinais de controlo aí aplicados, para impedir que o arranjo se torne instável e que apresente, por exemplo, ciclos limite. Este filtro adicional é mostrado como o elemento 615 desenhado a tracejado.

Alternativamente, se é desejado fornecer os sinais video comprimidos-expandidos como sinal de saída em vez de um sinal

DPCM comprimido-expandido, o arranjo da figura 6 pode ser alterado como mostrado na figura 7. O compressor-expansor da figura 5, com excepção da ROM 1 de controlo, é utilizado como um compressor-expansor directo. O sinal de video comprimido-expandido do circuito de escalonamento 32 é utilizado como um sinal de saída SAIDA, e está acoplado a um compressor-expansor inverso 70, que restabelece o sinal de video comprimido-expandido à forma original. O sinal de video do compressor-expansor inverso 70 está acoplado a um circuito de atraso 72 e o sinal de video atrasado é aplicado, por exemplo, a um filtro espacial 74. O filtro espacial 74 em cooperação com o elemento de atraso 72, fornece uma estimativa do sinal de entrada. Esta estimativa pode ser formada como a média de um número de pixels, que ocorrem num campo ou quadro anterior, e cuja média corresponde à localização do pixel, representada pela amostra de sinal de entrada corrente.

O sinal estimado é aplicado como os valores de defasagem de entrada  $IO_i$  aos circuitos de defasagem 12 e também como os valores de controlo  $C_i$  ao acesso de entrada de endereço da ROM2 de controlo.

Referindo outra vez a figura 5, o arranjo será descrito, com a inclusão do bit de sinal, a partir do subtractor 12. Neste caso a ROM 2 de controlo incluirá duas tabelas, contendo cada uma os valores  $OO_i$  e  $G_i$ . A utilização do bit de sinal é para modificar a função de transferência, de modo que, quando o sinal de entrada iguala o valor  $IO_i$ , o sinal de saída igualará  $IO_i$ . Com efeito, o sinal de entrada passa através do arranjo inalterado, quando é igual a  $IO_i$ . A ROM 2 de controlo inclui uma primeira tabela de valores de factor de escala  $G_i$  e valores de defasagem de saída  $OO_i$  que respondem aos sinais de controlo  $C_i$  e um bit de sinal que representa uma polaridade negativa. Os valores  $G_i$  e  $OO_i$  são dados por

$$G_i = -IO_i / F(IO_i) \quad (6)$$

$$OO_i = -IO_i / G_i \quad (7)$$

Além do mais, a ROM 2 de controlo inclui uma segunda tabela de valores de factor de escala  $G2_i$  e valores de desfasagem de saída  $002_i$ , que respondem aos valores de controlo  $C_i$  e um sinal de bit de sinal, que representa um valor positivo. Os valores  $G2_i$  e  $002_i$  são dados por

$$G2_i = (x_x - IO_i) / F(x_x - IO_i) \quad (8)$$

$$002_i = -IO_i / G2_i \quad (9)$$

onde  $x_x$  é o limite superior da gama dinâmica do sinal de entrada.

A figura 8 representa um arranjo para executar a função inversa do arranjo da figura 5. Uma função inversa pode ser realizada por um arranjo semelhante ao da figura 5, com programação apropriada dos respectivos elementos de memória. Contudo, se é desejado tanto uma função directa como uma função inversa num único circuito, como representado na figura 6, é desejável minimizar o suporte físico. A quantidade de suporte físico pode ser minimizada se tanto a função directa como a função inversa utilizarem ROM de controlo comuns. A disposição dos circuitos de função inversa, como representado na figura 8, permite, pelo menos, a utilização de valores de desfasagem de saída  $00_i$  comuns e valores de desfasagem de entrada  $IO_i$  comuns, tanto para os circuitos de função directa como para os de função inversa.

Na figura 8 o sinal de entrada é aplicado a um circuito de escalonamento 52, no qual o mesmo é escalonado por valores  $1/G_i$  cujos valores são os recíprocos dos valores  $G_i$  armazenados na ROM 1 de controlo (figura 5). Os valores de sinal de entrada escalonados são aplicados aos circuitos de desfasagem 54, no qual os mesmos são deslocados por valores  $00_i$ , cujos valores são iguais aos valores de desfasagem de saída, armazenados na ROM 2 de controlo (figura 5). Os valores  $1/G_i$  e  $00_i$  são fornecidos por uma ROM 60 de controlo que responde aos sinais de controlo  $C_i$ , sinais  $C_i$  que são equivalentes aos valores de controlo  $C_i$  aplicados à ROM 1 de controlo e à ROM 2 de controlo (figura 5).

O sinal de entrada escalonado e desfasado é aplicado como códigos de endereço a uma função de transferência ROM 56. A ROM 56 é programada pela mesma função STF do que a da ROM 14 na figura 5, apenas rodada. Isto é, considerando a figura 2, os valores, que correspondem aos níveis de entrada, são programados em localizações de endereços, que correspondem aos respectivos níveis de saída.

As amostras de sinais de saída, fornecidas pela ROM de função de transferência 56, são acopladas a um circuito de desfasagem 58, no qual as amostras de saída são desfasadas pelos valores  $IO_i$ , que são equivalentes aos valores de desfasagem de entrada  $IO_i$  armazenados na ROM 1 de controlo (figura 5). Os valores  $IO_i$  são também fornecidos pela ROM 60 de controlo.

O arranjo de função inversa pode também ser modificado, para responder a um sinal de controlo de polaridade. Este é indicado pelos circuitos auxiliares, incluindo o subtrator 61 desenhado a tracejado.

A figura 9 representa uma outra concretização do invento, que gerará uma família de funções de transferência, a partir de uma única função de transferência. Considere-se, por exemplo, a função  $Y(x)$  dada por

$$Y(x) = x/(1 + x^{2n}) \quad (10)$$

onde  $x$  corresponde ao sinal de entrada e  $N$  é um número inteiro.  $Y(x)$  é simetricamente movido em torno do zero, tem um valor de zero em  $x = 0$ , tende para zero para valores de  $x$  maiores do que  $X_{max}$  e menor do  $X_{min}$ , e em que  $X_{max}$  e  $X_{min}$  são iguais a mais ou menos a 2ª raiz de  $1/(2N-1)$ , respectivamente. Considere-se também que se deseja controlar adaptativamente os valores de  $x$  que definem  $X_{max}$  e  $X_{min}$ . Isto pode ser conseguido escalonando os valores de  $x$  aplicados ao circuito que executa a função  $Y(x)$ . Por exemplo, se os valores de entrada  $x$  são escalonados pelo factor  $1/a$ , sendo  $a$  um valor positivo, tal que os circuitos, que executam a função  $Y(x)$ , operam com valores de  $x/a$ , os valores de

$x$  que definem  $X_{max}$  e  $X_{min}$  são  $\alpha$  vezes a 2ª raiz de  $(1/2N-1)$ . Assim os pontos de ocorrência de  $X_{max}$  e  $X_{min}$  podem ser controlados mudando-se os valores de  $\alpha$ . A fim de manter a gama dinâmica de saída do sinal  $Y(x)$  para a função da equação (10), os valores fornecidos pelo circuito de função podem ser escalonados pelo recíproco do factor de escala de entrada. A figura 9 mostra um circuito de geração de função adaptativo desta forma.

Na figura 9, as amostras de entrada são aplicadas a um circuito de escalonamento 90, no qual as amostras são escalonadas por um factor de escala  $1/\alpha$ . As amostras escalonadas ( $x/\alpha$ ) são aplicadas a um circuito funcional 91, que pode ser uma ROM programada por uma função de transferência desejada. As amostras transformadas são acopladas a um circuito de escalonamento adicional 92, no qual as amostras transformadas são escalonadas por um factor de escala  $\alpha$ . O circuito de escalonamento fornece os valores de saída desejados. Assumindo que a função de transferência é executada pelos circuitos 91 corresponde à função definida pela equação 10, o circuito de escalonamento fornece amostras de saída da forma dada por

$$\text{SAÍDA} = x/(1 + (x/\alpha)^{2n}) \quad (11)$$

ou mais geralmente

$$\text{SAÍDA} = \alpha Y(X/\alpha) \quad (12)$$

Note-se, contudo, que para algumas aplicações, pode não ser necessário incluir o último circuito de escalonamento 92. Além do mais, se é incluído o circuito de escalonamento 92, o factor de escala aplicado ao mesmo pode ter valores diferentes do recíproco dos valores aplicados ao circuito de escalonamento 90. Além disso, o factor de escala  $1/\alpha$ , aplicado ao circuito de escalonamento 90 não significa que implique que os valores  $1/\alpha$  estejam limitados aos valores menores do que 1, mas pode incluir valores maiores do que 1. Os factores de escala e  $1/\alpha$  podem ser fornecidos por uma ROM, que responde a sinais de controlo apropriados, ou por outros circuitos convenientes para promoverem

a resposta adaptativa desejada.

A figura 10 representa uma concretização adicional do invento para fornecer uma pluralidade de funções de transferência, que utilizam um elemento (91) disposto para gerar uma única função de transferência. Na figura 10 (e figura 11) os elementos de circuito, que são designados pelos mesmos números que os elementos de circuito na figura 9, são semelhantes e operam da mesma maneira.

As amostras de entrada são aplicadas ao terminal de entrada diminuindo de um circuito subtrator 95 e ao terminal de entrada dos circuitos funcionais adaptativos 96. As amostras de saída dos circuitos 96 são acopladas ao terminal de entrada subtraindo do subtrator 95. O subtrator 95 fornece amostras de saída SAÍDA de acordo com a função

$$\text{SAÍDA} = x - \beta Y(x/a) \quad (13)$$

Assuma-se que o elemento funcional 91 executa a função definida pela equação 10 e que o factor de escala  $\beta$  é igual a  $\alpha$ . Neste exemplo, o sinal de saída é igual a

$$\text{SAÍDA} = x(1 - 1/(1 + (x/a)^{2n})) \quad (14)$$

Esta função é semelhante à função TF1 representada na figura 1, excepto que para valores maiores do sinal de entrada, o declive da curva tende em direcção a 1. O ponto de inflexão da curva é ajustável de acordo com os valores  $1/\alpha$ , e  $\alpha$  é aplicado aos circuitos de escalonamento 90 e 92 respectivamente. Assuma-se de seguida que o factor de escala  $\beta$  é igual a  $b$  vezes  $\alpha$ . (sendo  $b$  uma variável). Neste caso, o sinal de saída fornecido pelo subtrator 95 é dado por

$$\text{SAÍDA} = x(1 - b/(1+(x/a)^{2n})) \quad (15)$$

Esta disposição permite o estabelecimento do declive da curva em  $x = 0$ , para o valor  $(1-b)$ . Notar que o valor  $N$  influencia a

inclinação do declive no ponto de inflexão, quanto maior o valor de  $N$  tanto maior o declive.

A função definida pela equação 15 é útil num circuito de extracção de ruído adaptativo, em que o grau de atenuação ou de extracção é determinado pelo factor  $\beta$ , e a variação do sinal, através do qual é executada a extracção, é determinado pelo factor  $\alpha$ . Os factores  $\alpha$  e  $\beta$  podem ser seleccionados como uma função da relação sinal/ruído.

As funções definidas, quer pela equação (14) quer pela (15), são também úteis para executarem a compressão-expansão adaptativa, semelhante à função executada pelos circuitos da figura 8. Isto é os circuitos da figura 10 podem ser utilizados num receptor de comunicações, para executar uma função de compressão-expansão complementar do sinal que foi comprimido-expandido num transmissor.

A figura 11 representa os circuitos para executar a função complementar dos circuitos representados na figura 10. O circuitos da figura 10 tendem a comprimir os valores de sinal de amplitude menores e a expandir (amplificar) os valores de sinal de amplitude maior, embora os circuitos da figura 11 tendam a expandir os valores de sinal de amplitude menores e a comprimir valores de sinal de amplitude maiores.

A figura 12 representa uma aplicação adicional, em que o invento é utilizado para executar o controlo de alcance de pico de um sinal de detalhe vertical num receptor de televisão. Na figura 12, o sinal vídeo composto é convertido para a forma digital num conversor de analógico para digital (A/D) e filtrado em pente para separar os componentes de luminância  $Y$ , e de crominância,  $C$ . O espectro de frequência inferior do componente de crominância filtrado em pente contém o detalhe de luminância vertical, que é separado pelo filtro passa banda/passa baixo, e adicionado outra vez ao sinal de luminância no adicionador 105, para fornecer um sinal de luminância restaurado. O sinal do detalhe vertical é também processado pelos circuitos 101, 102 e

103 de modo a fornecer um sinal de detalhe vertical extraído, de pico e reduzido, que é adicionado ao sinal de luminância restaurado num adicionador 104, para gerar um sinal de luminância com detalhe vertical de pico. A função de pico é bem conhecida, e está disposta, de preferência de modo a ser ajustável para que o utilizador possa ajustar a imagem visionada de acordo com o seu modo de visionamento preferido. A forma geral da função de transferência aplicada ao sinal de detalhe vertical está representada no bloco designado por 102. Os elementos 101, 102 e 103 estão dispostos para operarem de modo semelhante aos elementos 90, 91 e 92, respectivamente, da figura 9, de modo a permitirem ao utilizador seleccionar uma de uma família de funções de transferência. O utilizador pode seleccionar a parte da gama dinâmica do sinal de detalhe vertical a ser maximizado em pico alterando o factor de ganho e pode seleccionar o grau de alcançar o pico ajustando o factor de ganho  $\beta$ .

REIVINDICAÇÕES

1 - Aparelho para executar selectivamente uma de uma pluralidade de funções de transferência, num dispositivo para processamento de um sinal de video, que compreende:

um terminal de entrada de sinal para receber um sinal de entrada de video para ser processado;

primeiros meios de circuito, que têm um terminal de entrada e um terminal de saída, para executarem uma função de transferência predeterminada;

meios de utilização de sinal de video acoplados ao dito terminal de saída;

caracterizado por compreender:

uma fonte de valores de controlo; e

segundos meios de circuito, acoplados entre o dito terminal de entrada e o dito terminal de entrada dos ditos primeiros meios de circuito, e que respondem a um valor de controlo da dita fonte, para executarem uma de uma função de escalonamento e uma função de desfasagem no dito sinal de entrada de video.

2 - Aparelho de acordo com a reivindicação 1, caracterizado por incluir também:

terceiros meios de circuito, interpostos entre o dito terminal de saída dos ditos primeiros meios de circuito e os ditos meios de utilização de sinal video, e que respondem a um valor de controlo da dita fonte, para executar uma função das funções de escalonamento e de desfasagem na saída de sinal dos ditos primeiros meios de circuito.

3 - Aparelho de acordo com a reivindicação 1 ou 2, caracterizado por incluir também:

72 488

RCA 85 751/85 751A

-20-

meios de circuito adicionais, acoplados em série aos ditos segundos meios de circuito entre o dito terminal de entrada de sinal e o dito terminal de entrada dos ditos primeiros meios de circuito, e que respondem também a um valor de controlo da dita fonte, para executar uma função das funções de escalonamento e de defasagem diferente de uma das ditas funções de escalonamento e defasagem executadas pelos ditos segundos meios de circuito.

4 - Aparelho de acordo com a reivindicação 1, caracterizado por os ditos primeiros meios de circuito compreenderem meios de memória programados nas respectivas localizações de endereço com valores que representam os valores de endereço correspondentes, que foram transformados de acordo com a dita função de transferência predeterminada, e por o terminal de entrada dos ditos primeiros meios de circuito corresponder a um acesso de entrada de endereço dos ditos meios de memória.

Lisboa, -3. MAI 1991

Por RCA LICENSING CORPORATION

- O AGENTE OFICIAL -



**FIG. 1**

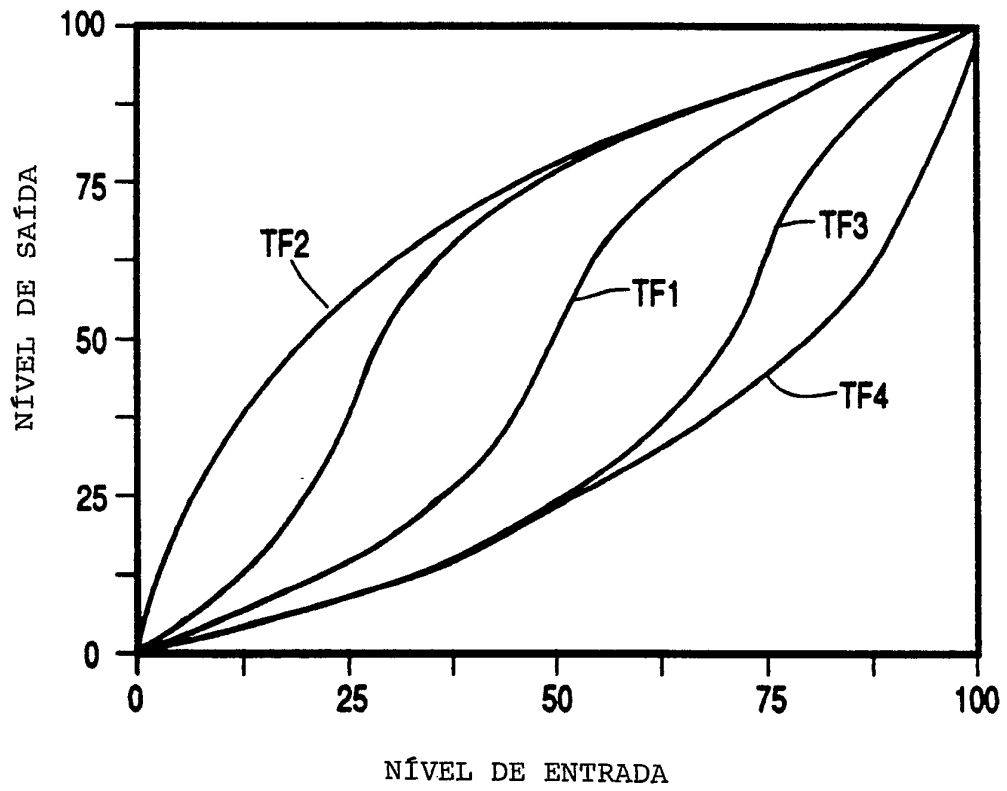
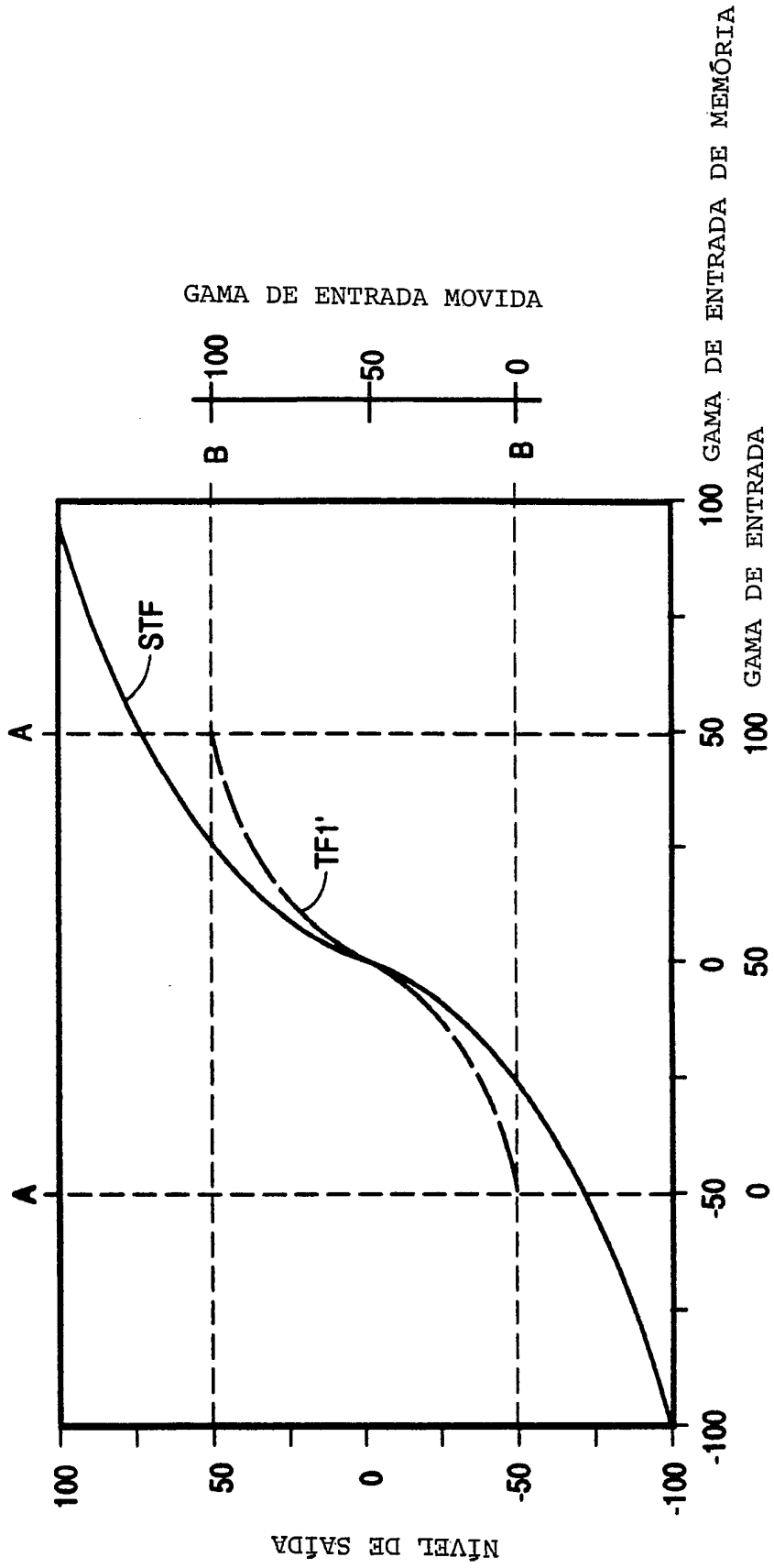


FIG. 2

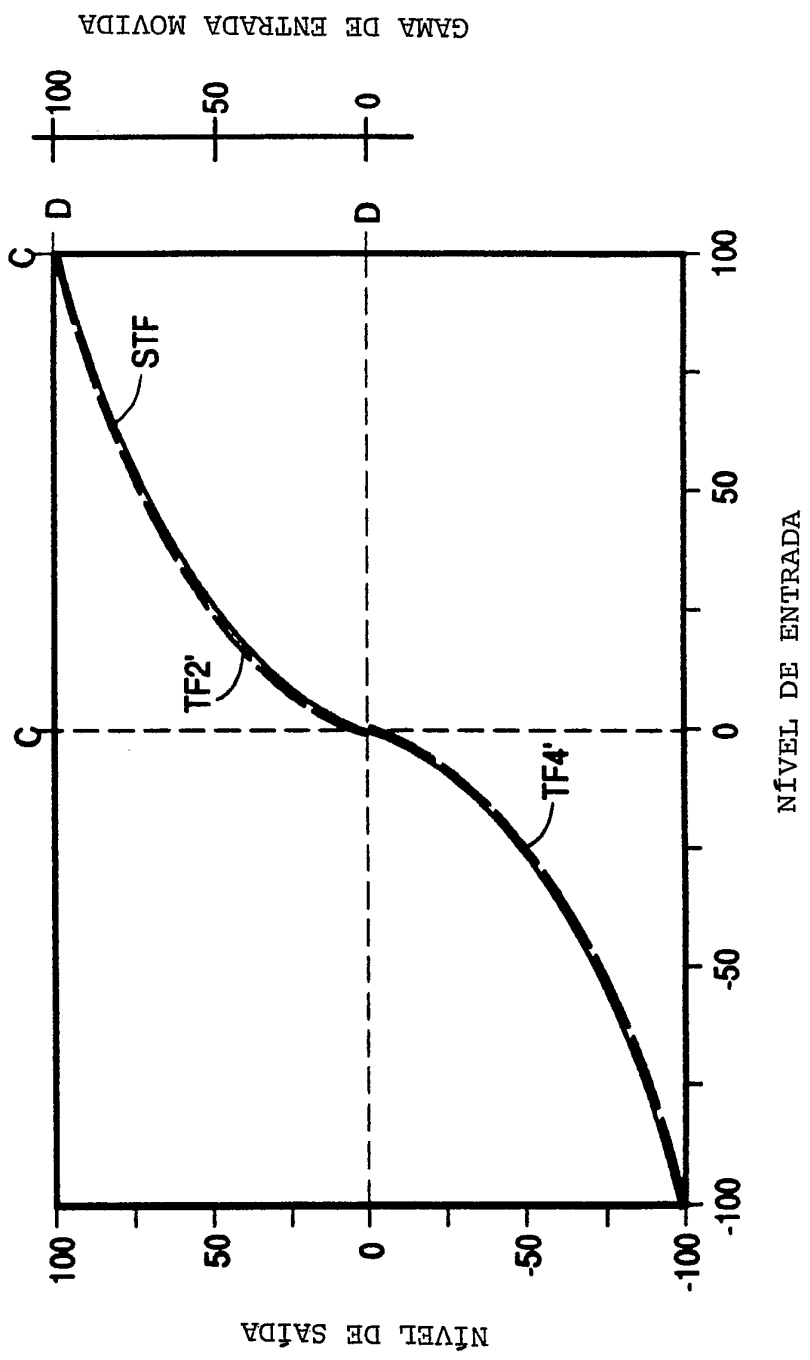


NÍVEL DE ENTRADA

Handwritten marks or signature.



**FIG. 3**



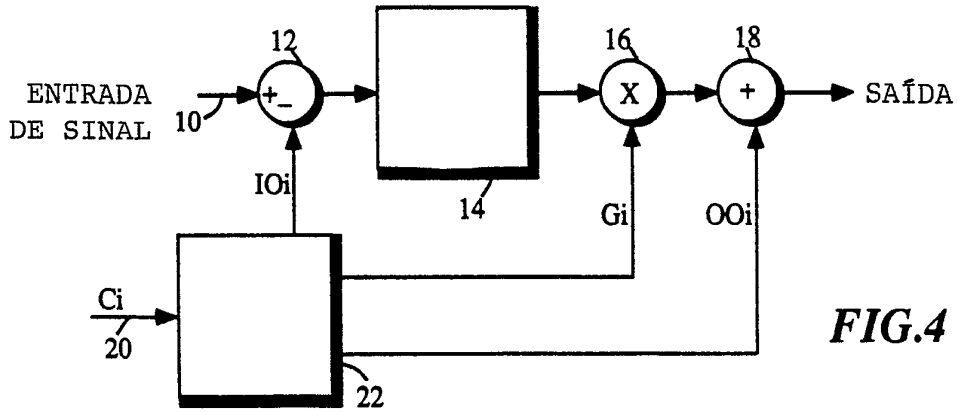


FIG.4

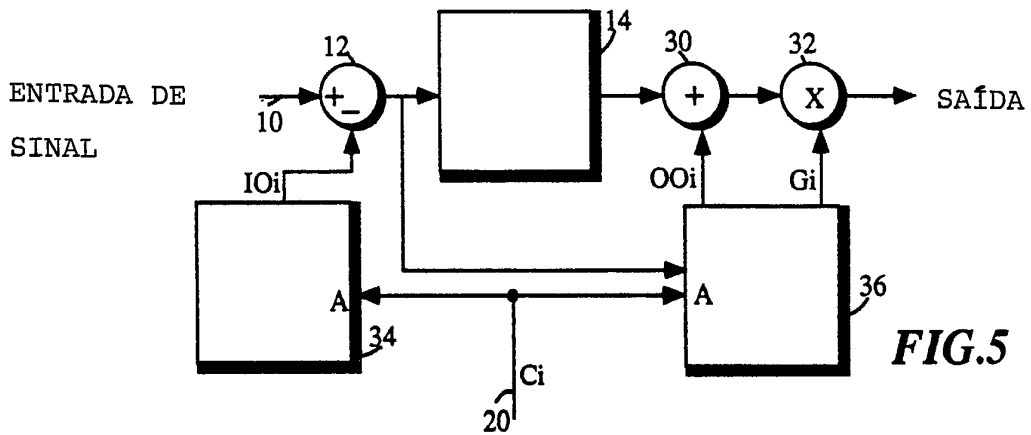


FIG.5

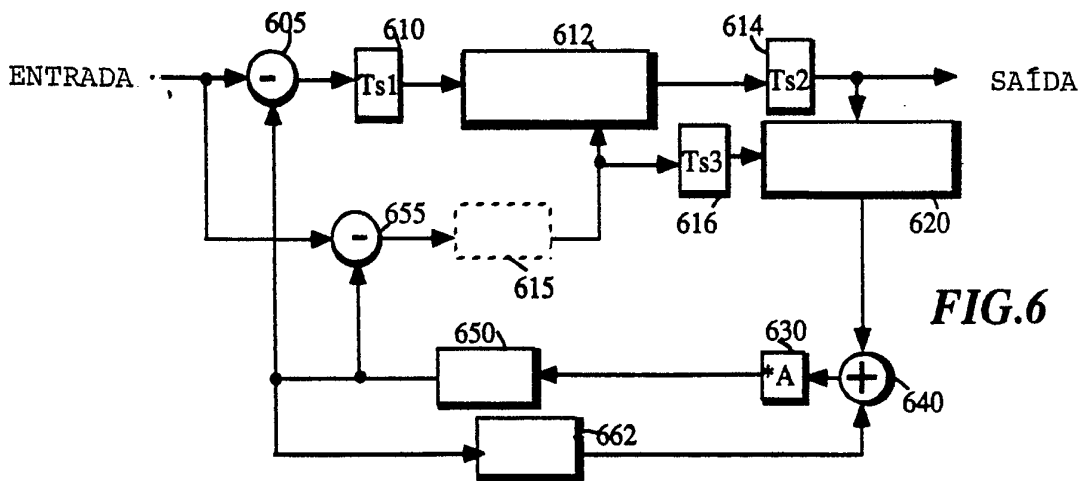
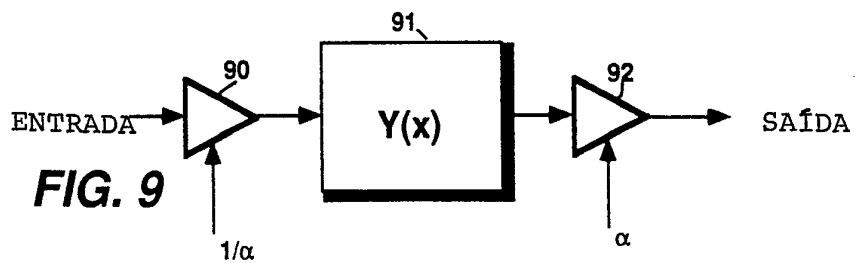
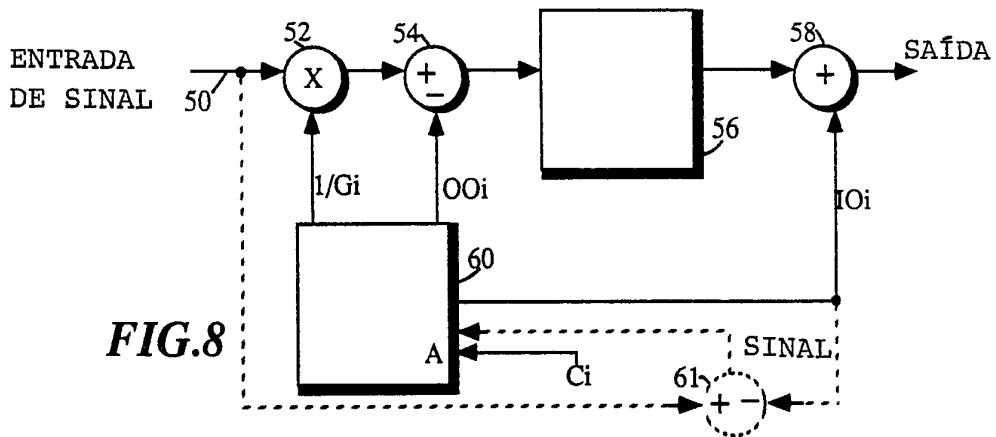
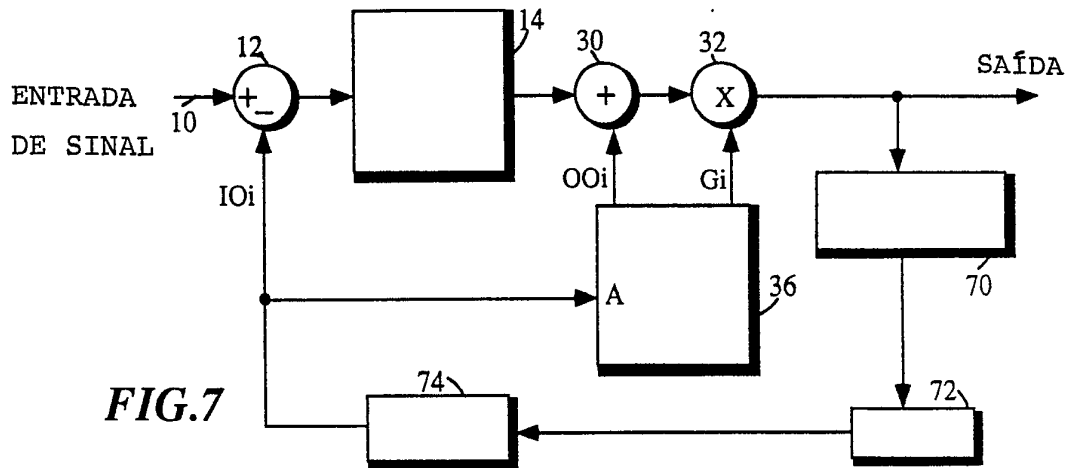


FIG.6



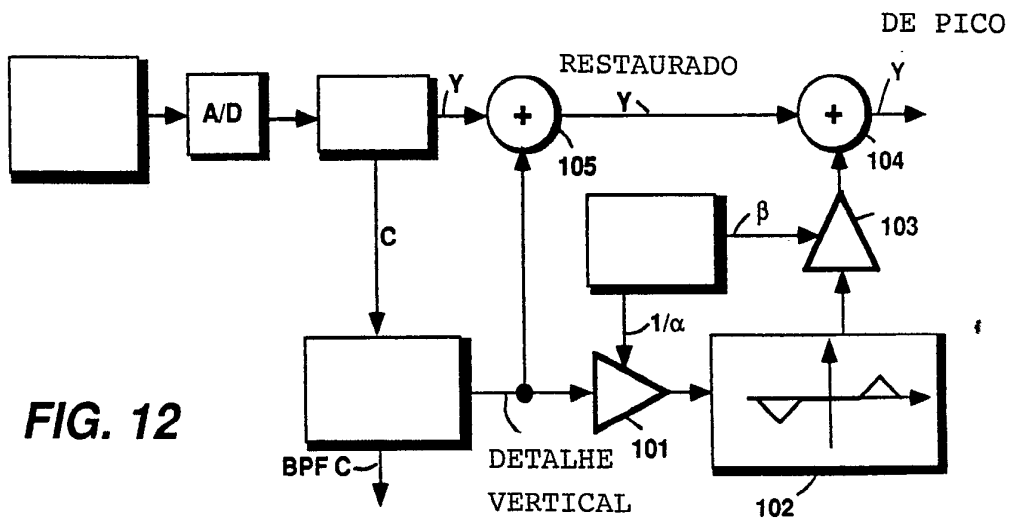
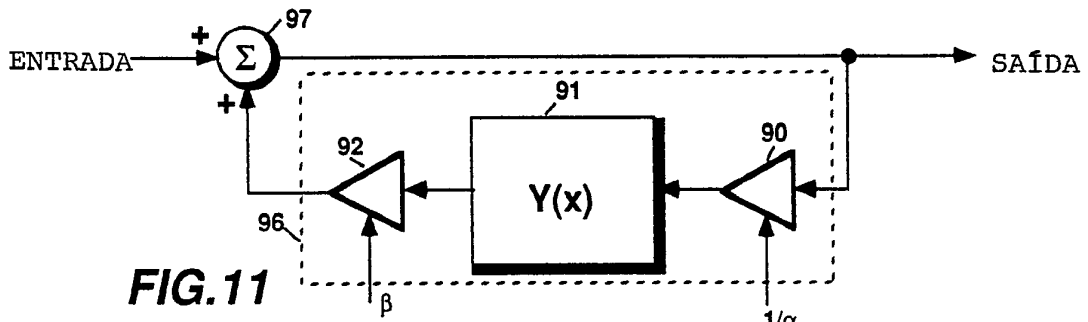
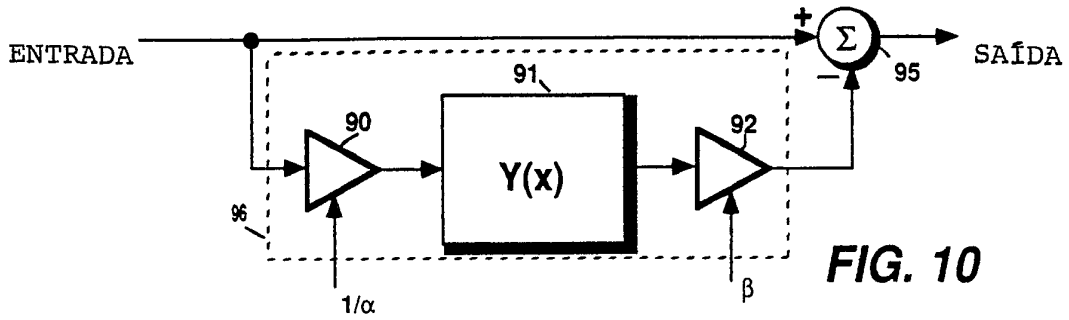


FIG. 12

PARA O PROCESSADOR  
DE CROMINÂNCIA