



(12) 发明专利申请

(10) 申请公布号 CN 103617963 A

(43) 申请公布日 2014. 03. 05

(21) 申请号 201310565715. 7

(22) 申请日 2013. 11. 13

(71) 申请人 上海华力微电子有限公司

地址 201203 上海市浦东新区高科技园区高
斯路 568 号

(72) 发明人 毛智彪

(74) 专利代理机构 上海思微知识产权代理事务
所(普通合伙) 31237

代理人 陆花

(51) Int. Cl.

H01L 21/768 (2006. 01)

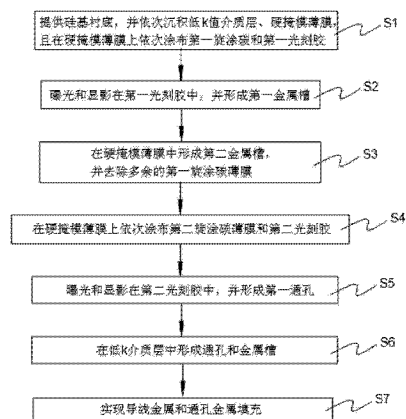
权利要求书1页 说明书4页 附图5页

(54) 发明名称

一种沟槽优先铜互连制作方法

(57) 摘要

一种沟槽优先铜互连制作方法,包括:提供硅基衬底,并依次沉积低k值介质层、硬掩模薄膜,且在硬掩模薄膜上依次涂布第一旋涂碳薄膜和第一光刻胶;曝光和显影在第一光刻胶中,并形成第一金属槽;在硬掩模薄膜中形成第二金属槽,并去除多余的第一旋涂碳薄膜;在硬掩模薄膜上依次涂布第二旋涂碳薄膜和第二光刻胶;曝光和显影在第二光刻胶中,并形成第一通孔;在低k值介质层中形成通孔和金属槽;实现导线金属和通孔金属填充。本发明通过使用第一旋涂碳薄膜和第二旋涂碳薄膜,并结合可形成硬膜之第一光刻胶和第二光刻胶,不仅减少了工艺材料和工艺步骤,提高了光刻工艺能力,并可以满足刻蚀后图形结构均匀度的要求,而且有效的提高产能和减少制作成本。



1. 一种沟槽优先铜互连制作方法,其特征在于,所述沟槽优先铜互连制作方法包括:
执行步骤 S1:提供硅基衬底,并在所述硅基衬底上依次沉积所述低 k 值介质层、硬掩模薄膜,且在所述硬掩模薄膜上依次涂布第一旋涂碳薄膜和可形成硬膜之第一光刻胶;
执行步骤 S2:曝光和显影在所述第一光刻胶中,并形成所述第一金属槽;
执行步骤 S3:依次以所述第一光刻胶和所述第一旋涂碳薄膜为刻蚀掩模,在所述硬掩模薄膜中形成所述第二金属槽,并去除多余的所述第一旋涂碳薄膜;
执行步骤 S4:在所述硬掩模薄膜上依次涂布第二旋涂碳薄膜和可形成硬膜之第二光刻胶;
执行步骤 S5:曝光和显影在所述第二光刻胶中,并形成所述第一通孔;
执行步骤 S6:依次以所述第二光刻胶、第二旋涂碳薄膜和所述硬掩模薄膜为刻蚀掩模,并在所述低 k 值介质层中形成所述通孔和所述金属槽;
执行步骤 S7:进行所述金属沉积和所述化学机械研磨工艺,实现所述导线金属和所述通孔金属填充。
2. 如权利要求 1 所述的沟槽优先铜互连制作方法,其特征在于,所述低 k 值介质层的介电常数 $k < 3$ 。
3. 如权利要求 1 所述的沟槽优先铜互连制作方法,其特征在于,所述可形成硬膜之第一光刻胶和所述可形成硬膜之第二光刻胶为含硅烷基(Silyl)、硅烷氧基(Siloxy)和笼形硅氧烷(Silsesquioxane)的光刻胶。
4. 如权利要求 1 所述的沟槽优先铜互连制作方法,其特征在于,所述硬掩模薄膜为氧化硅、氮化硅、碳化硅、钛、氧化钛、氮化钛、钽、氧化钽、氮化钽的其中之一,或者其组合膜层。
5. 如权利要求 4 所述的沟槽优先铜互连制作方法,其特征在于,所述硬掩模薄膜的膜层厚度范围为 $0 \sim 50\text{nm}$ 。
6. 如权利要求 4 所述的沟槽优先铜互连制作方法,其特征在于,所述硬掩模薄膜的膜层厚度范围为 $5 \sim 35\text{nm}$ 。
7. 如权利要求 1 所述的沟槽优先铜互连制作方法,其特征在于,所述第一旋涂碳薄膜和所述第二旋涂碳薄膜的厚度范围均为 $10 \sim 500\text{nm}$ 。
8. 如权利要求 7 所述的沟槽优先铜互连制作方法,其特征在于,所述第一旋涂碳薄膜和所述第二旋涂碳薄膜的厚度范围均为 $80 \sim 350\text{nm}$ 。

一种沟槽优先铜互连制作方法

技术领域

[0001] 本发明涉及半导体器件技术领域,尤其涉及一种沟槽优先铜互连制作方法。

背景技术

[0002] 进入到 130nm 技术节点之后,受到铝的高电阻特性的限制,铜互连逐渐替代铝互连成为金属互连的主流。由于铜的干法刻蚀工艺不易实现,铜导线的制作方法不能像铝导线那样通过刻蚀金属层而获得。现在广泛采用的铜导线的制作方法是称作大马士革工艺的镶嵌技术。大马士革镶嵌结构铜互连可以通过多种工艺方法实现。其中,沟槽优先双大马士革工艺是实现金属导线和通孔铜填充一次成型的方法之一。

[0003] 请参阅图 9 (a)~图 9 (e),图 9 (a)~图 9 (e)所示为现有沟槽优先双大马士革工艺流程示意图。所述现有沟槽优先双大马士革工艺,包括:

[0004] 在衬底硅片 20 上沉积低介电常数介质层 21,并在所述低介电常数介质层 21 上涂布所述第一光阻层 22;

[0005] 通过第一光刻和刻蚀,在所述低介电常数介质层 21 中形成所述金属槽结构 23;

[0006] 在所述低介电常数介质层 21 上涂布所述第二光阻层 24;

[0007] 通过第二光刻和刻蚀,在所述金属槽结构 23 上形成所述通孔结构 25;

[0008] 继续后续金属沉积和金属化学机械研磨,完成所述金属导线 231 和所述金属通孔 251 填充。

[0009] 同时,随着半导体芯片的集成度不断提高,晶体管的特征尺寸不断缩小,对光刻工艺的挑战也越来越大。传统的光刻工艺通常采用以高分子材料为主体的有机抗反射薄膜(Bottom Anti-reflective Coating, BARC)来提高光刻工艺的能力。

[0010] 请参阅图 10、图 11,图 10 所示为衬底硅片、有机抗反射薄膜和光阻层的结构图示。图 11 所示为有机抗反射薄膜与反射率的关系曲线。显然地,所述有机抗反射薄膜 26 可以有效地减少衬底对所述光阻层 27 的反射率,进而提高了光刻工艺能力。通过调整有机抗反射薄膜 26 之厚度还可以扩大刻蚀工艺的可调适范围,提高刻蚀后图形结构的均匀度。

[0011] 但是,在进入 45nm 技术节点之后,以传统高分子材料为主体的有机抗反射薄膜 26 越来越难以满足光刻工艺和刻蚀后图形结构均匀度的要求。一方面,高端光刻胶需要更低反射率的衬底,另一方面当衬底表面凹凸不平时,需要较厚的抗反射薄膜 26 来平滑衬底表面。然而,较厚的传统有机抗反射薄 26 很难提供较低的反射率。

[0012] 另外,新的替代材料包括旋涂碳和利用等离子增强化学气相沉积(Plasma Enhanced Chemical Vapor Deposition, PECVD)方法制作的无定形碳薄膜是替代传统的有机抗反射薄膜的新材料。较所述无定形碳薄膜,所述旋涂碳薄膜不需要额外的机台,具有成本低、成膜速度快、平滑凹凸衬底能力强等优点,而且可以提供较低的反射率,尤其是在膜厚度较厚的条件下。

[0013] 请参阅图 12,图 12 所示为衬底硅片、旋涂碳薄膜、含硅硬掩模薄膜和光阻的结构示意图。在 PECVD 中,通常采用旋涂碳薄膜 28 和旋涂含硅硬掩模薄膜 29 搭配替代传统的

有机抗反射薄膜 26。利用旋涂碳薄膜 28 和旋涂含硅硬掩模薄膜 29 的抗刻蚀能力之差,可以使用较厚的旋涂碳薄膜 28。较厚的旋涂碳薄膜 28 可以有效地平滑凹凸不平的衬底表面,很好地满足光刻工艺和刻蚀后图形结构均匀度的要求。

[0014] 作为本领域技术人员,容易理解地,现有工艺采用旋涂碳薄膜 28 和旋涂含硅硬掩模薄膜 29 搭配虽然解决了传统的有机抗反射薄膜 26 的厚膜高反射率问题。但是,带来了材料成本增加和刻蚀工艺复杂的问题。如何减少材料和简化工艺,以利于大规模量产成为本领域亟待解决的技术问题之一。

[0015] 故针对现有技术存在的问题,本案设计人凭借从事此行业多年的经验,积极研究改良,于是有了本发明一种沟槽优先铜互连制作方法。

发明内容

[0016] 本发明是针对现有技术中,所述传统的沟槽优先双大马士革工艺之材料成本增加和刻蚀工艺复杂等缺陷提供一种沟槽优先铜互连制作方法。

[0017] 为实现本发明之目的,本发明提供一种沟槽优先铜互连制作方法,所述沟槽优先铜互连制作方法包括:

[0018] 执行步骤 S1:提供硅基衬底,并在所述硅基衬底上依次沉积所述低 k 值介质层、硬掩模薄膜,且在所述硬掩模薄膜上依次涂布第一旋涂碳薄膜和可形成硬膜之第一光刻胶;

[0019] 执行步骤 S2:曝光和显影在所述第一光刻胶中,并形成所述第一金属槽;

[0020] 执行步骤 S3:依次以所述第一光刻胶和所述第一旋涂碳薄膜为刻蚀掩模,在所述硬掩模薄膜中形成所述第二金属槽,并去除多余的所述第一旋涂碳薄膜;

[0021] 执行步骤 S4:在所述硬掩模薄膜上依次涂布第二旋涂碳薄膜和可形成硬膜之第二光刻胶;

[0022] 执行步骤 S5:曝光和显影在所述第二光刻胶中,并形成所述第一通孔;

[0023] 执行步骤 S6:依次以所述第二光刻胶、第二旋涂碳薄膜和所述硬掩模薄膜为刻蚀掩模,并在所述低 k 值介质层中形成所述通孔和所述金属槽;

[0024] 执行步骤 S7:进行所述金属沉积和所述化学机械研磨工艺,实现所述导线金属和所述通孔金属填充。

[0025] 可选地,所述低 k 值介质层的介电常数 $k < 3$ 。

[0026] 可选地,所述可形成硬膜之第一光刻胶和所述可形成硬膜之第二光刻胶为含硅烷基(Silyl)、硅烷氧基(Siloxyl)和笼形硅氧烷(Silsesquioxane)的光刻胶。

[0027] 可选地,所述硬掩模薄膜为氧化硅、氮化硅、碳化硅、钛、氧化钛、氮化钛、钽、氧化钽、氮化钽的其中之一,或者其组合膜层。

[0028] 可选地,所述硬掩模薄膜的膜层厚度范围为 $0 \sim 50\text{nm}$ 。

[0029] 可选地,所述硬掩模薄膜的膜层厚度范围为 $5 \sim 35\text{nm}$ 。

[0030] 可选地,所述第一旋涂碳薄膜和所述第二旋涂碳薄膜的厚度范围均为 $10 \sim 500\text{nm}$ 。

[0031] 可选地,所述第一旋涂碳薄膜和所述第二旋涂碳薄膜的厚度范围均为 $80 \sim 350\text{nm}$ 。

[0032] 综上所述,本发明通过使用所述第一旋涂碳薄膜和所述第二旋涂碳薄膜,并结合

可形成硬膜之第一光刻胶和第二光刻胶实现沟槽优先铜互连制作工艺,不仅减少了工艺材料和工艺步骤,提高了光刻工艺能力,并可以满足刻蚀后图形结构均匀度的要求,而且有效的提高产能和减少制作成本。

附图说明

- [0033] 图 1 所示为本发明沟槽优先铜互连制作方法之流程图；
[0034] 图 2～图 8 所示为本发明沟槽优先铜互连制造方法的阶段性结构示意图；
[0035] 图 9 (a)～图 9 (e) 所示为现有沟槽优先双大马士革工艺流程示意图；
[0036] 图 10 所示为衬底硅片、有机抗反射薄膜和光阻层的结构图示；
[0037] 图 11 所示为有机抗反射薄膜与反射率的关系曲线；
[0038] 图 12 所示为衬底硅片、旋涂碳薄膜、含硅硬掩模薄膜和光阻的结构示意图。

具体实施方式

[0039] 为详细说明本发明创造的技术内容、构造特征、所达成目的及功效,下面将结合实施例并配合附图予以详细说明。

[0040] 请参阅图 1,图 1 所示为本发明沟槽优先铜互连制作方法之流程图。所述沟槽优先铜互连制作方法,包括：

[0041] 执行步骤 S1 :提供硅基衬底,并在所述硅基衬底上依次沉积所述低 k 值介质层、硬掩模薄膜,且在所述硬掩模薄膜上依次涂布第一旋涂碳薄膜和可形成硬膜之第一光刻胶；

[0042] 执行步骤 S2 :曝光和显影在所述第一光刻胶中,并形成所述第一金属槽；

[0043] 执行步骤 S3 :依次以所述第一光刻胶和所述第一旋涂碳薄膜为刻蚀掩模,在所述硬掩模薄膜中形成所述第二金属槽,并去除多余的所述第一旋涂碳薄膜；

[0044] 执行步骤 S4 :在所述硬掩模薄膜上依次涂布第二旋涂碳薄膜和可形成硬膜之第二光刻胶；

[0045] 执行步骤 S5 :曝光和显影在所述第二光刻胶中,并形成所述第一通孔；

[0046] 执行步骤 S6 :依次以所述第二光刻胶、第二旋涂碳薄膜和所述硬掩模薄膜为刻蚀掩模,并在所述低 k 值介质层中形成所述通孔和所述金属槽；

[0047] 执行步骤 S7 :进行所述金属沉积和所述化学机械研磨工艺,实现所述导线金属和所述通孔金属填充。

[0048] 作为本发明的具体实施方式,优选地,所述低 k 值介质层的介电常数 $k < 3$ 。所述可形成硬膜之第一光刻胶和所述可形成硬膜之第二光刻胶包括但不限于含硅烷基(Silyl)、硅烷氧基(Siloxy)和笼形硅氧烷(Silsesquioxane)的光刻胶。所述硬掩模薄膜包括但不限于氧化硅、氮化硅、碳化硅、钛、氧化钛、氮化钛、钽、氧化钽、氮化钽的其中之一,或者其组合膜层。所述硬掩模薄膜的膜层厚度范围为 0～50nm。更优选地,所述硬掩模薄膜的膜层厚度范围为 5～35nm。所述第一旋涂碳薄膜和所述第二旋涂碳薄膜的厚度范围均为 10～500nm。更优选地,所述第一旋涂碳薄膜和所述第二旋涂碳薄膜的厚度范围均为 80～350nm。

[0049] 为更直观的揭露本发明之技术方案,并凸显本发明之有益效果,现以沟槽优先铜互连工艺为例进行阐述。

[0050] 请参阅图 2～图 9,并结合参阅图 1,图 2～图 9 所示为本发明沟槽优先铜互连制造方法的制作阶段性结构示意图。所述沟槽优先铜互连制作方法,包括:

[0051] 执行步骤 S1:提供硅基衬底 10,并在所述硅基衬底 10 上依次沉积所述低 k 值介质层 11、硬掩模薄膜 12,且在所述硬掩模薄膜 12 上依次涂布第一旋涂碳薄膜 13 和可形成硬膜之第一光刻胶 14;

[0052] 执行步骤 S2:曝光和显影在所述第一光刻胶 14 中,并形成所述第一金属槽 141;

[0053] 执行步骤 S3:依次以所述第一光刻胶 14 和所述第一旋涂碳薄膜 13 为刻蚀掩模,在所述硬掩模薄膜 12 中形成所述第二金属槽 121,并去除多余的所述第一旋涂碳薄膜 13;

[0054] 执行步骤 S4:在所述硬掩模薄膜 12 上依次涂布第二旋涂碳薄膜 15 和可形成硬膜之第二光刻胶 16;

[0055] 执行步骤 S5:曝光和显影在所述第二光刻胶 16 中,并形成所述第一通孔 161;

[0056] 执行步骤 S6:依次以所述第二光刻胶 16、第二旋涂碳薄膜 15 和所述硬掩模薄膜 12 为刻蚀掩模,并在所述低 k 值介质层 11 中形成所述通孔 17 和所述金属槽 18;

[0057] 执行步骤 S7:进行所述金属沉积工艺和所述化学机械研磨工艺,在所述通孔 17 和所述金属槽 18 内实现所述导线金属 181 和所述通孔金属 171 填充。

[0058] 作为本发明的具体实施方式,优选地,所述低 k 值介质层 11 的介电常数 $k < 3$ 。所述可形成硬膜之第一光刻胶 14 和所述可形成硬膜之第二光刻胶 16 包括但不限于含硅烷基(Silyl)、硅烷氧基(Siloxyl)和笼形硅氧烷(Silsesquioxane)的光刻胶。所述硬掩模薄膜 12 包括但不限于氧化硅、氮化硅、碳化硅、钛、氧化钛、氮化钛、钽、氧化钽、氮化钽的其中之一,或者其组合膜层。所述硬掩模薄膜 12 的膜层厚度范围为 0～50nm。更优选地,所述硬掩模薄膜 12 的膜层厚度范围为 5～35nm。所述第一旋涂碳薄膜 13 和所述第二旋涂碳薄膜 15 的厚度范围均为 10～500nm。更优选地,所述第一旋涂碳薄膜 13 和所述第二旋涂碳薄膜 15 的厚度范围均为 80～350nm。

[0059] 综上所述,本发明通过使用所述第一旋涂碳薄膜和所述第二旋涂碳薄膜,并结合可形成硬膜之第一光刻胶和第二光刻胶实现沟槽优先铜互连制作工艺,不仅减少了工艺材料和工艺步骤,提高了光刻工艺能力,并可以满足刻蚀后图形结构均匀度的要求,而且有效的提高产能和减少制作成本。

[0060] 本领域技术人员均应了解,在不脱离本发明的精神或范围的情况下,可对本发明进行各种修改和变型。因而,如果任何修改或变型落入所附权利要求书及等同物的保护范围内时,认为本发明涵盖这些修改和变型。

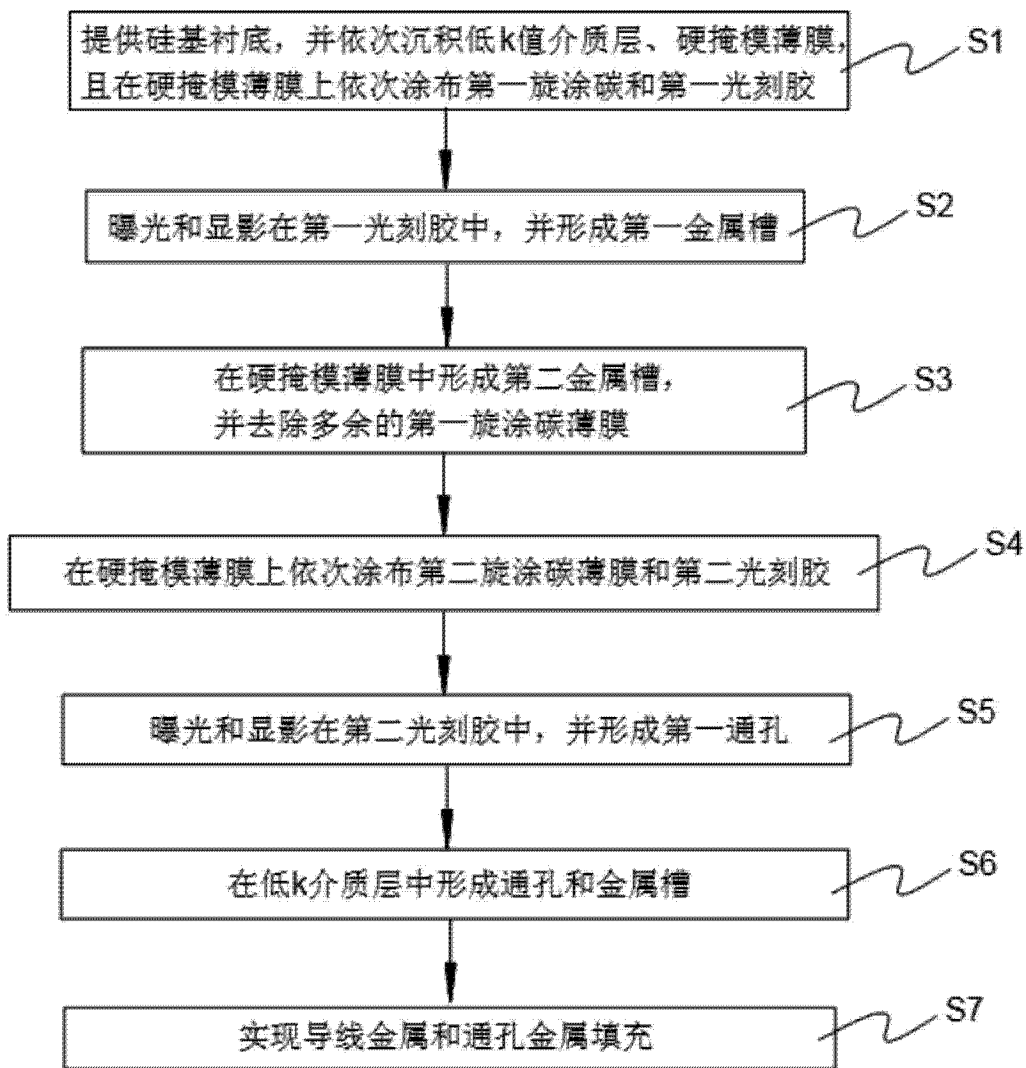


图 1

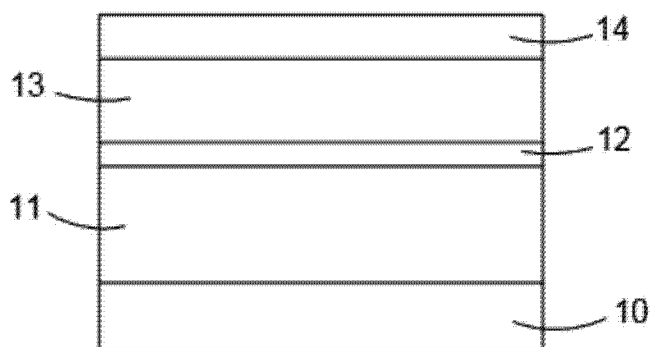


图 2

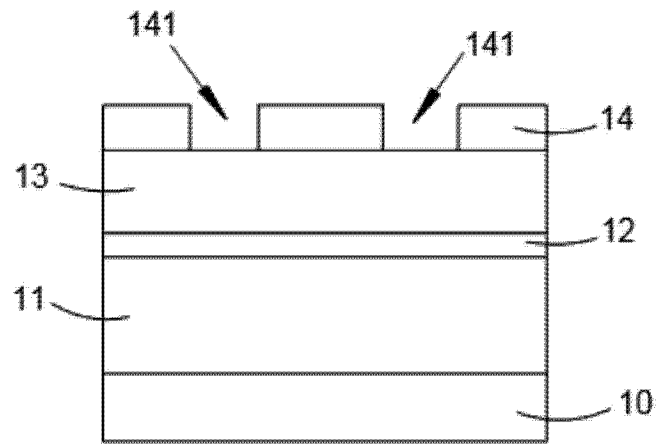


图 3

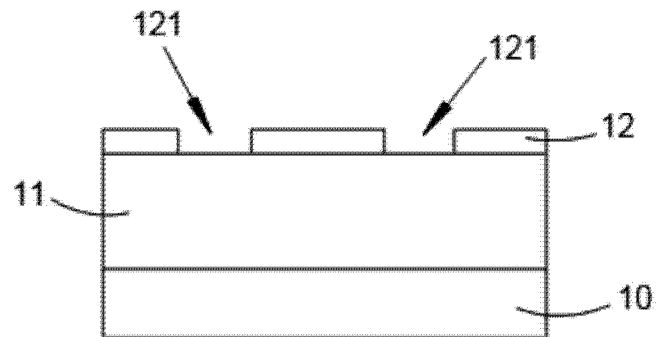


图 4

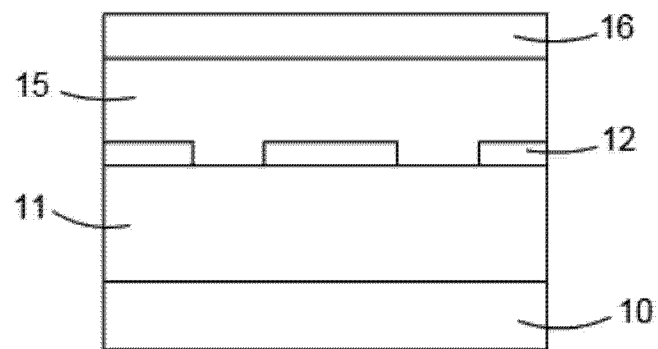


图 5

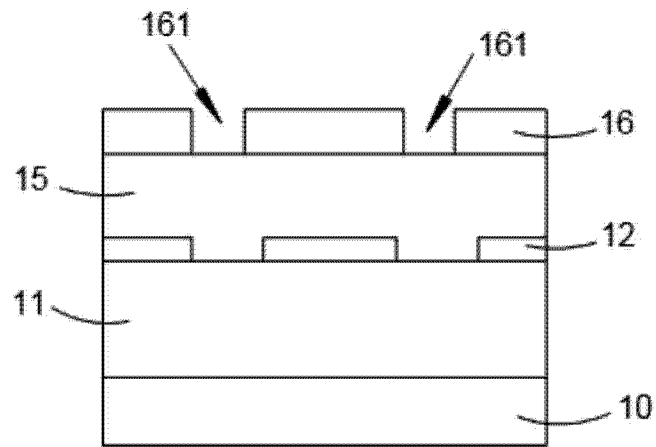


图 6

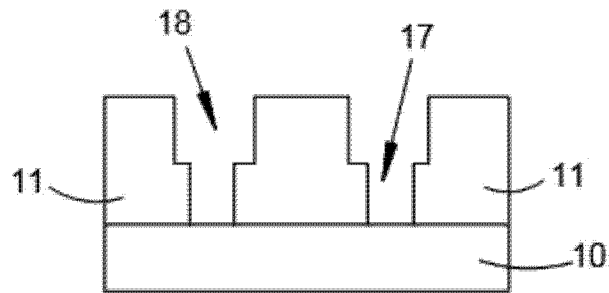


图 7

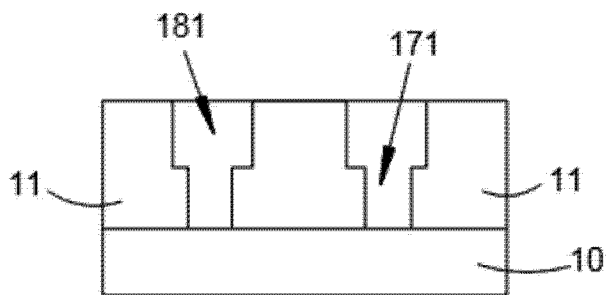


图 8

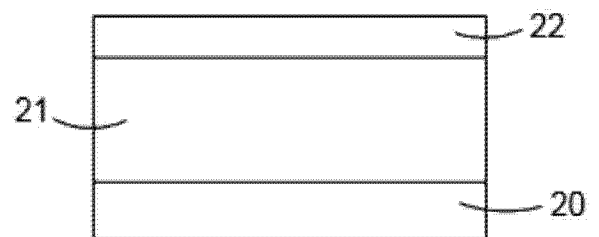


图 9(a)

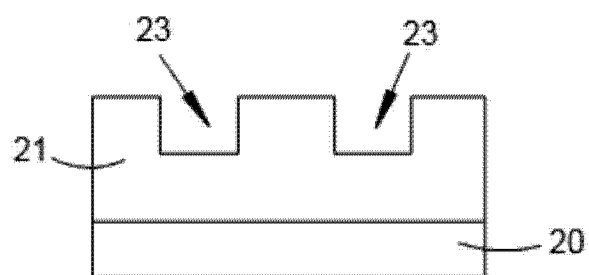


图 9(b)

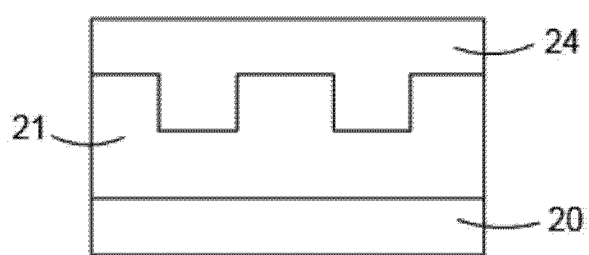


图 9(c)

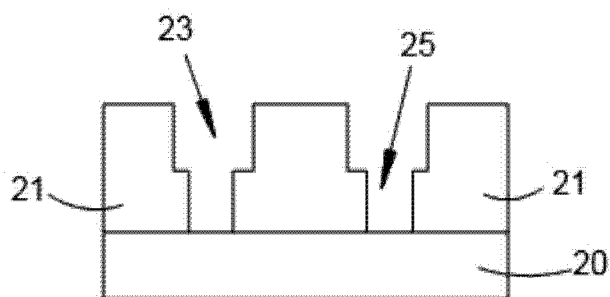


图 9(d)

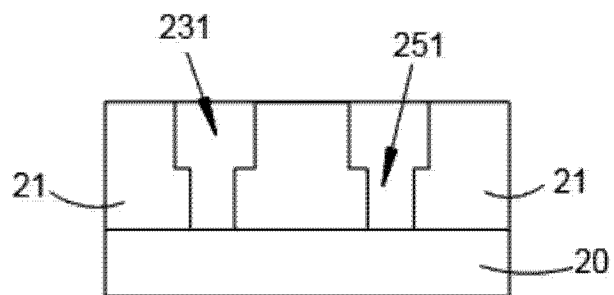


图 9(e)

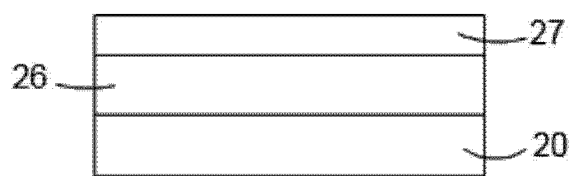


图 10

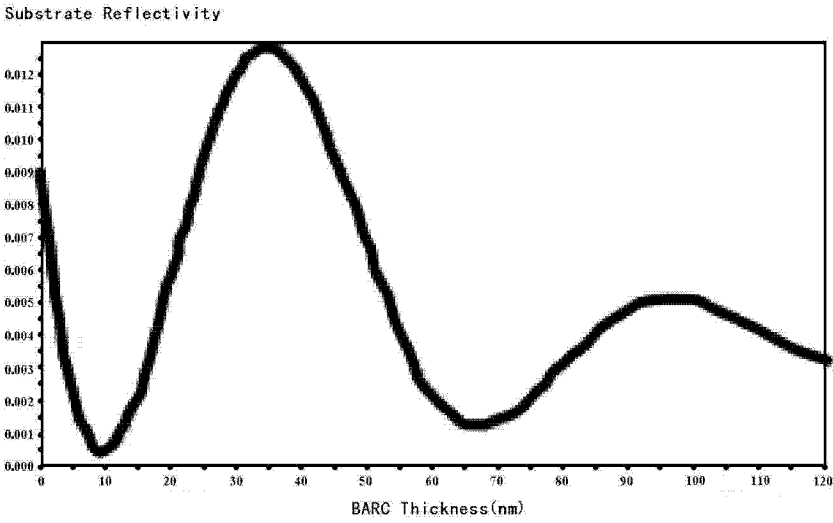


图 11



图 12