



(12) 发明专利申请

(10) 申请公布号 CN 105372988 A

(43) 申请公布日 2016. 03. 02

(21) 申请号 201510509562. 3

(22) 申请日 2015. 08. 18

(30) 优先权数据

14181404. 6 2014. 08. 19 EP

(71) 申请人 西门子公司

地址 德国慕尼黑

(72) 发明人 克劳斯·盖斯德费尔 卡斯滕·哈姆

马库斯·斯特凡·哈施卡

埃尔玛·谢菲尔斯

(74) 专利代理机构 北京康信知识产权代理有限

责任公司 11240

代理人 余刚 李慧

(51) Int. Cl.

G05B 13/04(2006. 01)

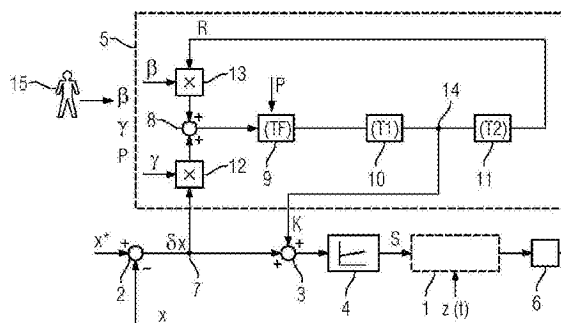
权利要求书2页 说明书8页 附图6页

(54) 发明名称

具有自适应误差补偿的控制装置

(57) 摘要

控制装置具有前节点、后节点、控制器和补偿电路。为前节点输送检测的实际值和相应额定值。将外部和信号输送给控制器，得出调节信号并输出至受控系统。布置外分接点，在该处截取调节差并输送给补偿电路，得出补偿信号并输送至后节点。电路具有内节点、频率滤波器、前缓存器和后缓存器。为内节点输送以第一加权因子加权的调节差和以第二加权因子加权的反馈信号。内节点将内部和信号输送给频率滤波器。该滤波器过滤频率并将过滤的信号输送给前缓存器。缓存器延迟相应的运行时间并将延迟的信号输送至后缓存器或作为反馈信号输出。布置内分接点，在该处截取补偿信号。频率滤波器和两个缓存器的延时之和是干扰的周期持续时间的整数倍。



1. 一种用于控制受控系统 (1) 的控制装置,

其中,所述控制装置具有前节点 (2)、后节点 (3)、控制器 (4) 和补偿电路 (5),

其中,为所述前节点 (2) 输送在所述受控系统 (1) 的输出侧借助于测量装置 (6) 检测到的实际值 (x) 和相对应的额定值 (x^*),并且所述前节点 (2) 通过对额定值 (x^*) 和实际值 (x) 求差来得出调节差 (δx),

检测到的所述实际值 (x) 载有具有周期持续时间 (T) 的干扰 (z),

其中,为所述后节点 (3) 输送所述调节差 (δx) 和补偿信号 (K),并且所述后节点 (3) 将通过将调节差 (δx) 和补偿信号 (K) 相加形成的外部和信号输送给所述控制器 (4),

其中,所述控制器 (4) 根据输送给该控制器的所述外部和信号得出用于所述受控系统 (1) 的调节信号 (S) 并且该调节信号输出到所述受控系统 (1) 处,

其中,在所述前节点 (2) 和所述后节点 (3) 之间布置了外分接点 (7),在该外分接点 (7) 处截取所述调节差 (δx) 并且该调节差输送给所述补偿电路 (5),

其中,所述补偿电路 (5) 得出所述补偿信号 (K) 并将该补偿信号输送给所述后节点 (3),

其中,所述补偿电路 (5) 具有内节点 (8)、频率滤波器 (9)、前缓存器 (10) 和后缓存器 (11),

其中,为所述内节点 (8) 输送利用第一加权因子 (γ) 加权的调节差 (δx) 和利用第二加权因子 (β) 加权的反馈信号 (R),

其中,所述内节点 (8) 将通过将加权的调节差 (δx) 和加权的反馈信号 (R) 相加形成的内部和信号输送给所述频率滤波器 (9),

其中,所述频率滤波器 (9) 实施频率过滤,并且将过滤了的信号输送给所述前缓存器 (10),

其中,所述前缓存器 (10) 实施第一运行时间延迟 (T1),并且将相应延迟的信号输送至所述后缓存器 (11),

其中,所述后缓存器 (11) 实施第二运行时间延迟 (T2),并且将相应延迟的信号作为反馈信号 (R) 输出,

其中,在所述前缓存器 (10) 和所述后缓存器 (11) 之间布置了内分接点 (14),在该内分接点处截取所述补偿信号 (K) 并将该补偿信号输送至所述后节点 (3),和

其中,所述频率滤波器 (9) 和这两个缓存器 (10, 11) 设计成,即所述频率滤波器 (9) 的和这两个所述缓存器 (10, 11) 的延时 (TF, T1, T2) 之和是所述干扰 (z) 的所述周期持续时间 (T) 的整数倍,并且所述频率滤波器 (9) 的和所述前缓存器 (10) 的延时 (TF, T1) 之和是所述干扰 (z) 的周期持续时间 (T) 的整数倍减去直至输送给所述前节点 (2) 的信号引起所述实际值 (x) 的变化所花的渡越时间 (TL)。

2. 根据权利要求 1 所述的控制装置,其特征在于,所述频率滤波器 (9) 设计成非递归型数字滤波器。

3. 根据权利要求 2 所述的控制装置,其特征在于,所述频率滤波器 (9) 设计成低通滤波器。

4. 根据权利要求 2 或 3 所述的控制装置,其特征在于,所述频率滤波器 (9) 的滤波顺序是能调节的。

5. 根据权利要求1所述的控制装置,其特征在于,所述频率滤波器(9)具有多个正交的相关滤波器(36),借助于所述相关滤波器分别过滤单个的频率分量。

6. 根据前述权利要求中任一项所述的控制装置,其特征在于,所述第一加权因子(γ)和所述第二加权因子(β)是能调节的。

7. 根据前述权利要求中任一项所述的控制装置,其特征在于,所述频率滤波器(9)的输出端(16)能与所述内分接点(14)分离。

8. 根据权利要求7所述的控制装置,其特征在于,所述第一加权因子(γ)、所述第二加权因子(β)和所述频率滤波器(9)如下地调节,即在所述频率滤波器(9)的输出端(16)与所述内分接点(14)分离时,从所述内分接点(14)直至当所述频率滤波器(9)的输出端(16)的放大与在所述内分接点(14)处后续的信号(u)的频率无关地小于或者最大等于1。

9. 根据权利要求8所述的控制装置,其特征在于,所述放大作为频率的函数能够通过输出装置(17)输出到所述控制装置的使用者(15)处。

10. 根据前述权利要求中任一项所述的控制装置,其特征在于,为所述控制器(4)下设至少另一个控制器(18,19),并且为下设的所述控制器(18,19)输送从储存在所述前缓存器(10)中的信号推导出的预控制信号(V1,V2)。

11. 根据前述权利要求中任一项所述的控制装置,其特征在于,所述周期持续时间(T)随时间(t)流逝而变化,并且至少所述前缓存器(10)的延时(T1)根据所述周期持续时间(1)动态地被跟踪。

12. 根据权利要求11所述的控制装置,其特征在于,所述受控系统(1)设计成圆轴,所述控制器(4)设计成位置控制器,为储存在所述前缓存器(10)和所述后缓存器(11)中的信号分别分配从属的位置值(p),并且在所述补偿电路(5)的所述周期持续时间(T)变化时,在考虑到从属于储存在所述前缓存器(10)和所述后缓存器(11)中的信号的位置值(p)的情况下,得出所述补偿信号(K)。

13. 根据前述权利要求中任一项所述的控制装置,其特征在于,所述控制装置构造成能软件编程的控制装置并利用软件模块(39)来编程,从而该控制装置基于利用所述软件模块(39)的编程而根据前述权利要求中的任一项来构造。

14. 一种软件模块,包括机器代码(40),通过能软件编程的控制装置对所述机器代码进行处理,使得所述控制装置是根据权利要求1至12中任一项构造的。

15. 根据权利要求14所述的软件模块,其特征在于,所述软件模块以机器能读取的形式储存在数据载体(41)上。

具有自适应误差补偿的控制装置

技术领域

- [0001] 本发明从用于控制受控系统的控制装置出发，
- [0002] - 其中，该控制装置具有前节点、后节点、控制器和补偿电路，
- [0003] - 其中，为前节点输送在受控系统的输出侧借助于测量装置检测到的实际值和相对应的额定值，并且前节点通过对额定值和实际值求差来得出调节差，
- [0004] - 其中，为后节点输送该调节差，并且后节点将调节差输送给控制器，
- [0005] - 其中，控制器根据输送给它的信号得出用于受控系统的调节信号并将其输送到受控系统处。
- [0006] 本发明进一步从包括机器代码的软件模块出发，通过能软件编程的控制装置来处理机器代码使得控制装置是相应设计的。

背景技术

- [0007] 这种控制装置和附属的软件模块是普遍公知的。
- [0008] 在一些被调节的技术参数、特别是圆轴的位置值中，经常出现周期性的干扰。这种干扰能够例如由于惯性 - 或作用力在机床或其它生产机器中出现。对这种干扰的抑制明显改进了控制的质量，有时改善了大于一个量级。
- [0009] 为了抑制这种周期性的干扰，公知有自适应控制。用于这种自适应控制的相关专业术语是重复控制 (Repetitive Control)。然而，这种自适应控制的精准执行通常未被这种控制装置的制造商公布。

发明内容

- [0010] 本发明的目的在于，在开头所述类型的、其中所检测的实际值载有具有周期持续时间的干扰的控制装置中，提出一种简单的且可靠地工作的控制装置，借助于该控制装置对周期性干扰进行高度精准的补偿。
- [0011] 该目的通过具有权利要求 1 所述特征的控制装置来实现。该控制装置的有利的设计方案是从属权利要求 2 至 13 的内容。
- [0012] 根据本发明，开头所述类型的控制装置如下设计，即
- [0013] - 除了调节差外还为后节点输送补偿信号，并且后节点为控制器输送通过将调节差和补偿信号相加形成的外部和信号，
- [0014] - 控制器根据输送给它的、外部和信号得出调节信号，
- [0015] - 在前部和后节点之间布置外部的分接点，在该分接点处截取调节差并将其输送给补偿电路。
- [0016] - 补偿电路得出补偿信号并将其输送给后节点，
- [0017] - 补偿电路具有内节点、频率滤波器、前缓存器和后缓存器，
- [0018] - 为内节点输送利用第一加权因子加权的调节差和利用第二加权因子加权的反馈信号，

[0019] - 内节点将通过将加权了的调节差和加权了的反馈信号相加形成的内部和信号输送给频率滤波器，

[0020] - 频率滤波器执行频率过滤且将过滤了的信号输送给前缓存器，

[0021] - 前缓存器执行第一运行时间延迟且将相应延迟的信号输送给后缓存器，

[0022] - 后缓存器执行第二运行时间延迟且将相应延迟的信号作为反馈信号输出，

[0023] - 在前缓存器和后缓存器之间布置内分接点，在该内分接点处截取补偿信号并将其输送给后节点，和

[0024] - 频率滤波器和这两个缓存器如下地设计，即频率滤波器的和这两个缓存器的延时之和是干扰的周期持续时间的整数倍，且频率滤波器的和前缓存器的延时之和是干扰的周期持续时间的整数倍减去直至输送给前节点的信号引起了实际值的变化所花的渡越时间。

[0025] 补偿电路相当于受控系统的所谓的内部模块。内部模块在控制技术领域是公知的。

[0026] 频率滤波器能够按需要而构造。例如，频率滤波器能够构造成线性非递归型数字滤波器（英语：finite impulse response = FIR）。这种滤波器对于所有频率均具有相同的运行时间。

[0027] 频率滤波器能够特别地设计成低通滤波器。频率滤波器的滤波顺序能够是固定预设的或者是能调节的。

[0028] 借助于非递归型数字滤波器能够过滤调节差的确定的频率范围。然而，在一些情况下仅需要过滤唯一的或者少数几个具体规定的频率并对其干扰进行补偿。在这种情况下，代替于作为非递归型数字滤波器的设计方案，频率滤波器能够具有多个正交的相关滤波器，借助其分别将单个的频率分量过滤出。正交的相关滤波器的数量在这种情况下最小为 1。但是，该数量也能够更大。

[0029] 第一加权因子确定了补充电路学习所出现的干扰的迅速程度。第二加权因子确定了补充电路记住曾经适应的干扰的良好程度。加权因子能够是固定预设的。然而优选的是可调节的。

[0030] 优选地，频率滤波器的输出端能够与内分接点断开。特别地，在频率滤波器的输出端与内分接点断开时，能够以简单的方式检查补偿电路的稳定性并作为整体也检查控制结构的稳定性，并且如下地调节补偿电路的可能的参数，特别是非递归型数字滤波器的滤波顺序和 / 或加权因子，即当补偿电路闭合时，也就是当频率滤波器的输出端与内分接点相连时，补偿电路并且随之总体的控制此时也保持稳定。

[0031] 特别地，第一加权因子、第二加权因子和频率滤波器优选地如下调节，即在频率滤波器的输出端与内分接点断开时，从内分接点直至频率滤波器的输出端为止的放大与在内分接点处随后的信号的频率无关地小于或者最大等于 1。只要实际的控制电路作为这种电路是稳定的，这种调节就确保了作为整体的控制结构的稳定性。

[0032] 优选地，放大作为频率的函数能够通过输出装置输出到控制装置的使用者处。使用者由此获得相关反馈，即由其采取的对补偿电路的调节是否危害到了控制结构作为整体的稳定性。

[0033] 能够为控制器下设至少另一个控制器。在这种情况下，优选地为下设的控制器输

送从储存在前缓存器中的信号推导出的预控制信号。由此还能够进一步提高控制的质量。

[0034] 在一些情况下,干扰的周期持续时间能够随时间而变化。特别是在圆轴的情况中,干扰的周期持续时间通常与圆轴的转数成反比。在这种情况下,至少前缓存器的延时优选地依据周期持续时间动态地被跟踪。

[0035] 如上述,受控系统能够构造成圆轴。当在这种情况下将控制器构造成位置控制器时,优选地为储存在前部和在后缓存器中的信号相应地分配所对应的位置值。由此能够在周期持续时间发生变化时,补偿电路在考虑到为储存在前部和在后缓存器中的信号所分配的位置值的情况下得出补偿信号。

[0036] 在很多情况下,控制装置构造成能软件编程的控制装置且利用软件模块来编程,从而其基于利用软件模块进行的编程而根据本发明来构造。

[0037] 本发明的目的进一步通过具有权利要求 14 所述特征的软件模块实现。根据本发明,通过能软件编程的控制装置对软件模块的机器代码进行处理使得控制装置是根据本发明来构造的。软件模块特别地能够以机器能读取的形式储存在数据载体上。

附图说明

[0038] 本发明的上述属性、特征和优点以及如何实现这些的方式和方法结合下面根据附图详细阐述的对实施例的说明而更明确易懂。在此以示意图示出:

[0039] 图 1 是用于控制受控系统的控制装置,

[0040] 图 2 是干扰的时间图,

[0041] 图 3 是在补偿电路断开时的图 1 的控制装置,

[0042] 图 4 是频率特性,

[0043] 图 5 是图 1 的控制装置的变体,

[0044] 图 6 是缓存器的可行构造,

[0045] 图 7 是图 1 的控制装置的另一种变体,

[0046] 图 8 是图 1 的控制装置的另一种变体,

[0047] 图 9 是流程图,

[0048] 图 10 是频率滤波器的可行的设计方案,和

[0049] 图 11 是用于控制受控系统的控制装置。

具体实施方式

[0050] 根据图 1,用于控制受控系统 1 的控制装置具有前节点 2、后节点 3、控制器 4 和补偿电路 5。为前节点 2 输送实际值 x 和相对应的额定值 x^* 。在受控系统 1 的输出侧借助于测量装置 6 以测量技术检测该实际值 x 。前节点 2 通过对额定值 x^* 和实际值 x 求差来得出调节差 δx 。为后节点 3 输送调节差 δx 和补偿信号 K 。后节点 3 将调节差 δx 和补偿信号 K 相加且由此形成和信号,下面称为外部和信号。后节点 3 将外部和信号输送给控制器 4。控制器 4 根据输送给它的外部和信号得出用于受控系统 1 的调节信号 S 。控制器 4 将调节信号 S 输出到受控系统 1 处。

[0051] 检测到的实际值 x 载有干扰 z 。根据图 2 中的图示,干扰 z 是时间 t 的周期性函数。也就是说,其具有周期持续时间 T 。补偿电路 5 和由补偿电路 5 得出的补偿信号 K 用于

干扰 z 的补偿。

[0052] 为了能够得出补偿信号 K , 在前部和后节点 2, 3 之间布置外分接点 7。在该外分接点 7 处截取调节差 δx 且将其输送至补偿电路 5。补偿电路 5 得出补偿信号 K 并将其输送至后节点 3。

[0053] 补偿电路 5 具有内节点 8、频率滤波器 9、前缓存器 10 和后缓存器 11。为内节点 8 前接了两个倍增器 12, 13。为倍增器 12 输送调节差 δx , 为倍增器 13 输送反馈信号 R 。倍增器 12, 13 将输送给其的信号 δx , R 乘以相应的加权因子 γ , β 并将乘积输送给内节点 8。内节点 8 将利用加权因子 γ 加权的 δx 和利用加权因子 β 加权的反馈信号 R 相加并由此形成另一个和信号, 在下面称为内部和信号。内节点 8 将内部和信号输送至频率滤波器 9。

[0054] 频率滤波器 9 实施频率过滤。根据图 1 中的示意图, 为该目的能够将频率滤波器 9 例如构造成非递归型数字滤波器, 特别是低通滤波器。频率滤波器 9 的滤波顺序能够通过调节相应的参数 P 是可调节的。频率滤波器 9 将相应过滤的信号输送至前缓存器 10。

[0055] 前缓存器 10 实施对输送给它的信号的第一运行时间延迟 T_1 。前缓存器 10 将相应延迟的信号输送至后缓存器 11。后缓存器 11 以类似的方式实施第二运行时间延迟 T_2 。后缓存器 11 将相应延迟的信号作为反馈信号 R 输出。

[0056] 在前缓存器 10 和后缓存器 11 之间布置了内分接点 14。在该内分接点 14 处截取补偿信号 K 并将其输送至后节点 3。

[0057] 正如已经提到的, 频率滤波器 9 具有滤波顺序。该滤波顺序与延时 TF 相对应。根据本发明, 频率滤波器 9 和这两个缓存器 10, 11 如下地设计, 即关系式

$$[0058] \quad TF + T_1 + T_2 = n \cdot T \quad (1)$$

[0059] 成立。 n 是整数。数字 n 通常尽可能小。数字 n 通常具有值 1 或值 2。

[0060] 与标准的控制装置 (即没有补偿电路 5) 相连接时, 受控系统 1 具有渡越时间 TL 。渡越时间 TL 是直至输送至前节点 2 的信号引起实际值 x 变化为止所花费的时间。后缓存器 11 根据本发明如下地设计, 即关系式

$$[0061] \quad T_2 - TL = m \cdot T \quad (2)$$

[0062] 成立。 m 是整数。数字 m 通常尽可能小。数字 m 通常具有值 0。在个别情况下, 数字 m 能够具有值 1。数字 m 优选地不应具有更大的值。因此, 频率滤波器 9 的和前缓存器 10 的延时 TF , T_1 之和是干扰 z 的周期持续时间 T 的整数倍减去渡越时间 TL 。

[0063] 根据图 1, 第一加权因子 γ 和第二加权因子 β 优选地是能够由控制装置的使用者 15 进行调节的。这同样也优选地适用于频率滤波器 9 的参数 P 。由此, 补偿电路 5 能够由使用者 15 如下地调节, 即确保对受控系统 1 的稳定控制。加权因子 γ , β 优选地是与频率无关的。

[0064] 为了调节补偿电路 5, 首先也正如在现有技术中的那样将控制装置作为以下控制装置、即没有补偿电路 5 和其能参数化的组件 9, 10 和 11 的控制装置进行参数化, 从而使控制装置作为这种控制装置对受控系统 1 进行稳定控制。这种处理方式对于本领域技术人员来说是已知的且熟悉的, 并且因此不必详细说明。然后激活补偿电路 5, 即建立内分接点 14 与后节点 5 在控制技术方面的连接。

[0065] 为了得出对加权因子 γ , β 和频率滤波器 9 的参数 P 的适当调节, 进一步根据图

3 首先使频率滤波器 9 的输出端 16 与内分接点 14 断开。补偿电路 5 的这种状态在下面称为断开的补偿电路 5。然后在这种状态下（即补偿电路 5 断开），在内分接点 14 处施加信号 u 并得出在频率滤波器 9 的输出端 16 处出现的放大。

[0066] 图 4 示例性地将放大作为频率的函数示出。在图 4 中，向右以对数为单位绘出频率，向上以分贝为单位绘出放大。正如从图 4 中能看到的，放大取决于信号 u 的频率和对加权因子 γ , β 的和频率滤波器 9 的参数 P 的调节。当例如加权因子 γ 和 β 二者均具有值 1 且频率滤波器 9 如下地参数化、即它不实施任何过滤而是作为纯粹的缓存器起作用时，参见在图 4 中用 I 表示的曲线，放大在一些频率下大于 1。相反，当加权因子 γ 和 / 或 β 取更小的值，例如在 0.6 至 0.8 之间，并且 / 或者将频率滤波器 9 作为低通滤波器进行参数化时，参见在图 4 中用 II 表示的曲线，能够确保放大不取决于信号 u 的频率地始终小于或者最大等于 1。利用这种参数化，当在频率滤波器 9 的输出端 16 处后续的信号通过前缓存器 10 输送至内分接点 14（且从那里出发输送至后缓存器 11）时，控制装置此时也保持稳定。

[0067] 放大作为信号 u 的频率的函数通常也称为传递函数。根据图 3，传递函数优选地能够通过显示装置 17 输出到控制装置的使用者 15 处。使用者 15 因此能够在补偿电路 5 断开时调节加权因子 γ , β 和频率滤波器 9 的参数 P ，获悉所产生的传递函数并且然后按需要改变加权因子 γ , β 和频率滤波器 9 的参数 P ，直至放大不取决于信号 u 的频率地始终小于或者最大等于 1。

[0068] 在个别情况下可行的是，虽然频率滤波器 9 如下地进行了参数化，即其完全不进行过滤而是仅作为（另一个）缓存器起作用，但用于所有频率的传递函数均小于 1。在这种情况下，频率滤波器 9 是衰退的。然而通常需要（真正的）过滤。特别地，频率滤波器 9 能够如下地参数化，即放大恰好在传递函数否则会大于 1 的频率范围内减弱。

[0069] 频率滤波器 9 的参数化优选地如下进行，即滤波顺序尽可能地低。因为由此改进了补偿电路 5 在频率更高的干扰 z 时的行为。此外，通常还尝试将频率滤波器 9 的所谓的拐点频率调节得尽可能高。

[0070] 在许多情况下，控制装置设计成级联控制装置。例如在控制器 4 作为速度 - 或转数控制器的设计方案中，能够为控制器 4 下设加速度 -、力矩 - 或电流控制器。在控制器 4 作为位置控制器的设计方案中，能够以类似的方式为控制器 4 下设速度 - 或转数控制器或者加速度 -、力矩 - 或电流控制器。图 5 示出一种设计方案，其中将控制器 4 构造成位置控制器，为其下设了速度 - 或转数控制器 18。速度 - 或转数控制器 18 自身则下设了加速度 -、力矩 - 或电流控制器 19。

[0071] 在存在下设的控制器 18, 19 的情况下，为相应的、下设的控制器 18, 19 前置相应的节点 20, 21。为相应的节点 20, 21 一方面输送作为额定值的、相应的上级控制器 4, 18 的输出信号和附属的实际值。用于速度 - 或转数控制器 18 的实际值例如能够借助于微分器 22 从位置实际值 x 中推导出。用于电流控制器 19 的实际值能够例如借助于相应的测量装置 23 来检测。

[0072] 根据图 5 中的示图，在控制装置设计成级联控制装置的情况下，与图 1 类似地能够借助于补偿信号 K 进行补偿。然而，附加地也能够为下设的控制器 18 输送控制信号 $V1$ ，为下设的控制器 19 输送预控制信号 $V2$ 或者为这两个下设的控制器 18, 19 输送相应的预控制信号 $V1$, $V2$ 。根据图 5，用于下设的控制器 18, 19 的预控制信号 $V1$, $V2$ 从储存在前缓存器

10 中的信号推导出。

[0073] 特别地,根据图 5 中的示图,将缓存器 9,10 相对于图 1 中的示图稍作修改。补偿电路 5 进一步具有附加的缓存器 24,25。补偿电路 5 最后还具有求取件 26,27。

[0074] 对缓存器 9,10 的修改在于,前缓存器 9 稍微缩短,通常缩短一个存储单元。由于整个控制装置通常是按节拍地运行的,所以该缩短相当于以一个节拍周期来缩短。

[0075] 后缓存器 10 以相同的程度延长。因此,前部和后缓存器 9,10 的运行时间延迟 T_1 , T_2 之和是不变的。

[0076] 附加的缓存器 24 精准地具有前缓存器 9 所缩短的长度。因此,在根据图 5 的设计方案中,补偿信号 K 的接通精确地在与根据图 1 的设计方案中相同的时间点上进行。

[0077] 求取件 26 进行对于得出预控制信号 V1 所必需的求取。为此通常需要求取时间。附加的缓存器 25 如下地确定尺寸,即其引起了延迟,该延迟与通过求取件 26 引起的延迟相结合等于附加的缓存器 24 的长度。

[0078] 求取件 27 进行对于得出预控制信号 V2 所必需的求取。为此通常同样需要求取时间。该求取时间通常大于求取件 26 的求取时间。

[0079] 求取件 27 没有前置或后置缓存器。这能够由此实现,即附加的缓存器 24 如下地确定尺寸,即其延迟与求取件 27 的求取时间相符。

[0080] 求取件 26,27 的求取时间在个别情况下能够相当于节拍周期的整数倍。然而,求取时间通常仅相当于半个节拍周期的整数倍。特别地可行的是,求取件 26 的求取时间与半个节拍周期相符且求取件 27 的求取时间与完整的节拍周期相符。在这种情况下,附加的缓存器 25 必须实现以半个节拍周期进行的延迟。为了能够实现这种延迟(又或者不同于一个完整的节拍周期的延迟),附加的缓存器 25 如下面结合图 6 详细说明的那样来设计。结合图 6 在此仅说明,必须如何设计缓存器 25,以便最终能够实现在 0 至一个完整的节拍周期之间的延迟。这样已经足够了,因为完整的节拍周期的实现完全能够通过缓存器 25 的相应数量的存储单元来实现。此外,不同于缓存器 25 的其它缓存器当然也能够通过类似于图 6 的设计方案实现在 0 至一个完整的节拍周期之间的延迟。

[0081] 根据图 6,缓存器 25 具有节点 28、单个的存储单元 29、两个倍增器 30,31 和节点 32。在节点 28 处将输送至缓存器 25 的信号输送给两个分支,这两个分支中的一个包含了存储单元 29 和一个倍增器 30,且另一个包含倍增器 31。存储单元 29 引起了以一个完整的节拍周期的延迟。为倍增器 30,31 输送加权因子 α 和 $1-\alpha$ 。在节点 32 处进行这两个加权了的信号的求和。根据图 6,该结构最终引起以一个节拍周期的 α 部分的延迟。

[0082] 在一些情况下,周期持续时间 T 是恒定的。在其它情况下,周期持续时间 T 随时间 t 而变化。当周期持续时间 T 随时间 t 而变化时,优选地按照根据图 7 的设计方案修改图 1 的控制装置。类似的修改对于图 5 的控制装置也是可行的。

[0083] 根据图 7,借助于测量装置 33 检测表征了周期持续时间 T 的值 G。值 G 被输送给求取装置 34,该求取装置由此得出前缓存器 10 的第一延时 T_1 并对前缓存器 10 动态地进行相应配置。第一延时 T_1 由此动态地被跟踪。值 G 作为这种值能够按需要确定。当受控系统 1 例如构造成驱动装置时,干扰 z 的频率在一些情况下能够与驱动装置的转数成比例。在这种情况下,周期持续时间 T 与转数互为倒数。当在这种情况下借助于测量装置 33 检测转数时,能够由此反推周期持续时间 T。

[0084] 在许多情况下,受控系统 1 被设计成圆轴,即构造成轴,轴进行旋转且其物理状态由此随着每一次完整的旋转而重复。此外,在这种情况下,控制器 4 通常被构造成位置控制器。当在这种情况下圆轴的转数且由此周期持续时间 T 也能够改变时,优选地如在下面结合图 8 详细说明的那样修改图 1 的控制装置。类似的修改对于图 5 的和图 7 的控制装置也是可行的。

[0085] 根据图 8,除了控制误差 δx 外,分别也将附属的位置值 p 输送给补偿电路 5。位置值 p 能够相当于额定值 x^* 、实际值 x 或者这两个值 x^* , x 的组合。补偿电路 5 附加地具有移位寄存器 35,将位置值 p 写入该移位寄存器中。位置值 p 的写入与将控制误差 δx 接收到频率滤波器 9 中同步进行。由此特别地为储存在前部和后缓存器 10,11 中的信号(确切地说,也是在频率滤波器 9 内部处理的信号)分别分配附属的位置值 p 。

[0086] 在根据图 8 的设计方案的情况下,补偿电路 5 的控制装置 36 根据图 9 在步骤 S1 中检测,干扰 z 的周期持续时间 T 是否发生了变化。当情况并非如此时,则控制装置 36 跳至步骤 S2。在步骤 S2 中如上面结合图 1 所说明的那样进行处理。相反,当干扰 z 的周期持续时间 T 已经发生了变化时,即周期持续时间 T 改变时,则控制装置 36 跳至步骤 S3。在步骤 S3 中,控制装置 36 在考虑到储存在移位寄存器 35 中的位置值 p 的情况下得出在前部或在后缓存器 10,11 中的以下位置,该缓存器的储存在该处的信号应作为补偿信号 K 输送给后节点 3。相应的信号在步骤 S4 中被输送至后节点 3。

[0087] 当周期持续时间 T 较迅速地变化时,图 9 的处理方式通常也导致好的结果。这特别地适用于当在少数几次迭代(例如 3 至 5 次迭代)的范畴内得出在前部和后缓存器 10,11 中的正确位置时。

[0088] 上面结合设计成非递归型数字滤波器的频率滤波器 9 对本发明进行了说明。然而,频率滤波器 9 也能够根据图 10 中的示图替换地具有多个正交的相关滤波器 37,借助于这些相关滤波器分别过滤出单个的频率分量。正交的相关滤波器 37 通过正交相关计算傅里叶级数的系数并随后生成单频的且相位正确的信号。正交的相关滤波器 37 的结构和工作方式对于本领域技术人员来说是普遍已知的并且因此不必详细说明。

[0089] 正交的相关滤波器 37 的数量能够按需要确定。在可能的情况下,最少存在唯一的正交的相关滤波器 37。当存在多个正交的相关滤波器 37 时,这些相关滤波器按照图 10 中的示图彼此并联。

[0090] 根据图 11 中的示图,控制装置优选地构造成能软件编程的控制装置。即:其包括微处理器 38。在这种情况下利用软件模块 39 对控制装置编程。基于利用控制模块 39 的编程,控制装置是根据本发明来构造的。软件模块 39 包括机器代码 40。通过控制装置对机器代码 40 的处理由此使控制装置是根据本发明来构造的。

[0091] 软件模块 39 能够以原则上任意的方式输送给控制装置。软件模块 39 特别地能够以机器能读取的形式储存在数据载体 41 上。在图 11 中的示图中,数据载体 41 作为 USB-记忆棒示出,然而图 11 中的示图是纯粹示例性的且不应被局限地理解。

[0092] 综上,本发明由此涉及以下事实:

[0093] 一种用于控制受控系统 1 的控制装置具有前节点 2、后节点 3、控制器 4 和补偿电路 5。为前节点 2 输送在受控系统 1 的输出侧检测到的实际值 x 和相对应的额定值 x^* 。其得出调节差 δx 。检测到的实际值 x 载有干扰 z 。为后节点 3 输送调节差 δx 和补偿信号

K。其将由调节差 δx 和补偿信号 K 形成的外部和信号输送至控制器 4。控制器 4 得出用于受控系统 1 的调节信号 S 并将其输出至受控系统 1。在前部和后节点 2,3 之间布置了外分接点 7,在该外分接点处截取调节差 δx 并将其输送给补偿电路 5。补偿电路 5 得出补偿信号 K 并将其输送至后节点 3。补偿线路 5 具有内节点 8、频率滤波器 9、前缓存器 10 和后缓存器 11。为内节点 8 输送利用加权因子 γ, β 加权的调节差 δx 和反馈信号 R。内节点 8 将由此形成的内部和信号输送给频率滤波器 9。频率滤波器 9 实施频率过滤并将过滤了的信号输送至前缓存器 10。缓存器 10,11 实施相应的运行时间延迟 T1, T2 并将相应延迟的信号输送至后缓存器 11 或者将其作为反馈信号输出。在缓存器 10,11 之间布置了内分接点 14,在该内分接点处截取补偿信号 K。频率滤波器 9 的和这两个缓存器 10,11 的延时 TF, T1, T2 之和是干扰 z 的周期持续时间 T 的整数倍。频率滤波器 9 的和前缓存器 10 的延迟 TF, T1 之和是干扰 z 的周期持续时间 T 的整数倍减去直至输送给前节点 2 的信号引起实际值 x 变化所花的渡越时间 TL。

[0094] 本发明具有众多优点。特别是能够几乎完全地调整周期性的干扰。正如从数字信号处理领域已知的,能够将已知的经典的窗函数用于频率滤波器 9 的设计。通过在补偿电路断开时检验传递函数能够进一步预先检验控制的稳定性。

[0095] 虽然通过优选的实施例对本发明进行了详尽的说明与描述,但本发明不局限于已公开的实例,并且在不脱离本发明的保护范围的前提下,本领域技术人员能够从中推导出其它变体。

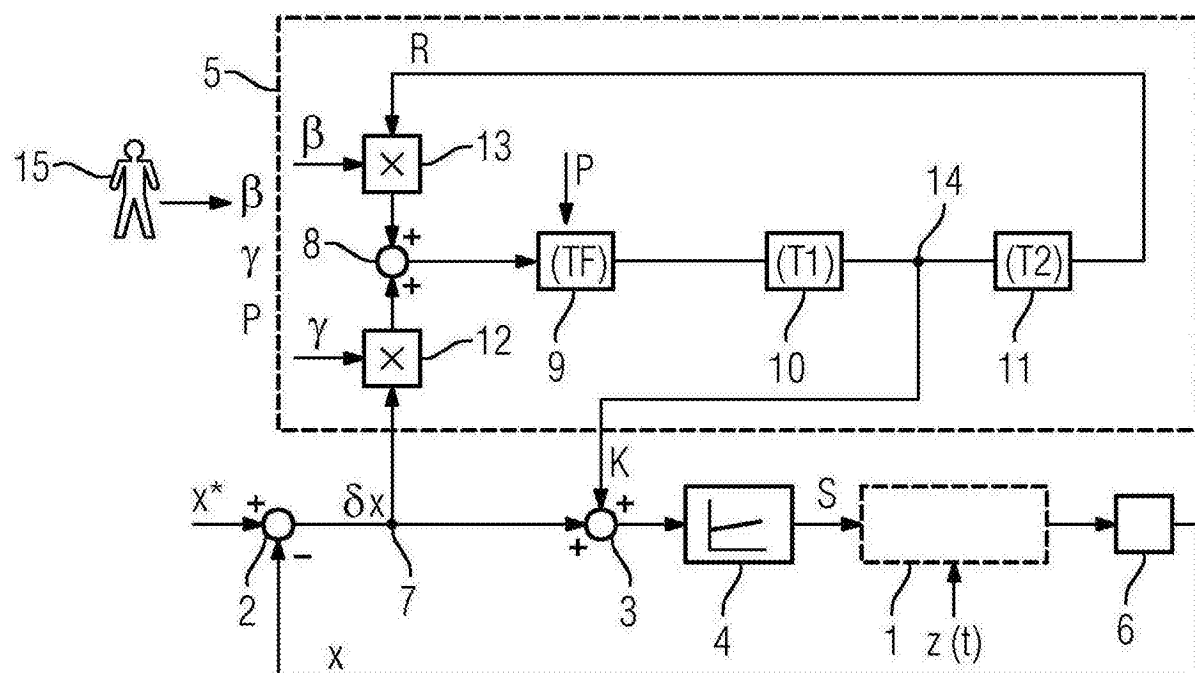


图 1

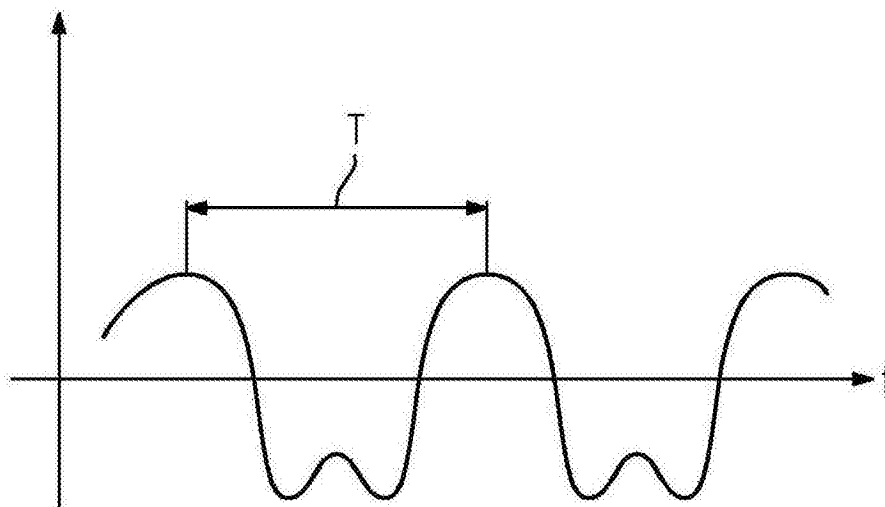


图 2

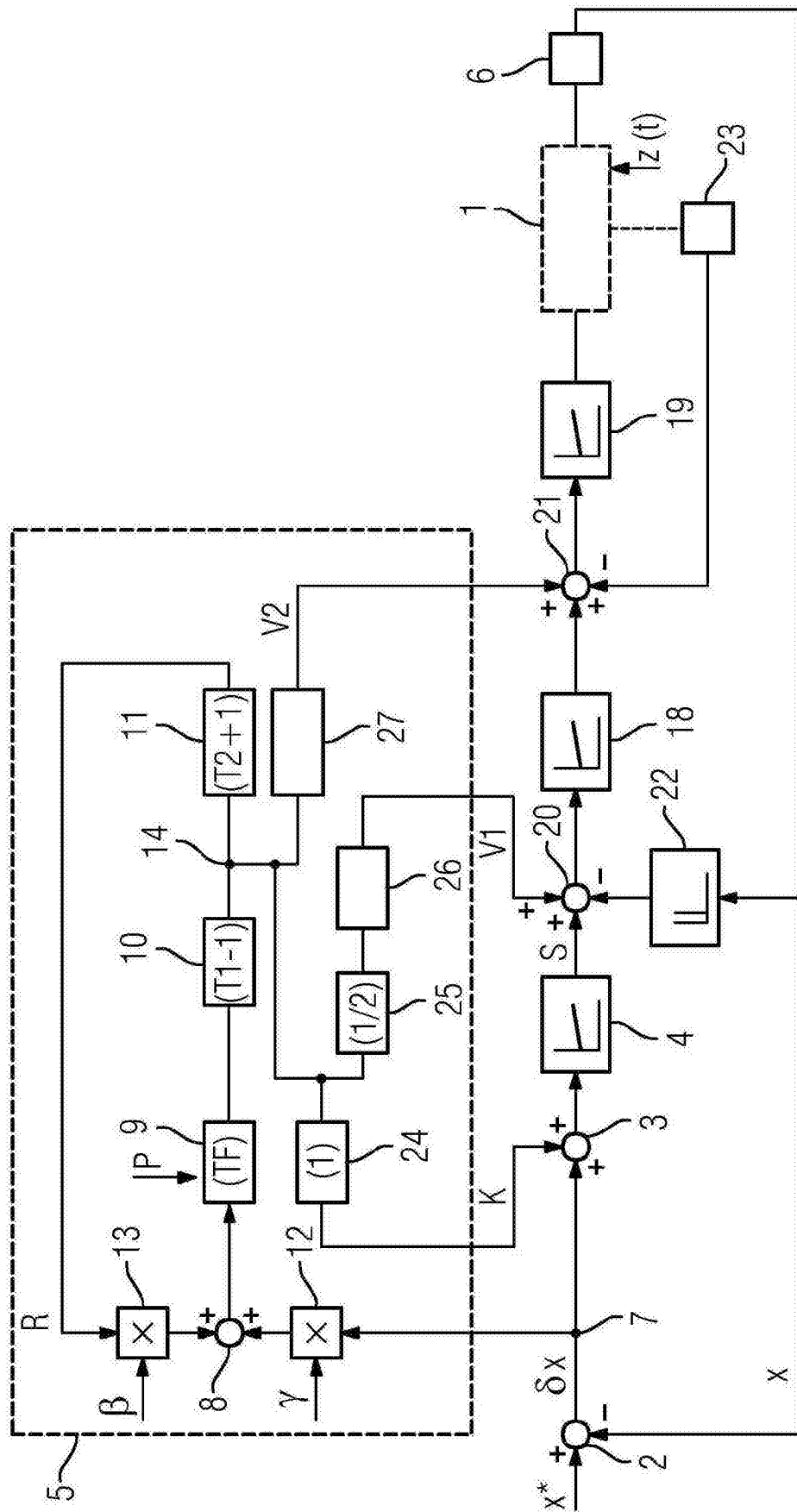


图 5

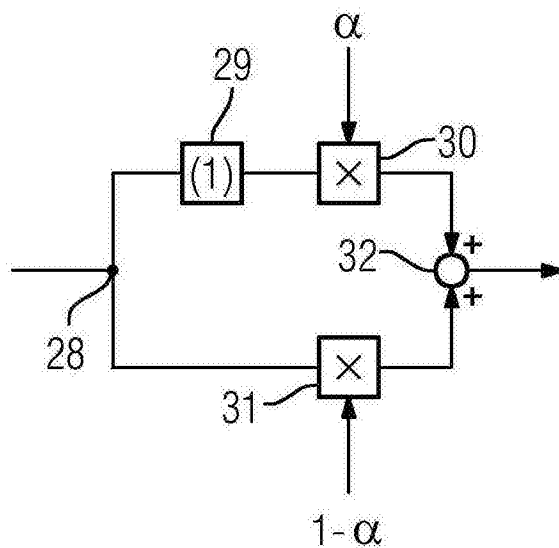


图 6

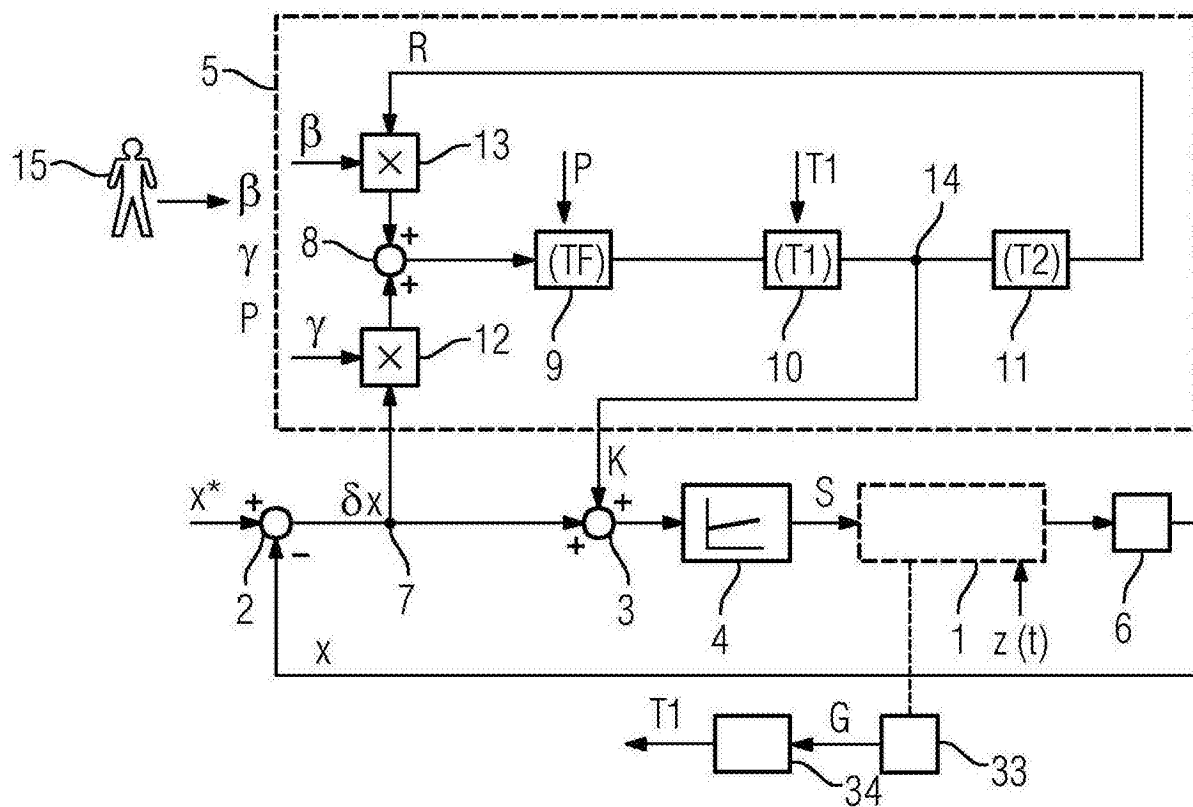


图 7

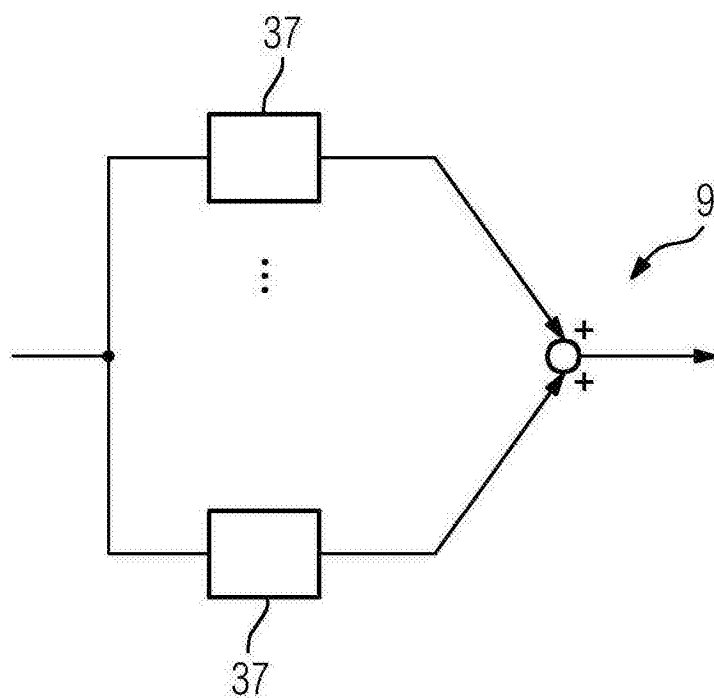


图 10

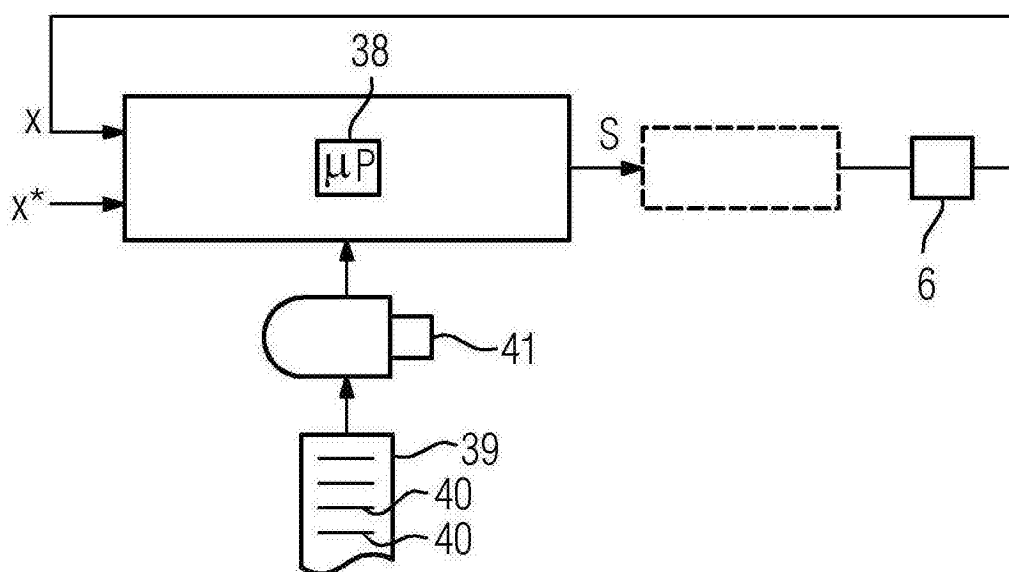


图 11