

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5259108号
(P5259108)

(45) 発行日 平成25年8月7日(2013.8.7)

(24) 登録日 平成25年5月2日(2013.5.2)

(51) Int. Cl.		F I			
HO2M	7/48	(2007.01)	HO2M	7/48	J
HO2M	3/28	(2006.01)	HO2M	3/28	U

請求項の数 15 外国語出願 (全 15 頁)

(21) 出願番号	特願2007-77602 (P2007-77602)	(73) 特許権者	507094706
(22) 出願日	平成19年3月23日 (2007.3.23)		エンフェイズ エナジー インコーポレイテッド
(65) 公開番号	特開2007-259694 (P2007-259694A)		アメリカ合衆国, カリフォルニア州,
(43) 公開日	平成19年10月4日 (2007.10.4)		ペタルマ, ノース マクダウェル ブル
審査請求日	平成21年12月18日 (2009.12.18)		バード 1420
(31) 優先権主張番号	60/743713	(74) 代理人	100094318
(32) 優先日	平成18年3月23日 (2006.3.23)		弁理士 山田 行一
(33) 優先権主張国	米国 (US)	(74) 代理人	100123995
			弁理士 野田 雅一
		(72) 発明者	マーティン フォーネイジ
			アメリカ合衆国, カリフォルニア州,
			ペタルマ, ハルシー アヴェニュー 25

最終頁に続く

(54) 【発明の名称】 直流を交流に変換する方法および装置

(57) 【特許請求の範囲】

【請求項1】

直流(DC)を交流(AC)に変換する装置であって、

スイッチ、トランス、および付加的コンデンサーを含む電力段を複数備え、DC電圧を受け取り、動作の複数のフライバックモードの少なくとも1つを用いて、前記DC電圧をAC電圧に変換する変換回路であって、前記複数のフライバックモードが、通常フライバック、インターリーブフライバック、および疑似共振フライバックを備える、変換回路と

前記変換回路に結合されており、前記動作の複数のフライバックモードから少なくとも1つのフライバックモードでの動作を電力変換中に動的に選択するスイッチ制御信号を受け取ったDC電圧およびDC電力に基づき生成するコントローラと、

を備え、

前記インターリーブフライバックモードでは、2つ以上の個々の電力段が、それぞれのサイクルにおいて同じ周波数およびインターリーブされた位相で動作し、

前記疑似共振フライバックモードでは、前記スイッチの両端に前記付加的コンデンサーが接続され、

前記通常フライバックモードでは、1つの電力段のみが動作するとともに、前記スイッチから前記付加的コンデンサーが切り離され、

前記コントローラが、(i) DC入力電力が所定の電力閾値よりも大きい場合に前記インターリーブフライバックモードを選択し、(ii) DC入力電圧が所定の電圧閾値より

10

20

も大きい場合に前記疑似共振フライバックモードを選択し、(i i i) 前記 D C 入力電力が前記所定の電力閾値よりも小さく、かつ前記 D C 入力電圧が前記所定の電圧閾値よりも小さい場合に前記通常フライバックモードを選択するように、前記スイッチ制御信号を生成する装置。

【請求項 2】

前記コントローラは、
前記スイッチ制御信号を示すデータを記憶するためのメモリと、
前記少なくとも 1 つの選択された動作のフライバックモードを得るための前記スイッチ制御信号を生成するために、メモリから前記データを順番に選択するシーケンサと、
 を備える、請求項 1 に記載の装置。

10

【請求項 3】

前記変換回路は、D C 電流、D C 電圧、および A C 電圧の少なくとも 1 つをサンプリングし、少なくとも 1 つのサンプルを前記コントローラに結合するサンプリング回路を備える、請求項 1 に記載の装置。

【請求項 4】

前記コントローラが、D C 電流、D C 電圧、および A C 電圧の少なくとも 1 つのサンプルに応じて、少なくとも 1 つのフライバックモードを選択する、請求項 3 に記載の装置。

【請求項 5】

前記コントローラが、効率的な最大電力点追従制御機能を提供するように少なくとも 1 つのフライバックモードを選択する、請求項 1 に記載の装置。

20

【請求項 6】

前記コントローラが、電力しきい値を越える所要電力の結果として前記インターリーブフライバックモードを選択する、請求項 1 に記載の装置。

【請求項 7】

フライバックモードの選択が、A C 電圧サイクル中に動的に行われる、請求項 1 に記載の装置。

【請求項 8】

前記変換回路が、電力網電圧に位相ロックされる、請求項 1 に記載の装置。

【請求項 9】

前記変換回路が、入力回路、少なくとも 1 つの電力段、および出力回路を備える、請求項 1 に記載の装置。

30

【請求項 10】

直流 (D C) を交流 (A C) に変換する方法であって、
スイッチ、トランス、および付加的コンデンサーを含む電力段を複数備える変換回路の入力信号および出力信号の少なくとも 1 つを監視するステップと、
受け取った D C 電圧および D C 電力を含む前記監視された信号に応じて、電力変換中に、変換回路の動作に使用される複数のフライバックモードから少なくとも 1 つのフライバックモードを動的に選択するステップであって、前記複数のフライバックモードが、通常フライバック、インターリーブフライバック、および疑似共振フライバックのうちの少なくとも 2 つを備えるステップと、

40

前記選択された少なくとも 1 つのフライバックモードで動作する変換回路を用いて、前記 D C を前記 A C に変換するステップと、

を備え、

前記インターリーブフライバックモードでは、2 つ以上の個々の電力段が、それぞれのサイクルにおいて同じ周波数およびインターリーブされた位相で動作し、

前記疑似共振フライバックモードでは、前記スイッチの両端に前記付加的コンデンサーが接続され、

前記通常フライバックモードでは、1 つの電力段のみが動作するとともに、前記スイッチから前記付加的コンデンサーが切り離され、

前記少なくとも 1 つのフライバックモードを選択するステップでは、(i) D C 入力電

50

力が所定の電力閾値よりも大きい場合に前記インターリーブフライバックモードを選択し、(i i) D C 入力電圧が所定の電圧閾値よりも大きい場合に前記疑似共振フライバックモードを選択し、(i i i) 前記 D C 入力電力が前記所定の電力閾値よりも小さく、かつ前記 D C 入力電圧が前記所定の電圧閾値よりも小さい場合に前記通常フライバックモードを選択する方法。

【請求項 1 1】

前記監視される入力信号および出力信号が、D C 電圧、D C 電流、および A C 電圧の少なくとも 1 つを備える、請求項 1 0 に記載の方法。

【請求項 1 2】

前記変換回路の所要電力が予め定められた電力しきい値を越えたとき、前記インターリーブフライバックモードが選択される、請求項 1 0 に記載の方法。

10

【請求項 1 3】

前記監視された信号が、前記少なくとも 1 つの動作のフライバックモードを選択するための制御信号を示すデータにアクセスするためのアドレスを形成する、請求項 1 2 に記載の方法。

【請求項 1 4】

太陽エネルギー電力を生成する装置であって、
太陽光から D C 電圧を生成する少なくとも 1 つの太陽電池パネルと、
少なくとも 1 つのフライバックモードを動的に選択するとともに、複数のフライバックモードから選択された前記少なくとも 1 つの選択されたフライバックモードを用いて前記 D C 電圧を A C 電圧に変換し、前記少なくとも 1 つの選択されたフライバックモードが電力変換中に選択される、前記少なくとも 1 つの太陽電池パネルのそれぞれに結合されたマイクロインバータであって、前記複数のフライバックモードが、通常フライバック、インターリーブフライバック、および疑似共振フライバックを備えるマイクロインバータと、
前記マイクロインバータに結合されており、前記 A C 電圧を分配するのを制御する配電盤と、

20

前記配電盤に結合されており、電力網に結合された A C 電圧の量を測定する電気計器と、
を備え、

前記マイクロインバータが、スイッチ、トランス、および付加的コンデンサーを含む電力段を複数備え、

30

前記インターリーブフライバックモードでは、2 つ以上の個々の電力段が、それぞれのサイクルにおいて同じ周波数およびインターリーブされた位相で動作し、

前記疑似共振フライバックモードでは、前記スイッチの両端に前記付加的コンデンサーが接続され、

前記通常フライバックモードでは、1 つの電力段のみが動作するとともに、前記スイッチから前記付加的コンデンサーが切り離され、

前記マイクロインバータが、(i) 前記少なくとも 1 つの太陽電池パネルからの D C 入力電力が所定の電力閾値よりも大きい場合に前記インターリーブフライバックモードを選択し、(i i) 前記少なくとも 1 つの太陽電池パネルからの D C 入力電圧が所定の電圧閾値よりも大きい場合に前記疑似共振フライバックモードを選択し、(i i i) 前記 D C 入力電力が前記所定の電力閾値よりも小さく、かつ前記 D C 入力電圧が前記所定の電圧閾値よりも小さい場合に前記通常フライバックモードを選択する装置。

40

【請求項 1 5】

前記マイクロインバータが、変換回路およびコントローラを備え、前記コントローラが、変換回路の動作のモードを制御する、請求項 1 4 に記載の装置。

【発明の詳細な説明】

【関連出願の相互参照】

【0 0 0 1】

[0001]本発明は、2 0 0 6 年 3 月 2 3 日に出願された米国仮特許出願第 6 0 / 7 4 3 ,

50

713号に基づく利益を主張するものであり、この明細書は、参照として本明細書に組み込まれる。

【発明の分野】

【0002】

[0002]本発明は、一般的には、直流(DC)を交流(AC)に変換するインバータに関する。より詳細には、本発明は、DCをACに変換するための変換パラメータを動的に選択するマイクロインバータに関する。

【関連技術の説明】

【0003】

[0003]歴史的には、商用電源を利用できない遠く離れたアプリケーションにおいては、主として、太陽電池パネルが使用されてきた。これは、他に何も利用できない場合にのみ経済的な選択となるコストの高い設備のためである。しかしながら、現在、電気を生成するのにこれまで使用されてきた化石エネルギー埋蔵量が急速に枯渇していることはよく知られている。電力需要の世界的な伸びは、エネルギーコストを永続的に高騰させている。クリーンな核融合プロセスの開発は別として、そのような傾向は終わりそうもない。

10

【0004】

[0004]太陽光発電システムは、例えば、家庭電化製品で使用するために、太陽電池からの直流(DC)を交流(AC)に変換するインバータを必要とする。どのような発電システムにとっても、電気を生成し、そして、最も効率的な方法で、それを電気器具へ配電することは重要なことである。典型的な太陽電池アレイは、複数のサブアレイを備え、それぞれのサブアレイは、結合された個々の太陽電池パネルを備える。ジャンクションボックスが、いくつかのサブアレイの出力を組み合わせ、インバータへ供給されるDC信号を形成する。インバータは、DCをACに変換し、そのACを電力網へ供給する。ユーザは、典型的な形で、電力網からの電力を使用するが、電力網からの電気の価格は、太陽光発電システムが電力網へ供給する電気の量によって異なる。

20

【0005】

[0005]そのようなシステムにおいては、電力網に効率的に結合された電力の量は、システムの原価を回収するのに重要なものである。そのようなものとして、インバータは、できる限り効率的なものでなければならない。

【0006】

[0006]全体的な効率を向上させるために、現在の技術は、「マイクロインバータ」を使用し、そのために、それぞれの太陽電池パネルは、個々のインバータに結合される。複数のマイクロインバータのAC出力は、組み合わせられ、そして、電力網に結合される。マイクロインバータの使用は、単一インバータよりも効率的なものであるが、個々のマイクロインバータの効率は、典型的には、90%以下である。

30

【0007】

[0007]したがって、DCをACに効率的に変換する方法および装置が、必要とされている。

【発明の概要】

【0008】

[0008]一実施形態において、本発明は、DCをACに変換する方法および装置を開示する。この方法は、DC電流、DC電圧、およびAC電圧の少なくとも1つに関するシステム解析を実行するステップと、少なくとも1つの変換フライバックモードを選択するために解析の結果を使用するステップと、少なくとも1つの変換フライバックモードを用いてDCをACに変換するステップとを備える。

40

【0009】

[0009]本発明の上述した特徴を詳細に理解できるように、上で簡単に説明された本発明のより具体的な説明が、それらのいくつかは添付の図面に示される実施形態を参照してなされる。しかしながら、添付の図面は、単に本発明の典型的な実施形態を示すものであり、したがって、本発明の範囲を限定するものと考えべきではないことに注意されたい。

50

なぜなら、本発明は、その他の同等の有効な実施形態が可能だからである。

【詳細な説明】

【0010】

[0017]図1は、本発明の一実施形態を使用する例示的な発電システム100のブロック図である。このブロック図は、考えられる無数の多種多様なシステム構成の中の一形態を描写するにすぎない。本発明は、様々な環境およびシステムにおいて機能することができる。

【0011】

[0018]発電システム100は、複数のマイクロインバータ102₁、102₂、...、102_n、ジャンクションボックス104、配電盤106、複数の光起電性パネル108₁、108₂、...、108_n、および電気計器110を備える。システム100は、電力網112、電気器具116、または、それらの両方へ電力を供給する。複数の光起電性パネル108₁、108₂、...、108_nは、当分野においてよく知られているものであり、太陽エネルギーからDC電力を生成するのに使用される。複数の光起電性パネル108₁、108₂、...、108_n（ここでは、太陽電池パネルとも呼ばれる）は、どのような寸法または形状を有していてもよい。システム100は、8つの光起電性パネル108₁、108₂、...、108_nを備えて示されるが、システム100は、どのような数の光起電性パネル108を含んでもよい。

10

【0012】

[0019]それぞれの光起電性パネル108₁、108₂、...、108_nは、マイクロインバータ102₁、102₂、...、102_nに結合される。マイクロインバータ102₁、102₂、...、102_nは、複数の光起電性パネル108₁、108₂、...、108_nによって生成されたDC電力をAC電力に変換する。本発明のマイクロインバータは、AC電力網電流と同相の電流を測定し、かつ、このような電流を小さな歪みで生成する。

20

【0013】

[0020]マイクロインバータ102₁、102₂、...、102_nは、出力ACをACバス114に結合する。ACバス114は、ジャンクションボックス104の中で終端される。このようなACバス114および個々のインバータを用いて、システム100は、拡張性および柔軟性のあるものとなり、どのようなユーザのニーズにも適合する。マイクロインバータ102₁、102₂、...、102_nの構造および機能を、以下に説明する。

30

【0014】

[0021]ジャンクションボックス104は、一般的には、すべてのマイクロインバータ102₁、102₂、...、102_nからの出力を互いに接続し、配電盤106に供給される単一ACを形成する。

【0015】

[0022]配電盤106は、ジャンクションボックス104からの電力を電力網112に接続し、また、アプリケーションによっては、ユーザの家屋内に存在する電気器具116に接続する。例えば、家庭においては、配電盤106は、様々なブレーカーおよび/またはヒューズを備えるよく知られているAC配電ハブであり、家庭内の様々な回路へ電気を分配する。配電盤106は、電気計器110を介して電力網112に結合される。電気計器110は、電力網へ供給された電力の量を測定し、それによって、システム100の所有者は、電気を供給したことに対する報酬を受けることができる。

40

【0016】

[0023]図2は、図1のマイクロインバータの例示的な実施形態の詳細ブロック図である。マイクロインバータ102は、電力変換回路200およびコントローラ202を備える。電力変換回路200は、入力回路204（DC回路とも呼ばれる）、少なくとも1つの電力段225₁、225₂、...、225_n、出力回路236（AC回路とも呼ばれる）、出力フィルター回路248、およびAC電圧サンプリング回路260を備える。電力

50

段 2 2 5 は、入力回路 2 0 4 と出力回路 2 3 6 との間に結合される。

【 0 0 1 7 】

[0024] 電力変換回路 2 0 0 は、コントローラ 2 0 2 によって制御され DC を AC に効率的に変換する。効率を最適化するために、コントローラ 2 0 2 は、DC 入力電圧、DC 入力電流、および AC 出力電圧の現在の状態に応じて、電力変換回路 2 0 0 で使用される様々なフライバックモードの動作を選択する。そのようなものとして、一実施形態においては、電力変換回路 2 0 0 は、通常フライバックモード、インターリーブモード、擬似共振モード、または、それらを組み合わせたモードのいずれかに切り替える。ここで、通常フライバックモードは、低出力電圧状態および低出力電流状態中に使用され、インターリーブフライバックモードは、高出力電流状態中に使用され、擬似共振インターリーブフライバックモードは、高出力電圧状態中に使用される。高電流状態かつ高電圧状態においては、インターリーブ擬似共振モードが使用されてもよい。これらのモード変更は、DC 電力を AC 電力に最適に変換するために、電力変換回路 2 0 0 のそれぞれのスイッチングサイクル中に頻繁に発生する。

10

【 0 0 1 8 】

[0025] 入力回路 2 0 4 は、1 つまたはそれ以上の電力段 2 2 5₁ および 2 2 5₂ に結合され、変換回路 2 0 0 がインターリーブフライバックモードで動作しているかどうかに応じて、1 つまたはそれ以上の段を使用する。本発明の実施形態によっては、1 つの電力段しか使用されず、インターリーブフライバックモードは利用できない。入力回路 2 0 4 は、DC 入力、例えば、少なくとも 1 つの光起電性パネルによって生成された DC 入力を受け取る。入力回路 2 0 4 は、DC 電流サンプリング回路 2 0 6、入力コンデンサ 2 1 2、および DC 電圧サンプリング回路 2 1 4 を備える。

20

【 0 0 1 9 】

[0026] 入力コンデンサ 2 1 2 の両端のリプル電圧は、線路周波数の 2 倍の正弦波形を有し、太陽電池パネルの出力電圧に等しい電圧変位を有する。電力 ($V \times I$) を 1 サイクルの 2 つの半サイクルにわたって積分することによって、コントローラ 2 0 2 は、パネルに対する最適な動作電圧を決定することができ、すなわち、パネルに対する最適な負荷を維持するようにインバータの出力電流を制御することができる。

【 0 0 2 0 】

[0027] パネル電力を制御量として使用するのに助けるために、コントローラ 2 0 2 は、DC 電圧サンプリング回路 2 1 4 および DC 電流サンプリング回路 2 0 6 を備える。DC 電流サンプリング回路 2 0 6 は、サンプリング抵抗 2 0 8 および A/D 変換器 (ADC) 2 1 0 を備え、その A/D 変換器 (ADC) 2 1 0 は、抵抗 2 0 8 に並列に結合されてもよい。ADC 2 1 0 は、DC 電流を示すデジタルサンプルを生成する。サンプルは、コントローラ 2 0 2 に結合される。サンプリング抵抗 2 0 8 の一方の端子は、DC 入力に結合され、他方の端子は、入力コンデンサ 2 1 2 および DC 電圧サンプリング回路 2 1 4 に結合される。入力コンデンサ 2 1 2 の端子は、DC 入力に結合される。

30

【 0 0 2 1 】

[0028] DC 電圧サンプリング回路 2 1 4 は、2 つの直列に接続された抵抗 2 1 6 および 2 1 8 (分圧回路を形成する) を備える分圧回路 2 2 2 および ADC 2 2 0 を備える。抵抗 2 1 6 の一方の端子は、フィルターコンデンサ 2 1 2 および抵抗 2 0 6 に結合される。抵抗 2 1 6 の第 2 の端子は、抵抗 2 1 8 に結合される。抵抗 2 1 8 は、ADC 2 2 0 に並列に結合される。抵抗 2 1 8 の第 2 の端子は、フィルターコンデンサ 2 1 2 に結合される。ADC 2 2 0 は、DC 電圧サンプリング回路 2 1 4 からコントローラ 2 0 2 へ DC 電圧サンプルを出力する。

40

【 0 0 2 2 】

[0029] 電力段 2 2 5₁、2 2 5₂、・・・、2 2 5_n は、互いに並列に接続される。それぞれの段 2 2 5 は、トランス 2 2 4、ダイオード 2 3 2、および電流制御回路 2 2 8 を備える。それぞれの電力段 2 2 5 は、DC から DC への変換を実行し、正の整流正弦波を生成する。この整流正弦波は、出力回路 2 3 6 によって展開され、真の AC 波形を形成す

50

る。トランス 224 の一次巻線（コイル）は、入力回路 204 に結合され、トランス 224 の二次巻線（コイル）は、ダイオード 232 を介して出力回路 236 に結合される。電流制御回路 228 は、コントローラ 202 によって生成される信号に基づいて、一次コイルに印加される DC 電圧を制御する。それぞれの段 225 は、独立して使用されるので、それらの段は、インターリーブされてもよく、また、マイクロインバータ 102 に対する電流負荷を共有してもよい。段の選択は、選択された段の制御回路 228 を起動することによって実行される。トランス 224 は、巻線比 N_s / N_p に比例する「昇圧された」電圧を生成し、ここで、 N_p は、一次コイルの巻数であり、 N_s は、二次コイルの巻数である。一実施形態においては、電圧は、トランス 224 を介して 4 倍に増加する。二次電圧は、ダイオード 232 に印加され、それぞれの電力段 225 の出力において、整流された正弦波を生成する。すべてのステージ 225 の変換プロセスは、それぞれの段の電流制御回路 228 によって制御され、その電流制御回路 228 は、以下で図 7 を参照して詳細に説明される。

10

【0023】

[0030] トランス 224 の二次コイルは、出力回路 236 に並列に結合する。出力回路 236 は、フィルターコンデンサー 234 およびスイッチ回路 237 を備える。コンデンサー 234 は、ある種のスプリアス AC 信号を出力信号から除去する。二次巻線の出力におけるエネルギーは、実質的にパルス状のものであってもよい。コンデンサー 234 は、それぞれのサイクルを平均化し、滑らかな AC 波形を形成する。スイッチ回路 237 は、整流された正弦波を「線路」かまたは「中性点」すなわち AC 出力端子のいずれかに選択的に印加する。スイッチ回路 237 のスイッチングは、コントローラ 202 によって制御され、線路電圧との位相同期性を維持する。

20

【0024】

[0031] スwitch回路 237 は、複数の電子的なスイッチを備える。一実施形態においては、回路 237 は、4 つのシリコン制御整流器 (SCR) 238、240、242、および 244（例えば、サイリスタまたはトライアック）を備える。別の実施形態においては、SCR は、絶縁ゲートバイポーラトランジスタ (IGBT)、バイポーラ接合トランジスタ (BJT)、MOSFET、ゲートターンオフサイリスタ (GTO)、などのようなその他の電子的なスイッチに置き換えられてもよい。SCR 238、240、242、および 244 の出力は、スイッチ駆動回路 246 によって制御される。SCR 238 のカソード端子は、ダイオード 232 のアノードおよびフィルターコンデンサー 234 に結合される。SCR 238 のアノード端子は、SCR 240 に結合される。SCR 238 の制御端子は、スイッチ駆動回路 246 に結合される。SCR 240 のカソード端子は、SCR 238 に結合され、SCR 240 のアノード端子は、フィルターコンデンサー 234 およびトランス 224 に結合される。SCR 240 の制御端子は、コントローラ駆動回路 246 に結合され、その駆動回路 246 は、出力回路 236 をコントローラ 202 から絶縁するために、フォトカップラー、パルス変換器などを用いて、電氣的な絶縁を達成してもよい。SCR 242 のカソード端子は、SCR 238 に結合され、アノード端子は、SCR 244 に結合される。SCR 244 のカソード端子は、SCR 242 に結合され、アノード端子は、SCR 240 に結合される。SCR 242 および 244 の制御端子は、スイッチ駆動回路 246 に結合される。AC 電圧が出力端子に同期して印加され、電力網電圧の位相に一致することを保証するために、SCR のスイッチングはタイミングを合わせられる。

30

40

【0025】

[0032] 出力フィルター回路 248 は、2 つのインダクター 250 および 252、およびコンデンサー 254 を備える。インダクター 250 の第 1 の端子は、SCR 242 と SCR 244 との間に結合される。インダクター 250 の第 2 の端子は、コンデンサー 254 に結合される。インダクター 252 の第 1 の端子は、SCR 238 と SCR 240 との間に結合される。インダクター 252 の第 2 の端子は、コンデンサー 254 に結合される。出力回路 236 は、コントローラ 202 によって定められた位相を備える AC を提供する

50

。SCR238、240、242、および244は、コントローラ202によって生成されるスイッチング信号に基づいてスイッチングされる。AC出力が、コンデンサ254の両端に形成される。フィルター248は、高調波信号および様々な高周波電圧スパイクを出力電圧から除去する。

【0026】

[0033] AC電圧サンプリング回路260は、ACサンプルをコントローラ202に提供する。AC電圧サンプリング回路260は、絶縁トランス256およびADC258（または、リミッター）を備える。絶縁トランス256の一次コイルの第1の端子は、インダクター250の第1の端子に結合される。絶縁トランス256の一次コイルの第2の端子は、インダクター252の第1の端子に結合される。絶縁トランス256の二次コイルの両方の端子は、ADC258に結合される。ADC258は、AC電圧サンプルをコントローラ202へ出力する。

10

【0027】

[0034] 電力変換回路200は、コントローラ202によって生成される制御信号およびスイッチング信号に基づいて、DCをACに変換する。以下で説明されるように、コントローラ202は、DC信号およびAC信号のサンプルに応じて、制御信号およびスイッチング信号を生成する。その結果として、電力変換回路200は、特定の動作モードを使用するように最適に制御され、DC信号およびAC信号の現在の状態に適合させ、すなわち、AC出力を電力網の位相に最適に一致させ、それによって、DC電力は、電力網に効率的に結合される。

20

【0028】

[0035] コントローラ202によって、電力変換回路200は、様々なモード、すなわち、単純なフライバックモード、擬似共振フライバックモード、インターリーブフライバックモード、およびそれらを組み合わせたモードのいずれかに切り替える。コントローラ202の任務は、(1) さもなければ別の回路によって達成されてもよい効率的な最大電力点追従制御機能(MPPT)を有するように電力変換回路を制御すること、(2) AC電圧の位相、電圧、および周波数を推定すること、(3) 電力段における過電流のような予期しない動作に対処すること、および(4) マイクロインバータによって生成されたAC電力に関する統計のようなデータをエンドユーザに報告することである。

【0029】

[0036] 図3は、デジタル位相ロックループ(DPLL)300および制御信号発生器302を備えるコントローラ202のハイレベルブロック図である。DPLL300は、発振器をAC電圧サンプルに位相ロックし、入力信号の位相を示すデジタル信号(例えば、8ビット信号)を生成する。位相信号は、制御信号発生器302に結合される。発生器302は、DC電流、DC電圧、および位相情報を使用して、図2の電流制御回路228およびスイッチ237に対する制御信号を生成する。

30

【0030】

[0037] 図4は、図3に示されるDPLL300の例示的な実施形態の詳細ブロック図である。DPLL300は、デジタル位相検出器402、デジタルPID(比例、積分、微分)コントローラ404、数値制御発振器(NCO)416、位相カウンタ408、およびシステムクロック400を備える。

40

【0031】

[0038] DPLL300は、一般的な形で動作し、NCO406の出力は、AC電圧サンプリング回路260からのAC電圧サンプルに位相ロックされる。この実施形態においては、DPLL300のためのループフィルターは、PIDコントローラ404である。その他の形態のループフィルターインプリメンテーションが利用可能であり、DPLL300において使用されてもよい。動作中、位相カウンタ408からの符号ビットが、位相検出器402を用いてサンプリングされたAC電圧と比較され、位相誤差、例えば、24ビット信号を生成する。位相誤差は、PIDコントローラ404によってフィルタリングされ、NCO406に提供される。NCO406は、クロック(例えば、25MHz)およ

50

び位相差に基づいて信号を生成する。NCO出力は、位相カウンタに結合され、システムクロック信号に位相ロックされたAC電圧を示す位相信号（例えば、8ビット信号）を生成する。

【0032】

[0039]図5は、制御信号発生器302（図3参照）の例示的な実施形態の詳細ブロック図である。制御信号発生器302は、正弦ルックアップテーブル502、乗算器504、およびメモリ506を備える。正弦ルックアップテーブル502は、DPLL300によって生成された位相信号を受け取り、その位相信号に基づいて、正弦波信号を生成する。基本的には、このテーブル502は、電力網電圧に位相ロックされた波形を生成する。したがって、正弦ルックアップテーブルは、実際の電圧波形に関係なく、電力網上における小さな歪みの電流を生成するのを助ける。乗算器504は、波形を、必要とされる出力電流と乗算する。その結果は、必要とされる出力電流を示すスケールされたデジタル信号となる。この信号は、アドレスとしてメモリ506に結合される。

10

【0033】

[0040]メモリ506は、どのような種類のコンピュータ可読メモリであってもよい。メモリ506は、ランダムアクセスメモリまたはリードオンリーメモリから構成されてもよい。メモリ506は、8ビット正弦波信号に加えて、ADC210およびADC220によって生成された信号（例えば、6ビット信号）を受け取る。そのようなものとして、20ビットのワードが、メモリをアドレス指定するのに使用される。メモリ506は、アドレス入力を受け取り、インターリーブ（IL）ビット、擬似共振（QR）ビット、およびピーク電流制御ビットのようなインバータモードおよび位相信号設定を出力する。これらの信号は、電力変換回路200を制御するのに使用される。

20

【0034】

[0041]制御信号発生器の図示される実施形態においては、メモリ506は、20ビットアドレスによって配列されたルックアップテーブルとして使用される。そのようなものとして、DC電流、DC電圧、およびAC位相の現在の値が、特定のモードにおけるインバータの動作を助けるための制御信号を選択するのに使用される。メモリ506には、DC電流、DC電圧、およびAC位相の様々な組み合わせに対して生成されるべき制御信号を示すテーブルがプレインストールされている。この実施形態においては、メモリが使用されるが、当業者であれば、マイクロプロセッサまたはマイクロコントローラが、DC電流、DC電圧、およびAC位相を考慮して制御信号を生成するのに使用されてもよいことがわかるはずである。

30

【0035】

[0042]図6は、本発明のマイクロインバータの動作の方法600の例示的な実施形態を示すフローチャートである。この方法600は、それぞれのシーケンスステップにおいて、例えば、クロック遷移ごとに実行される。そのようなものとして、与えられたACサイクル中、インバータは、そのサイクル中の動作の様々なモードを使用することができる。

【0036】

[0043]方法600は、ステップ602において開始し、ステップ604に進む。ステップ604において、方法600は、入力電力が電力しきい値よりも大きいかどうかの計算および検査を実行する。入力電力を計算するために、DC電圧サンプルは、DC電流サンプルを乗算される。動作電力が、電力しきい値よりも大きければ、方法600はステップ606に進み、そのステップ606において、モードはインターリーブフライバックモードとなる。インターリーブフライバックモードは、システムの電力変換要件を共有するのに使用されるさらなる電力段を選択する。しきい値は、入力電力レベルが単一電力段の安全レベルを越えた場合にさらなる電力段が使用されることを保証するように設定される。さらなる電力段は、電力の量に比例して使用されてもよい。さらなる電力段が必要な場合、ステップ608において、インターリーブモードビットが設定される（IL=1）。別の実施形態においては、マイクロインバータは、インターリーブフライバックモードを使用しなくてもよい。すなわち、ただ1つの電力段しか存在しない。このような実施形態に

40

50

おいては、ステップ 604、606、および 608 は使用されない。

【0037】

[0044]メモリをルックアップテーブルとして使用する実施形態においては、「高い」電力レベルを示す電流および電圧の値が、 $IL = 1$ を出力するテーブルエントリをアドレス指定するのに使用され、もしそうでなければ、「低い」電力レベルに対して、 $IL = 0$ となる。マイクロプロセッサを使用する実施形態は、機能的なIF文、THEN文、ELSE文としてフローチャートを実施する。

【0038】

[0045]ステップ 610において、方法 600は、DC出力電圧が電力変換回路 200に対して擬似共振フライバックモードを使用するほどに十分なものであるかどうかを問合わせる。否定的な回答であれば、方法 600は、通常フライバックモードに切り替えるかまたは通常フライバックモードのままている。しかしながら、DC入力電圧が、ステップ 610の問い合わせに対して肯定的な回答を得るのに十分なものであれば、方法 600は、ステップ 614に進み、そのステップ 614において、擬似共振フライバックモードが選択される。インターリーブモード、擬似共振フライバックモード、または、インターリーブ通常フライバックモードを組み合わせたモードを選択することも可能である。ステップ 616において、擬似共振ビット ($QR = 1$) が設定される。ステップ 618において、電流信号およびモード選択ビットが生成される。方法は、ステップ 620において終了する。

【0039】

[0046]図 7は、電流制御回路 228 (図 2)の例示的な実施形態の詳細ブロック図である。回路 228は、デジタル-アナログ変換器(DAC) 704、比較器 706、フリップフロップ 708、スイッチ 710、抵抗 712、および補助擬似共振(QR)モード回路 714を備える。メモリ 506によって生成されたピーク電流制御信号が、DAC 704に結合される。DAC 704は、デジタル信号をアナログ信号に変換し、そのアナログ信号は、比較器 706の-入力に結合される。バイアス抵抗 712の一方の端子は、比較器 706の+入力およびスイッチ 710のドレインに結合する。スイッチ 710は、MOSFET、BJT、IGBT、または、当分野において知られているその他のどのような形態のスイッチであってもよい。抵抗 712の他方の端子は接地される。そのようなものとして、比較器 706は、バイアス抵抗 712における信号と比較した電流制御信号のレベルに依存するスイッチとして動作する。2つの信号の相対的な状態は、SRフリップフロップ 708をリセットする。

【0040】

[0047]フリップフロップ 708は、2つの入力「R」および「S」および1つの出力「Q」を有する。オペアンプ 706の出力は、フリップフロップ 708の「R」入力に結合する。電力伝送サイクル開始点であってもよいスタートTon信号が、フリップフロップ 708の「S」入力に結合される。「Q」出力は、スイッチ 710のゲートを駆動する。

【0041】

[0048]補助QR回路 714は、モードが擬似共振モードであるときに、スイッチ 718によってトリガーされる。補助QR回路 714は、コンデンサ 716、ダイオード 720、および補助電力スイッチ 718 (MOSFET)を備える。回路 714は、回路の擬似共振動作を助けるために、主スイッチ 710の両端のコンデンサ 716をスイッチする。コンデンサ 716の第1の端子は、主スイッチ 710のソース端子に結合する。コンデンサ 716の第2の端子は、スイッチ 718のソース端子に結合する。スイッチ 718のドレイン端子は接地される。ダイオード 720は、ドレイン端子とソース端子との間に接続される。スイッチ 718のゲートは、メモリ 506からのQRビットによって制御される。

【0042】

[0049]フライバックモードで動作しているとき、サイクルの開始点において、一次コイルに流れる電流はゼロであり、主スイッチ 710がターンオンされる。一次コイルに流れ

10

20

30

40

50

る電流は、スイッチ710が開かれる所定の値 I_{pp} に到達するまで、線形に増加する。そして、一次コイルに蓄積されたエネルギーは、二次コイルに伝送され、その二次コイルにおいて、電流は I_{pp}/n まで瞬時に立ち上がり、ここで n は、トランスの二次側と一次側の巻数比である。主スイッチ上の電圧は、 $V_{in} + V_{out}/n$ まで増加する。出力ダイオード(図2に示される232)がターンオフし、再びサイクルが開始されてもよいとき、二次側の電流は、傾き V_{out}/L_s でゼロまで線形に降下する。サイクル期間は、ほとんどのアプリケーションにおいて、 $2 \sim 50 \mu s$ である。

【0043】

[0050] 擬似共振フライバックモードで動作する場合、インバータは、漏れインダクタンスエネルギーを吸収するために、主スイッチ710の寄生キャパシタンスを使用し、あるいは、図示される実施形態においては、付加されたキャパシタンス(例えば、コンデンサー716)を使用する。したがって、QRビットは、スイッチ718をターンオンし、付加的コンデンサーを主スイッチ710の両端に接続するように設定される。また、スイッチ710のターンオン時間を適切に選択することによって、ゼロ電圧ターンオン特性およびゼロ電圧ターンオフ特性を有することが可能である。これは、全体的効率のために実施される。このアプローチに関する問題の1つは、すべての動作条件に対して真のゼロ電圧を達成できないことである。例えば、二次反射電圧(V_{out}/n)は、ゼロ電圧ターンオンを有するために、入力電圧よりも大きいものでなければならない。

【0044】

[0051] インターリーブモードにおいては、2つ以上の個々の電力段(フライバックモードまたは擬似共振フライバックモードのいずれかで動作する)が組み合わせられて、それぞれのサイクルにおいて同じ周波数で動作することができるが、位相はインターリーブされる。このようにして、きわめて大きな電流をインバータが扱うことができる。主電力段はほぼ常時使用されるが、補助電力段は、必要とされるときに、すなわち、ILビットが設定されているときに使用されてもよい。補助電力段は、遅延して動作させられる。2つの電力段が使用される場合、遅延はACサイクルの $1/2$ であり、3つの電力段が使用される場合、遅延はACサイクルの $1/3$ であり、以下、 N 段の場合にも同様である。このようなインバータは、電力経路で使用される部品の寸法を縮小すること、それぞれの電力段における定格電流が単一電力段アプローチと比較して $1/2$ になること、EMI/RFIの発生を減少させることなどを含む多くの利点を有し得る。

【0045】

[0052] 上述したアプローチは、必要とされる出力電圧および出力電流に基づいて、インバータのトポロジーを、通常フライバックモードからインターリーブ擬似共振のためのインターリーブフライバックモードに動的に変更するのに使用される。より低い電圧出力および電流出力においては、一次側に流れる電流は、きわめて小さいので、ターンオフ時の漏れインダクタンスおよびターンオン時の寄生キャパシタンスの放電において、わずかな量のエネルギーしか失われない。中程度の出力電流においては、入力フィルタおよび出力フィルタにおける「実効」電流、すなわち、出力ノイズを減少させるために、2つの電力段をインターリーブすることが可能である。出力電圧が十分に大きいとき、システムは、全体的効率を改善するために、擬似共振モードに切り替えられる。

【0046】

[0053] 以上、様々な実施形態を説明したが、それらは限定するものではない単なる例として提示されたことを理解すべきである。したがって、好ましい実施形態の広さおよび範囲は、上述した例としての実施形態のいずれかに限定されるのではなく、添付の特許請求の範囲に記載される、請求項およびそれと等価なものによってのみ定義される。

【図面の簡単な説明】

【0047】

【図1】 本発明の一実施形態を使用する例示的な発電システムのブロック図である。

【図2】 図1に示される例示的なマイクロインバータの詳細ブロック図である。

【図3】 図2に示されるコントローラの例示的な実施形態のブロック図である。

10

20

30

40

50

【図4】図3に示されるデジタル位相ロックループの例示的な実施形態のブロック図である。

【図5】制御信号発生器の例示的な実施形態の詳細ブロック図である。

【図6】本発明によるマイクロインバータの動作の方法600の例示的な実施形態を示すフローチャートである。

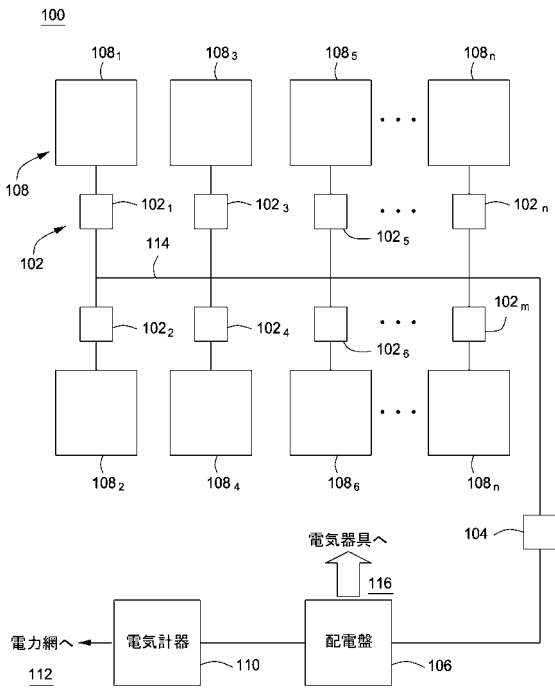
【図7】電流制御回路の例示的な実施形態の詳細ブロック図である。

【符号の説明】

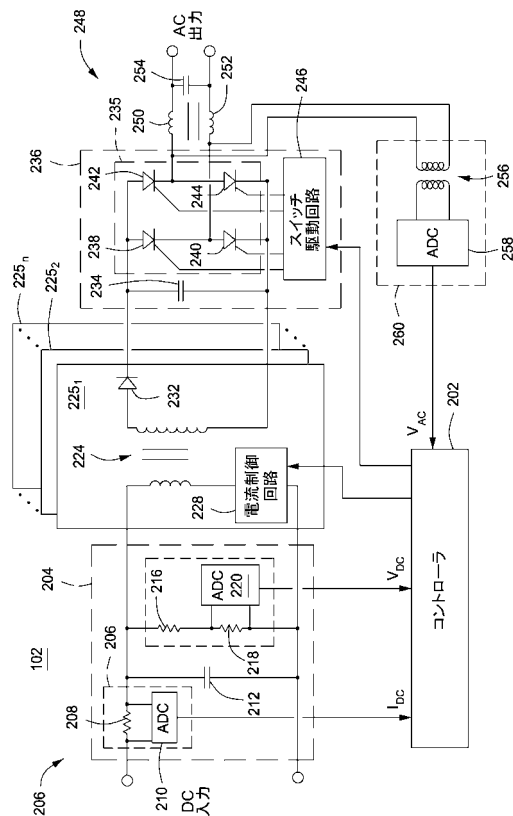
【0048】

100...発電システム、102₁、102₂、・・・、102_n...マイクロインバータ、104...ジャンクションボックス、106...配電盤、108₁、108₂、・・・、108_n...光起電性パネル、110...電気計器、114...ACバス。

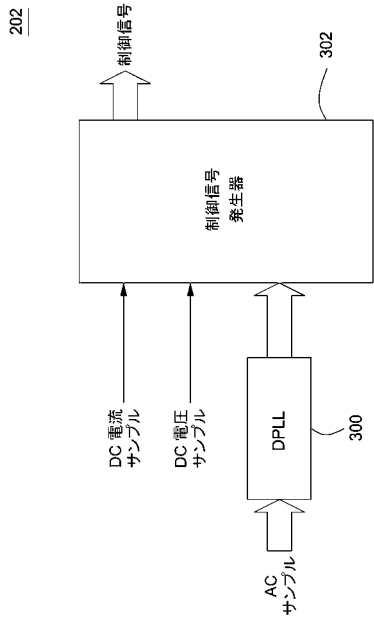
【図1】



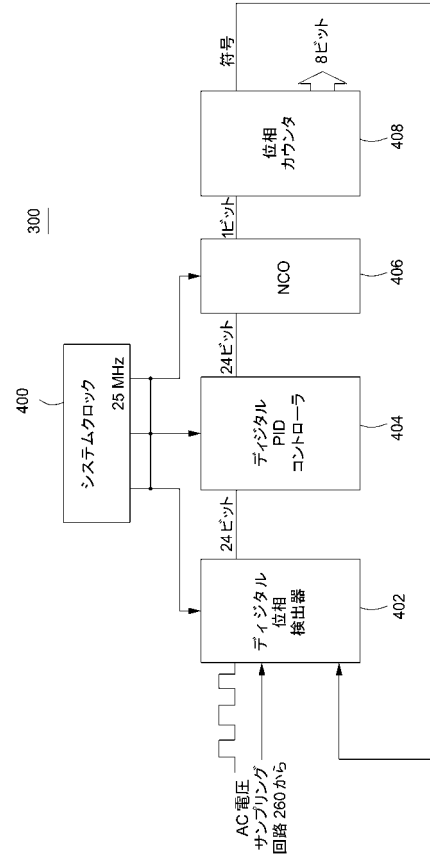
【図2】



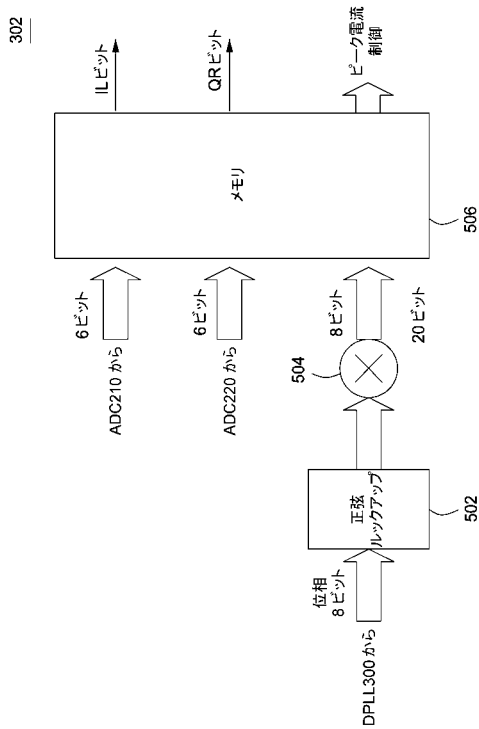
【図3】



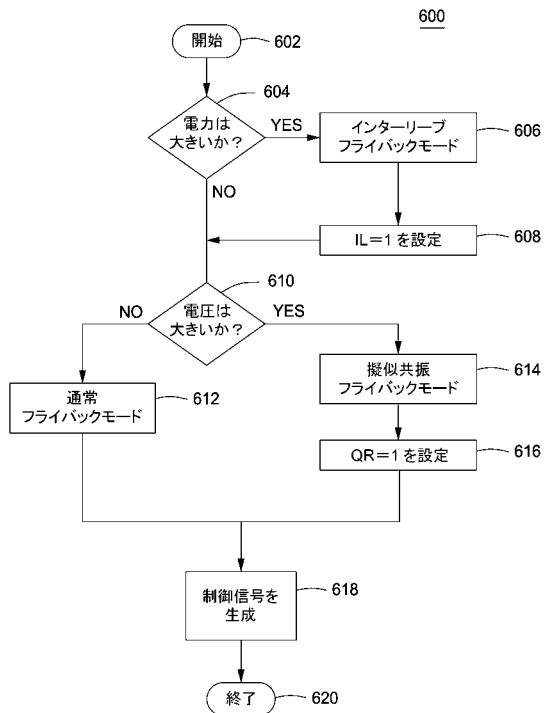
【図4】



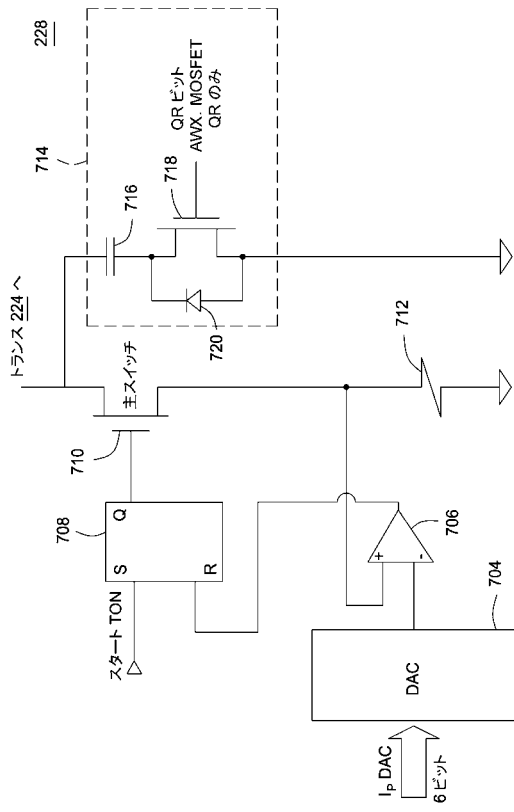
【図5】



【図6】



【図7】



フロントページの続き

審査官 櫻田 正紀

- (56)参考文献 特開2003-235252(JP,A)
特開昭59-070147(JP,A)
特開平09-047021(JP,A)
特開平09-131067(JP,A)
米国特許第06255804(US,B1)

- (58)調査した分野(Int.Cl., DB名)
H02M 7/48
H02M 3/28