

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2023年2月9日(09.02.2023)



(10) 国際公開番号

WO 2023/013343 A1

- (51) 国際特許分類:
H02M 3/28 (2006.01)
- (21) 国際出願番号: PCT/JP2022/026657
- (22) 国際出願日: 2022年7月5日(05.07.2022)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2021-126369 2021年8月2日(02.08.2021) JP
- (71) 出願人: 株式会社村田製作所 (MURATA MANUFACTURING CO., LTD.) [JP/JP]; 〒6178555 京都府長岡京市東神足1丁目10番1号 Kyoto (JP).
- (72) 発明者: 細谷 達也 (HOSOTANI Tatsuya); 〒6178555 京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内 Kyoto (JP). 高辻寛之(TAKATSUJI Hiroyuki); 〒6178555 京都府

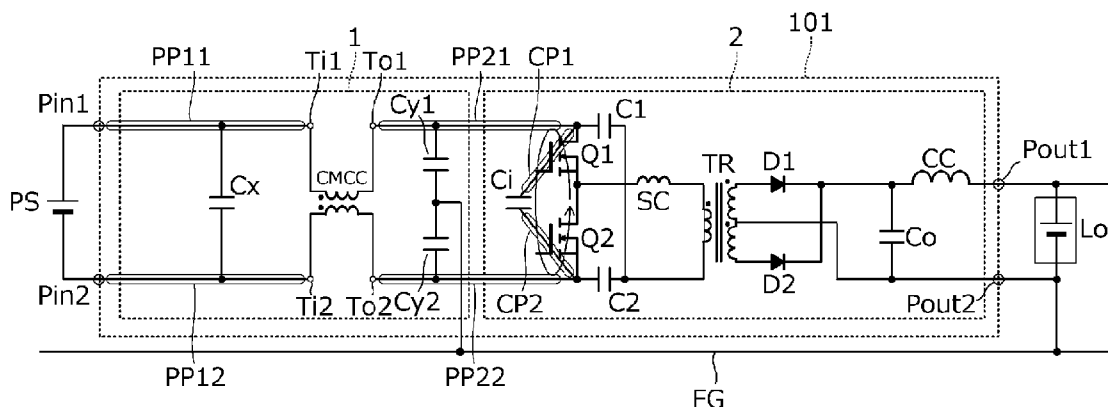
長岡京市東神足1丁目10番1号 株式会社村田製作所内 Kyoto (JP). 石倉 祐樹 (ISHIKURA Yuki); 〒6178555 京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内 Kyoto (JP).

(74) 代理人: 弁理士法人 楓国際特許事務所 (KAEDE PATENT ATTORNEYS' OFFICE); 〒5400011 大阪府大阪市中央区農人橋1丁目4番34号 Osaka (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD,

(54) Title: SWITCHING POWER SUPPLY DEVICE

(54) 発明の名称: スイッチング電源装置



(57) Abstract: A noise reduction circuit (1) is provided with a surface mount type common mode choke coil (CMCC) that is mounted on a circuit board. The output terminals (To1, To2) of the common mode choke coil (CMCC) are connected through second circuit patterns (PP21, PP22) to an input capacitor (Ci). The two terminals of the input capacitor (Ci) are connected through third circuit patterns (CP1, CP2) to the two input terminals of a switching circuit. The path length of the second circuit patterns is longer than the path length of the third circuit patterns, and among a plurality of current paths, the path length of the third circuit patterns is the shortest as compared to the path lengths of the other current paths. First circuit patterns (PP11, PP12) face each other in parallel to form a first parasitic capacitance (Cx) and the second circuit patterns face each other in parallel to form second parasitic capacitances (Cy1, Cy2).



WO 2023/013343 A1

SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT,
TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

(57) 要約: ノイズ低減回路 (1) は、回路基板に実装される表面実装型のコモンモードチョークコイル (CMCC) を備える。コモンモードチョークコイル (CMCC) の出力端子 (To1, To2) は第2回路パターン (PP21, PP22) を通じて入力キャパシタ (Ci) に接続される。入力キャパシタ (Ci) の2つの端子は第3回路パターンを (CP1, CP2) を通じてスイッチング回路の2つの入力端に接続される。第2回路パターンの経路長は第3回路パターンの経路長よりも長く、複数の電流経路のうち、第3回路パターンの経路長は、他の電流経路の経路長に比べて最も短い。第1回路パターン (PP11, PP12) は互いに並行に対面して第1寄生容量 (Cx) を形成し、第2回路パターンは互いに並行に対面して第2寄生容量 (Cy1, Cy2) を形成する。

明 細 書

発明の名称：スイッチング電源装置

技術分野

[0001] 本発明は、直流入力電源の入力部、DC-DCコンバータ及びノイズ低減回路が設けられた回路基板を備えるスイッチング電源装置に関する。

背景技術

[0002] 特許文献1には、スイッチング回路、絶縁トランス、整流部、フィルタ部を有するスイッチング電源装置が示されている。

先行技術文献

特許文献

[0003] 特許文献1：特開2014-212623号公報

発明の概要

発明が解決しようとする課題

[0004] 一般に、絶縁トランスを備えたDC-DCコンバータでは、絶縁トランスの1次巻線と2次巻線との間に形成される寄生容量により、スイッチング素子がターンオンまたはターンオフした際に急峻な電圧変化が発生するので、直流電圧の出力ラインにコモンモードのノイズ電流が流れる。このノイズ電流は、出力部に接続される低電圧バッテリーなどに到達すると、この低電圧バッテリーに接続されている他の電子機器に対して電磁干渉を引き起こす。

[0005] 上記ノイズ電流は出力部の負極を通して金属筐体およびフレームグランドを流れる。また、スイッチング素子と金属筐体との間に形成される浮遊容量により、スイッチング素子がターンオンまたはターンオフした際に、急峻な電圧変化が発生し、金属筐体およびフレームグランドにコモンモードのノイズ電流が流れる。これらのノイズ電流が、フレームグランドとワイヤーハーネスとの間などに形成される浮遊容量を通して、入力部に接続されている高電圧バッテリーなどに到達すると、この高電圧バッテリーに接続されている他の電子機器に対して電磁干渉を引き起こす。

[0006] 特許文献1に記載のスイッチング電源装置では、入力部側の電磁干渉対策のため、直流入力ラインにコモンモードチョークコイルが設けられ、出力部側の電磁干渉対策のために、直流出力ラインにチョークコイルとキャパシタによるフィルタ回路が設けられている。

[0007] 一方、ノイズの周波数帯においてコモンモードチョークコイルやチョークコイルのインピーダンスを大きくするには、コイルの巻数を増やす必要がある。しかし、そのことによりコイルの巻線に起因する銅損による電力損失は大きくなり、電力変換効率の低下を招く。また、コモンモードチョークコイルの電力損失が大きくなると、コモンモードチョークコイルを構成するコアがキュリー温度に近づくことによって、コモンモードチョークコイルのインピーダンスが低下すると、EMIノイズが大きくなる場合がある。

[0008] そこで、本発明の目的は、DC-DCコンバータとノイズ低減回路とを備えたスイッチング電源装置において、スイッチング素子のスイッチング動作により発生するコモンモードノイズを抑制させたスイッチング電源装置を提供することにある。

課題を解決するための手段

[0009] 本開示の一例としてのスイッチング電源装置は、
直流入力電源の入力部と、直流電力の出力部と、DC-DCコンバータと、ノイズ低減回路と、が設けられた回路基板を備える、
前記DC-DCコンバータは、入力キャパシタと、スイッチング回路と、出力平滑キャパシタと、を備え、
前記ノイズ低減回路は、前記回路基板に実装され、2つの入力端子及び2つの出力端子を有する表面実装型のコモンモードチョークコイルを備え、
前記コモンモードチョークコイルの前記2つの入力端子は、第1回路パターンを通して前記入力部の正極と負極とにそれぞれ電氣的に接続され、
前記コモンモードチョークコイルの前記2つの出力端子は、第2回路パターンを通して前記入力キャパシタの2つの端子にそれぞれ電氣的に接続され、

前記入力キャパシタの2つの端子は第3回路パターンを通して前記スイッチング回路の2つの入力端にそれぞれ接続され、

前記回路基板は、前記スイッチング回路のスイッチング動作によりスイッチング電流が流れる複数の電流経路として前記第1回路パターン、前記第2回路パターンおよび前記第3回路パターンを含み、

前記第2回路パターンの経路長は前記第3回路パターンの経路長よりも長く、

前記複数の電流経路のうち、前記第3回路パターンの経路長は、他の電流経路の経路長に比べて最も短く、

前記第1回路パターンが互いに並行に対面することで形成される第1寄生容量と、

前記第2回路パターンが互いに並行に対面することで形成される第2寄生容量と、

前記第1寄生容量、前記コモンモードチョークコイル及び前記第2寄生容量によるフィルタを有するノイズ平衡回路と、を備えることを特徴とする。

発明の効果

[0010] 本発明によれば、多層回路基板の構造を用いて形成する寄生容量を用いてノイズ平衡回路が形成されることで、寄生容量による等価キャパシタンスにより部品数が削減され、ノイズ平衡回路において、スイッチング素子のスイッチング動作により発生するノイズを相殺して平衡化し、コモンモードノイズの発生を抑制したスイッチング電源装置が得られる。

図面の簡単な説明

[0011] [図1]図1は第1の実施形態に係るスイッチング電源装置101の回路図である。

[図2]図2は第1の実施形態に係るスイッチング電源装置101に流れるノイズ電流の経路を示す図である。

[図3]図3はコモンモードチョークコイルの斜視図である。

[図4]図4はスイッチング電源装置の回路基板上の構成を示す斜視図である。

[図5]図5 (A)、図5 (B)、図5 (C)は、第2の実施形態に係るスイッチング電源装置の、特に基板に対するスイッチング素子 Q_1 、 Q_2 及び入力キャパシタ C_i の実装構造を示す図である。

[図6]図6は、第3の実施形態に係るスイッチング電源装置103Aの回路図である。

[図7]図7は第3の実施形態に係る別のスイッチング電源装置103Bの回路図である。

発明を実施するための形態

[0012] 以降、図を参照して幾つかの具体的な例を挙げて、本発明を実施するための複数の形態を示す。各図中には同一箇所同一符号を付している。要点の説明又は理解の容易性を考慮して、実施形態を説明の便宜上、複数の実施形態に分けて示すが、異なる実施形態で示した構成の部分的な置換又は組み合わせは可能である。第2の実施形態以降では第1の実施形態と共通の事柄についての記述を省略し、異なる点についてのみ説明する。特に、同様の構成による同様の作用効果については実施形態毎には逐次言及しない。

[0013] 《第1の実施形態》

図1は第1の実施形態に係るスイッチング電源装置101の回路図である。スイッチング電源装置101は、直流入力電源の入力部 P_{in1} 、 P_{in2} と、直流電力の出力部 P_{out1} 、 P_{out2} と、DC-DCコンバータ2と、ノイズ低減回路1と、が設けられた回路基板を備える。

[0014] DC-DCコンバータ2は、入力キャパシタ C_i 、スイッチング素子 Q_1 、 Q_2 によるスイッチング回路、キャパシタ C_1 、 C_2 、平滑コイル S_C 、絶縁トランス T_R 、ダイオード D_1 、 D_2 、出力平滑キャパシタ C_o 及びチョークコイル C_C を含んで構成されている。

[0015] ノイズ低減回路1は、上記回路基板に実装され、2つの入力端子 T_{i1} 、 T_{i2} 及び2つの出力端子 T_{o1} 、 T_{o2} を有する表面実装型の共通モードチョークコイル C_{MCC} を備える。

[0016] コモンモードチョークコイル C_{MCC} の2つの入力端子 T_{i1} 、 T_{i2} は

、第1回路パターンPP11、PP12を通して入力部の正極(Pin1)と負極(Pin2)とにそれぞれ電氣的に接続されている。第1回路パターンPP11、PP12の間にはXキャパシタCxが設けられている。また、入力キャパシタCiの両端とフレームグランドFGとの間にはYキャパシタCy1、Cy2が設けられている。

[0017] コモンモードチョークコイルCMCCの2つの出力端子To1、To2は、第2回路パターンPP21、PP22を通して入力キャパシタCiの2つの端子にそれぞれ電氣的に接続されている。

[0018] 入力キャパシタCiの2つの端子は第3回路パターンCP1、CP2を通して、スイッチング素子Q1、Q2によるスイッチング回路の2つの入力端にそれぞれ接続されている。

[0019] スwitching素子Q1、Q2の接続点と絶縁トランスTRの1次巻線の一端との間に平滑コイルSCが接続されていて、絶縁トランスTRの1次巻線他端はキャパシタC1、C2を通して第2回路パターンPP21、PP22に接続されている。

[0020] 絶縁トランスTRの2次巻線にはダイオードD1、D2及び出力平滑キャパシタCo及びチョークコイルCCが接続されている。

[0021] 以下、スイッチング電源装置101の動作について示す。直流入力電源PSは例えばリチウムイオン電池であり、例えば数百V程度(200Vから600V程度)の高電圧バッテリーであり、その直流電圧が入力部Pin1、Pin2に入力される。スイッチング素子Q1、Q2はスイッチング制御回路からの制御信号によって制御され、スイッチング素子Q1とスイッチング素子Q2は交互にオン/オフされる。このスイッチング素子Q1、Q2によるスイッチング回路の出力電圧は絶縁トランスTRの一次巻線に印加され、スイッチング回路の出力電流は絶縁トランスTRの一次巻線に流れる。ダイオードD1、D2は絶縁トランスTRの二次巻線の出力電流を整流する。ダイオードD1、D2は本発明に係る整流素子の一例である。出力平滑キャパシタCoはダイオードD1、D2による整流電圧を平滑する。チョークコイル

CCは出力平滑キャパシタC_oと出力部P_{out 1}, P_{out 2}との間に流れる電流を平滑化する。負荷L_oは例えば鉛蓄電池であり、例えば12V程度の低電圧バッテリーである。

[0022] 上記回路基板はスイッチング回路のスイッチング動作によりスイッチング電流が流れる複数の電流経路を備える。スイッチング素子Q₁, Q₂及び入力キャパシタC_iは、第3回路パターンCP₁, CP₂を含む電流ループを形成する。そして、第2回路パターンPP_{2 1}, PP_{2 2}の経路長は第3回路パターンCP₁, CP₂の経路長よりも長い。また、上記複数の電流経路のうち、第3回路パターンCP₁, CP₂の経路長は、他の電流経路の経路長に比べて最も短い。

[0023] 上記XキャパシタC_xは、第1回路パターンPP_{1 1}, PP_{1 2}が互いに並行に対面して生じる寄生容量であり、本発明に係る「第1寄生容量」に対応する。また、上記YキャパシタC_{y 1}, C_{y 2}は、第2回路パターンPP_{2 1}, PP_{2 2}が互いに並行に対面して生じる寄生容量であり、本発明に係る「第2寄生容量」に対応する。

[0024] 上記XキャパシタC_x、コモンモードチョークコイルCMCC及びYキャパシタC_{y 1}, C_{y 2}により、C-L-Cのπ型ローパスフィルタが形成される、このローパスフィルタによりノイズが低減される。特に、第2寄生容量はコモンモードノイズを低減する。

[0025] 図1に示す例では、YキャパシタC_{y 1}, C_{y 2}とフレームグランドFGとを直接接続しているが、このYキャパシタC_{y 1}, C_{y 2}とフレームグランドFGとは容量性素子又はインピーダンス素子を通して電氣的に接続してもよい。そのことにより、フレームグランドFGの材質や構造に適用した効果的なノイズ低減効果が得られる。

[0026] 直流入力電源PSには、この直流入力電源PSから電力供給を受けて高電圧で動作する他の電子機器が接続されている。この他の電子機器は例えばインバータやモータである。また、負荷L_oは低電圧バッテリーであり、この低電圧バッテリーから又はスイッチング電源装置101から電力供給を受ける。

この他の電子機器は、上記低電圧で動作する例えばカーナビゲーションシステムや無線通信装置である。

[0027] 本実施形態のスイッチング電源装置101では、図1に示したように、回路基板はスイッチング回路のスイッチング動作によりスイッチング電流が流れる複数の電流経路を備える。そして、第2回路パターンPP21, PP22の経路長は第3回路パターンCP1, CP2の経路長よりも長い。また、上記複数の電流経路のうち、第3回路パターンCP1, CP2の経路長は、他の電流経路の経路長に比べて最も短い。このことにより、ノイズ発生源であるスイッチング素子Q1, Q2のスイッチングにより発生するコモンモードノイズ電流は、スイッチング素子Q1, Q2及び入力キャパシタCiによる電流ループを流れる。この電流ループの一部である第3回路パターンCP1, CP2の経路長は、他の電流経路の経路長に比べて最も短い。したがって、この電流ループから生じるコモンモードノイズは十分に抑制される。

[0028] 次に、ノイズ低減回路1の作用について説明する。図2は第1の実施形態に係るスイッチング電源装置101に流れるノイズ電流の経路を示す図である。

[0029] 図2において、直流入力電源PSには、この直流入力電源PSから電力供給を受ける他の電子機器201が接続されている。この他の電子機器201は高電圧で動作する、例えばインバータやモータである。また、この例では、負荷Loは低電圧バッテリーであり、この低電圧バッテリーから又はスイッチング電源装置101から電力供給を受ける他の電子機器202が接続されている。この他の電子機器202は上記低電圧で動作する、例えばカーナビゲーションシステムや無線通信装置である。

[0030] スwitchング電源装置101は、フレームグランドFGに導通する金属筐体内に設けられている。スイッチング電源装置101を構成する回路基板のグランドパターンは金属筐体を通してフレームグランドFGに導通している。すなわち、スイッチング電源装置101の出力部の負極Pout2は金属筐体に接続されている。このことにより、フィードバック制御回路の動作が

安定し、ノイズ低減効果が高い。

- [0031] 他の電子機器201とフレームグランドFGとの間に寄生容量 C_{s1} 、スイッチング素子 $Q1$ 、 $Q2$ と金属筐体との間に寄生容量 C_{s2} がそれぞれ形成されている。
- [0032] 上述のとおり、他の電子機器201はインバータやモータであり、絶縁体シートを通して電氣的に絶縁状態且つ熱的に伝導状態でフレームグランドFGに搭載されている。この絶縁体シートを介在する部分に寄生容量 C_{s1} が生じる。
- [0033] スwitching素子 $Q1$ 、 $Q2$ は、発生する熱を金属筐体及びフレームグランドFGに放熱するため絶縁体シートを通して金属筐体に対して熱的に結合している。この絶縁体シートを介在する部分に上記寄生容量 C_{s2} が生じる。
- [0034] 従来の回路構成では、ノイズ発生源であるスイッチング素子 $Q1$ 、 $Q2$ からのコモンモードノイズ電流は寄生容量 C_{s2} 、 C_{s1} 及びフレームグランドFGを経由して他の電子機器201に流れる。このことにより、他の電子機器201に電磁干渉を引き起こす。また、フレームグランドFGに流れるコモンモードノイズ電流により高周波磁界が発生し、移動体から外部へ電磁ノイズが放射される。そのことにより、外部の移動体や外部の電子機器に電磁干渉を引き起こす。
- [0035] また、コモンモードノイズ電流の経路において、コモンモードノイズ電流が流れることによるジュール損失が生じる。したがって、この損失分による電力変換効率の低下も生じる。
- [0036] 一方、本実施形態のスイッチング電源装置101では、図2に示すように、ノイズ発生源であるスイッチング素子 $Q1$ 、 $Q2$ からのコモンモードノイズ電流は寄生容量 C_{s2} 及びフレームグランドFGを経由してYキャパシタ C_{y1} 、 C_{y2} を経由して還流する。このことにより、ノイズ電流が入力部 $Pin1$ 、 $Pin2$ に到達せず、他の電子機器201に対する電磁干渉が防止される。

- [0037] Xキャパシタ C_x とYキャパシタ C_{y1} , C_{y2} との間にコモンモードチョークコイルCMCCが設けられているので、Xキャパシタ C_x 、コモンモードチョークコイルCMCC及びYキャパシタ C_{y1} , C_{y2} により、コモンモードノイズに対するローパスフィルタが形成され、このローパスフィルタによって、電子機器201に対するノイズ電流が抑制される。
- [0038] 本実施形態のスイッチング電源装置の他の特徴的な作用効果について次に述べる。
- [0039] (a) 図1で表現したとおり、コモンモードチョークコイルCMCCと入力キャパシタ C_i との間に、Yキャパシタ C_{y1} , C_{y2} が電氣的に接続されている。このことにより、コモンモードチョークコイルCMCCとYキャパシタ C_{y1} , C_{y2} とで2つのローパスフィルタが構成されて、ノイズ低減効果が大きい。
- [0040] (b) スwitching素子 Q_1 , Q_2 によるスイッチング回路は多層回路基板の一方主面に配置され、入力キャパシタ C_i は多層回路基板の他方主面に配置される(第2の実施形態、図5(A)、図5(B)、図5(C)を参照)。入力キャパシタ C_i 及びスイッチング回路に流れる電流ループの面は多層回路の他の回路部を流れる電流経路に対して非並行であって、入力キャパシタ C_i は、多層回路基板上のスイッチング回路の一端の接続部と他端の接続部とに最短となるように、例えば、1または複数のスルーホール導体を通して直接的に接続されている。このことにより、スイッチング回路と入力キャパシタ C_i とに流れる電流経路の経路長を他の電流経路の経路長に比べて最も短くできる。
- [0041] (c) Yキャパシタ C_{y1} , C_{y2} の接続点は、フレームグランドFGに電氣的に接続されているので、Yキャパシタ C_{y1} , C_{y2} はコモンモードノイズを効率的に低減する。
- [0042] (d) Yキャパシタ C_{y1} , C_{y2} の接続点は、フレームグランドFGに電氣的に接続されている。このことによりコモンモードノイズ電流の低減効果が高い。なお、容量性素子又はインピーダンス素子を通して、電氣的にフレ

ームグラウンドに接続してもよい。

- [0043] (e) 直流電力の出力部 P_{out1} , P_{out2} のうちの負極 (P_{out2}) は、スイッチング電源装置 101 の筐体のフレームグラウンド FG と同電位である。このことにより、出力電圧を検出して、スイッチング素子 $Q1$ 、 $Q2$ のスイッチング動作を制御することで出力電圧を所定値に安定化させる「フィードバック制御回路 (図示を省略する。)」の動作が安定し、ノイズ低減効果が高い。
- [0044] (f) ノイズ低減回路 1 は直流入力電源 PS と入力キャパシタ C_i との間に位置して、回路基板において入力部 P_{in1} , P_{in2} と DC-DC コンバータ 2 との間に直線的に配置されている (第 2 の実施形態、図 4 を参照)。この構成では、回路を構成する複数の電子部品などにおいて、電磁干渉によるノイズの飛びつきを低減できるといった作用によりノイズ低減効果が高い。
- [0045] (g) ノイズ低減回路 1 は、正極と負極に対して対称となる構成であるので、コモンモードノイズの打ち消し効果が大きく、コモンモードノイズの発生が抑制される。
- [0046] (h) ノイズ低減回路 1 は、その正極及び負極のパターンがコモンモードチョークコイルを実装するための部品実装ランドに比べて十分に大きい。このことにより、コモンモードチョークコイルにおける発熱の放熱性が高い。
- [0047] (i) 回路基板は、フレームグラウンド層を備えるので、ノイズ低減効果が高く、また、電力変換動作が安定化する。
- [0048] (j) 入力部 P_{in1} , P_{in2} の正極及び入力キャパシタ C_i の正極の面積に対して入力部 P_{in1} , P_{in2} の負極及び入力キャパシタ C_i の負極の面積が大きいので、スイッチング制御回路のノイズ耐量が高まり、スイッチング電源装置の動作上の安定性が高い。
- [0049] (k) フレームグラウンド FG を DC-DC コンバータの出力部の負極と同電位とすることにより、シンプルな構造でノイズ平衡回路を構成することができ、ノイズ低減効果が高い。

- [0050] (l) 金属筐体を備え、それがフレームグランドFGと同電位となるように接続されているので、ノイズ低減効果が高い。
- [0051] (m) 回路基板を用いたノイズ低減回路1により形成されるノイズ平衡回路により、スイッチング素子Q1, Q2におけるスイッチング動作により発生するコモンモードノイズが相殺されて平衡化され、ノイズ低減効果を高めることができる。
- [0052] (n) コモンモードノイズが相殺されて平衡化され、ノイズ低減効果を高めることができるとともに高い放熱特性が得られる。つまり、ノイズ低減効果と放熱効果を同時に実現できる。
- [0053] (o) 回路基板における正極と負極のパターンによる寄生容量を利用するので、実装部品としてのキャパシタの数を削減し、小型軽量化が可能となる。
- [0054] (p) 回路基板を用いた寄生容量をローパスフィルタのキャパシタとして用いるので、ノイズ低減効果が高い。
- [0055] 《第2の実施形態》
第2の実施形態では、特にスイッチング電源装置の回路基板の構造について例示する。
- [0056] 図3はコモンモードチョークコイルの斜視図である。図4はスイッチング電源装置の回路基板上の構成を示す斜視図である。
- [0057] 図3に示すように、コモンモードチョークコイルCMCCは直方体状であり、下面に4つの端子Ti1, Ti2, To1, To2を形成している。このコモンモードチョークコイルCMCCは、樹脂ケースの内部に、リング状の磁性体コアと、その磁性体コアを巻回する導電体によるトロイダルコイルとを備える。
- [0058] 図4に示すように、回路基板PWBには、直流入力電源の入力部Pin1, Pin2のコネクタ、XキャパシタCx、コモンモードチョークコイルCMCC、YキャパシタCy1, Cy2及びDC-DCコンバータ2を設けている。入力部の正極(Pin1)、入力キャパシタCiの正極、入力部の負極(Pin2)及び入力キャパシタCiの負極は、複数のスルーホール導体

を通して回路基板PWBの複数の導体層にそれぞれ接続されている。このスイッチング電源装置の回路構成は第1の実施形態で示したとおりである。この構成により、放熱性が高く、また、導体損失が低減できる。

[0059] 図5(A)、図5(B)、図5(C)は、第2の実施形態に係るスイッチング電源装置の、特に基板に対するスイッチング素子Q1、Q2及び入力キャパシタCiの実装構造を示す図である。図5(A)は、入力キャパシタCi、スイッチング素子Q1、Q2が実装された回路基板PWBの側方から見た斜視図である。図5(B)は、回路基板PWBの平面図、図5(C)は回路基板PWBの下面図である。

[0060] 入力キャパシタCiは、並列接続された3つのチップキャパシタで構成され、それぞれ回路基板PWBの下面に実装されている。スイッチング素子Q1、Q2は回路基板PWBの上面に実装されている。入力キャパシタCiと、スイッチング素子Q1、Q2とは、回路基板PWBの平面視で重なる位置関係にある。

[0061] 図5(A)、図5(B)、図5(C)において、矢印は、入力キャパシタCi、スイッチング素子Q1、Q2からなる接続ループに流れる電流の経路を概念的に示している。

[0062] このように、スイッチング素子Q1、Q2が回路基板PWBの一方主面に実装され、入力キャパシタCiが回路基板PWBの他方主面に実装されることにより、また、入力キャパシタCiと、スイッチング素子Q1、Q2とは、回路基板PWBの平面視で少なくとも一部で重なることにより、入力キャパシタCi及びスイッチング回路に流れる電流ループの面は回路基板PWBの他方主面に形成された回路部を流れる電流経路に対して非並行となる。また、入力キャパシタCiは、回路基板PWB上においてスイッチング回路の一端の接続部と他端の接続部とに最短となるように直接的に接続されるので、入力キャパシタCi、スイッチング素子Q1、Q2からなる接続ループに流れる電流の経路は極めて短くなる。

[0063] また、本実施形態によれば、入力キャパシタCi、スイッチング素子Q1

、Q2からなる接続ループのループ面が回路基板PWBの面方向（側方）を向くので、回路基板PWBに実装されている他の部品とは磁界結合し難い。そのため、不要な結合によるノイズの伝搬や輻射が殆ど無い。

[0064] なお、入力キャパシタC_iは必ずしも回路基板の表面に実装されていなくてもよく、例えば、回路基板PWBを多層基板で構成し、この多層基板内に入力キャパシタC_iを形成してもよい。

[0065] 《第3の実施形態》

第3の実施形態では、入力部とスイッチング回路との間の構成が第1の実施形態で示した例とは異なるスイッチング電源装置について例示する。

[0066] 図6は、第3の実施形態に係るスイッチング電源装置103Aの回路図である。スイッチング電源装置103Aは、直流入力電源の入力部Pin1、Pin2と、直流電力の出力部Pout1、Pout2と、DC-DCコンバータ2と、ノイズ低減回路1と、が設けられた回路基板を備える。

[0067] スwitchング電源装置103Aは、図1に示したスイッチング電源装置101に比べて、YキャパシタCy1、Cy2と入力キャパシタC_iとの間に第2コモンモードチョークコイルCMCC2を備える点で異なる。この第2コモンモードチョークコイルCMCC2はノイズ低減回路の一部である。

[0068] 例えば、第1コモンモードチョークコイルCMCC1及び第2コモンモードチョークコイルCMCC2の一方の自己共振周波数は0.53MHz以上1.8MHz以下であり、他方の自己共振周波数は76MHz以上108MHz以下である。このような構成によれば、AMラジオ放送周波数帯（0.53MHz～1.8MHz）およびFMラジオ放送周波数帯（76MHz～108MHz）において、直流入力電源PSに接続されている他の電子機器201へのノイズ電流の伝搬を効果的に抑制して、他の電子機器201との電磁干渉を低減できる。

[0069] 図7は第3の実施形態に係る別のスイッチング電源装置103Bの回路図である。

[0070] スwitchング電源装置103Bも、図6に示したスイッチング電源装置1

03Aと同様に、入力部Pin1, Pin2と入力キャパシタCiとの間で、入力部Pin1, Pin2の正極と負極との間に接続したXキャパシタCxと、XキャパシタCxと入力キャパシタCiとの間で、入力部Pin1, Pin2の正極と金属筐体及びフレームグランドFGとの間、入力部Pin1, Pin2の負極と金属筐体及びフレームグランドFGとの間にそれぞれ接続したYキャパシタCy1, Cy2を備える。

- [0071] 図7に示すスイッチング電源装置103Bでは、YキャパシタCy1, Cy2と第1コモンモードチョークコイルCMCC1との間に第2コモンモードチョークコイルCMCC2を備える。例えば、第1コモンモードチョークコイルCMCC1及び第2コモンモードチョークコイルCMCC2の一方の自己共振周波数は0.53MHz以上1.8MHz以下であり、他方の自己共振周波数は76MHz以上108MHz以下である。このような構成でも、直流入力電源PSに接続されている他の電子機器201へのノイズ電流の伝搬を効果的に抑制して、他の電子機器201との電磁干渉を低減できる。
- [0072] このように、面実装型のコモンモードチョークコイルCMCCを複数備えることにより、複数の π 型フィルタが構成され、高いノイズ低減効果が得られる。また、複数の特定周波数のノイズを低減できる。
- [0073] 以上に示した実施形態以外に次のような構成のスイッチング電源装置を構成することもできる。
- [0074] 図1、図2に示した例では、絶縁トランスTRの出力を整流する整流素子をダイオードD1, D2で構成したが、スイッチング素子Q1, Q2と同期してスイッチングされる同期整流素子で構成してもよい。このことにより、整流素子での損失を低減できる。例えば、スイッチング電源装置101が電動車両に搭載されたDC-DCコンバータであるような場合に、DC-DCコンバータでの損失を低減できる。
- [0075] また、図1、図2では、降圧型のDC-DCコンバータ2を備えるスイッチング電源装置について例示したが、昇圧型のDC-DCコンバータや昇降圧型のDC-DCコンバータを備えるスイッチング電源装置についても本発

明は同様に適用できる。また、図1、図2等では、絶縁トランスTRを備える絶縁型のDC-DCコンバータ2を備えるスイッチング電源装置について例示したが、非絶縁型のDC-DCコンバータを備えるスイッチング電源装置についても本発明は同様に適用できる。

[0076] 最後に、本発明は上述した各実施形態に限られるものではない。当業者によって適宜変形及び変更が可能である。本発明の範囲は、上述の実施形態ではなく、特許請求の範囲によって示される。さらに、本発明の範囲には、特許請求の範囲内と均等の範囲内での実施形態からの変形及び変更が含まれる。

符号の説明

[0077] C1, C2…キャパシタ
CC…チョークコイル
Ci…入力キャパシタ
CMCC…コモンモードチョークコイル
CMCC1…第1コモンモードチョークコイル
CMCC2…第2コモンモードチョークコイル
Co…出力平滑キャパシタ
CP1, CP2…第3回路パターン
Cs2, Cs1…寄生容量
Cx…Xキャパシタ
Cy1, Cy2…Yキャパシタ
D1, D2…ダイオード
FG…フレームグラウンド
Lo…負荷
Pin1, Pin2…直流入力電源の入力部
Pout1, Pout2…直流電力の出力部
PP11, PP12…第1回路パターン
PP21, PP22…第2回路パターン

P S … 直流入力電源

P W B … 回路基板

Q 1 , Q 2 … スイッチング素子

S C … 平滑コイル

T i 1 , T i 2 … 入力端子

T o 1 , T o 2 … 出力端子

T R … 絶縁トランス

1 … ノイズ低減回路

2 … DC-DCコンバータ

1 0 1 , 1 0 3 A , 1 0 3 B … スイッチング電源装置

2 0 1 , 2 0 2 … 電子機器

請求の範囲

[請求項1] 直流入力電源の入力部と、直流電力の出力部と、DC-DCコンバータと、ノイズ低減回路と、が設けられた回路基板を備えるスイッチング電源装置において、

前記DC-DCコンバータは、入力キャパシタと、スイッチング回路と、出力平滑キャパシタと、を備え、

前記ノイズ低減回路は、前記回路基板に実装され、2つの入力端子及び2つの出力端子を有する表面実装型のコモンモードチョークコイルを備え、

前記コモンモードチョークコイルの前記2つの入力端子は、第1回路パターンを通して前記入力部の正極と負極とにそれぞれ電氣的に接続され、

前記コモンモードチョークコイルの前記2つの出力端子は、第2回路パターンを通して前記入力キャパシタの2つの端子にそれぞれ電氣的に接続され、

前記入力キャパシタの2つの端子は第3回路パターンを通して前記スイッチング回路の2つの入力端にそれぞれ接続され、

前記回路基板は、前記スイッチング回路のスイッチング動作によりスイッチング電流が流れる複数の電流経路として前記第1回路パターン、前記第2回路パターンおよび前記第3回路パターンを含み、

前記第2回路パターンの経路長は前記第3回路パターンの経路長よりも長く、

前記複数の電流経路のうち、前記第3回路パターンの経路長は、他の電流経路の経路長に比べて最も短く、

前記第1回路パターンが互いに並行に対面することで形成される第1寄生容量と、

前記第2回路パターンが互いに並行に対面することで形成される第2寄生容量と、

前記第1寄生容量、前記コモンモードチョークコイル及び前記第2寄生容量によるフィルタを有するノイズ平衡回路と、を備えることを特徴とする、スイッチング電源装置。

[請求項2] 前記第2寄生容量は、前記コモンモードチョークコイルの前記2つの出力端子と前記入力キャパシタとの間に位置して、前記2つの出力端子とフレームグランドとにそれぞれ接続された、

請求項1に記載のスイッチング電源装置。

[請求項3] 前記第2寄生容量と前記フレームグランドとは容量性素子又はインピーダンス素子を通して電氣的に接続されている、

請求項2に記載のスイッチング電源装置。

[請求項4] 前記スイッチング回路は前記回路基板の一方主面に配置され、前記入力キャパシタは前記回路基板の他方主面に配置され、前記入力キャパシタ及び前記スイッチング回路に流れる電流ループの面は前記回路基板の他方主面に形成された回路部を流れる電流経路に対して非並行であり、

前記入力キャパシタは、前記回路基板上において前記スイッチング回路の一端の接続部と他端の接続部とに直接的に接続された、

請求項1から3のいずれかに記載のスイッチング電源装置。

[請求項5] 前記DC-DCコンバータは、昇圧型、降圧型又は昇降圧型の非絶縁形コンバータである、

請求項1から4のいずれかに記載のスイッチング電源装置。

[請求項6] 前記DC-DCコンバータは絶縁形コンバータである、

請求項1から4のいずれかに記載のスイッチング電源装置。

[請求項7] 前記回路基板を収納する金属筐体を備え、

前記出力部の負極は前記金属筐体に接続された、

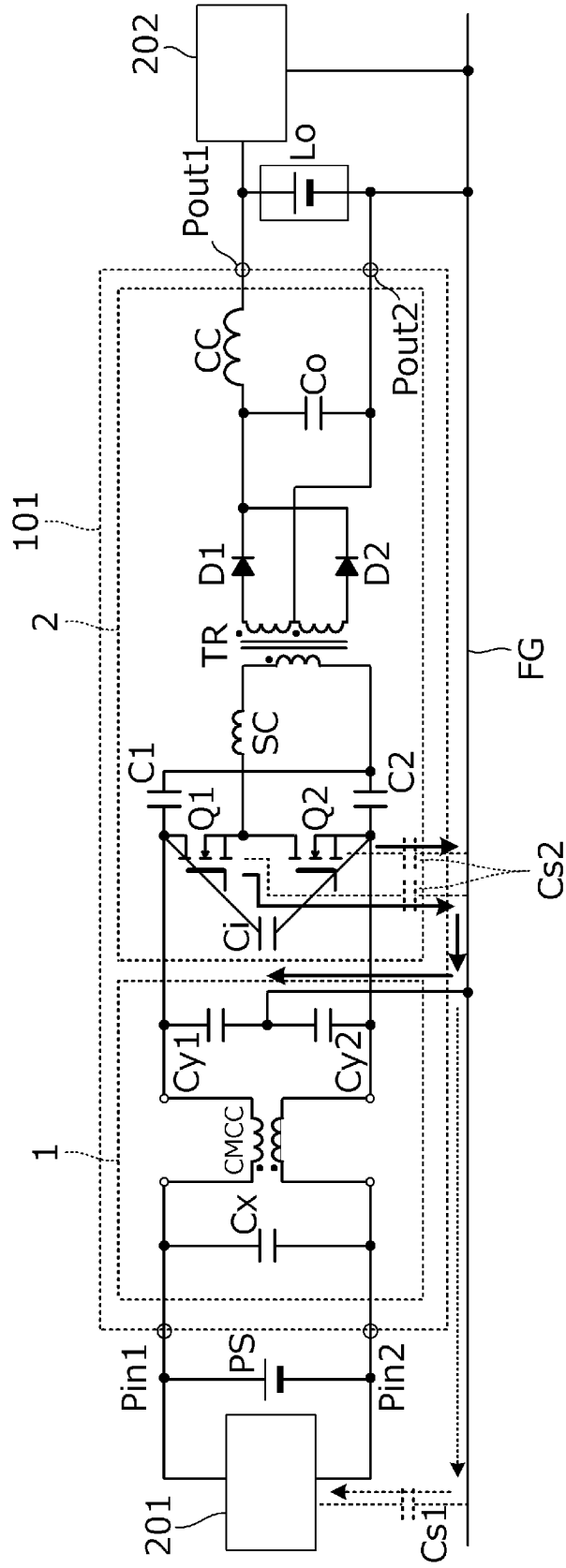
請求項1から6のいずれかに記載のスイッチング電源装置。

[請求項8] 前記回路基板は前記金属筐体に導通するグランド電極層を備える、

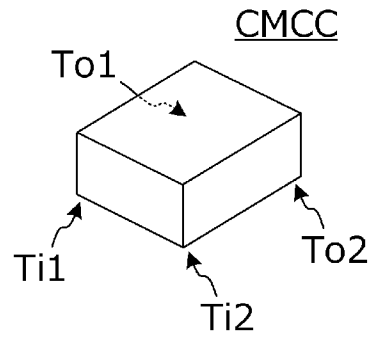
請求項7に記載のスイッチング電源装置。

- [請求項9] 前記金属筐体はフレームグランドに接続される、
請求項7又は8に記載のスイッチング電源装置。
- [請求項10] 前記ノイズ低減回路は前記入力部と前記入力キャパシタとの間に位置し、前記回路基板において前記入力部と前記DC-DCコンバータとの間に直線的に配置された、
請求項1から9のいずれかに記載のスイッチング電源装置。
- [請求項11] 前記ノイズ低減回路は、前記入力部の正極及び前記入力部の負極を対とする対称形である、
請求項1から10のいずれかに記載のスイッチング電源装置。
- [請求項12] 前記入力部の正極、負極及び前記入力キャパシタの正極、負極の導体パターンは前記コモンモードチョークコイルの実装ランドに比べて大きい、
請求項1から11のいずれかに記載のスイッチング電源装置。
- [請求項13] 前記入力部の正極及び前記入力キャパシタの正極の面積に対して前記入力部の負極及び前記入力キャパシタの負極の面積が大きい、
請求項1から12のいずれかに記載のスイッチング電源装置。
- [請求項14] 前記入力部の正極、前記入力キャパシタの正極、前記入力部の負極及び前記入力キャパシタの負極は、複数のスルーホール導体を通して前記回路基板の複数の導体層にそれぞれ接続されている、
請求項1から13のいずれかに記載のスイッチング電源装置。
- [請求項15] 前記コモンモードチョークコイルを複数備える、
請求項1から14のいずれかに記載のスイッチング電源装置。

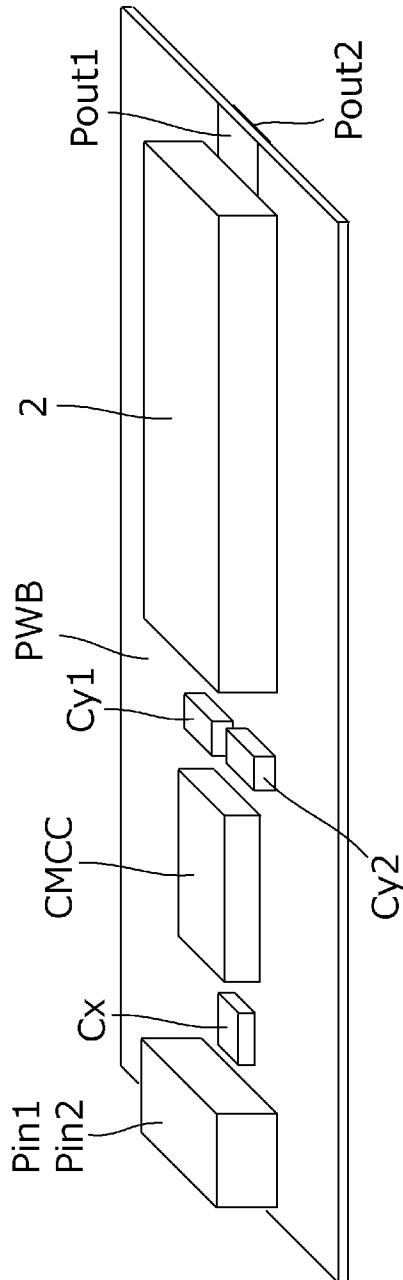
[図2]



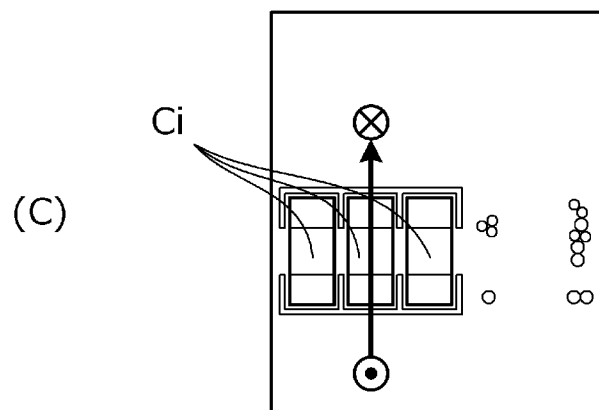
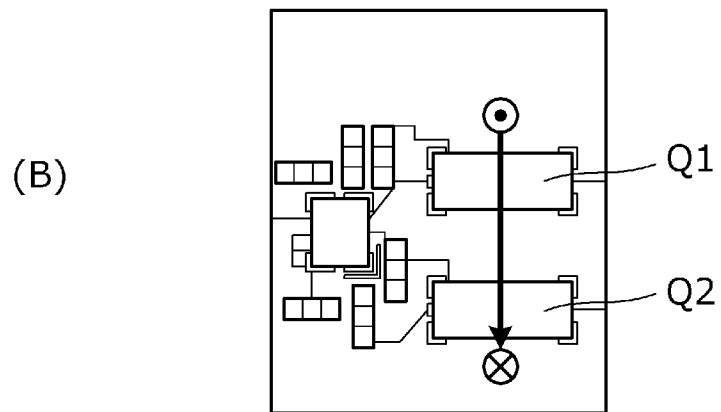
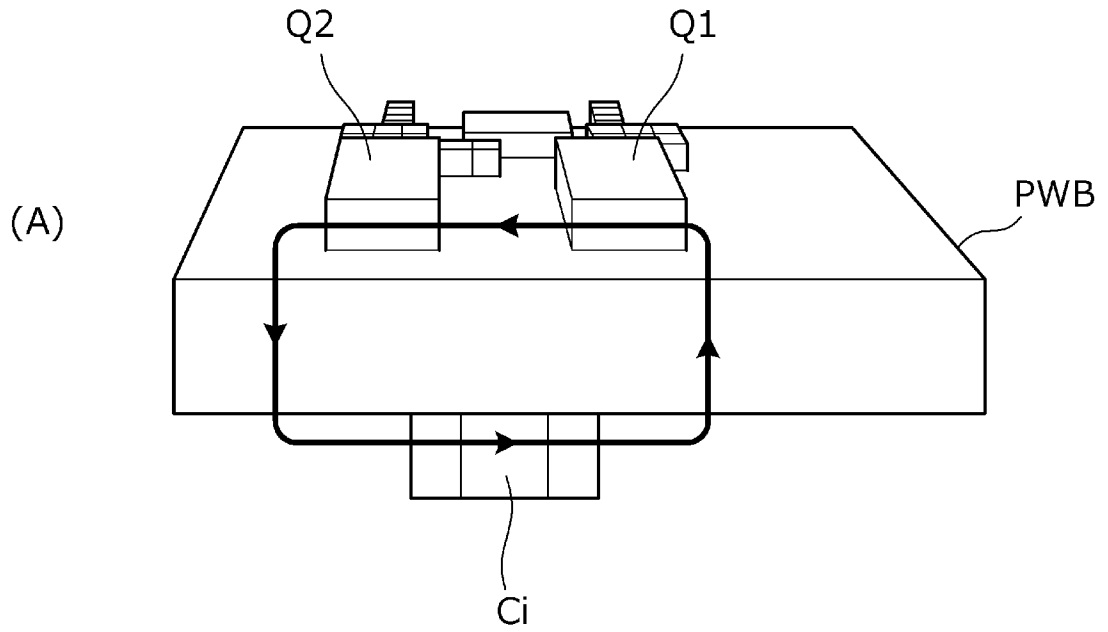
[図3]



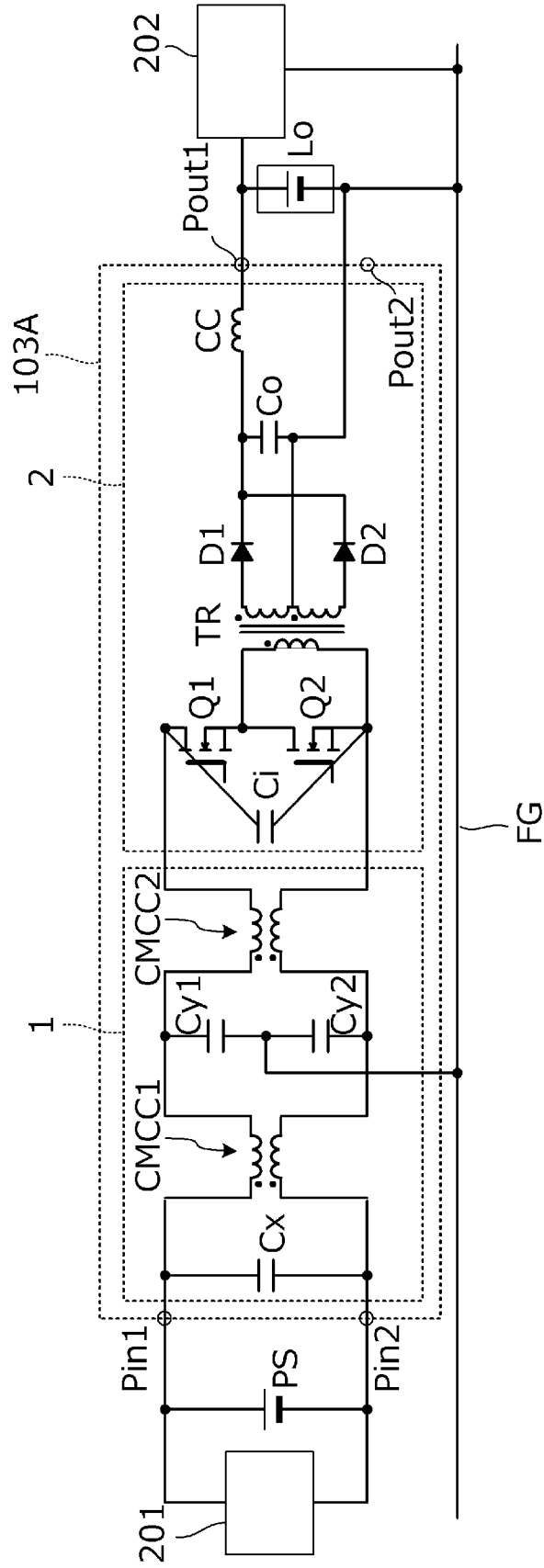
[図4]



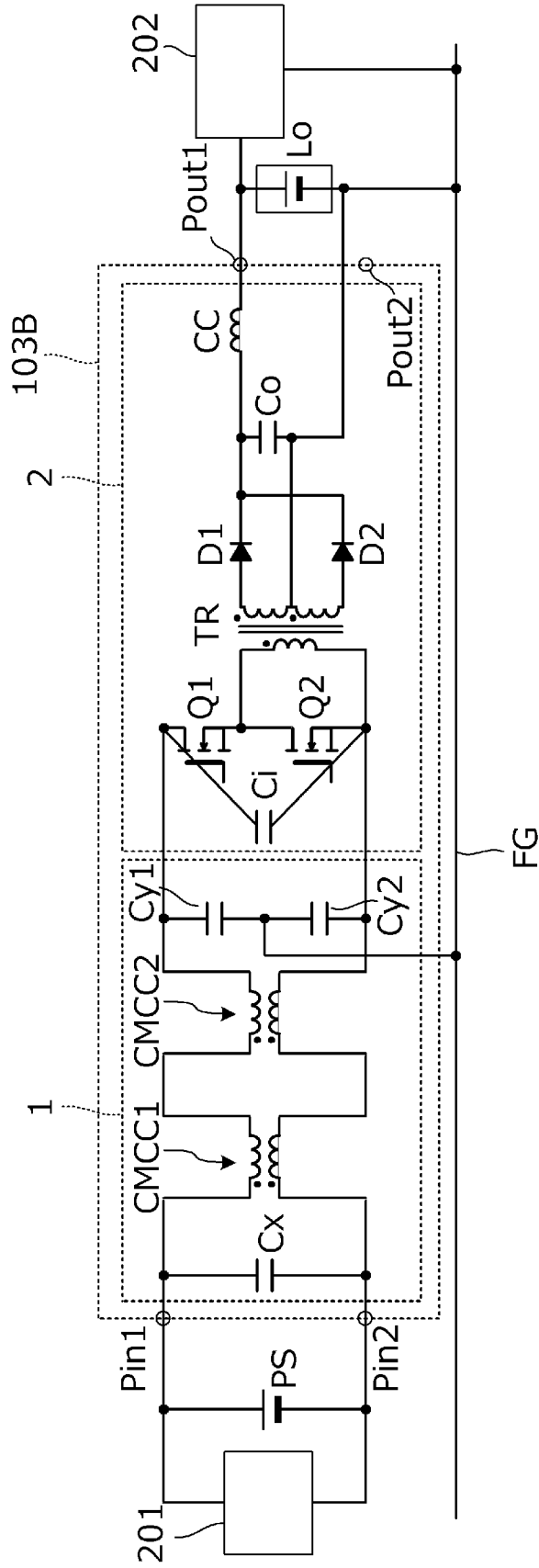
[図5]



[図6]



[図7]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2022/026657

A. CLASSIFICATION OF SUBJECT MATTER		
H02M 3/28 (2006.01)i FI: H02M3/28 E		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) H02M3/28		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2022 Registered utility model specifications of Japan 1996-2022 Published registered utility model applications of Japan 1994-2022		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	WO 2020/202797 A1 (SUMITOMO ELECTRIC INDUSTRIES, LTD.) 08 October 2020 (2020-10-08) entire text, all drawings	1-15
A	JP 6851554 B1 (MITSUBISHI ELECTRIC CORP.) 31 March 2021 (2021-03-31) entire text, all drawings	1-15
A	JP 2017-184328 A (TOYOTA INDUSTRIES CORP.) 05 October 2017 (2017-10-05) entire text, all drawings	1-15
A	WO 2016/147492 A1 (MITSUBISHI ELECTRIC CORP.) 22 September 2016 (2016-09-22) entire text, all drawings	1-15
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 30 August 2022		Date of mailing of the international search report 13 September 2022
Name and mailing address of the ISA/JP Japan Patent Office (ISA/JP) 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915 Japan		Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2022/026657

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
WO	2020/202797	A1	08 October 2020	(Family: none)	
JP	6851554	B1	31 March 2021	(Family: none)	
JP	2017-184328	A	05 October 2017	US 2017/0274735	A1
				entire text, all drawings	
				DE 102017106056	A1
				CN 107302320	A
				KR 10-2017-0113142	A
WO	2016/147492	A1	22 September 2016	US 2018/0007785	A1
				entire text, all drawings	
				EP 3273585	A1
				CN 107306515	A

A. 発明の属する分野の分類（国際特許分類（IPC）） H02M 3/28(2006.01)i FI: H02M3/28 E		
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H02M3/28 最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2022年 日本国実用新案登録公報 1996-2022年 日本国登録実用新案公報 1994-2022年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	WO 2020/202797 A1（住友電気工業株式会社）08.10.2020（2020-10-08） 全文,全図	1-15
A	JP 6851554 B1（三菱電機株式会社）31.03.2021（2021-03-31） 全文,全図	1-15
A	JP 2017-184328 A（株式会社豊田自動織機）05.10.2017（2017-10-05） 全文,全図	1-15
A	WO 2016/147492 A1（三菱電機株式会社）22.09.2016（2016-09-22） 全文,全図	1-15
<input type="checkbox"/> C欄の続きにも文献が列挙されている。 <input checked="" type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日	国際調査報告の発送日	
30.08.2022	13.09.2022	
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 遠藤 尊志 5G 3052 電話番号 03-3581-1101 内線 3526	

国際調査報告
 パテントファミリーに関する情報

国際出願番号
 PCT/JP2022/026657

引用文献	公表日	パテントファミリー文献	公表日
WO 2020/202797 A1	08.10.2020	(ファミリーなし)	
JP 6851554 B1	31.03.2021	(ファミリーなし)	
JP 2017-184328 A	05.10.2017	US 2017/0274735 A1 全文,全図	
		DE 102017106056 A1	
		CN 107302320 A	
		KR 10-2017-0113142 A	
WO 2016/147492 A1	22.09.2016	US 2018/0007785 A1 全文,全図	
		EP 3273585 A1	
		CN 107306515 A	