(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号
特許第4118028号
(P4118028)
(45)発行日　平成20年7月16日(2008.7.16)　(24)登録日　平成20年5月2日(2008.5.2)

(51)Int.Cl.　F I
H04J 11/00 (2006.01)　H04J 11/00 Z

請求項の数 10　(全 18 頁)

(21)出願番号　特願2001-63235(P2001-63235)
(22)出願日　平成13年3月7日(2001.3.7)
(65)公開番号　特開2002-271290(P2002-271290A)
(43)公開日　平成14年9月20日(2002.9.20)
審査請求日　平成17年6月20日(2005.6.20)

(73)特許権者　000006013
三菱電機株式会社
東京都千代田区丸の内二丁目７番３号
(74)代理人　100083840
弁理士　前田　実
(72)発明者　松波　靖雄
東京都千代田区丸の内二丁目２番３号　三菱電機株式会社内

審査官　高野　洋

最終頁に続く

(54)【発明の名称】位相雑音抑圧回路及び抑圧方法

(57)【特許請求の範囲】
【請求項１】
ＯＦＤＭ受信装置で用いられる複素ベースバンド信号を1有効シンボル期間（Ｎｕ）遅延した遅延信号として出力するＴｕ遅延部と、前記複素ベースバンド信号と前記遅延信号との平均位相差を生成する平均位相差生成部と、前記平均位相差を積分して前記複素ベースバンド信号を補正するための位相補正値を生成する位相補正値生成部と、前記位相補正値から正弦成分の補正値を生成する補正正弦成分生成部と、前記位相補正値から余弦成分の補正値を生成する補正余弦成分生成部と、前記複素ベースバンド信号の出力タイミングが前記正弦成分の補正値及び前記余弦成分の補正値を出力するタイミングと一致するように遅延させるタイミングを調整する遅延調整部と、前記遅延調整された複素ベースバンド信号の位相を前記正弦成分及び前記余弦成分の補正値を用いて補正演算する位相補正部とを有して、複素ベースバンド信号中から位相雑音を抑圧する回路であって、
前記位相補正値生成部は、入力する現シンボルの前記平均位相差に対して、遅延させた前シンボルの補正位相差を加算する加算器と、
前記加算器の加算結果を２で除算して補正位相差として出力する除算器と、
前記補正位相差を、前記前シンボルの前記平均位相差に代えて遅延させて、次のシンボルの平均位相差と加算させるために前記加算器に出力する遅延回路と、
からなる入力補正回路を備え、
該入力補正回路で平均位相差を補正した補正位相差を積分することを特徴とする位相雑音抑圧回路。

【請求項２】
前記入力補正回路は、前記除算器の代わりに、
現シンボルの前記平均位相差に対して第１の係数を乗算する第１乗算器と、
前記遅延回路で遅延させた前シンボルの前記補正位相差に対して第２の係数を乗算する第２乗算器とを備え、
前記加算器は、第１乗算器と第２乗算器の乗算結果同士を加算して補正位相差を生成する
ことを特徴とする請求項1に記載の位相雑音抑圧回路。
【請求項３】
前記入力補正回路は、前記加算器から出力される前記補正位相差に対して、さらに第３の係数を乗算して第２の補正位相差を出力する第３乗算器を備える
ことを特徴とする請求項１または２に記載の位相雑音抑圧回路。
【請求項４】
前記入力補正回路は、前記各乗算器で使用される係数を、受信したＯＦＤＭ信号から抽出された伝送モード情報を用いて切替える係数切替え回路を備える
ことを特徴とする請求項２または３に記載の位相雑音抑圧回路。
【請求項５】
前記入力補正回路は、前記各乗算器で使用される係数を、前記ＯＦＤＭ受信装置における誤り訂正処理から得られるパケット誤りの頻度情報を用いて変更する係数変更回路を備える
ことを特徴とする請求項２または３に記載の位相雑音抑圧回路。
【請求項６】
ＯＦＤＭ受信装置の複素ベースバンド信号中から位相雑音を抑圧する方法であって、
（ａ）ＯＦＤＭ受信装置で用いられる複素ベースバンド信号を1有効シンボル期間（Ｎｕ）遅延した遅延信号として出力するステップと、
（ｂ）前記複素ベースバンド信号と前記遅延信号との平均位相差を生成するステップと、
（ｃ）入力する現シンボルの前記平均位相差に対して、遅延させた前シンボルの補正位相差を加算するステップと、
（ｄ）前記加算結果を２で除算して補正位相差として出力するステップと、
（ｅ）前記補正位相差を、前記前シンボルの前記補正位相差に代えて、次のシンボルの平均位相差と加算させるために遅延させて出力するステップと、
（ｆ）前記補正位相差を積分して前記複素ベースバンド信号を補正するための位相補正値を生成するステップと、
（ｇ）前記位相補正値から正弦成分の補正値を生成するステップと、
（ｈ）前記位相補正値から余弦成分の補正値を生成するステップと、
（ｉ）前記複素ベースバンド信号の遅延信号の出力タイミングが、前記正弦成分の補正値及び前記余弦成分の補正値を出力するタイミングと一致するように遅延タイミングを調整するステップと、
（ｊ）前記遅延調整された複素ベースバンド信号の位相を前記正弦成分の補正値及び前記余弦成分の補正値を用いて補正演算するステップ
を有することを特徴とする位相雑音抑圧方法。
【請求項７】
前記ステップ（ｄ）に代えて、
前記ステップ（ｂ）で生成された現シンボルの前記平均位相差に対して第１の係数を乗算するステップ（ｐ）を、前記ステップ（ｃ）の前に実施し、
前記ステップ（ｅ）で遅延させた前シンボルの前記補正位相差に対して第２の係数を乗算するステップ（ｑ）を、前記ステップ（ｆ）の前に実施し、
前記ステップ（ｃ）では、入力する現シンボルの前記平均位相差に第１の係数を乗算した値と、遅延させた前シンボルの前記平均位相差に第２の係数を乗算した値を加算するこ

とにより補正位相差を生成する
ことを特徴とする請求項６に記載の位相雑音抑圧方法。
【請求項８】
前記補正位相差に対して、さらに第３の係数を乗算して第２補正位相差として出力するステップ（ｒ）を、前記ステップ（ｆ）の前に実施し、
前記ステップ（ｆ）では、前記第２補正位相差を積分して位相補正値を生成する
ことを特徴とする請求項６または７に記載の位相雑音抑圧方法。
【請求項９】
受信したＯＦＤＭ信号から抽出された伝送モード情報を用いて前記第１～第３の各係数の少なくとも１つを切替えるステップ（ｓ）を、前記各係数に対応する前記各ステップ（ｐ）、ステップ（ｑ）、および、ステップ（ｒ）の内の最初に実施されるステップの前に実施する
ことを特徴とする請求項７または８に記載の位相雑音抑圧方法。
【請求項１０】
受信したＯＦＤＭ信号を復調した後の誤り訂正処理時に得られるパケット誤りの頻度情報を用いて前記第１～第３の各係数の少なくとも１つを変更するステップ（ｔ）を、前記各係数に対応する前記各ステップ（ｐ）、ステップ（ｑ）、および、ステップ（ｒ）の内の最初に実施されるステップの前に実施する
ことを特徴とする請求項７または８に記載の位相雑音抑圧方法。
【発明の詳細な説明】
【０００１】
【発明の属する技術分野】
本発明は、直交周波数分割多重（ＯＦＤＭ：Orthogonal Frequency Division Multiplexing）方式の受信装置において、位相雑音を抑圧することにより受信性能の劣化を改善する技術に関する。
【０００２】
【従来の技術】
ＯＦＤＭ方式の変調信号は、マルチパス妨害に強いことから、地上波のデジタル放送に利用されている。ところが、ＯＦＤＭ信号は、多数のサブキャリアを周波数多重しているため、位相雑音の影響を受けやすくなっている。特に、民生用のＯＦＤＭ受信装置では、受信信号を最初に復調するチューナで用いられる局部発信器から発生する位相雑音により、ビット誤り率が劣化することが問題となる。
【０００３】
位相雑音には２種類あり、１つは位相雑音の低域成分により発生するサブキャリアの位相変動であり、全サブキャリアが同角度で変動することからＣＰＥ(Common Phase Error)と称される。もう１つは各サブキャリア間の位相雑音が干渉し合うことにより発生するものであり、キャリアの信号対雑音比の比率が劣化することからＩＣＩ(Inter Carrier Interference)と称される。
【０００４】
ＣＰＥやＩＣＩは、位相雑音のスペクトラムと、サブキャリア同士の位相間隔に依存して変動する。例えば、位相雑音のスペクトラムで低域成分が大きい場合には、サブキャリア同士の位相間隔が狭くなるほど、言い換えれば、サブキャリアの数が増加するほど、急激にＣＰＥやＩＣＩが増加し、受信信号のビット誤り率が劣化する。
【０００５】
ところが、ＯＦＤＭ方式では、信号の構成上から、例えば、数千のサブキャリアを多重している。そのため、サブキャリアの位相雑音が干渉する位相雑音を起こしやすく、ＩＣＩの影響を受けやすいことから、受信信号のビット誤りが発生しやすくなっている。
【０００６】
ここで、ＣＰＥについては、例えば、ＤＶＢ－Ｔに規定されたＣＰ(Continual Pilot)を利用することで、各サブキャリアからＣＰＥを除去できることが知られている。

【０００７】
また、ＩＣＩについては、例えば、特開平１１－２２０４５１号公報には、有効シンボル間隔のキャリア位相差を検出し、これを用いて受信信号を位相補正することにより、複素ベースバンド信号中からＣＰＥに加えてＩＣＩも抑圧する回路が示されている。
【０００８】
以下、従来のＯＦＤＭ受信装置における位相雑音を抑圧する回路について説明する。
【０００９】
図８は、ＯＦＤＭ受信装置に用いられる位相雑音抑圧回路５ｘの構成を示すブロック図である。
【００１０】
まず、ＯＦＤＭ方式の受信信号は、図示しないチューナで局部発振器からのローカル信号と混合されてからデジタル変換され、さらに複素ベースバンド信号Ｓ(m,n)に復調される。なお、複素ベースバンド信号Ｓ(m,n)については、図９を用いて後述する。位相雑音抑圧回路５ｘは、この複素ベースバンド信号Ｓ(m,n)に対し、位相雑音を抑圧するように補正処理を行う。
【００１１】
位相雑音抑圧回路５ｘは、ＯＦＤＭ受信装置で用いられる複素ベースバンド信号を1有効シンボル期間（Ｔｕ）だけ遅延した遅延信号Ｓ(m,n)として出力するＴｕ遅延部１１と、Ｔｕ遅延部１１で遅延された遅延信号Ｓ(m,n)と有効シンボル期間Ｔｕ（後述）中の複素ベースバンド信号Ｓ(m,n+Nu)の平均位相差θ(m)を求める平均位相差生成部１２と、平均位相差θ(m)を有効シンボル期間Ｔｕ間隔の位相誤差とし、有効シンボル期間長（Ｔｕ長）毎に積分して直線補間を行ない、各複素ベースバンド信号Ｓ(m,n)における位相補正値θ(m,n)を生成とする位相補正値生成部１３ｘと、位相補正値θ(m,n)から各複素ベースバンド信号Ｓ(m,n)における正弦成分の位相補正値sinθ(m,n)を生成する補正正弦成分生成部１４と、位相補正値θ(m,n)から各複素ベースバンド信号Ｓ(m,n)における余弦成分の位相補正値cosθ(m,n)を生成する補正余弦成分生成部１５と、位相補正正弦成分sinθ(m,n)の出力タイミング及び位相補正余弦成分cosθ(m,n)の出力タイミングに対して有効シンボル期間Ｔｕの各サブキャリア位置に該当する各複素ベースバンド信号Ｓ(m,n)を一致させるように遅延を調整する遅延調整部１６と、その遅延調整された複素ベースバンド信号Ｓ(m,n)の位相を正弦成分の位相補正値sinθ(m,n)及び余弦成分の位相補正値cosθ(m,n)を用いて、有効シンボル期間Ｔｕの各サブキャリア位置に該当する各複素ベースバンド信号Ｓ(m,n)の位相補正演算を行なう位相補正部１７とを有している。位相雑音抑圧回路５ｘは、上記構成により複素ベースバンド信号Ｓ(m,n)に対し、位相雑音を抑圧するように補正処理を行うことができる。
【００１２】
ここで、ＯＦＤＭ受信装置で受信するＯＦＤＭ信号の構成について説明する。図９は、１シンボルのＯＦＤＭ信号の構成および、その信号の各部を処理する平均位相差生成部１２と位相補正値生成部１３ｘとを示す図である。
【００１３】
ＯＦＤＭ信号では、有効シンボル期間Ｔｕの最後の一部期間Ｔｐの信号がコピーされて、前の有効シンボルとの間にガードインターバル期間Ｔｇの信号として挿入される。従って、仮に雑音のない環境でＯＦＴＭ信号を受信した場合には、ガードインターバル期間Ｔｇの信号内容と、有効シンボル期間Ｔｕの最後の一部期間Ｔｐの信号内容とは、全く同じ信号となる。
【００１４】
ここで、m番目に受信した１シンボル中の任意の点における複素ベースバンド信号をＳ(m,n)とし、ガードインターバル期間Ｔｇ中のサンプル数をＮｇ、有効シンボル期間Ｔｕのサンプル数をＮｕとする。
【００１５】
すると、平均位相差生成部１２では、ガードインターバル期間Ｔｇにおける複素ベースバ

ンド信号Ｓ(m,n)と有効シンボル期間Ｔｕにおける複素ベースバンド信号Ｓ(m,n+Nu)とからキャリアにおける平均化した位相差θ(m)を求めることになる。また、位相補正値生成部１３ｘでは、平均位相差θ(m)に基づいて、有効シンボル期間（Ｔｕ）の各信号長毎に積分して直線補間を行ない、各複素ベースバンド信号Ｓ(m,n)における位相補正値θ(m,n)を生成する。次に、この位相補正値θ(m,n)を用いて、補正正弦成分生成部１４及び補正余弦成分生成部１５で、位相補正正弦成分sinθ(m,n)及び位相補正余弦成分cosθ(m,n)を生成する。さらに、その位相補正正弦成分sinθ(m,n)及び位相補正余弦成分cosθ(m,n)を用いて、位相補正部１７で、有効シンボル期間Ｔｕの各サブキャリア位置に該当する各複素ベースバンド信号Ｓ(m,n)に対して位相補正演算を行ない補正した各複素ベースバンド信号Ｓ'(m,n)を出力する。

【００１６】

補正した有効シンボル期間Ｔｕのキャリアである複素ベースバンド信号Ｓ'(m,n)は次の数式（１）のように表される。

【数１】

$$S'_{(m,n)} = S_{(m,n)} \cdot \exp\left(-j\theta_{(m,n)}\right) \quad Ng \le n \le Ng + Nu \qquad \cdots (1)$$

【００１７】

図１０は、位相雑音抑圧回路５ｘにおける位相補正値生成部１３ｘの構成の例を示すブロック図である。

位相補正値生成部１３ｘは、平均化した位相差θ(m)を有効シンボル期間Ｔｕのサンプル数Ｎｕで除算して各複素ベースバンド信号Ｓ(m,n)毎の位相差Δθ(m)を出力する第１除算器２１と、現在のｎ番目の位相差Δθ(m)を前回（ｎ－１）番目の位相差Δθ(m)と加算して位相補正値θ(m,n)を出力する第１加算器２２と、各複素ベースバンド信号Ｓ(m,n)における位相補正値θ(m,n)を１信号分だけ遅延させて第１加算器２２に出力する第１遅延回路２３とを備えている。

【００１８】

位相補正値生成部１３ｘでは、平均位相差生成部１２により得られた平均位相差θ(m)に対して、第１除算器２１により有効シンボル期間（Ｔｕ）の信号長で除算することにより、サブキャリア毎の位相変化値Δθ(m)を生成し、Ｔｕ遅延部１１によりサブキャリア毎に遅延させた位相変化値Δθ(m)を第１加算器２２で加算することにより積分し、サブキャリア毎の位相補正値θ(m,n)を生成する。従って、第１除算器２１、第１加算器２２、および、第１遅延回路２３により、平均化した位相差θ(m)を積分する積分回路２０が形成される。

【００１９】

【発明が解決しようとする課題】

しかしながら、通信に用いられる伝送路が時間的に変動するフェージング伝送路である場合、特に、移動体によりＯＦＤＭ波を受信する場合のように受信する位相の時間的変化が大きいフェージング伝送路のような伝送路においては、高域の周波数誤差成分を含む測定誤差、及び、直線補間によるサブキャリア単位での補正値と実際の位相差との誤差が大きいことから、上記した従来の位相雑音抑圧回路を用いて補正した場合、補正を行なうことにより逆に補正した各複素ベースバンド信号Ｓ'(m,n)に誤差を含んでしまうことから、バースト状の受信誤りが増えて受信信号のビット誤りを増大させてしまうという問題があった。

【００２０】

また、ＯＦＤＭ波を受信する場合の伝送モードが異なることによって発生するガードインターバル期間Ｔｇの違いにより、平均位相差θ(m)を求めるためのサンプル数Ｎｇが少なくなる場合には、そのサンプル数Ｎｇが少ないことによって、平均位相差生成部１２で検出される平均位相差θ(m)の誤差が大きくなるという問題があった。

【００２１】

本発明は上記問題を解決するためになされたもので、受信する位相の時間的変化が大きい伝送路においても受信信号のビット誤りを減少させることができ、ガードインターバル期間Ｔｇ中のサンプル数Ｎｇが少ない場合でも平均位相差θ(m)の誤差が大きくならない位相雑音抑圧回路及び抑圧方法を提供することを目的とする。

【００２２】

【課題を解決するための手段】

上記目的を達成するため、請求項１に記載した本発明の位相雑音抑圧回路は、ＯＦＤＭ受信装置で用いられる複素ベースバンド信号を1有効シンボル期間（Ｎｕ）遅延した遅延信号として出力するＴｕ遅延部と、複素ベースバンド信号と遅延信号との平均位相差を生成する平均位相差生成部と、平均位相差を積分して複素ベースバンド信号を補正するための位相補正値を生成する位相補正値生成部と、位相補正値から正弦成分の補正値を生成する補正正弦成分生成部と、位相補正値から余弦成分の補正値を生成する補正余弦成分生成部と、複素ベースバンド信号の出力タイミングが正弦成分の補正値及び余弦成分の補正値を出力するタイミングと一致するように遅延させるタイミングを調整する遅延調整部と、遅延調整された複素ベースバンド信号の位相を正弦成分及び余弦成分の補正値を用いて補正演算する位相補正部とを有して、複素ベースバンド信号中から位相雑音を抑圧する回路であって、位相補正値生成部は、入力する現シンボルの平均位相差に対して、遅延させた前シンボルの補正位相差を加算する加算器と、加算器の加算結果を２で除算して補正位相差として出力する除算器と、補正位相差を、前シンボルの平均位相差に代えて遅延させて、次のシンボルの平均位相差と加算させるために加算器に出力する遅延回路とからなる入力補正回路を備え、該入力補正回路で平均位相差を補正した補正位相差を積分することを特徴とする。

【００２３】

また、請求項２に記載した本発明は、請求項1に記載の位相雑音抑圧回路において、入力補正回路は、除算器の代わりに、現シンボルの平均位相差に対して第１の係数を乗算する第１乗算器と、遅延回路で遅延させた前シンボルの補正位相差に対して第２の係数を乗算する第２乗算器とを備え、加算器は、第１乗算器と第２乗算器の乗算結果同士を加算して補正位相差を生成することを特徴とする。

【００２４】

また、請求項３に記載した本発明は、請求項１または２に記載の位相雑音抑圧回路において、入力補正回路は、加算器から出力される補正位相差に対して、さらに第３の係数を乗算して第２の補正位相差を出力する第３乗算器を備えることを特徴とする。

【００２５】

また、請求項４に記載した本発明は、請求項２または３に記載の位相雑音抑圧回路において、入力補正回路は、各乗算器で使用される係数を、受信したＯＦＤＭ信号から抽出された伝送モード情報を用いて切替える係数切替え回路を備えることを特徴とする。

【００２６】

また、請求項５に記載した本発明は、請求項２または３に記載の位相雑音抑圧回路において、入力補正回路は、各乗算器で使用される係数を、ＯＦＤＭ受信装置における誤り訂正処理から得られるパケット誤りの頻度情報を用いて変更する係数変更回路を備えることを特徴とする。

【００２７】

また、請求項６に記載した本発明の位相雑音抑圧方法は、ＯＦＤＭ受信装置の複素ベースバンド信号中から位相雑音を抑圧する方法であって、（ａ）ＯＦＤＭ受信装置で用いられる複素ベースバンド信号を1有効シンボル期間（Ｎｕ）遅延した遅延信号として出力するステップと、（ｂ）複素ベースバンド信号と遅延信号との平均位相差を生成するステップと、（ｃ）入力する現シンボルの平均位相差に対して、遅延させた前シンボルの補正位相差を加算するステップと、（ｄ）加算結果を２で除算して補正位相差として出力するステップと、（ｅ）補正位相差を、前シンボルの補正位相差に代えて、次のシンボルの平均位相差と加算させるために遅延させて出力するステップと、（ｆ）補正位相差を積分して

複素ベースバンド信号を補正するための位相補正値を生成するステップと、（ｇ）位相補正値から正弦成分の補正値を生成するステップと、（ｈ）位相補正値から余弦成分の補正値を生成するステップと、（ｉ）複素ベースバンド信号の遅延信号の出力タイミングが、正弦成分の補正値及び余弦成分の補正値を出力するタイミングと一致するように遅延タイミングを調整するステップと、（ｊ）遅延調整された複素ベースバンド信号の位相を正弦成分の補正値及び余弦成分の補正値を用いて補正演算するステップを有することを特徴とする。

【００２８】

また、請求項７に記載した本発明は、請求項６に記載の位相雑音抑圧方法において、ステップ（ｄ）に代えて、ステップ（ｂ）で生成された現シンボルの平均位相差に対して第１の係数を乗算するステップ（ｐ）を、ステップ（ｃ）の前に実施し、ステップ（ｅ）で遅延させた前シンボルの補正位相差に対して第２の係数を乗算するステップ（ｑ）を、ステップ（ｆ）の前に実施し、ステップ（ｃ）では、入力する現シンボルの平均位相差に第１の係数を乗算した値と、遅延させた前シンボルの平均位相差に第２の係数を乗算した値を加算することにより補正位相差を生成することを特徴とする。

【００２９】

また、請求項８に記載した本発明は、請求項６または７に記載の位相雑音抑圧方法において、補正位相差に対して、さらに第３の係数を乗算して第２補正位相差として出力するステップ（ｒ）を、ステップ（ｆ）の前に実施し、ステップ（ｆ）では、第２補正位相差を積分して位相補正値を生成することを特徴とする。

【００３０】

また、請求項９に記載した本発明は、請求項７または８に記載の位相雑音抑圧方法において、受信したＯＦＤＭ信号から抽出された伝送モード情報を用いて第１～第３の各係数の少なくとも１つを切替えるステップ（ｓ）を、各係数に対応する各ステップ（ｐ）、ステップ（ｑ）、および、ステップ（ｒ）の内の最初に実施されるステップの前に実施することを特徴とする。

【００３１】

また、請求項１０に記載した本発明は、請求項７または８に記載の位相雑音抑圧方法において、受信したＯＦＤＭ信号を復調した後の誤り訂正処理時に得られるパケット誤りの頻度情報を用いて第１～第３の各係数の少なくとも１つを変更するステップ（ｔ）を、各係数に対応する各ステップ（ｐ）、ステップ（ｑ）、および、ステップ（ｒ）の内の最初に実施されるステップの前に実施することを特徴とする。

【００３２】

【発明の実施の形態】

以下、本発明の実施の形態を図を用いて説明する。

実施の形態１．

図１は、本発明が適用されるＯＦＤＭ受信装置１００の概略構成を示すブロック図である。

【００３３】

アンテナで受信された入力信号は、チューナ１に入力して局部発振器２から出力されたローカル信号と混合されて中間周波数（ＩＦ）信号に変換される。チューナ１から出力されたＩＦ信号は、アナログ／デジタル（Ａ／Ｄ）変換回路３でデジタル信号に変換され、さらに、ＩＱ復調回路４で複素ベースバンド信号に変換される。ＩＱ復調回路４から出力された複素ベースバンド信号は、位相雑音抑圧回路５で位相が補正されて高速フーリエ変換（ＦＦＴ）回路６に出力される。ＦＦＴ回路６では、ＯＦＤＭ信号における１シンボル期間中の有効シンボル期間Ｔｕ（サンプル数Ｎｕ）の信号に対して時間領域から周波数領域への変換（ＦＦＴ処理）を実施する。この処理により各サブキャリア毎の受信データを得ることができる。受信データはサブキャリア復調回路７で復調されて復調データがＯＦＤＭ受信装置１００から出力される。

【００３４】

図２は本発明の実施の形態１にかかる位相雑音抑圧回路５ａの構成を示すブロック図である。
なお、図２の位相雑音抑圧回路５ａにおいて、図８に示した従来の位相雑音抑圧回路５ｘと同様な機能を有する部分には同じ番号を付与して、重複する説明を省略する。
【００３５】
図２の位相補正値生成部１３ａは、入力する現シンボルの平均位相差θ（ｍ）に対して、遅延させた前シンボルの補正位相差θ'(m-1)を加算する第２加算器３１と、第２加算器３１の加算結果を２で除算して補正位相差θ'(m)として出力する第２除算器３２と、補正位相差θ'(m)を、前シンボルの補正位相差θ'(m-1)に代えて遅延させて、次のシンボルＳ(m+1,n)の平均位相差θ(m+1)と加算させるために第２加算器３１に出力する第２遅延回路３３とからなる入力補正回路３０を積分回路２０の前段に備えている。従って、位相補正値生成部１３ａは、入力補正回路３０で平均位相差θ(m)を補正した補正位相差θ'(m)を積分回路２０で積分する。図２の位相雑音抑圧回路５ａにおける他の回路は、図８に示した従来の位相雑音抑圧回路５ｘと同様となる。
【００３６】
また、位相雑音抑圧回路５ａの位相補正値生成部１３ａは、図１０に示した従来の位相補正値生成部１３ｘと同様に、積分回路２０で、平均位相差θ(m)を有効シンボル期間Ｔｕ間隔の位相誤差とし、有効シンボル期間長（Ｔｕ長）毎に積分して直線補間を行ない、各複素ベースバンド信号Ｓ(m,n)における位相補正値θ'(m,n)を生成するが、その処理を実施する前に平均位相差θ(m)に対して入力補正を実施する。従って、本実施形態の位相補正値θ'(m,n)は、従来の位相補正値θ(m,n)とは異なり、補正正弦成分生成部１４では、位相補正正弦成分sinθ'(m,n)が生成され、補正余弦成分生成部１５では、位相補正余弦成分cosθ'(m,n)が生成される。また、位相補正部１７では、位相補正正弦成分sinθ'(m,n)および位相補正余弦成分cosθ'(m,n)により、各複素ベースバンド信号Ｓ'(m,n)の位相補正演算が行なわれる。
【００３７】
次に、本実施形態の位相補正値生成部１３ａの構成および動作についてさらに詳しく説明する。
図３は本発明の実施の形態１にかかる位相補正値生成部１３ａの構成を示すブロック図である。
【００３８】
位相補正値生成部１３ａは、従来の位相補正値生成部１３ｘと同様な、積分回路２０の入力側となる前段に入力補正回路３０を有している。入力補正回路３０は、積分回路２０の第１遅延回路と同様な第２遅延回路３３と、第１加算器２２と同様な第２加算器３１と、第１除算器２１の除数Ｎｕが２に変わる第２除算器３２とを備えている。
【００３９】
入力補正回路３０では、平均位相差θ(m)が第２加算器３１に入力され、第２加算器３１の出力が第２除算器３２に入力され、第２除算器３２の出力が積分回路２０に入力されると共に、第２加算器３１にも入力される構成になっている。
【００４０】
位相補正値生成部１３ａでは、平均位相差生成部１２により得られた平均位相差θ(m)に対して、第１遅延回路２３により保持された前シンボルの補正位相差θ'(m-1)とが第２加算器３１で加算され、その加算結果が第２除算器３２により２で除算されることにより、現シンボルの補正位相差θ'(m)が生成される。
【００４１】
また、本実施の形態の補正位相差θ'(m)は次の数式（２）のように表される。
【数２】

$$\theta'_{(m)} = \frac{1}{2}\left(\theta_{(m)} + \theta'_{(m-1)}\right) \qquad \cdots\cdots(2)$$

【００４２】
数式（２）では、例えば、今回の入力する現シンボルの平均位相差θ（ｍ）が急激に変化する高周波成分を含んでいても、前回のシンボルの補正位相差θ'(m)との和を２で乗算して補正位相差θ'(m)を生成するので、高周波成分を抑圧できることがわかる。
【００４３】
以上の構成及び動作を含むを本実施の形態では、ＯＦＤＭ受信装置の複素ベースバンド信号中から位相雑音を抑圧する方法は次のようになる。
（ａ）ＯＦＤＭ受信装置１００で用いられる複素ベースバンド信号Ｓ(m,n+Nu)をＴｕ遅延部１１で1有効シンボル期間（Ｎｕ）だけ遅延した遅延信号Ｓ(m,n)として出力する。
（ｂ）平均位相差生成部１２で、（ａ）の複素ベースバンド信号Ｓ(m,n+Nu)と遅延信号Ｓ(m,n)との平均位相差θ(m)を生成する。
（ｃ）入力補正回路３０では、入力する現シンボルの平均位相差θ(m)に対して、第２遅延回路３３で遅延された前シンボルの補正位相差θ'(m-1)を第２加算器３１で加算する。
【００４４】
（ｄ）第２除算器３２では、第２加算器３１の加算結果を除算して補正位相差θ'(m)として出力する。
（ｅ）第２遅延回路３３では、入力する補正位相差θ'(m)を、前シンボルの補正位相差θ'(m-1)に代えて、次のシンボルの平均位相差θ(m+1)と加算させるために遅延させて出力する。
（ｆ）積分回路２０では、補正位相差θ'(m)を積分して複素ベースバンド信号Ｓ(m,n+Nu)を補正するための位相補正値θ'(m,n)を生成する。
【００４５】
（ｇ）補正正弦成分生成部１４では、位相補正値θ'(m,n)から正弦成分の補正値ｓｉｎθ'(m,n) を生成する。
（ｈ）補正余弦成分生成部１５では、位相補正値θ'(m,n)から余弦成分の補正値ｃｏｓθ'(m,n)を生成する。
（ｉ）遅延制御部１６では、複素ベースバンド信号の遅延信号Ｓ(m,n)の出力タイミングが、正弦成分の補正値ｓｉｎθ'(m,n)及び余弦成分の補正値ｃｏｓθ'(m,n)を出力するタイミングと一致するように遅延タイミングを調整する。
（ｊ）位相補正部１７では、（ｉ）で遅延調整された複素ベースバンド信号の位相を正弦成分の補正値ｓｉｎθ'(m,n)及び余弦成分の補正値ｃｏｓθ'(m,n)を用いて補正演算する。
【００４６】
以上のように、本実施の形態では、入力補正回路３０により今回の平均位相差θ(m)に対して前回のシンボルの補正結果をフィードバック形式で加算し、さらに2で除算することにより高域周波数成分を抑圧する一種のフィルタ構成を積分回路２０の前段に追加したので、高域の周波数誤差成分を含む測定誤差、及び、直線補間によるサブキャリア単位での補正値と実際の位相差との補間誤差を低減することができる。
【００４７】
従って、本実施の形態では、特に位相の時間的変化が大きい伝送路においても測定誤差及び及び補間誤差を大幅に低減することができるようになるので、従来より多くの伝送路において位相雑音を抑圧することができる。
【００４８】
実施の形態２.
図４は本発明の実施の形態２にかかる位相雑音抑圧回路中の位相補正値生成部１３ｂの構成を示すブロック図である。実施の形態２の位相雑音抑圧回路全体のブロック図としては

図２と同様である。実施の形態２では、位相補正値生成部１３ｂの構成が実施の形態１とは異なる。
なお、図４の位相補正値生成部１３ｂにおいて、図３に示した実施の形態１の位相補正値生成部１３ａと同様な機能を有する部分には同じ番号を付与して、重複する説明を省略する。
【００４９】
位相補正値生成部１３ｂの構成は、実施の形態１の位相補正値生成部１３ａの構成と次の点で異なっている。
入力補正回路４０は、実施の形態１の第２除算器３２の代わりに、現シンボルの平均位相差θ(m)に対して第１の係数ｋ(m)を乗算する第１乗算器４１と、第２遅延回路４３で遅延させた前シンボルの補正位相差θ'(m-1)に対して第２の係数ｋ(m-1)を乗算する第２乗算器４４とを備え、さらに、第２加算器４２は、第１乗算器４１と第２乗算器４４の乗算結果同士を加算して補正位相差θ'(m)を生成する構成になっている。その他の構成については、実施の形態１の位相補正値生成部１３ａの構成と同様である。
【００５０】
位相補正値生成部１３ｂでは、図２の平均位相差生成部１２から出力された現シンボルの平均位相差θ(m)に対して、第１乗算器４１により平均位相差θ(m)に係数ｋ(m)を乗算したものと、第２遅延回路４３により遅延させた前シンボルの補正位相差θ'(m-1)に係数ｋ(m-1)を乗算したものとを、第２加算器４２で加算することにより、現シンボルの補正位相差θ'(m)を生成する。また、第２遅延回路４３では、入力する補正位相差θ'(m)を、前シンボルの補正位相差θ'(m-1)に代えて、次のシンボルの平均位相差θ(m+1)と加算させるために遅延させて出力する。
【００５１】
以上の構成の動作を、実施の形態１の各ステップを利用して違いを説明すると、以下のようになる。
（１）ステップ（ｄ）を実施しない。
（２）ステップ（ｄ）に代えて、ステップ（ｂ）で生成された現シンボルの平均位相差θ(m)に対して第１の係数ｋ(m)を乗算するステップ（ｐ）を、ステップ（ｃ）の前に実施する。
（３）ステップ（ｅ）で遅延させた前シンボルの補正位相差θ'(m-1)に対して第２の係数ｋ(m-1)を乗算するステップ（ｑ）を、前記ステップ（ｆ）の前に実施する。
（４）ステップ（ｃ）では、入力する現シンボルの前記平均位相差に第１の係数ｋ(m)を乗算した値と、遅延させた前シンボルの前記平均位相差に第２の係数ｋ(m-1)を乗算した値を加算することにより補正位相差θ'(m-1)を生成する。
【００５２】
また、本実施の形態の補正位相差θ'(m)は次の数式（３）のように表される。
【数３】

$$\theta'_{(m)} = k_{(m)} \cdot \theta_{(m)} + k_{(m-1)} \theta'_{(m-1)} \quad \begin{pmatrix} k_{(m)} + k'_{(m)} = 1 \\ 0 \le k_{(m)} \le 1, 0 \le k_{(m-1)} \le 1 \end{pmatrix} \qquad \cdots (3)$$

【００５３】
数式（３）では、例えば、今回の入力する現シンボルの平均位相差θ（ｍ）が急激に変化する高周波成分を含んでいる場合でも、平均位相差θ（ｍ）に第１の係数ｋ(m)を乗算した値と、前回のシンボルの補正位相差θ'(m)に第２の係数ｋ(m-1)を乗算した値を加算して補正位相差θ'(m)を生成するので、第１の係数ｋ(m)および第２の係数ｋ(m-1)をフィルタ構成に適応させて設定することにより、効率よく高周波成分を抑圧できることがわかる。
【００５４】

以上のように本実施の形態２では、平均位相差θ（ｍ）に対してフィードバック形式のフィルタ構成に最適な係数を用いることにより、ターゲットとなる伝送路及び使用される伝送モードに対応した補正位相差θ'(m)を生成することができるので、実施の形態１よりもさらに位相雑音を抑圧することができる。

【００５５】

実施の形態３.

図５は本発明の実施の形態３にかかる位相雑音抑圧回路中の位相補正値生成部１３ｃの構成を示すブロック図である。実施の形態３の位相雑音抑圧回路全体のブロック図としては図２と同様である。実施の形態３では、位相補正値生成部１３ｃの構成が実施の形態１および実施の形態２とは異なる。

なお、図５の位相補正値生成部１３ｃにおいて、図４に示した実施の形態２の位相補正値生成部１３ｂと同様な機能を有する部分には同じ番号を付与して、重複する説明を省略する。

【００５６】

位相補正値生成部１３ｃの構成は、実施の形態２の位相補正値生成部１３ｂの構成と次の点で異なっている。

入力補正回路５０は、第２加算器５２から出力される補正位相差θ'(m)に対して、さらに第３の係数ｋ'(m)を乗算して第２の補正位相差θ"(m)を出力する第３乗算器５５を備える構成になっている。その他の構成については、実施の形態２の位相補正値生成部１３ｂの構成と同様である。

【００５７】

以上の構成の動作を、実施の形態１の各ステップを利用して違いを説明すると、以下のようになる。

（５）補正位相差θ'(m)に対して、さらに第３の係数ｋ'(m)を乗算して第２補正位相差θ"(m)として出力するステップ（ｒ）を、ステップ（ｆ）の前に実施する。

（６）ステップ（ｆ）では、第２補正位相差θ"(m)を積分して位相補正値θ'(m,n)を生成する。

【００５８】

また、本実施の形態の補正位相差θ"(m)は次の数式（４）のように表される。

【数４】

$$\theta'_{(m)} = k_{(m)} \cdot \theta_{(m)} + k_{(m-1)}\theta'_{(m-1)} \quad \begin{pmatrix} k_{(m)} + k'_{(m)} = 1 \\ 0 \le k_{(m)} \le 1, 0 \le k_{(m-1)} \le 1 \end{pmatrix} \qquad \cdots (4)$$

$$\theta''_{(m)} = k'_{(m)} \cdot \theta'_{(m)} \quad \left(0 \le k'_{(m)} \le 1\right)$$

【００５９】

数式（４）では、例えば、今回の入力する現シンボルの平均位相差θ（ｍ）が急激に変化する高周波成分を含んでいる場合でも、平均位相差θ（ｍ）に第１の係数ｋ(m)を乗算した値と、前回のシンボルの補正位相差θ'(m)に第２の係数ｋ(m-1)を乗算した値を加算して補正位相差θ'(m)に対し、さらに第３の係数ｋ'(m)を乗算して第２補正位相差θ"(m)生成するので、第１の係数ｋ(m)、第２の係数ｋ(m-1)および第３の係数ｋ'(m)をフィルタ構成に適応させて設定することにより、いっそう効率よく高周波成分を抑圧できることがわかる。

【００６０】

以上のように本実施の形態３では、平均位相差θ（ｍ）に対して最適な第１の係数ｋ(m)および第２の係数ｋ(m-1)を用いたフィードバック形式のフィルタ構成に、さらに第３の係数ｋ'(m)のゲインを掛けることにより、第２補正位相差θ"(m)のレベルを補正位相差θ'(m)よりも下げることができるので、例えば、位相雑音を大きく含む伝送路において、補間誤差によるバースト誤りの増大を軽減することができる。

【００６１】

実施の形態４.
図６は本発明の実施の形態４にかかる位相雑音抑圧回路中の位相補正値生成部１３ｄの構成を示すブロック図である。実施の形態４の位相雑音抑圧回路全体のブロック図としては図２と同様である。実施の形態４では、位相補正値生成部１３ｄの構成が実施の形態１～実施の形態３とは異なる。
なお、図６の位相補正値生成部１３ｄにおいても、図５に示した実施の形態３の位相補正値生成部１３ｃと同様な機能を有する部分には同じ番号を付与して、重複する説明を省略する。
【００６２】
位相補正値生成部１３ｄの構成は、実施の形態３の位相補正値生成部１３ｃの構成と次の点で異なっている。
入力補正回路６０は、第１乗算器６１、第２乗算器、および、第３乗算器で使用される各係数ｋ(m)、ｋ(m-1)、ｋ'(m)を、受信したＯＦＤＭ信号から抽出された伝送モード情報ＭＯＤＥを用いて切替える係数切替え回路６６を備える構成になっている。その他の構成については、実施の形態３の位相補正値生成部１３ｃの構成と同様である。
【００６３】
受信したＯＦＤＭ信号から抽出された伝送モード情報ＭＯＤＥとは、ＯＦＤＭ（直交周波数分割多重）信号を送信する際に用いられる変調モードや伝送モードについての情報である。
すなわち、本実施の形態４の位相補正値生成部１３ｄでは、実施の形態３の位相補正値生成部１３ｃにおいて使用される係数ｋ(m)、ｋ（m-1）、k'(m)について、伝送モード情報ＭＯＤＥによりその値を切替えることができる。
【００６４】
以上の構成の動作を、実施の形態１の各ステップを利用して違いを説明すると、以下のようになる。
（７）受信したＯＦＤＭ信号から抽出された伝送モード情報ＭＯＤＥを用いて第１～第３の各係数ｋ(m)、ｋ(m-1)、ｋ'(m)の少なくとも１つを切替えるステップ（ｓ）を、各係数ｋ(m)、ｋ(m-1)、ｋ'(m)に対応する各ステップ（ｐ）、ステップ（ｑ）、および、ステップ（ｒ）の内の最初に実施されるステップの前に実施する。
【００６５】
以上のように本実施の形態４では、伝送されるＯＦＤＭ信号の変調モードや伝送モード等の伝送モード情報ＭＯＤＥにより、平均位相差θ（ｍ）に対して最適な係数ｋ(m)、ｋ(m-1)、ｋ'(m)を切替えて補正できるので、ＯＦＤＭ波を受信する場合の伝送モードが異なることによって発生するガードインターバル期間の違いにより、平均位相差を求めるためのサンプル数が少なくなる場合であっても、そのサンプル数が少ないことによって、平均位相差生成部で検出される平均位相差の誤差が大きくならなくなり、補正誤差によるバースト誤りの増大を低減することができる。
【００６６】
実施の形態５.
図７は本発明の実施の形態５にかかる位相雑音抑圧回路中の位相補正値生成部１３ｅの構成を示すブロック図である。実施の形態５の位相雑音抑圧回路全体のブロック図としては図２と同様である。実施の形態５では、位相補正値生成部１３ｅの構成が実施の形態１～実施の形態４とは異なる。
なお、図７の位相補正値生成部１３ｅにおいても、図６に示した実施の形態４の位相補正値生成部１３ｄと同様な機能を有する部分には同じ番号を付与して、重複する説明を省略する。
【００６７】
位相補正値生成部１３ｅの構成は、実施の形態４の位相補正値生成部１３ｄの構成と次の点で異なっている。
入力補正回路７０は、第１乗算器６１、第２乗算器、および、第３乗算器で使用される各

係数ｋ(m)、ｋ(m-1)、ｋ'(m)を、ＯＦＤＭ受信装置１００における後段の誤り訂正処理から得られるパケット誤りの頻度情報ＥＲＲを用いて変更する係数変更回路７６を備える構成になっている。その他の構成については、実施の形態４の位相補正値生成部１３ｄの構成と同様である。

【００６８】

すなわち、本実施の形態５では、位相補正信号Ｓ'(m,n)を用いて複素ベースバンド信号Ｓ(m,n+Nu)等を復調し、復調信号に対して後段の誤り訂正部で誤り訂正処理を実施するが、その際に、誤り訂正部より検出されるパケット誤りの頻度情報ＥＲＲを監視し、その頻度情報ＥＲＲを用いて、入力補正回路７０で使用される係数ｋ(m)、ｋ（m-1）、k'(m)の最適値を検出して変更することができる。最適値とは、使用する伝送路においての最適な係数である。

【００６９】

以上の構成の動作を、実施の形態１の各ステップを利用して違いを説明すると、以下のようになる。

（８）受信したＯＦＤＭ信号を復調した後の誤り訂正処理時に得られるパケット誤りの頻度情報ＥＲＲを用いて第１～第３の各係数ｋ(m)、ｋ(m-1)、ｋ'(m)の少なくとも１つを変更するステップ（ｔ）を、各係数ｋ(m)、ｋ(m-1)、ｋ'(m)に対応する各ステップ（ｐ）、ステップ（ｑ）、および、ステップ（ｒ）の内の最初に実施されるステップの前に実施する。

【００７０】

以上のように本実施の形態５では、パケット誤りの頻度情報ＥＲＲにより平均位相差θ（ｍ）に対して最適な係数ｋ(m)、ｋ(m-1)、ｋ'(m)を変更して補正できるので、ＯＦＤＭ波を受信する場合の伝送モードが異なることによって発生するガードインターバル期間の違いにより、平均位相差を求めるためのサンプル数が少なくなる場合であっても、そのサンプル数が少ないことによって、平均位相差生成部で検出される平均位相差の誤差が大きくならなくなり、補正誤差によるバースト誤りの増大を低減することができる。

【００７１】

なお、上記した実施形態の説明で用いた回路部、回路素子や回路ブロック等の区分は、説明しやすいように便宜上から実施したものであり、その複数の区分を一体として構成しても良く、あるいは、その一つの区分をさらに複数の回路等の区分に分割して構成しても良く、また、あるいは、その各区分を上記実施の形態とは異なるが同様な機能を有するものにより構成しても良い。また、上記した実施形態中の各区分は、ハードウエアによる構成に限らず、例えば、その区分の機能をソフトウェアにより実現しても良い。

【００７２】

【発明の効果】

請求項１及び６の本発明では、入力補正回路により今回の平均位相差に対して前回のシンボルの補正結果をフィードバック形式で加算し、さらに２で除算することにより高域周波数成分を抑圧する一種のフィルタ構成を積分回路の前段に追加しているので、高域の周波数誤差成分を含む測定誤差、及び、直線補間によるサブキャリア単位での補正値と実際の位相差との補間誤差を低減することができる。

特に、位相の時間的変化（変動）が大きいフェージング伝送路においても高域の周波数誤差成分を含む測定誤差及び補間誤差を大幅に低減することができ、補正信号がバースト状の受信誤りを増大させる原因を低減することができ、従来より多くの伝送路において位相雑音を抑圧することができる。

【００７３】

請求項２及び７の本発明では、平均位相差に対してフィードバック形式のフィルタ構成に最適な係数を用いることにより、ターゲットとなる伝送路及び使用される伝送モードに対応した補正位相差を生成することができるので、さらに位相雑音を抑圧することができる。

【００７４】

請求項３及び８の本発明では、平均位相差に対して最適な第１の係数、第２の係数を用いたフィードバック形式のフィルタ構成に、さらに第３の係数のゲインを掛けることにより、第２補正位相差のレベルを補正位相差よりも下げることができるので、例えば、位相雑音を大きく含む伝送路において、補間誤差によるバースト誤りの増大を軽減することができる。

【００７５】

請求項４及び９の本発明では、伝送されるＯＦＤＭ信号の変調モードや伝送モード等の伝送モード情報により、平均位相差に対して最適な係数を切替えて補正できるので、伝送路により適した補正位相差を検出することができ、位相雑音をより抑圧した補正信号を得ることができることから、補正誤差によるバースト誤りの増大を低減することができると共に、ＯＦＤＭ波を受信する場合の伝送モードが異なることによって発生するガードインターバル期間の違いにより、平均位相差を求めるためのサンプル数が少なくなる場合であっても、そのサンプル数が少ないことによって、平均位相差生成部で検出される平均位相差の誤差が大きくならなくなる。

【００７６】

請求項５及び１０の本発明では、パケット誤りの頻度情報により平均位相差に対して最適な係数を変更して補正できるので、伝送路により適した補正位相差を検出することができ、位相雑音をより抑圧した補正信号を得ることができることから、補正誤差によるバースト誤りの増大を低減することができると共に、ＯＦＤＭ波を受信する場合の伝送モードが異なることによって発生するガードインターバル期間の違いにより、平均位相差を求めるためのサンプル数が少なくなる場合であっても、そのサンプル数が少ないことによって、平均位相差生成部で検出される平均位相差の誤差が大きくならなくなる。

【図面の簡単な説明】

【図１】　本発明の実施の形態１にかかるＯＦＤＭ受信装置の構成を示すブロック図である。

【図２】　図１の位相雑音抑圧回路の構成を示すブロック図である。

【図３】　図２の位相補正値生成部１３ａの構成を示すブロック図である。

【図４】　本発明の実施の形態２にかかる位相補正値生成部１３ｂの構成を示すブロック図である。

【図５】　本発明の実施の形態３にかかる位相補正値生成部１３ｃの構成を示すブロック図である。

【図６】　本発明の実施の形態４にかかる位相補正値生成部１３ｄの構成を示すブロック図である。

【図７】　本発明の実施の形態５にかかる位相補正値生成部１３ｅの構成を示すブロック図である。

【図８】　従来の位相雑音抑圧回路の構成を示すブロック図である。

【図９】　送信されるＯＦＤＭ信号の構成および図８の回路との対応を示す図である。

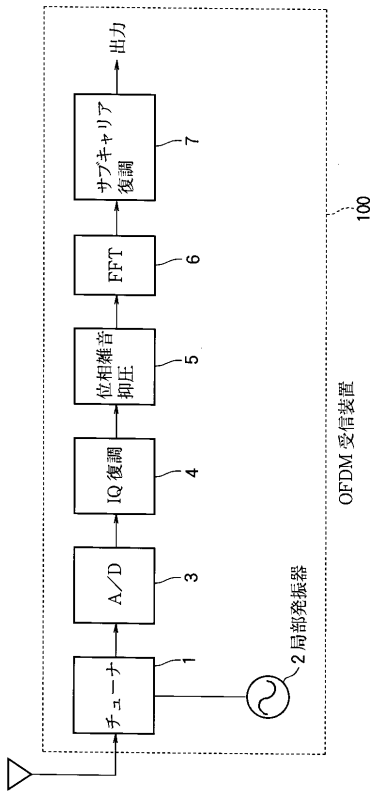
【図１０】　従来の位相補正値生成部の構成を示すブロック図である。

【符号の説明】

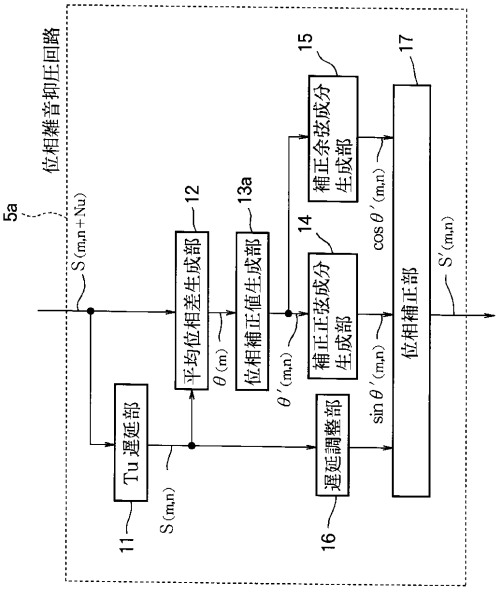
１　チューナ、　２　局部発振器、　３　アナログ／デジタル（Ａ／Ｄ）コンバータ、　４　ＩＱ復調回路、　５、５ｘ、５ａ　位相雑音抑圧回路、　６　高速フーリエ変換（ＦＦＴ）回路、　７　サブキャリア復調回路、　１１　Ｔｕ遅延部、　１２　平均位相差生成部、　１３ｘ、１３ａ、１３ｂ、１３ｃ、１３ｄ、１３ｅ　位相補正値生成部、　１４　補正正弦成分生成部、　１５　補正余弦成分生成部、　１６　遅延調整部、　１７　位相補正部、　２０　積分回路、　２１　第１除算器、　２２　第１加算器、　２３　第１遅延回路、　３０、４０、５０、６０、７０　入力補正回路、　３１、４２、５２、６２、７２　第２加算器、　３２　第２除算器、　３３、４３、５３、６３、７３　第２遅延回路、４１、５１、６１、７１　第１乗算器、　４４、５４、６４、７４　第２乗算器、　５５、６５、７５　第３乗算器、　６６　係数切替え回路、　７６　係数変更回路、　１００　ＯＦＤＭ（直交周波数分割多重）受信装置、　Ｓ(m,n)　複素ベースバンド信号

、 Ng ガードインターバル期間のキャリア（サンプル）数、 Nu 有効シンボル期間のキャリア数、 θ(m) 平均位相差、 ｓｉｎθ(m,n) 補正正弦成分、 ｃｏｓθ(m,n) 補正余弦成分、 Δθ(m) キャリア毎の位相変化値、 ｋｍ 第１の係数、 ｋ(m-1) 第２の係数、 ｋ'(m) 第３の係数、 ＭＯＤＥ 伝送モード情報、 ＥＲＲ パケット誤りの頻度情報。

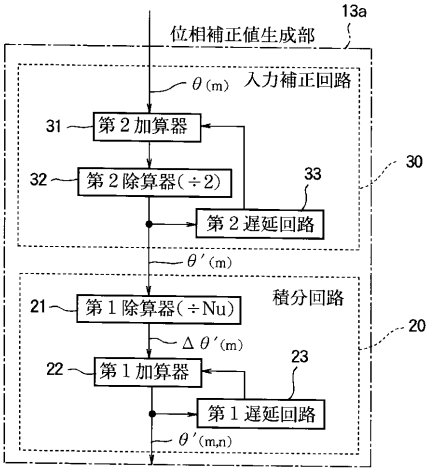
【図１】



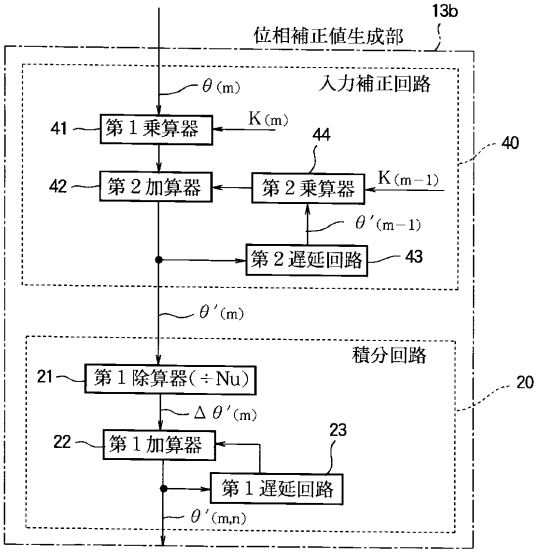
【図２】



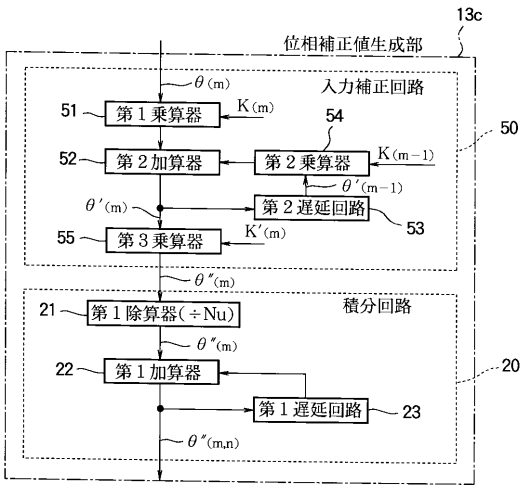
【図３】


13a
位相補正値生成部
θ(m)
入力補正回路
31
第２加算器
32
第２除算器(÷2)
33
第２遅延回路
30
θ'(m)
積分回路
21
第１除算器(÷Nu)
Δθ'(m)
22
第１加算器
23
第１遅延回路
20
θ'(m,n)

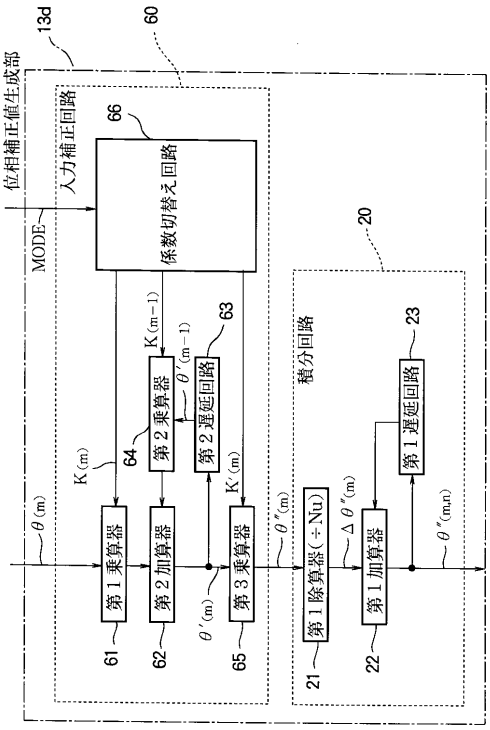
【図４】


13b
位相補正値生成部
θ(m)
入力補正回路
41
第１乗算器
K(m)
44
40
42
第２加算器
第２乗算器
K(m−1)
θ'(m−1)
第２遅延回路
43
θ'(m)
積分回路
21
第１除算器(÷Nu)
20
Δθ'(m)
22
第１加算器
23
第１遅延回路
θ'(m,n)

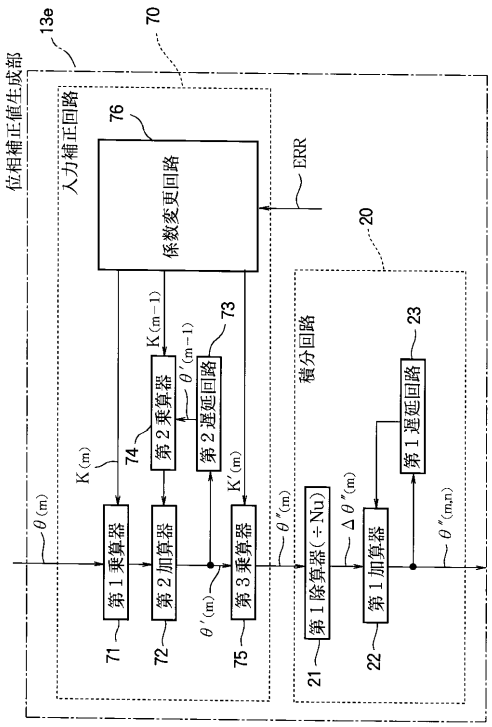
【図５】


13c
位相補正値生成部
θ(m)
入力補正回路
51
第１乗算器
K(m)
54
50
52
第２加算器
第２乗算器
K(m−1)
θ'(m−1)
θ'(m)
第２遅延回路
53
55
第３乗算器
K'(m)
θ''(m)
21
第１除算器(÷Nu)
積分回路
θ''(m)
22
第１加算器
20
第１遅延回路
23
θ''(m,n)

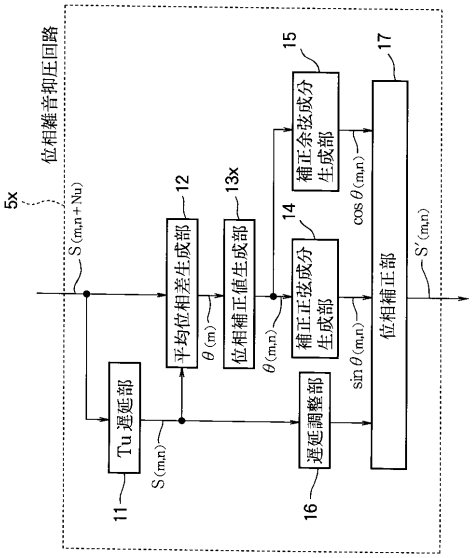
【図６】


13d
60
位相補正値生成部
入力補正回路
66
係数切替え回路
MODE
20
積分回路
K(m−1)
θ'(m−1)
63
23
第２乗算器
第２遅延回路
第１遅延回路
K(m)
64
K'(m)
θ(m)
θ'(m)
θ''(m)
Δθ'(m)
θ''(m,n)
第１乗算器
第２加算器
第３乗算器
第１除算器(÷Nu)
第１加算器
61
62
65
21
22

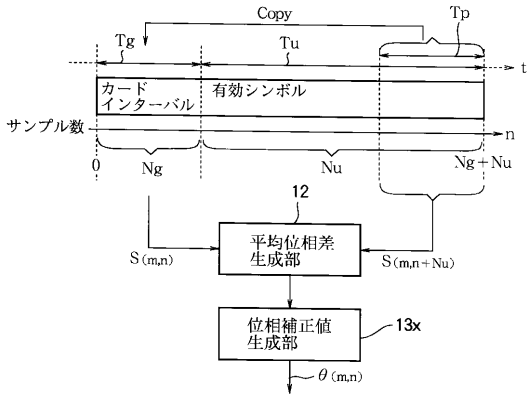
【図７】


位相補正値生成部
13e
70
入力補正回路
76
係数変更回路
ERR
20
積分回路
K(m−1)
73
θ′(m−1)
第２乗算器
第２遅延回路
74
K(m)
K′(m)
θ(m)
第１乗算器
第２加算器
第３乗算器
θ′(m)
θ″(m)
第１除算器(÷Nu)
Δθ″(m)
第１加算器
第１遅延回路
23
θ″(m,n)
71
72
75
21
22

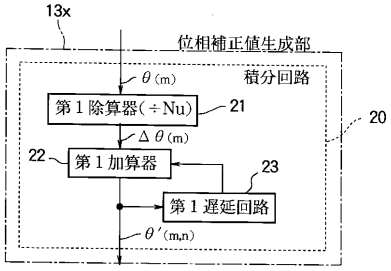
【図８】


位相雑音抑圧回路
5x
S(m,n+Nu)
12
平均位相差生成部
13x
位相補正値生成部
15
補正余弦成分生成部
17
14
補正正弦成分生成部
cosθ(m,n)
Tu遅延部
θ(m)
θ(m,n)
sinθ(m,n)
位相補正部
S′(m,n)
S(m,n)
遅延調整部
11
16

【図９】


Copy
Tp
Tg
Tu
t
カード
インターバル
有効シンボル
サンプル数
n
0
Ng
Nu
Ng+Nu
12
平均位相差
生成部
S(m,n)
S(m,n+Nu)
位相補正値
生成部
13x
θ(m,n)

【図１０】


13x
位相補正値生成部
θ(m)
積分回路
第１除算器(÷Nu)
21
20
Δθ(m)
22
第１加算器
23
第１遅延回路
θ′(m,n)

フロントページの続き

(56)参考文献 特開平１１－２２０４５１（ＪＰ，Ａ）
特開平１０－２９０２０８（ＪＰ，Ａ）
特開２０００－２２４１３４（ＪＰ，Ａ）
特開２０００－１５１５４５（ＪＰ，Ａ）
特開２０００－１６５３４１（ＪＰ，Ａ）
特開平１０－０７５２２６（ＪＰ，Ａ）
特開平１０－２９４７１１（ＪＰ，Ａ）
特開平１０－３３６１３８（ＪＰ，Ａ）
特開平０６－２６８７０４（ＪＰ，Ａ）
特開平０９－２８４３５３（ＪＰ，Ａ）

(58)調査した分野(Int.Cl.，ＤＢ名)
H04J 11/00