

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2016 年 11 月 3 日 (03.11.2016)



(10) 国际公布号
WO 2016/173017 A1

- (51) 国际专利分类号:
G09G 3/36 (2006.01)
- (21) 国际申请号: PCT/CN2015/079484
- (22) 国际申请日: 2015 年 5 月 21 日 (21.05.2015)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201510206122.0 2015 年 4 月 27 日 (27.04.2015) CN
- (71) 申请人: 深圳市华星光电技术有限公司 (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。
- (72) 发明人: 戴超 (DAI, Chao); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。
- (74) 代理人: 深圳市德力知识产权代理事务所 (COMIPS INTELLECTUAL PROPERTY OFFICE); 中国广东省深圳市福田区上步中路深勘大厦 15E, Guangdong 518028 (CN)。

- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。
- (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第 21 条(3))。

(54) Title: GOA CIRCUIT HAVING FORWARD AND REVERSE SCAN FUNCTIONS

(54) 发明名称: 具有正反向扫描功能的 GOA 电路

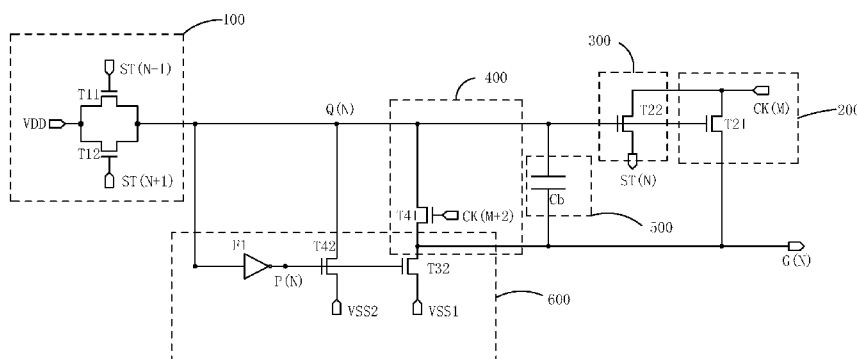


图1

(57) Abstract: A GOA circuit having forward and reverse scan functions, in which two thin-film transistors (T11 and T12) controlling respectively forward and reverse scans are provided on a pull-up control module (100) of each level of GOA unit circuit, combined with an appropriate access signal, when the thin-film transistor (T11) controlling forward scans is turned on, the GOA circuit performs a forward scan from a first level GOA unit circuit to a final level GOA unit circuit, when the thin film transistor (T12) controlling reverse scans is turned on, the circuit performs a reverse scan from the final level GOA circuit unit to the first level GOA unit circuit, thus implementing the GOA circuit provided with the forward scan and reverse scan functions and expanding the scope of application of the GOA circuit.

(57) 摘要: 一种具有正反向扫描功能的 GOA 电路, 在每一级 GOA 单元电路的上拉控制模块(100)设置分别控制正、反向扫描的两个薄膜晶体管(T11,T12), 搭配适当的接入信号, 当控制正向扫描的薄膜晶体管(T11)导通时, 所述 GOA 电路从第一级 GOA 单元电路向最后一级 GOA 单元电路进行正向扫描, 当控制反向扫描的薄膜晶体管(T12)导通时, 所述电路从最后一级 GOA 单元电路向第一级 GOA 单元电路进行反向扫描, 从而实现 GOA 电路同时具备正向扫描与反向扫描的功能, 扩展了 GOA 电路的应用范围。

WO 2016/173017 A1

具有正反向扫描功能的 GOA 电路

技术领域

5 本发明涉及液晶显示器驱动领域，尤其涉及一种具有正反向扫描功能的 GOA 电路。

背景技术

10 液晶显示器（Liquid Crystal Display, LCD）具有机身薄、省电、无辐射等众多优点，得到了广泛的应用。如：液晶电视、移动电话、个人数字助理（PDA）、数码相机、计算机屏幕或笔记本电脑屏幕等，在平板显示领域中占主导地位。

15 现有市场上的液晶显示器大部分为背光型液晶显示器，其包括液晶显示面板及背光模组（backlight module）。液晶显示面板的工作原理是在薄膜晶体管阵列基板（Thin Film Transistor Array Substrate, TFT Array Substrate）与彩色滤光片基板（Color Filter, CF）之间灌入液晶分子，并在两片基板上施加驱动电压来控制液晶分子的旋转方向，以将背光模组的光线折射出来产生画面。

20 主动式液晶显示器中，每个像素电性连接一个薄膜晶体管（TFT），薄膜晶体管的栅极（Gate）连接至水平扫描线，漏极（Drain）连接至垂直方向的数据线，源极（Source）则连接至像素电极。在水平扫描线上施加足够的电压，会使得电性连接至该条水平扫描线上的所有 TFT 打开，从而数据线上的信号电压能够写入像素，控制不同液晶的透光度进而达到控制色彩与亮度的效果。目前主动式液晶显示面板水平扫描线的驱动主要由外接的集成电路板（Integrated Circuit, IC）来完成，外接的 IC 可以控制各级水平扫描线的逐级充电和放电。而 GOA 技术（Gate Driver on Array）即阵列基板行驱动技术，是可以运用液晶显示面板的阵列制程将栅极驱动电路制作在 TFT 阵列基板上，实现对栅极逐行扫描的驱动方式。GOA 技术能减少外接 IC 的焊接（bonding）工序，有机会提升产能并降低产品成本，而且可以使液晶显示面板更适合制作窄边框或无边框的显示产品。

30 现有的 GOA 电路通常采用的是单向的扫描方式，只能选择正向扫描或反向扫描的一种，不能满足产品多样化的需求，因而需要设计一些具有正反向扫描功能的 GOA 电路。

发明内容

本发明的目的在于提供一种具有正反向扫描功能的 GOA 电路，能够实现 GOA 电路的正反向扫描，扩展 GOA 电路的应用范围。

为实现上述目的，本发明提供一种具有正反向扫描功能的 GOA 电路，
5 包括级联的多个 GOA 单元电路，每一级 GOA 单元电路均包括：上拉控制模块、上拉模块、下传模块、第一下拉模块、自举电容、及下拉维持模块；

设 N 为正整数，除第一级与最后一级 GOA 单元电路以外，在第 N 级 GOA 单元电路中：

10 所述上拉控制模块用于控制 GOA 电路进行正向扫描或反向扫描，其电性连接于第一节点、及下拉维持模块；所述上拉控制模块至少包括一个用于控制正向扫描的薄膜晶体管和一个用于控制反向扫描的薄膜晶体管，至少接入上一级第 N-1 级 GOA 单元电路的级传信号、下一级第 N+1 级 GOA 单元电路的级传信号、及正压恒压源；

15 所述上拉模块包括：第二十一薄膜晶体管，所述第二十一薄膜晶体管的栅极电性连接于第一节点，源极电性连接于第 M 条时钟信号，漏极输出扫描驱动信号；

所述下传模块包括：第二十二薄膜晶体管，所述第二十二薄膜晶体管的栅极电性连接于第一节点，源极电性连接于第 M 条时钟信号，漏极输出级传信号；

20 所述第一下拉模块电性连接于第一节点与扫描驱动信号，至少包括一个受第 M+2 条时钟信号控制的薄膜晶体管；

所述自举电容模块包括电容，所述电容的一端电性连接于第一节点，另一端电性连接于扫描驱动信号；

25 所述下拉维持模块至少包括：一由多个薄膜晶体管构成的反相器，所述反相器的输入端电性连接于第一节点，输出端电性连接于第二节点；第四十二薄膜晶体管，所述第四十二薄膜晶体管的栅极电性连接于第二节点，源极电性连接于第一节点，漏极电性连接于第二负压恒压源；第三十二薄膜晶体管，所述第三十二薄膜晶体管的栅极电性连接于第二节点，源极电性连接于扫描驱动信号，漏极电性连接于第一负压恒压源；

30 所述时钟信号包括四条时钟信号：第一时钟信号、第二时钟信号、第三时钟信号、及第四时钟信号；当所述时钟信号为第三时钟信号时，所述第 M+2 条时钟信号为第一时钟信号，当所述时钟信号为第四时钟信号时，所述第 M+2 条时钟信号为第二时钟信号；所述时钟信号的占空比为 25/75；

所述第二负压恒压源的电位小于第一负压恒压源的电位。

所述上拉控制模块包括两个薄膜晶体管：第十一薄膜晶体管、与第十二薄膜晶体管；

所述第十一薄膜晶体管的栅极接入上一级第 N-1 级 GOA 单元电路的级传信号，源极接入正压恒压源，漏极电性连接于第一节点；所述第十二薄膜晶体管的栅极接入下一级第 N+1 级 GOA 单元电路的级传信号，源极接入正压恒压源，漏极电性连接于第一节点；所述第十一薄膜晶体管用于控制正向扫描，第十二薄膜晶体管用于控制反向扫描。

所述具有正反向扫描功能的 GOA 电路的第一级连接关系中，所述第十一薄膜晶体管的栅极接入扫描启动信号，所述第十二薄膜晶体管的栅极接入第二级 GOA 单元电路的级传信号，所述第二十一薄膜晶体管的源极及第二十二薄膜晶体管的源极电性连接于第一时钟信号；

所述具有正反向扫描功能的 GOA 电路的最后一级连接关系中，所述第十一薄膜晶体管的栅极接入倒数第二级 GOA 单元电路的级传信号，所述第十二薄膜晶体管的栅极接入扫描启动信号，所述第二十一薄膜晶体管的源极及第二十二薄膜晶体管的源极电性连接于第四时钟信号。

所述上拉控制模块包括三个薄膜晶体管：第十一薄膜晶体管、第十二薄膜晶体管、及第十三薄膜晶体管；

所述第十一薄膜晶体管的栅极接入正向扫描控制电压，源极接入上一级第 N-1 级 GOA 单元电路的级传信号，漏极电性连接于第十三薄膜晶体的栅极；所述第十二薄膜晶体管的栅极接入反向扫描控制电压，源极接入下一级第 N+1 级 GOA 单元电路的级传信号，漏极电性连接于第十三薄膜晶体的栅极；所述第十三薄膜晶体管的栅极电性连接于第十一薄膜晶体管的漏极与第十二薄膜晶体管的漏极，源极接入正压恒压源，漏极电性连接于第一节点；所述第十一薄膜晶体管结合正向扫描控制电压用于控制正向扫描，第十二薄膜晶体管结合反向扫描控制电压用于控制反向扫描；

正向扫描时，所述正向扫描控制电压为正压高电位，所述反向扫描控制电压为负压低电位；

反向扫描时，所述正向扫描控制电压为负压低电位，所述反向扫描控制电压为正压高电位。

所述具有正反向扫描功能的 GOA 电路的第一级连接关系中，所述第十一薄膜晶体管的源极接入扫描启动信号，所述第十二薄膜晶体管的源极接入第二级 GOA 单元电路的级传信号，所述第二十一薄膜晶体管的源极及第二十二薄膜晶体管的源极电性连接于第一时钟信号；

所述具有正反向扫描功能的 GOA 电路的最后一级连接关系中，所述第

十一薄膜晶体管的源极接入倒数第二级 GOA 单元电路的级传信号, 所述第十二薄膜晶体管的源极接入扫描启动信号, 所述第二十一薄膜晶体管的源极及第二十二薄膜晶体管的源极电性连接于第四时钟信号。

所述第一下拉模块包括一个薄膜晶体管: 第四十一薄膜晶体管, 所述
5 第四十一薄膜晶体管的栅极电性连接于第 $M+2$ 条时钟信号, 源极电性连接于第一节点, 漏极电性连接于扫描驱动信号。

所述第一下拉模块包括两个薄膜晶体管与第四十薄膜晶体管;

所述第四十一薄膜晶体管的栅极电性连接于第 $M+2$ 条时钟信号, 源极电性连接于第四十薄膜晶体管的漏极, 漏极电性连接于扫描驱动信号; 所
10 述第四十薄膜晶体管的栅极与源极均电性连接于第一节点, 漏极电性连接于第四十一薄膜晶体管的源极。

所述第一下拉模块包括两个薄膜晶体管: 第四十一薄膜晶体管、与第四十薄膜晶体管;

所述第四十薄膜晶体管的栅极电性连接于第 $M+2$ 条时钟信号, 源极电
15 性连接于第一节点, 漏极电性连接于第四十一薄膜晶体管的栅极与源极; 所述第四十一薄膜晶体管的栅极与源极均电性连接于第四十薄膜晶体管的漏极, 漏极电性连接于扫描驱动信号。

所述下拉维持模块还包括: 第二十三薄膜晶体管, 所述第二十三薄膜晶体管的栅极电性连接于第二节点, 源极电性连接于第二负压恒压源, 漏
20 极电性连接于级传信号。

所述下拉维持模块包括: 反相器、第三十二薄膜晶体管、第四十二薄膜晶体管、第七十四薄膜晶体管、及第七十三薄膜晶体管; 所述第四十二薄膜晶体管的源极经由第七十四薄膜晶体管电性连接于第二负压恒压源;

所述第七十四薄膜晶体管的栅极电性连接于第二节点, 源极电性连接
25 于第二负压恒压源, 漏极电性连接于第四十二薄膜晶体管的源极及第七十三薄膜晶体管的源极; 第七十三薄膜晶体管, 所述第七十三薄膜晶体管的栅极电性连接于第一节点, 源极电性连接于第七十四薄膜晶体管的漏极, 漏极电性连接于正压恒压源;

所述反相器为双重反相器, 包括: 第五十一薄膜晶体管, 所述第五十一
30 薄膜晶体管的栅极与源极均电性连接于正压恒压源, 漏极电性连接于第三节点; 第五十二薄膜晶体管, 所述第五十二薄膜晶体管的栅极电性连接于第一节点, 源极电性连接于第三节点, 漏极电性连接于第一负压恒压源或第二负压恒压源; 第五十三薄膜晶体管, 所述第五十三薄膜晶体管的栅极电性连接于第三节点, 源极电性连接于正压恒压源, 漏极电性连接于第

二节点；第五十四薄膜晶体管，所述第五十四薄膜晶体管的栅极电性连接于第一节点，源极电性连接于第二节点，漏极电性连接于第四节点；第六十三薄膜晶体管，所述第六十三薄膜晶体管的栅极电性连接于第三节点，源极电性连接于正压恒压源，漏极电性连接于第四节点；第六十四薄膜晶体管，所述第六十四薄膜晶体管的栅极电性连接于第一节点，源极电性连接于第四节点，漏极电性连接于第二负压恒压源；其中所述第五十一薄膜晶体管、第五十二薄膜晶体管、第五十三薄膜晶体管、与第五十四薄膜晶体管构成主反相器，所述第六十三薄膜晶体管、与第六十四薄膜晶体管构成辅助反相器。

10 本发明还提供一种具有正反向扫描功能的 GOA 电路，包括级联的多个 GOA 单元电路，每一级 GOA 单元电路均包括：上拉控制模块、上拉模块、下传模块、第一下拉模块、自举电容模块、及下拉维持模块；

设 N 为正整数，除第一级与最后一级 GOA 单元电路以外，在第 N 级 GOA 单元电路中：

15 所述上拉控制模块用于控制 GOA 电路进行正向扫描或反向扫描，其电性连接于第一节点、及下拉维持模块；所述上拉控制模块至少包括一个用于控制正向扫描的薄膜晶体管和一个用于控制反向扫描的薄膜晶体管，至少接入上一级第 $N-1$ 级 GOA 单元电路的级传信号、下一级第 $N+1$ 级 GOA 单元电路的级传信号、及正压恒压源；

20 所述上拉模块包括：第二十一薄膜晶体管，所述第二十一薄膜晶体管的栅极电性连接于第一节点，源极电性连接于第 M 条时钟信号，漏极输出扫描驱动信号；

所述下传模块包括：第二十二薄膜晶体管，所述第二十二薄膜晶体管的栅极电性连接于第一节点，源极电性连接于第 M 条时钟信号，漏极输出级传信号；

25 所述第一下拉模块电性连接于第一节点与扫描驱动信号，至少包括一个受第 $M+2$ 条时钟信号控制的薄膜晶体管；

所述自举电容模块包括电容，所述电容的一端电性连接于第一节点，另一端电性连接于扫描驱动信号；

30 所述下拉维持模块至少包括：一由多个薄膜晶体管构成的反相器，所述反相器的输入端电性连接于第一节点，输出端电性连接于第二节点；第四十二薄膜晶体管，所述第四十二薄膜晶体管的栅极电性连接于第二节点，源极电性连接于第一节点，漏极电性连接于第二负压恒压源；第三十二薄膜晶体管，所述第三十二薄膜晶体管的栅极电性连接于第二节点，源极电

性连接于扫描驱动信号，漏极电性连接于第一负压恒压源；

所述时钟信号包括四条时钟信号：第一时钟信号、第二时钟信号、第三时钟信号、及第四时钟信号；当所述时钟信号为第三时钟信号时，所述第 M+2 条时钟信号为第一时钟信号，当所述时钟信号为第四时钟信号时，
5 所述第 M+2 条时钟信号为第二时钟信号；所述时钟信号的占空比为 25/75；

所述第二负压恒压源的电位小于第一负压恒压源的电位；

其中，所述上拉控制模块包括两个薄膜晶体管：第十一薄膜晶体管、与第十二薄膜晶体管；

所述第十一薄膜晶体管的栅极接入上一级第 N-1 级 GOA 单元电路的级
10 传信号，源极接入正压恒压源，漏极电性连接于第一节点；所述第十二薄膜晶体管的栅极接入下一级第 N+1 级 GOA 单元电路的级传信号，源极接入正压恒压源，漏极电性连接于第一节点；所述第十一薄膜晶体管用于控制正向扫描，第十二薄膜晶体管用于控制反向扫描；

其中，所述第一下拉模块包括两个薄膜晶体管：第四十一薄膜晶体管、
15 与第四十薄膜晶体管；

所述第四十薄膜晶体管的栅极电性连接于第 M+2 条时钟信号，源极电性连接于第一节点，漏极电性连接于第四十一薄膜晶体管的栅极与源极；
所述第四十一薄膜晶体管的栅极与源极均电性连接于第四十薄膜晶体管的漏极，漏极电性连接于扫描驱动信号；

其中，所述下拉维持模块还包括：第二十三薄膜晶体管，所述第二十三薄膜晶体管的栅极电性连接于第二节点，源极电性连接于第二负压恒压源，漏极电性连接于级传信号。

本发明的有益效果：本发明提供的一种具有正反向扫描功能的 GOA 电路，在每一级 GOA 单元电路的上拉控制模块设置分别控制正、反向扫描的两个薄膜晶体管，搭配适当的接入信号，当控制正向扫描的薄膜晶体管导通时，所述 GOA 电路从第一级 GOA 单元电路向最后一级 GOA 单元电路
25 进行正向扫描，当控制反向扫描的薄膜晶体管导通时，所述电路从最后一级 GOA 单元电路向第一级 GOA 单元电路进行反向扫描，从而实现 GOA 电路同时具备正向扫描与反向扫描的功能，扩展了 GOA 电路的应用范围。

为了能更进一步了解本发明的特征以及技术内容，请参阅以下有关本发明的详细说明与附图，然而附图仅提供参考与说明用，并非用来对本发明加以限制。

附图说明

下面结合附图，通过对本发明的具体实施方式详细描述，将使本发明的技术方案及其它有益效果显而易见。

附图中，

5 图 1 为本发明的具有正反向扫描功能的 GOA 电路的第一实施例的电路图；

图 2 为本发明的具有正反向扫描功能的 GOA 电路的第一实施例的第一级 GOA 单元电路的电路图；

图 3 为本发明的具有正反向扫描功能的 GOA 电路的第一实施例的最后一级 GOA 单元电路的电路图；

10 图 4 为本发明的具有正反向扫描功能的 GOA 电路的第二实施例的电路图；

图 5 为本发明的具有正反向扫描功能的 GOA 电路的第三实施例的电路图；

15 图 6 为本发明的具有正反向扫描功能的 GOA 电路的第四实施例的电路图；

图 7 为本发明的具有正反向扫描功能的 GOA 电路的第五实施例的电路图；

图 8 为本发明的具有正反向扫描功能的 GOA 电路的第一至第五实施例的正向扫描时序图；

20 图 9 为本发明的具有正反向扫描功能的 GOA 电路的第一至第五实施例的反向扫描时序图；

图 10 为本发明的具有正反向扫描功能的 GOA 电路的第六实施例的电路图；

25 图 11 为本发明的具有正反向扫描功能的 GOA 电路的第六实施例的第一级 GOA 单元电路的电路图；

图 12 为本发明的具有正反向扫描功能的 GOA 电路的第六实施例的最后一级 GOA 单元电路的电路图；

图 13 为本发明的具有正反向扫描功能的 GOA 电路的第七实施例的电路图；

30 图 14 为本发明的具有正反向扫描功能的 GOA 电路的第八实施例的电路图；

图 15 为本发明的具有正反向扫描功能的 GOA 电路的第九实施例的电路图；

图 16 为本发明的具有正反向扫描功能的 GOA 电路的第十实施例的电

路图；

图 17 为本发明的具有正反向扫描功能的 GOA 电路的第六至第十实施例的正向扫描时序图；

图 18 为本发明的具有正反向扫描功能的 GOA 电路的第六至第十实施例的反向扫描时序图；

图 19 为本发明的具有正反向扫描功能的 GOA 电路的第一种连接架构示意图；

图 20 为本发明的具有正反向扫描功能的 GOA 电路的第二种连接架构示意图。

具体实施方式

为更进一步阐述本发明所采取的技术手段及其效果，以下结合本发明的优选实施例及其附图进行详细描述。

本发明提供一种具有正反向扫描功能的 GOA 电路。图 1 所示为本发明具有正反向扫描功能的 GOA 电路的第一实施例，包括级联的多个 GOA 单元电路，每一级 GOA 单元电路均包括：上拉控制模块 100、上拉模块 200、下传模块 300、第一下拉模块 400、自举电容模块 500、及下拉维持模块 600。

设 N 为正整数，除第一级与最后一级 GOA 单元电路以外，在第 N 级 GOA 单元电路中：

所述上拉控制模块 100 用于控制 GOA 电路进行正向扫描或反向扫描，包括第十一薄膜晶体管 $T11$ ，所述第十一薄膜晶体管 $T11$ 的栅极接入上一级第 $N-1$ 级 GOA 单元电路的级传信号 $ST(N-1)$ ，源极接入正压恒压源 VDD ，漏极电性连接于第一节点 $Q(N)$ ；第十二薄膜晶体管 $T12$ ，所述第十二薄膜晶体管 $T12$ 的栅极接入下一级第 $N+1$ 级 GOA 单元电路的级传信号 $ST(N+1)$ ，源极接入正压恒压源 VDD ，漏极电性连接于第一节点 $Q(N)$ 。所述第十一薄膜晶体管 $T11$ 用于控制正向扫描，第十二薄膜晶体管 $T12$ 用于控制反向扫描。

所述上拉模块 200 包括：第二十一薄膜晶体管 $T21$ ，所述第二十一薄膜晶体管 $T21$ 的栅极电性连接于第一节点 $Q(N)$ ，源极电性连接于第 M 条时钟信号 $CK(M)$ ，漏极输出扫描驱动信号 $G(N)$ 。

所述下传模块 300 包括：第二十二薄膜晶体管 $T22$ ，所述第二十二薄膜晶体管 $T22$ 的栅极电性连接于第一节点 $Q(N)$ ，源极电性连接于第 M 条时钟信号 $CK(M)$ ，漏极输出级传信号 $ST(N)$ 。

所述第一下拉模块 400 包括：第四十一薄膜晶体管 $T41$ ，所述第四十一

薄膜晶体管 T41 的栅极电性连接于第 M+2 条时钟信号 CK(M+2)，源极电性连接于第一节点 Q(N)，漏极电性连接于扫描驱动信号 G(N)，通过所述第四十一薄膜晶体管 T41 在非作用期间将第一节点 Q(N) 的电位拉到扫描驱动信号 G(N) 的电位。

5 所述自举电容模块 500 包括电容 Cb，所述电容 Cb 的一端电性连接于第一节点 Q(N)，另一端电性连接于扫描驱动信号 G(N)。

所述下拉维持模块 600 包括：一由多个薄膜晶体管构成的反相器 F1，所述反相器 F1 的输入端电性连接于第一节点 Q(N)，输出端电性连接于第二节点 P(N)；第四十二薄膜晶体管 T42，所述第四十二薄膜晶体管 T42 的栅极电性连接于第二节点 P(N)，源极电性连接于第一节点 Q(N)，漏极电性连接于第二负压恒压源 VSS2；第三十二薄膜晶体管 T32，所述第三十二薄膜晶体管 T32 的栅极电性连接于第二节点 P(N)，源极电性连接于扫描驱动信号 G(N)，漏极电性连接于第一负压恒压源 VSS1。

具体地，所述各个薄膜晶体管为 N 型多晶硅半导体薄膜晶体管、或氧化物半导体薄膜晶体管。

所述时钟信号 CK(M) 包括了四条时钟信号：第一时钟信号 CK(1)、第二时钟信号 CK(2)、第三时钟信号 CK(3)、及第四时钟信号 CK(4)。当所述时钟信号 CK(M) 为第三时钟信号 CK(3) 时，所述第 M+2 条时钟信号 CK(M+2) 为第一时钟信号 CK(1)，当所述时钟信号 CK(M) 为第四时钟信号 CK(4) 时，所述第 M+2 条时钟信号 CK(M+2) 为第二时钟信号 CK(2)。设定所述第二负压恒压源 VSS2 的电位小于第一负压恒压源 VSS1 的电位。

特别地，请参阅图 2、结合图 19，在本发明的第一实施例中，所述具有正反向扫描功能的 GOA 电路的第一级连接关系中，所述第十一薄膜晶体管 T11 的栅极接入扫描启动信号 STV，所述第十二薄膜晶体管 T12 的栅极接入第二级 GOA 单元电路的级传信号 ST(2)，所述第二十一薄膜晶体管 T21 的源极及第二十二薄膜晶体管 T22 的源极电性连接于第一时钟信号 CK(1)。

请参阅图 3、结合图 19，在本发明的第一实施例中，所述具有正反向扫描功能的 GOA 电路的最后一级连接关系中，所述第十一薄膜晶体管 T11 的栅极接入倒数第二级 GOA 单元电路的级传信号 ST(last-1)，所述第十二薄膜晶体管 T12 的栅极接入扫描启动信号 STV，所述第二十一薄膜晶体管 T21 的源极及第二十二薄膜晶体管 T22 的源极电性连接于第四时钟信号 CK(4)。

图 8 所示为本发明的第一实施例正向扫描时的时序图，其中，STV 表示电路的启动信号；CK(1)、CK(2)、CK(3)、及 CK(4) 为时钟信号 CK(M)

所包括的四条时钟信号，均为高频时钟信号，每条时钟信号的占空比是25/75，在正向扫描时，第一时钟信号CK(1)最先输出，第四时钟信号CK(4)最后输出；Q(1)、Q(2)分别为第一级、第二级GOA单元电路中第一节点Q(N)的波形；G(1)、G(2)、G(3)、G(4)分别为第一级、第二级、第三级、第四级GOA单元电路输出的扫描驱动信号G(N)的波形；VDD为正压恒压源；VSS1、VSS2分别为第一、第二负压恒压源。

结合图1、图2、图8、与图19，本发明具有正反向扫描功能的GOA电路的第一实施例的正向扫描的工作过程为：

扫描启动信号STV提供一脉冲信号给第一级GOA单元电路的第十一薄膜晶体管T11的栅极，第十一薄膜晶体管T11导通，正压恒压源VDD的正电压进入第一级GOA单元电路，对自举电容模块500中的电容Cb充电，使第一节点Q(N)得到一正电位，随后扫描启动信号STV变为低电位，第一节点Q(N)通过电容Cb维持正电位，同时第二十一薄膜晶体管T21与第二十二薄膜晶体管T22受第一节点Q(N)的控制而导通。紧接着，第一时钟信号CK(1)提供高电位，进入第二十一薄膜晶体管T21与第二十二薄膜晶体管T22，第二十一薄膜晶体管T21的漏极输出扫描驱动信号G(1)，第二十二薄膜晶体管T22的漏极输出级传信号ST(1)，且扫描驱动信号G(1)与级传信号ST(1)均为高电位，第二级GOA单元电路的第十一薄膜晶体管T11受级传信号ST(1)的控制导通，正压恒压源VDD的正电压进入第二级GOA单元电路，经过与第一级GOA单元电路相同的过程，第二级GOA单元电路输出扫描驱动信号G(2)和第二级级传信号ST(2)，第二级级传信号ST(2)再控制第三级GOA单元电路实现扫描，依此类推，级传信号ST(N)依次按正序传递，直至扫描至最后一级GOA单元电路，实现正向扫描。

图9所示为本发明的第一实施例反向扫描时的时序图，与正向扫描相反，反向扫描时，第四时钟信号CK(4)最先输出，第一时钟信号CK(1)最后输出。

结合图1、图3、图9、与图19，本发明具有正反向扫描功能的GOA电路的第一实施例的反向扫描的工作过程为：扫描启动信号STV提供一脉冲信号给最后一级GOA单元电路的第十二薄膜晶体管T12的栅极，第十二薄膜晶体管T12导通，正压恒压源VDD的正电压进入最后一级GOA单元电路，对自举电容模块500中的电容Cb充电，使第一节点Q(N)得到一正电位，随后扫描启动信号STV变为低电位，第一节点Q(N)通过电容Cb维持正电位，同时第二十一薄膜晶体管T21与第二十二薄膜晶体管T22受第一节点Q(N)的控制而导通。紧接着，第四时钟信号CK(4)提供高电位，进

入第二十一薄膜晶体管 T21 与第二十二薄膜晶体管 T22, 第二十一薄膜晶体管 T21 的漏极输出扫描驱动信号 G(last), 第二十二薄膜晶体管 T22 的漏极输出级传信号 ST(last), 且扫描驱动信号 G(last)与级传信号 ST(last)均为高电位, 倒数第二级 GOA 单元电路的第十二薄膜晶体管 T12 受级传信号 ST(last)的控制导通, 正压恒压源 VDD 的正电压进入倒数第二级 GOA 单元电路, 经过与最后一级 GOA 单元电路相同的过程, 倒数第二级 GOA 单元电路输出扫描驱动信号 G(last-1)和倒数第二级级传信号 ST(last-1), 倒数第二级级传信号 ST(last-1)再控制倒数第三级 GOA 单元电路实现扫描, 依此类推, 级传信号 ST(N)依次按倒序传递, 直至扫描至第一级 GOA 单元电路, 实现反向扫描。

值得一提的是, 一般将扫描驱动信号 G(N)为高电位的时隙称为作用期间, 在作用期间, 由于第一节点 Q(N)为高电位, 经反相器 F1 反相后得到第二节点 P(N)为低电位, 第四十二薄膜晶体管 T42、及第三十二薄膜晶体管 T32 均关闭, 从而确保第一节点 Q(N)和扫描驱动信号 G(N)稳定的输出高电位; 在非作用期间, 即当第一节点 Q(N)输出为低电位时, 反相器 F1 输出为高电位, 即第二节点 P(N)为高电位, 第四十二薄膜晶体管 T42、及第三十二薄膜晶体管 T32 均导通, 通过第四十二薄膜晶体管 T42、及第三十二薄膜晶体管 T32 将第一节点 Q(N)和扫描驱动信号 G(N)维持在低电位。所述反相器可以采用不同的设计, 只要能起到反相功能即可。

请参阅图 4, 图 4 所示为本发明具有正反向扫描功能的 GOA 电路的第二实施例。该第二实施例与第一实施例的区别在于, 所述第一下拉模块 400 包括: 第四十一薄膜晶体管 T41, 所述第四十一薄膜晶体管 T41 的栅极电性连接于第 M+2 条时钟信号 CK(M+2), 源极电性连接于第四十薄膜晶体管 T40 的漏极, 漏极电性连接于扫描驱动信号 G(N); 第四十薄膜晶体管 T40, 所述第四十薄膜晶体管 T40 的栅极与源极均电性连接于第一节点 Q(N), 漏极电性连接于第四十一薄膜晶体管 T41 的源极。通过增加额外的一颗以二极管体方式连接的第四十薄膜晶体管 T40 能够降低所述第一负压恒压源 VSS1 与第二负压恒压源 VSS2 之间的串扰电流, 降低串扰电流对恒压源的影响。其余均与第一实施例相同, 此处不再赘述。

请参阅图 5, 图 5 所示为本发明具有正反向扫描功能的 GOA 电路的第三实施例, 所述第三实施例与第一实施例的区别在于, 所述第一下拉模块 400 包括: 第四十薄膜晶体管 T40, 所述第四十薄膜晶体管 T40 的栅极电性连接于第 M+2 条时钟信号 CK(M+2), 源极电性连接于第一节点 Q(N), 漏极电性连接于第四十一薄膜晶体管 T41 的栅极与源极; 第四十一薄膜晶体

管 T41, 所述第四十一薄膜晶体管 T41 的栅极与源极均电性连接于第四十薄膜晶体管 T40 的漏极, 漏极电性连接于扫描驱动信号 G(N)。将第四十一薄膜晶体管 T41 以二极管方式连接同样能够降低串扰电流对恒压源的影响。其余均与第一实施例相同, 此处不再赘述。

5 请参阅图 6, 图 6 为本发明具有正反向扫描功能的 GOA 电路的第四实施例, 该第四实施例与第三实施例的区别在于, 所述下拉维持模块 600 还包括: 第二十三薄膜晶体管 T23, 所述第二十三薄膜晶体管 T23 的栅极电性连接于第二节点 P(N), 源极电性连接于第二负压恒压源 VSS2, 漏极电性连接于级传信号 ST(N), 该第二十三薄膜晶体管 T23 用于在非作用期间维持级传信号 ST(N) 为低电位。其余均与第三实施例相同, 此处不再赘述。

10 请参阅图 7, 图 7 为本发明具有正反向扫描功能的 GOA 电路的第五实施例, 该第五实施例显示了所述反相器 F1 的一种具体结构, 其与第三实施例的区别在于, 所述下拉维持模块 600 增设了第七十四薄膜晶体管 T74、及第七十三薄膜晶体管 T73, 即所述下拉维持模块 600 包括: 反相器 F1、第三十二薄膜晶体管 T32、第四十二薄膜晶体管 T42、第七十四薄膜晶体管 T74、及第七十三薄膜晶体管 T73, 所述第四十二薄膜晶体管 T42 的源极经由第七十四薄膜晶体管 T74 电性连接于第二负压恒压源 VSS2。

所述第七十四薄膜晶体管 T74 的栅极电性连接于第二节点 P(N), 源极电性连接于第二负压恒压源 VSS2, 漏极电性连接于第四十二薄膜晶体管 T42 的源极及第七十三薄膜晶体管 T73 的源极; 第七十三薄膜晶体管 T73, 所述第七十三薄膜晶体管 T73 的栅极电性连接于第一节点 Q(N), 源极电性连接于第七十四薄膜晶体管 T74 的漏极, 漏极电性连接于正压恒压源 VDD

20 所述反相器 F1 包括: 第五十一薄膜晶体管 T51, 所述第五十一薄膜晶体管 T51 的栅极与源极均电性连接于正压恒压源 VDD, 漏极电性连接于第三节点 S(N); 第五十二薄膜晶体管 T52, 所述第五十二薄膜晶体管 T52 的栅极电性连接于第一节点 Q(N), 源极电性连接于第三节点 S(N), 漏极电性连接于第一负压恒压源 VSS1 或第二负压恒压源 VSS2; 第五十三薄膜晶体管 T53, 所述第五十三薄膜晶体管 T53 的栅极电性连接于第三节点 S(N), 源极电性连接于正压恒压源 VDD, 漏极电性连接于第二节点 P(N); 第五十四薄膜晶体管 T54, 所述第五十四薄膜晶体管 T54 的栅极电性连接于第一节点 Q(N), 源极电性连接于第二节点 P(N), 漏极电性连接于第四节点 T(N); 第六十三薄膜晶体管 T63, 所述第六十三薄膜晶体管 T63 的栅极电性连接于第三节点 S(N), 源极电性连接于正压恒压源 VDD, 漏极电性连接于第四节点 T(N); 第六十四薄膜晶体管 T64, 所述第六十四薄膜晶体管 T64

的栅极电性连接于第一节点 Q(N)，源极电性连接于第四节点 T(N)，漏极电性连接于第二负压恒压源 VSS2。

特别地，上述反相器 F1 为双重反相器，所述第五十一薄膜晶体管 T51、第五十二薄膜晶体管 T52、第五十三薄膜晶体管 T53、与第五十四薄膜晶体管 T54 构成主反相器，所述第六十三薄膜晶体管 T63、与第六十四薄膜晶体管 T64 构成辅助反相器。

当作用期间第一节点 Q(N) 为高电位时，所述主反相器中的第五十二薄膜晶体管 T52 与第五十四薄膜晶体管 T54 均导通，第五十一薄膜晶体管 T51 与第五十三薄膜晶体管 T53 关闭，辅助主反相器中的第六十四薄膜晶体管 T64 导通，第六十三薄膜晶体管 T63 关闭，第二节点 P(N) 的电位被拉低到低于第一负压恒压源 VSS1 电位的第二负压恒压源 VSS2 的电位；当非作用期间第一节点 Q(N) 为低电位时，所述主反相器中的第五十二薄膜晶体管 T52 与第五十四薄膜晶体管 T54 均关闭，第五十一薄膜晶体管 T51 与第五十三薄膜晶体管 T53 均导通，第二节点 P(N) 的电位为正压恒压源 VDD 的电位。由此可见，该反相器 F1 的辅助反相器能够在作用期间给主反相器提供一个更低的电位，确保第一节点 Q(N) 和扫描驱动信号 G(N) 稳定的输出高电位。

请参阅图 10，图 10 为本发明具有正反向扫描功能的 GOA 电路的第六实施例，该第六实施例与第一实施例的区别在于上拉控制模块 100 的设置不同。该第六实施例中的上拉控制模块 100 包括：第十一薄膜晶体管 T11，所述第十一薄膜晶体管 T11 的栅极接入正向扫描控制电压 VF，源极接入上一级第 N-1 级 GOA 单元电路的级传信号 ST(N-1)，漏极电性连接于第十三薄膜晶体管 T13 的栅极；第十二薄膜晶体管 T12，所述第十二薄膜晶体管 T12 的栅极接入反向扫描控制电压 VR，源极接入下一级第 N+1 级 GOA 单元电路的级传信号 ST(N+1)，漏极电性连接于第十三薄膜晶体管 T13 的栅极；第十三薄膜晶体管 T13，所述第十三薄膜晶体管 T13 的栅极电性连接于第十一薄膜晶体管 T11 的漏极，源极接入正压恒压源 VDD，漏极电性连接于第一节点 Q(N)；所述第十一薄膜晶体管 T11 结合正向扫描控制电压 VF 用于控制正向扫描，第十二薄膜晶体管 T12 结合反向扫描控制电压 VR 用于控制反向扫描。

特别地，如图 11 所示，该第六实施例具有正反向扫描功能的 GOA 电路的第一级连接关系中，所述第十一薄膜晶体管 T11 的源极接入扫描启动信号 STV，所述第十二薄膜晶体管 T12 的源极接入第二级 GOA 单元电路的级传信号 ST(2)，所述第二十一薄膜晶体管 T21 的源极及第二十二薄膜晶

晶体管 T22 的源极电性连接于第一时钟信号 CK(1)。

如图 12 所示, 该第六实施例具有正反向扫描功能的 GOA 电路的最后一级连接关系中, 所述第十一薄膜晶体管 T11 的源极接入倒数第二级 GOA 单元电路的级传信号 ST(last-1), 所述第十二薄膜晶体管 T12 的源极接入扫描启动信号 STV, 所述第二十一薄膜晶体管 T21 的源极及第二十二薄膜晶体管 T22 的源极电性连接于第四时钟信号 CK(4)。

结合图 10、图 11、图 17 与图 19, 该第六实施例进行正向扫描时, 正向扫描控制电压 VF 是正压高电位, 反向扫描控制电压 VR 是负压低电位, 第十一薄膜晶体管 T11 受正向扫描控制电压 VF 的控制而导通, 将上一级的级传信号 ST(N-1)传递到第十三薄膜晶体管 T13 的栅极, 当上一级的级传信号 ST(N-1)为高电位时, 第十三薄膜晶体管 T13 导通, 正压恒压源 VDD 的正电压进入当前级 GOA 单元电路, 而第十二薄膜晶体管 T12 受反向扫描控制电压 VR 的控制关闭, 从而实现正向扫描。

结合图 10、图 12、图 18 与图 19, 该第六实施例进行反向扫描时, 正向扫描控制电压 VF 是负压低电位, 反向扫描控制电压 VR 是正压高电位, 第十二薄膜晶体管 T12 受反向扫描控制电压 VR 的控制导通, 将下一级的级传信号 ST(N+1)传递到第十三薄膜晶体管 T13 的栅极, 当下一级的级传信号 ST(N+1)为高电位时, 第十三薄膜晶体管 T13 导通, 正压恒压源 VDD 的正电压进入当前级 GOA 单元电路, 而第十一薄膜晶体管 T11 受正向扫描控制电压 VF 的控制关闭, 从而实现反向扫描。其余均与第一实施例相同, 此处不再赘述。

请参阅图 13、图 14、图 15、图 16, 是分别将上述第二、三、四、五实施例中的上拉控制模块 100 替换为第六实施例中所述的上拉控制模块 100 而得出的第七、八、九、十实施例, 除此之外其余部分均相同, 此处不再赘述。

图 20 所示的 GOA 电路连接架构是对图 19 的优化, 其将扫描启动信号 STV 分为正向、反向扫描启动信号 STV1、STV2, 正向扫描启动信号 STV1 接入第一级 GOA 单元电路, 反向扫描启动信号 STV2 接入最后一级 GOA 单元电路。正向扫描时通过正向扫描启动信号 STV1 实现电路启动, 反向扫描时通过反向扫描启动信号 STV2 实现电路启动, 从而能够避免正、反向扫描时扫描启动信号的相互干扰。

综上所述, 本发明的具有正反向扫描功能的 GOA 电路, 在每一级 GOA 单元电路的上拉控制模块设置分别控制正、反向扫描的两个薄膜晶体管, 搭配适当的接入信号, 当控制正向扫描的薄膜晶体管导通时, 所述 GOA 电

路从第一级 GOA 单元电路向最后一级 GOA 单元电路进行正向扫描，当控制反向扫描的薄膜晶体管导通时，所述电路从最后一级 GOA 单元电路向第一级 GOA 单元电路进行反向扫描，从而实现 GOA 电路同时具备正向扫描与反向扫描的功能，扩展了 GOA 电路的应用范围。

- 5 以上所述，对于本领域的普通技术人员来说，可以根据本发明的技术方案和技术构思作出其他各种相应的改变和变形，而所有这些改变和变形都应属于本发明权利要求的保护范围。

权 利 要 求

1、一种具有正反向扫描功能的 GOA 电路，包括级联的多个 GOA 单元电路，每一级 GOA 单元电路均包括：上拉控制模块、上拉模块、下传模块、
5 第一下拉模块、自举电容模块、及下拉维持模块；

设 N 为正整数，除第一级与最后一级 GOA 单元电路以外，在第 N 级 GOA 单元电路中：

所述上拉控制模块用于控制 GOA 电路进行正向扫描或反向扫描，其电性连接于第一节点、及下拉维持模块；所述上拉控制模块至少包括一个用于控制正向扫描的薄膜晶体管和一个用于控制反向扫描的薄膜晶体管，至
10 少接入上一级第 $N-1$ 级 GOA 单元电路的级传信号、下一级第 $N+1$ 级 GOA 单元电路的级传信号、及正压恒压源；

所述上拉模块包括：第二十一薄膜晶体管，所述第二十一薄膜晶体管的栅极电性连接于第一节点，源极电性连接于第 M 条时钟信号，漏极输出
15 扫描驱动信号；

所述下传模块包括：第二十二薄膜晶体管，所述第二十二薄膜晶体管的栅极电性连接于第一节点，源极电性连接于第 M 条时钟信号，漏极输出级传信号；

所述第一下拉模块电性连接于第一节点与扫描驱动信号，至少包括一个受第 $M+2$ 条时钟信号控制的薄膜晶体管；
20

所述自举电容模块包括电容，所述电容的一端电性连接于第一节点，另一端电性连接于扫描驱动信号；

所述下拉维持模块至少包括：一由多个薄膜晶体管构成的反相器，所述反相器的输入端电性连接于第一节点，输出端电性连接于第二节点；第四十二薄膜晶体管，所述第四十二薄膜晶体管的栅极电性连接于第二节点，源极电性连接于第一节点，漏极电性连接于第二负压恒压源；第三十二薄膜晶体管，所述第三十二薄膜晶体管的栅极电性连接于第二节点，源极电性连接于扫描驱动信号，漏极电性连接于第一负压恒压源；
25

所述时钟信号包括四条时钟信号：第一时钟信号、第二时钟信号、第三时钟信号、及第四时钟信号；当所述时钟信号为第三时钟信号时，所述第 $M+2$ 条时钟信号为第一时钟信号，当所述时钟信号为第四时钟信号时，所述第 $M+2$ 条时钟信号为第二时钟信号；所述时钟信号的占空比为 25/75；
30

所述第二负压恒压源的电位小于第一负压恒压源的电位。

2、如权利要求 1 所述的具有正反向扫描功能的 GOA 电路，其中，所述上拉控制模块包括两个薄膜晶体管：第十一薄膜晶体管、与第十二薄膜晶体管；

5 所述第十一薄膜晶体管的栅极接入上一级第 N-1 级 GOA 单元电路的级传信号，源极接入正压恒压源，漏极电性连接于第一节点；所述第十二薄膜晶体管的栅极接入下一级第 N+1 级 GOA 单元电路的级传信号，源极接入正压恒压源，漏极电性连接于第一节点；所述第十一薄膜晶体管用于控制正向扫描，第十二薄膜晶体管用于控制反向扫描。

10 3、如权利要求 2 所述的具有正反向扫描功能的 GOA 电路，其中，所述具有正反向扫描功能的 GOA 电路的第一级连接关系中，所述第十一薄膜晶体管的栅极接入扫描启动信号，所述第十二薄膜晶体管的栅极接入第二级 GOA 单元电路的级传信号，所述第二十一薄膜晶体管的源极及第二十二薄膜晶体管的源极电性连接于第一时钟信号；

15 所述具有正反向扫描功能的 GOA 电路的最后一级连接关系中，所述第十一薄膜晶体管的栅极接入倒数第二级 GOA 单元电路的级传信号，所述第十二薄膜晶体管的栅极接入扫描启动信号，所述第二十一薄膜晶体管的源极及第二十二薄膜晶体管的源极电性连接于第四时钟信号。

20 4、如权利要求 1 所述的具有正反向扫描功能的 GOA 电路，其中，所述上拉控制模块包括三个薄膜晶体管：第十一薄膜晶体管、第十二薄膜晶体管、及第十三薄膜晶体管；

25 所述第十一薄膜晶体管的栅极接入正向扫描控制电压，源极接入上一级第 N-1 级 GOA 单元电路的级传信号，漏极电性连接于第十三薄膜晶体的栅极；所述第十二薄膜晶体管的栅极接入反向扫描控制电压，源极接入下一级第 N+1 级 GOA 单元电路的级传信号，漏极电性连接于第十三薄膜晶体的栅极；所述第十三薄膜晶体管的栅极电性连接于第十一薄膜晶体管的漏极与第十二薄膜晶体管的漏极，源极接入正压恒压源，漏极电性连接于第一节点；所述第十一薄膜晶体管结合正向扫描控制电压用于控制正向扫描，第十二薄膜晶体管结合反向扫描控制电压用于控制反向扫描；

30 正向扫描时，所述正向扫描控制电压为正压高电位，所述反向扫描控制电压为负压低电位；

反向扫描时，所述正向扫描控制电压为负压低电位，所述反向扫描控制电压为正压高电位。

5 5、如权利要求 4 所述的具有正反向扫描功能的 GOA 电路，其中，所述具有正反向扫描功能的 GOA 电路的第一级连接关系中，所述第十一薄膜

晶体管的源极接入扫描启动信号，所述第十二薄膜晶体管的源极接入第二级 GOA 单元电路的级传信号，所述第二十一薄膜晶体管的源极及第二十二薄膜晶体管的源极电性连接于第一时钟信号；

5 所述具有正反向扫描功能的 GOA 电路的最后一级连接关系中，所述第十一薄膜晶体管的源极接入倒数第二级 GOA 单元电路的级传信号，所述第十二薄膜晶体管的源极接入扫描启动信号，所述第二十一薄膜晶体管的源极及第二十二薄膜晶体管的源极电性连接于第四时钟信号。

6、如权利要求 1 所述的具有正反向扫描功能的 GOA 电路，其中，所述第一下拉模块包括一个薄膜晶体管：第四十一薄膜晶体管，所述第四十一薄膜晶体管的栅极电性连接于第 $M+2$ 条时钟信号，源极电性连接于第一节点，漏极电性连接于扫描驱动信号。

7、如权利要求 1 所述的具有正反向扫描功能的 GOA 电路，其中，所述第一下拉模块包括两个薄膜晶体管：第四十一薄膜晶体管、与第四十薄膜晶体管；

15 所述第四十一薄膜晶体管的栅极电性连接于第 $M+2$ 条时钟信号，源极电性连接于第四十薄膜晶体管的漏极，漏极电性连接于扫描驱动信号；所述第四十薄膜晶体管的栅极与源极均电性连接于第一节点，漏极电性连接于第四十一薄膜晶体管的源极。

8、如权利要求 1 所述的具有正反向扫描功能的 GOA 电路，其中，所述第一下拉模块包括两个薄膜晶体管：第四十一薄膜晶体管、与第四十薄膜晶体管；

25 所述第四十薄膜晶体管的栅极电性连接于第 $M+2$ 条时钟信号，源极电性连接于第一节点，漏极电性连接于第四十一薄膜晶体管的栅极与源极；所述第四十一薄膜晶体管的栅极与源极均电性连接于第四十薄膜晶体管的漏极，漏极电性连接于扫描驱动信号。

9、如权利要求 1 所述的具有正反向扫描功能的 GOA 电路，其中，所述下拉维持模块还包括：第二十三薄膜晶体管，所述第二十三薄膜晶体管的栅极电性连接于第二节点，源极电性连接于第二负压恒压源，漏极电性连接于级传信号。

30 10、如权利要求 1 所述的具有正反向扫描功能的 GOA 电路，其中，所述下拉维持模块包括：反相器、第三十二薄膜晶体管、第四十二薄膜晶体管、第七十四薄膜晶体管、及第七十三薄膜晶体管；所述第四十二薄膜晶体管的源极经由第七十四薄膜晶体管电性连接于第二负压恒压源；

所述第七十四薄膜晶体管的栅极电性连接于第二节点，源极电性连接

于第二负压恒压源，漏极电性连接于第四十二薄膜晶体管的源极及第七十三薄膜晶体管的源极；所述第七十三薄膜晶体管的栅极电性连接于第一节点，源极电性连接于第七十四薄膜晶体管的漏极，漏极电性连接于正压恒压源；

5 所述反相器为双重反相器，包括：第五十一薄膜晶体管，所述第五十一薄膜晶体管的栅极与源极均电性连接于正压恒压源，漏极电性连接于第三节点；第五十二薄膜晶体管，所述第五十二薄膜晶体管的栅极电性连接于第一节点，源极电性连接于第三节点，漏极电性连接于第一负压恒压源或第二负压恒压源；第五十三薄膜晶体管，所述第五十三薄膜晶体管的栅极电性连接于第三节点，源极电性连接于正压恒压源，漏极电性连接于第二节点；第五十四薄膜晶体管，所述第五十四薄膜晶体管的栅极电性连接于第一节点，源极电性连接于第二节点，漏极电性连接于第四节点；第六十三薄膜晶体管，所述第六十三薄膜晶体管的栅极电性连接于第三节点，源极电性连接于正压恒压源，漏极电性连接于第四节点；第六十四薄膜晶体管，所述第六十四薄膜晶体管的栅极电性连接于第一节点，源极电性连接于第四节点，漏极电性连接于第二负压恒压源；其中所述第五十一薄膜晶体管、第五十二薄膜晶体管、第五十三薄膜晶体管、与第五十四薄膜晶体管构成主反相器，所述第六十三薄膜晶体管、与第六十四薄膜晶体管构成辅助反相器。

20 11、一种具有正反向扫描功能的 GOA 电路，包括级联的多个 GOA 单元电路，每一级 GOA 单元电路均包括：上拉控制模块、上拉模块、下传模块、第一下拉模块、自举电容模块、及下拉维持模块；

 设 N 为正整数，除第一级与最后一级 GOA 单元电路以外，在第 N 级 GOA 单元电路中：

25 所述上拉控制模块用于控制 GOA 电路进行正向扫描或反向扫描，其电性连接于第一节点、及下拉维持模块；所述上拉控制模块至少包括一个用于控制正向扫描的薄膜晶体管和一个用于控制反向扫描的薄膜晶体管，至少接入上一级第 N-1 级 GOA 单元电路的级传信号、下一级第 N+1 级 GOA 单元电路的级传信号、及正压恒压源；

30 所述上拉模块包括：第二十一薄膜晶体管，所述第二十一薄膜晶体管的栅极电性连接于第一节点，源极电性连接于第 M 条时钟信号，漏极输出扫描驱动信号；

 所述下传模块包括：第二十二薄膜晶体管，所述第二十二薄膜晶体管的栅极电性连接于第一节点，源极电性连接于第 M 条时钟信号，漏极输出

级传信号;

所述第一下拉模块电性连接于第一节点与扫描驱动信号,至少包括一个受第 $M+2$ 条时钟信号控制的薄膜晶体管;

5 所述自举电容模块包括电容,所述电容的一端电性连接于第一节点,另一端电性连接于扫描驱动信号;

10 所述下拉维持模块至少包括:一由多个薄膜晶体管构成的反相器,所述反相器的输入端电性连接于第一节点,输出端电性连接于第二节点;第四十二薄膜晶体管,所述第四十二薄膜晶体管的栅极电性连接于第二节点,源极电性连接于第一节点,漏极电性连接于第二负压恒压源;第三十二薄膜晶体管,所述第三十二薄膜晶体管的栅极电性连接于第二节点,源极电性连接于扫描驱动信号,漏极电性连接于第一负压恒压源;

15 所述时钟信号包括四条时钟信号:第一时钟信号、第二时钟信号、第三时钟信号、及第四时钟信号;当所述时钟信号为第三时钟信号时,所述第 $M+2$ 条时钟信号为第一时钟信号,当所述时钟信号为第四时钟信号时,所述第 $M+2$ 条时钟信号为第二时钟信号;所述时钟信号的占空比为 25/75;

所述第二负压恒压源的电位小于第一负压恒压源的电位;

其中,所述上拉控制模块包括两个薄膜晶体管:第十一薄膜晶体管、与第十二薄膜晶体管;

20 所述第十一薄膜晶体管的栅极接入上一级第 $N-1$ 级 GOA 单元电路的级传信号,源极接入正压恒压源,漏极电性连接于第一节点;所述第十二薄膜晶体管的栅极接入下一级第 $N+1$ 级 GOA 单元电路的级传信号,源极接入正压恒压源,漏极电性连接于第一节点;所述第十一薄膜晶体管用于控制正向扫描,第十二薄膜晶体管用于控制反向扫描;

25 其中,所述第一下拉模块包括两个薄膜晶体管:第四十一薄膜晶体管、与第四十薄膜晶体管;

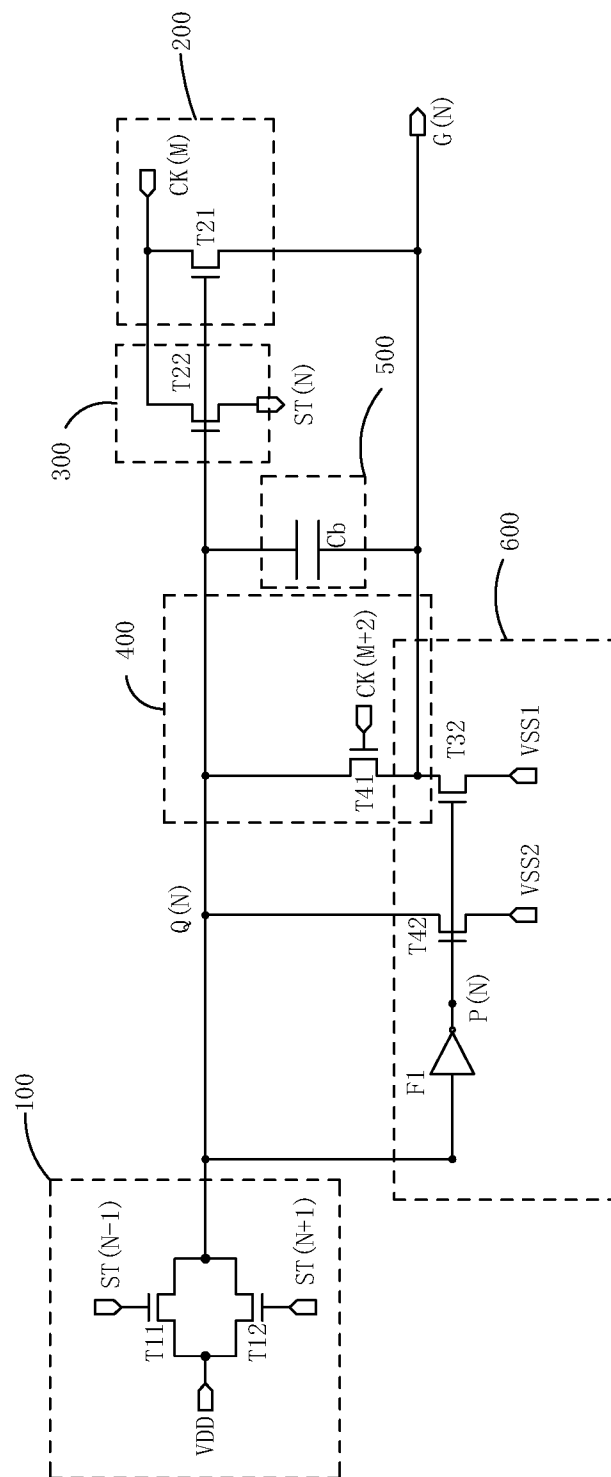
所述第四十薄膜晶体管的栅极电性连接于第 $M+2$ 条时钟信号,源极电性连接于第一节点,漏极电性连接于第四十一薄膜晶体管的栅极与源极;所述第四十一薄膜晶体管的栅极与源极均电性连接于第四十薄膜晶体管的漏极,漏极电性连接于扫描驱动信号;

30 其中,所述下拉维持模块还包括:第二十三薄膜晶体管,所述第二十三薄膜晶体管的栅极电性连接于第二节点,源极电性连接于第二负压恒压源,漏极电性连接于级传信号。

12、如权利要求 11 所述的具有正反向扫描功能的 GOA 电路,其中,所述具有正反向扫描功能的 GOA 电路的第一级连接关系中,所述第十一薄

膜晶体管的栅极接入扫描启动信号，所述第十二薄膜晶体管的栅极接入第二级 GOA 单元电路的级传信号，所述第二十一薄膜晶体管的源极及第二十二薄膜晶体管的源极电性连接于第一时钟信号；

- 5 所述具有正反向扫描功能的 GOA 电路的最后一级连接关系中，所述第十一薄膜晶体管的栅极接入倒数第二级 GOA 单元电路的级传信号，所述第十二薄膜晶体管的栅极接入扫描启动信号，所述第二十一薄膜晶体管的源极及第二十二薄膜晶体管的源极电性连接于第四时钟信号。



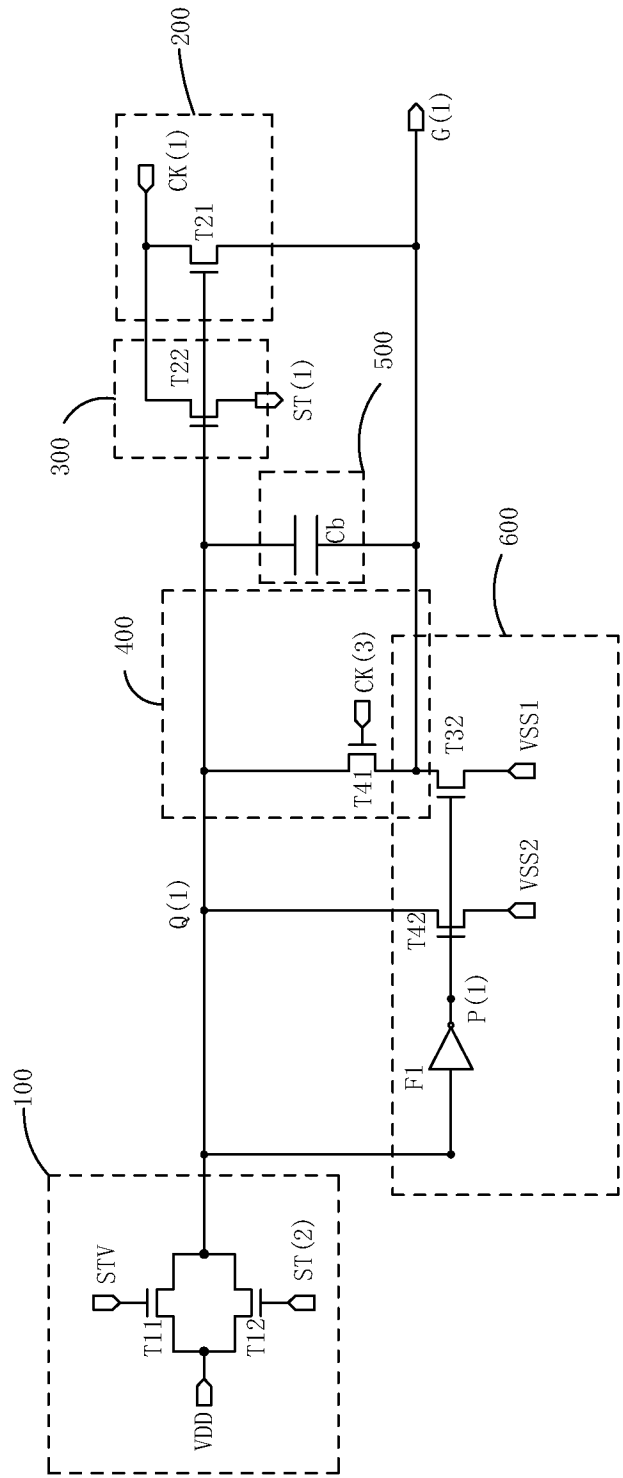


图2

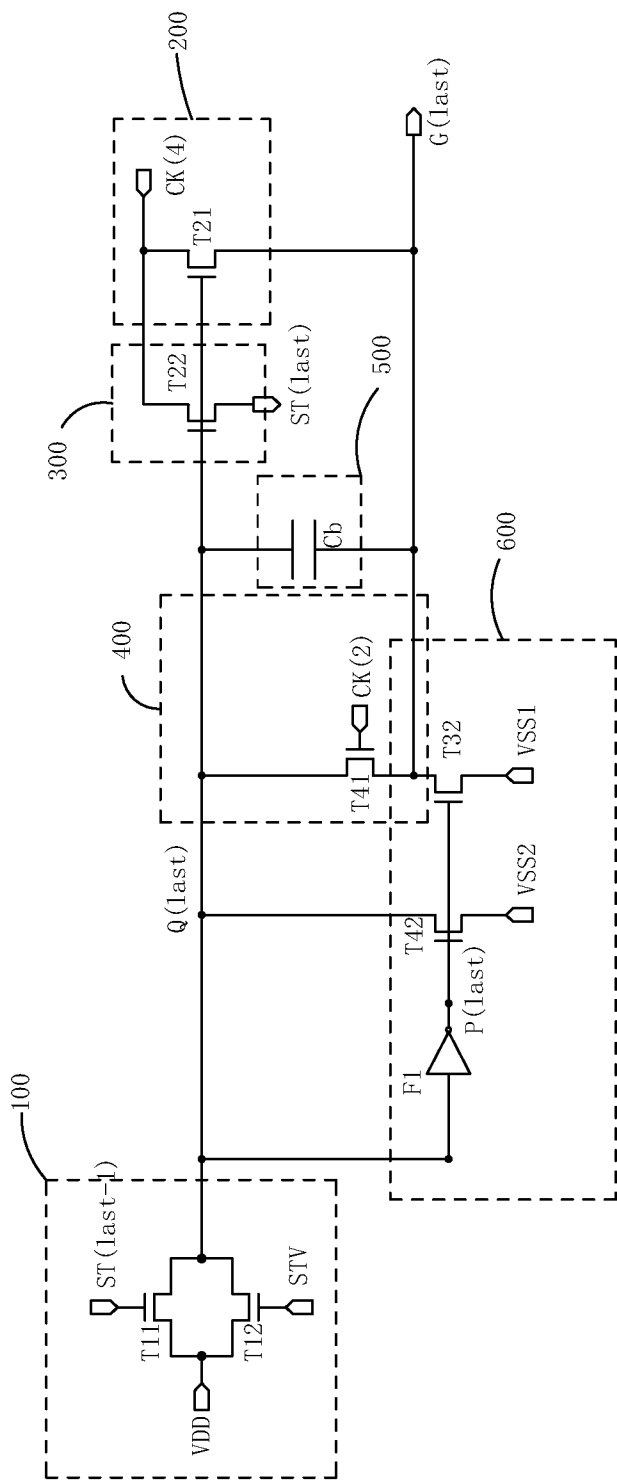


图3

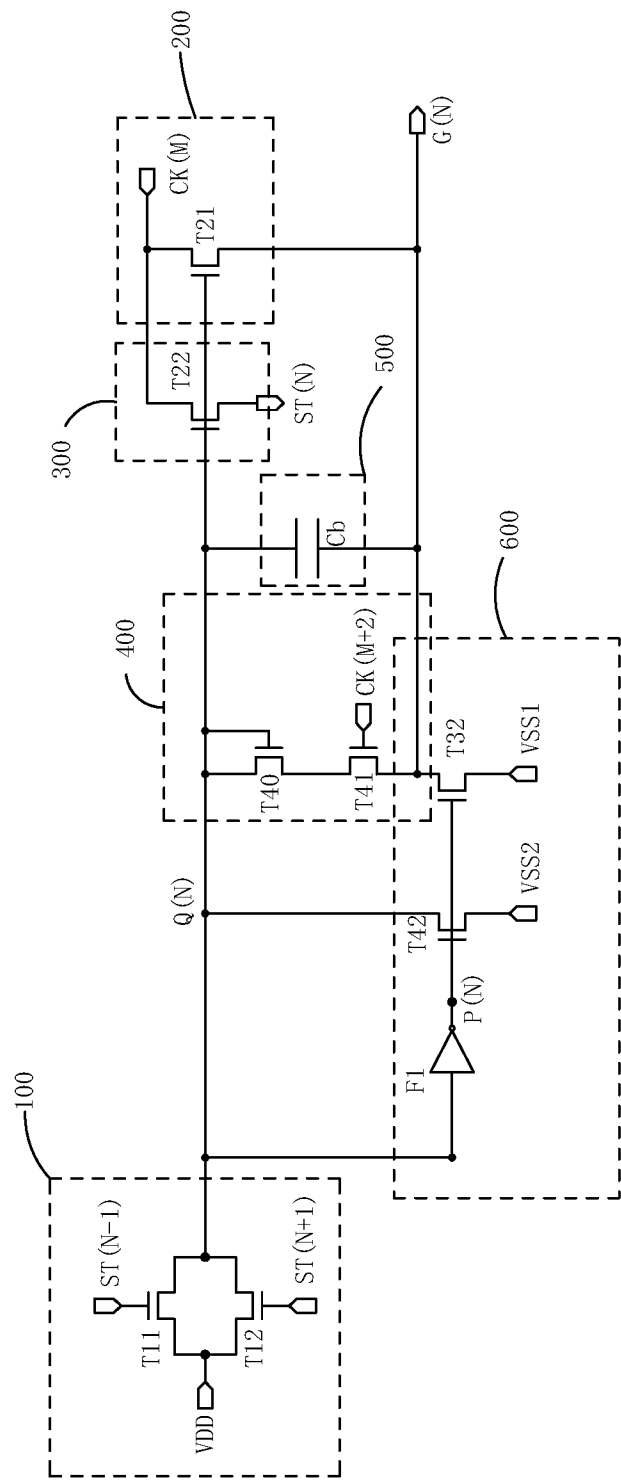
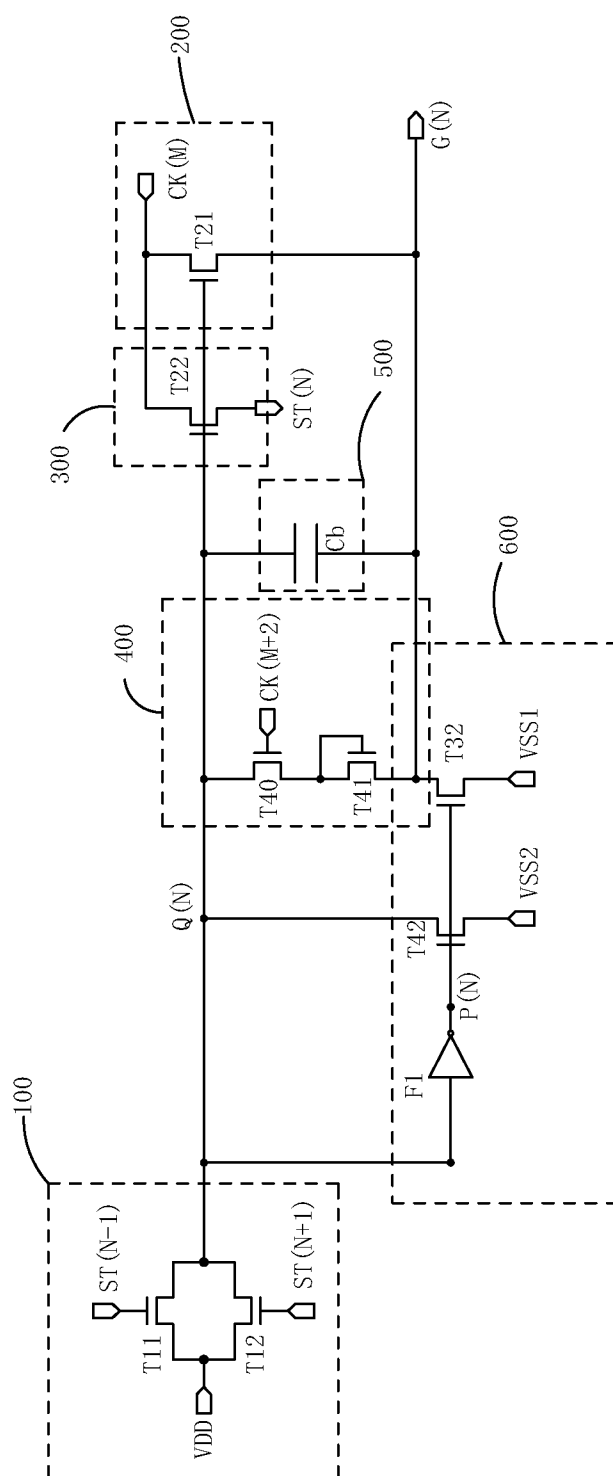


图4



𠂇

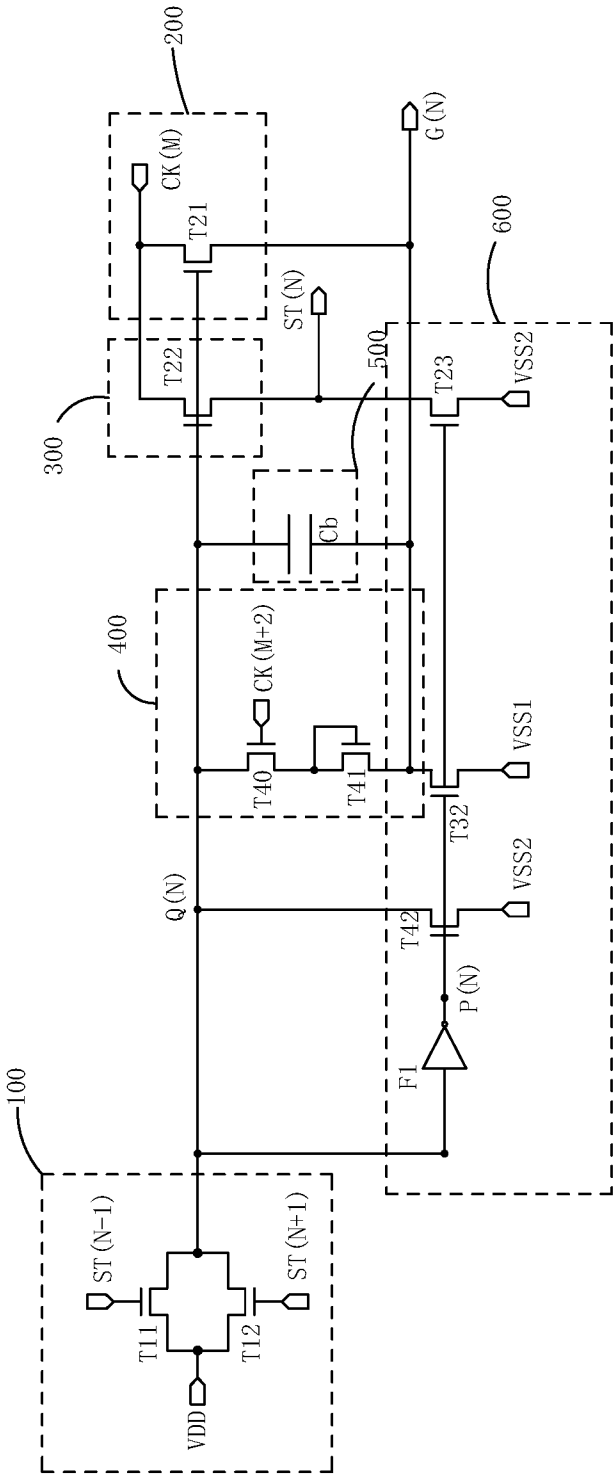


图6

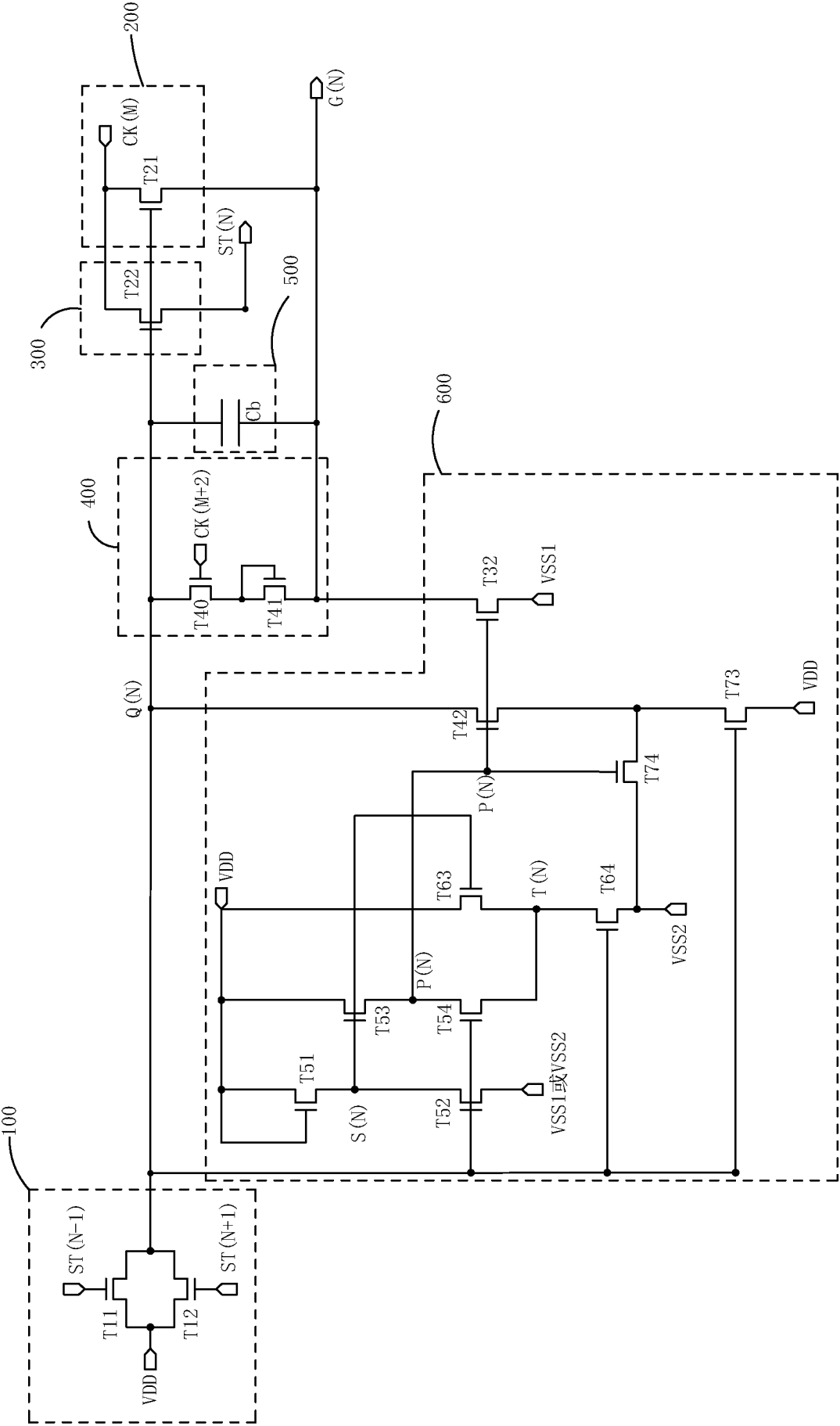


图7

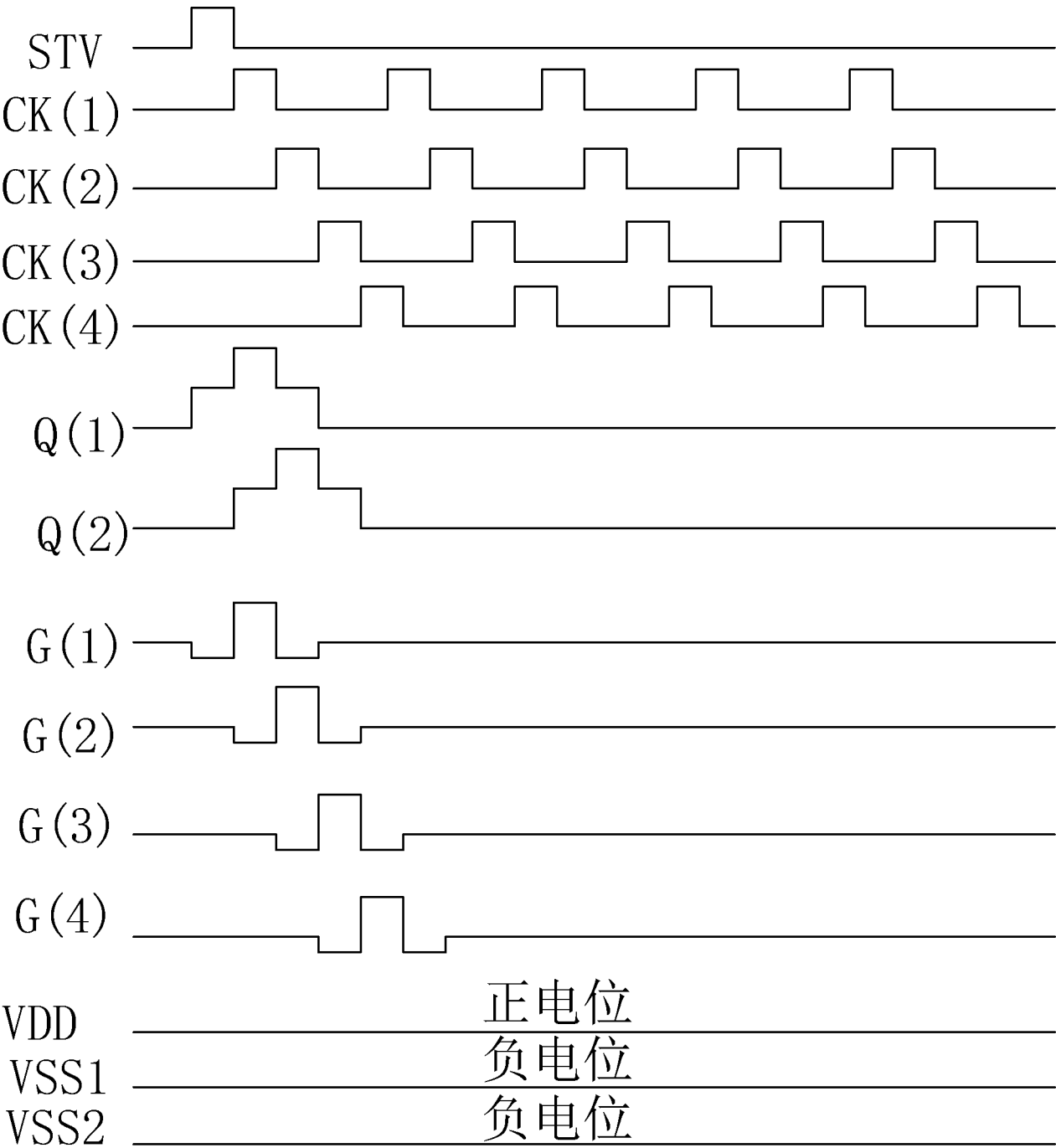


图8

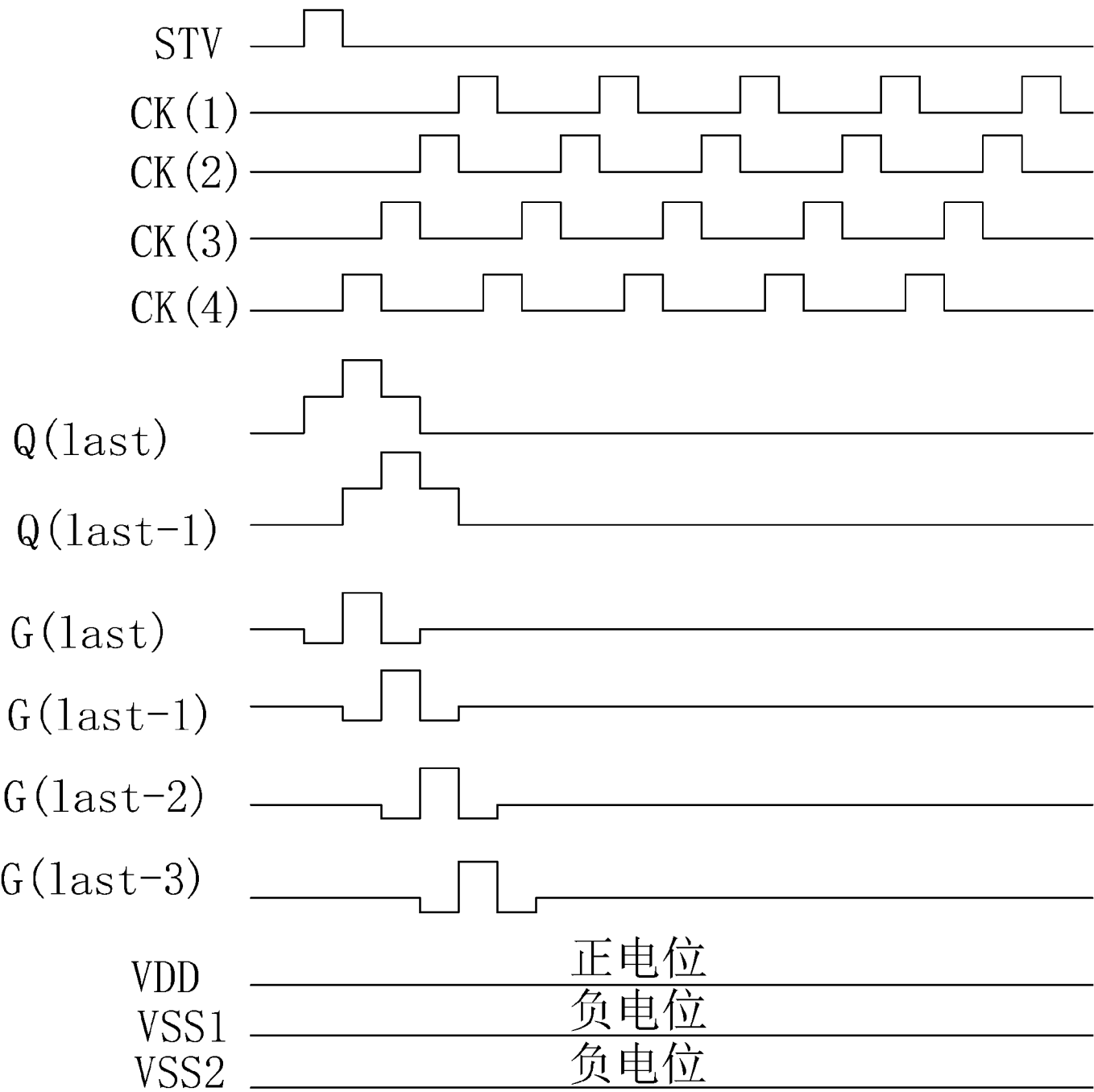


图9

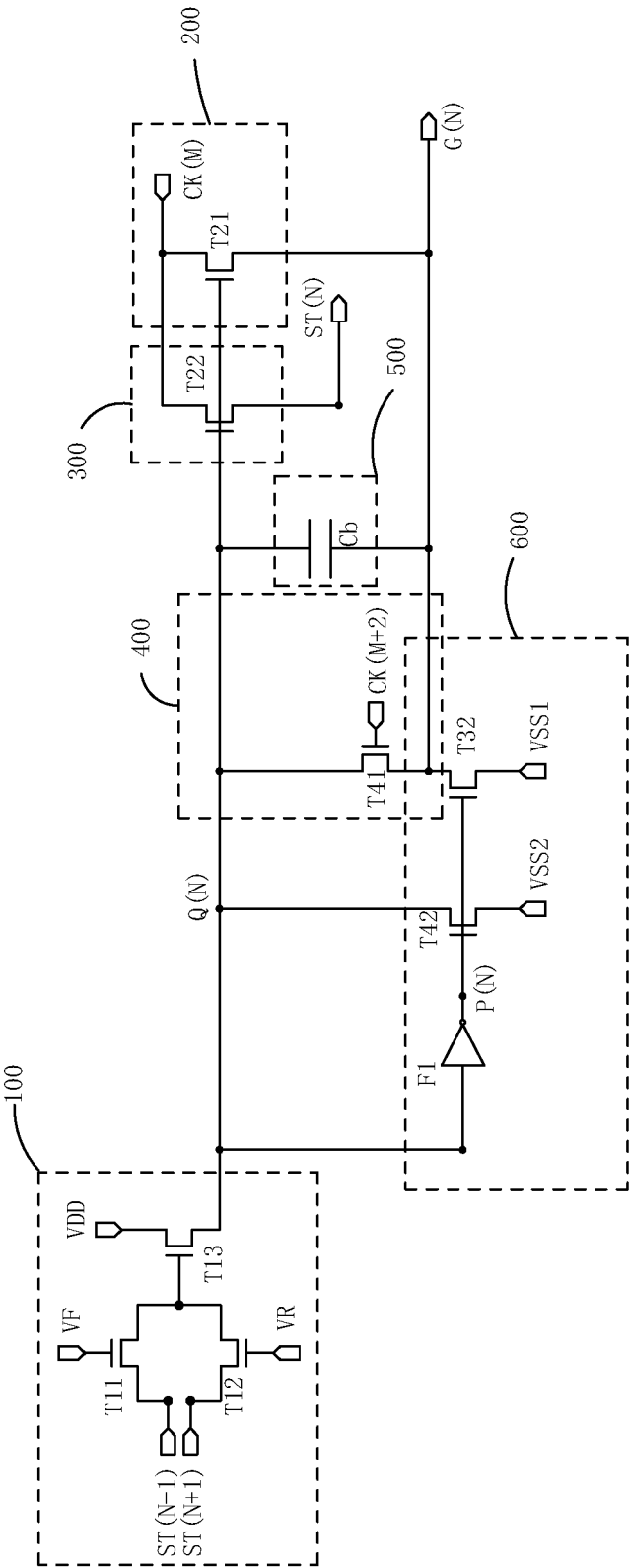


图10

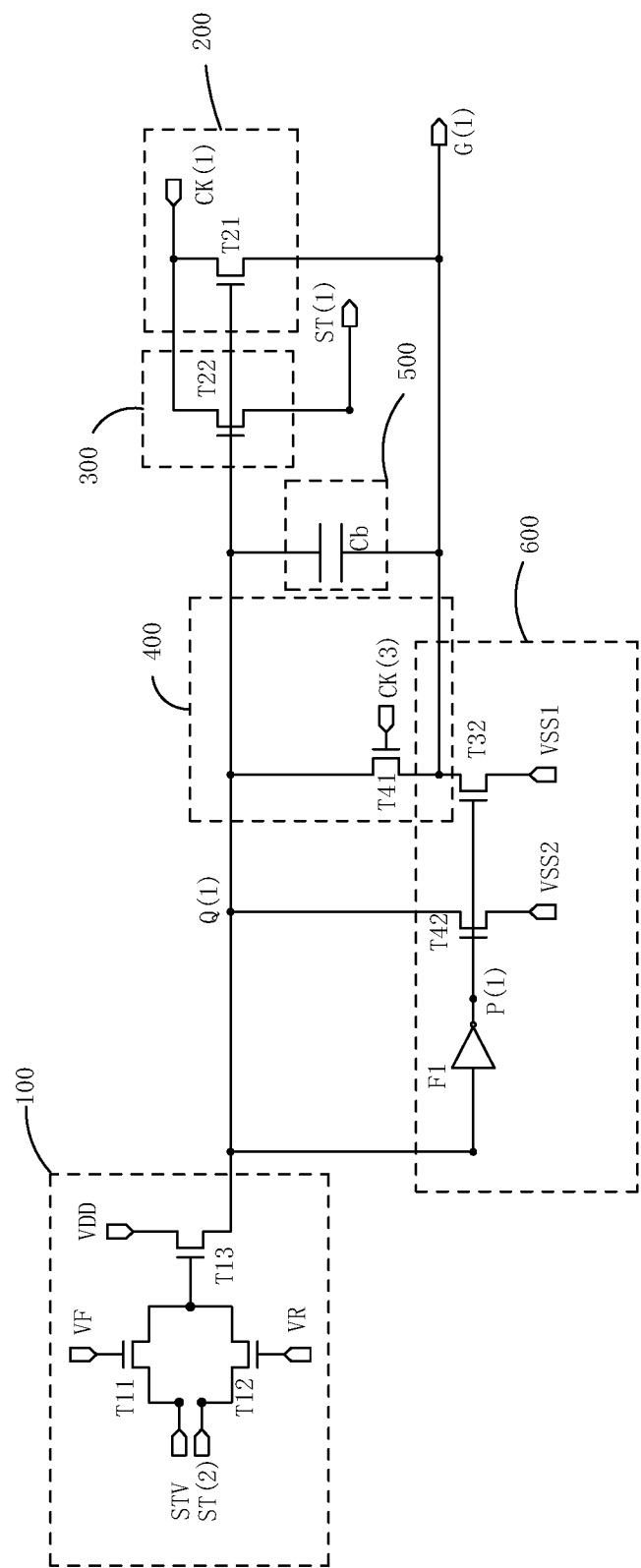
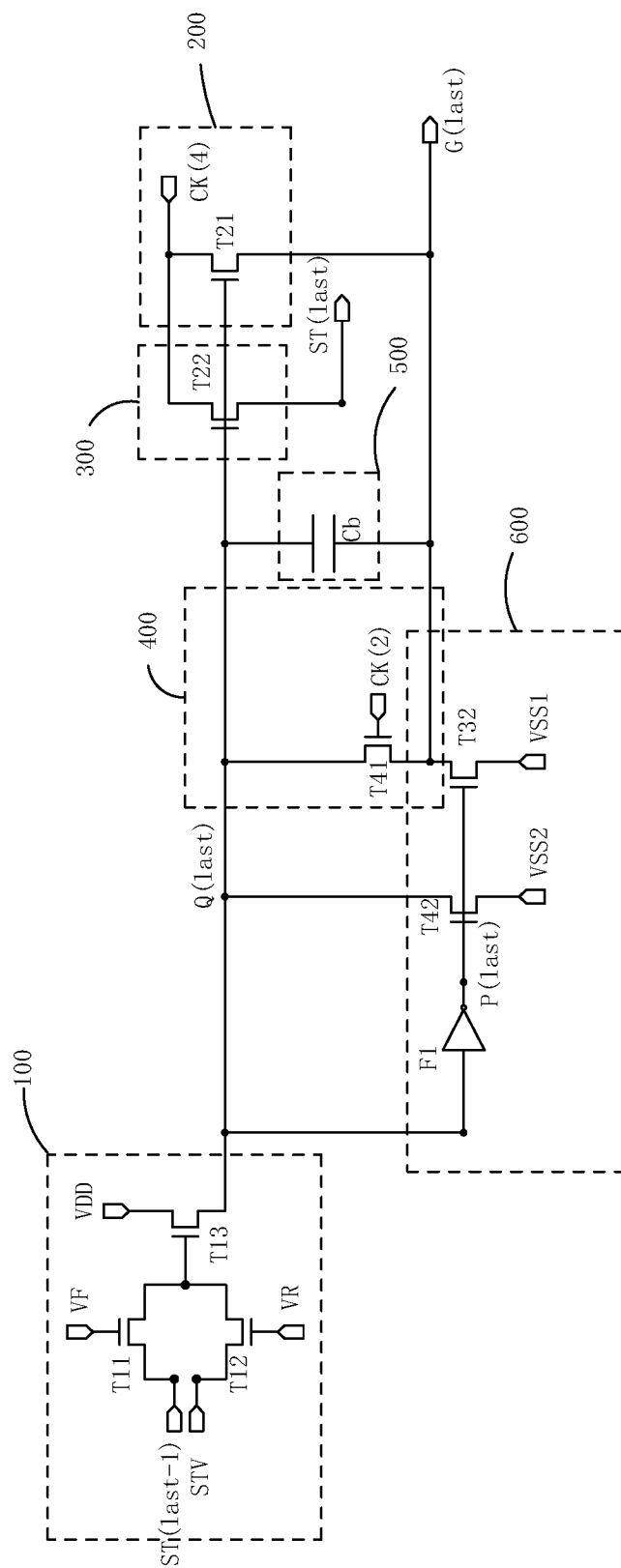


图11



12

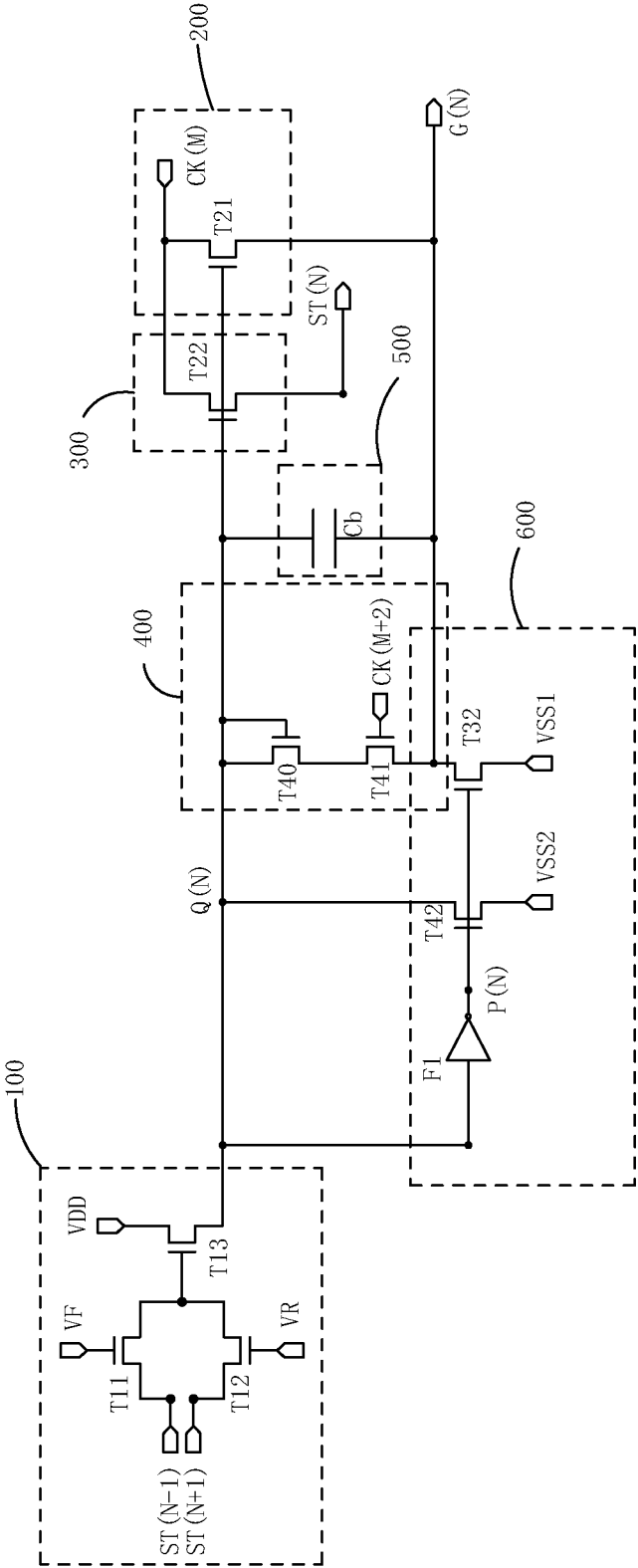


图13

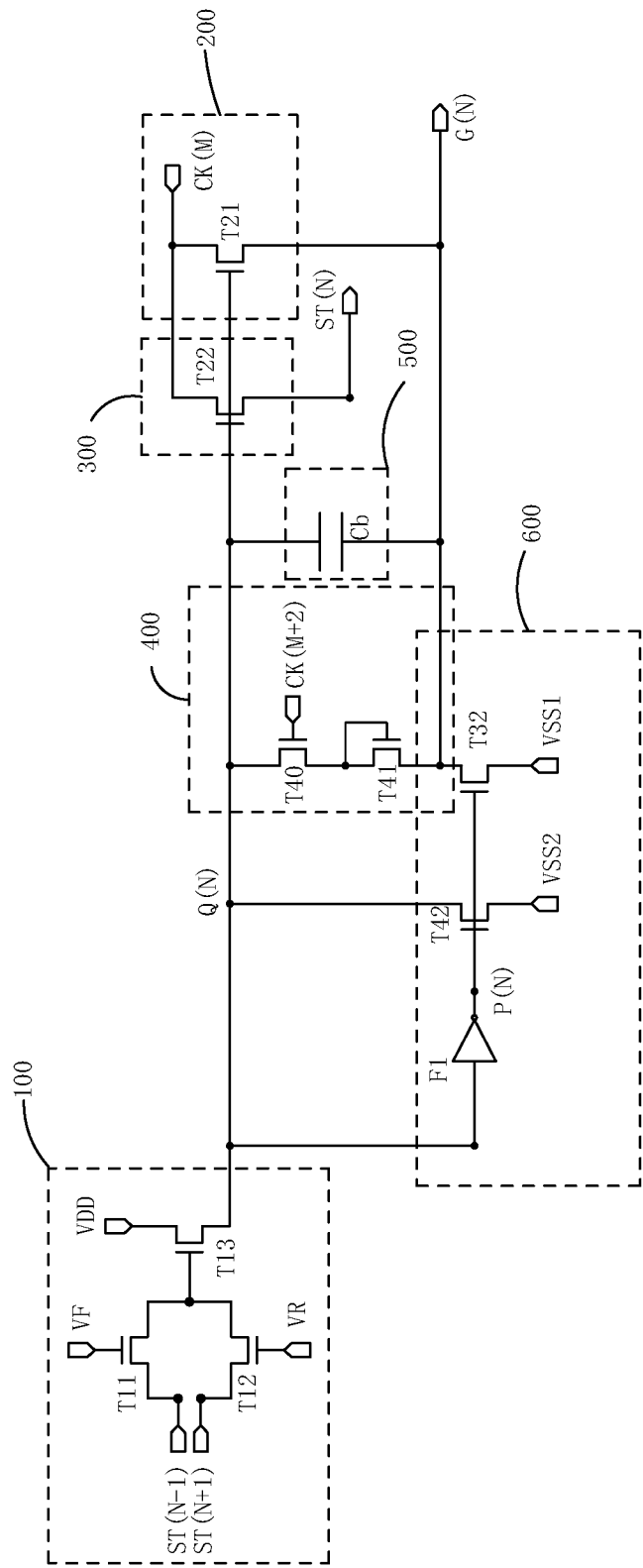


图14

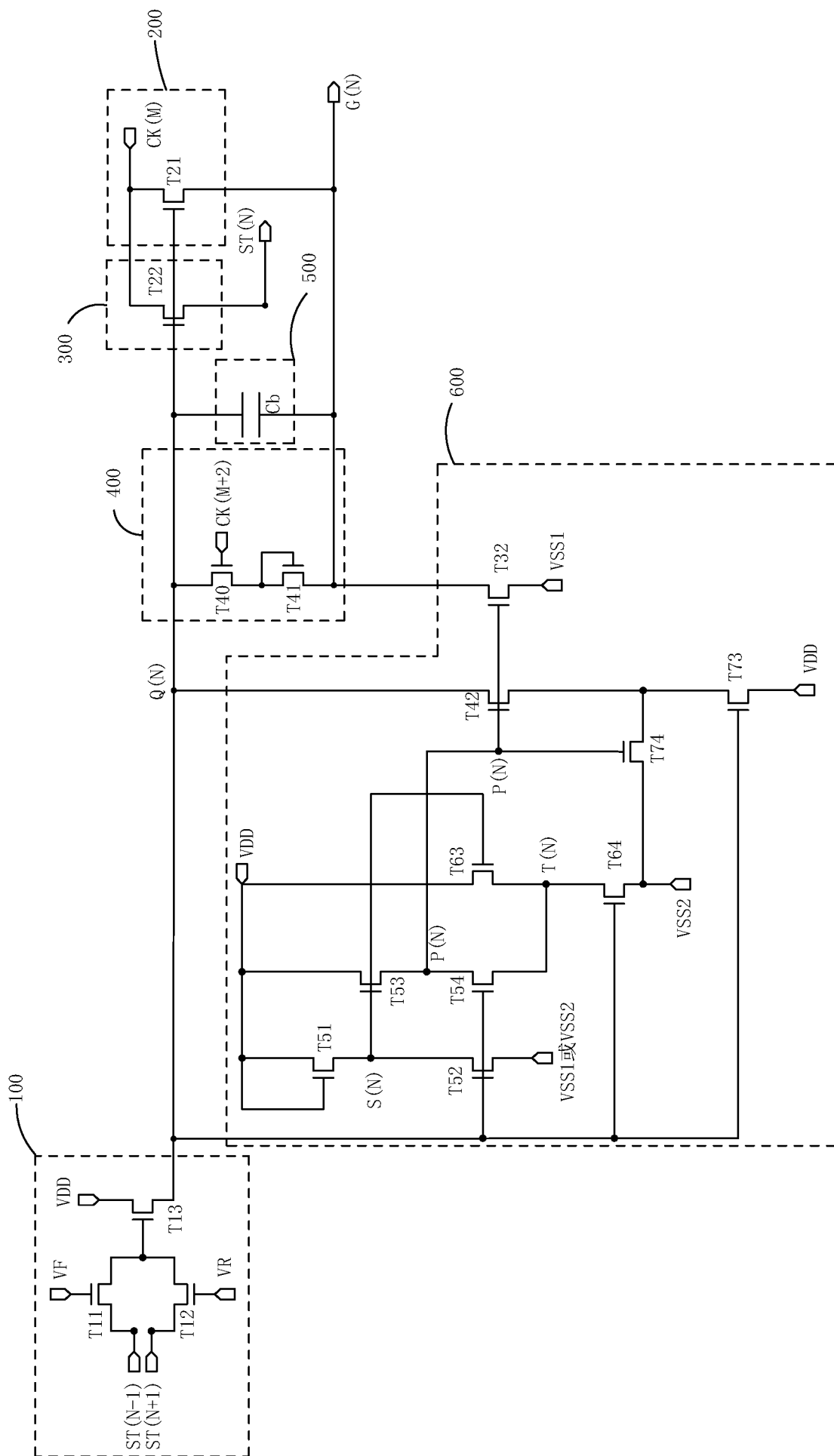


图16

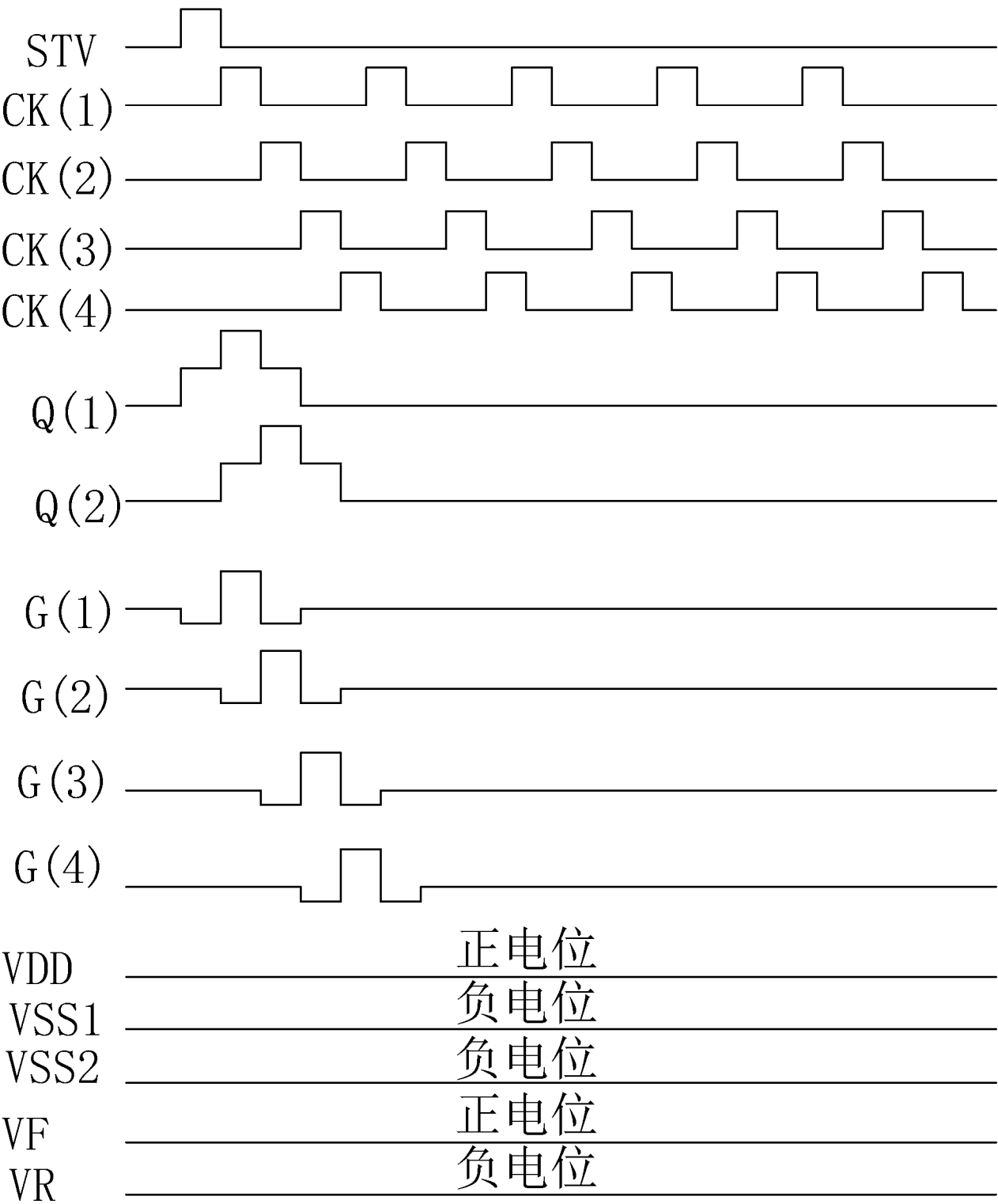


图17

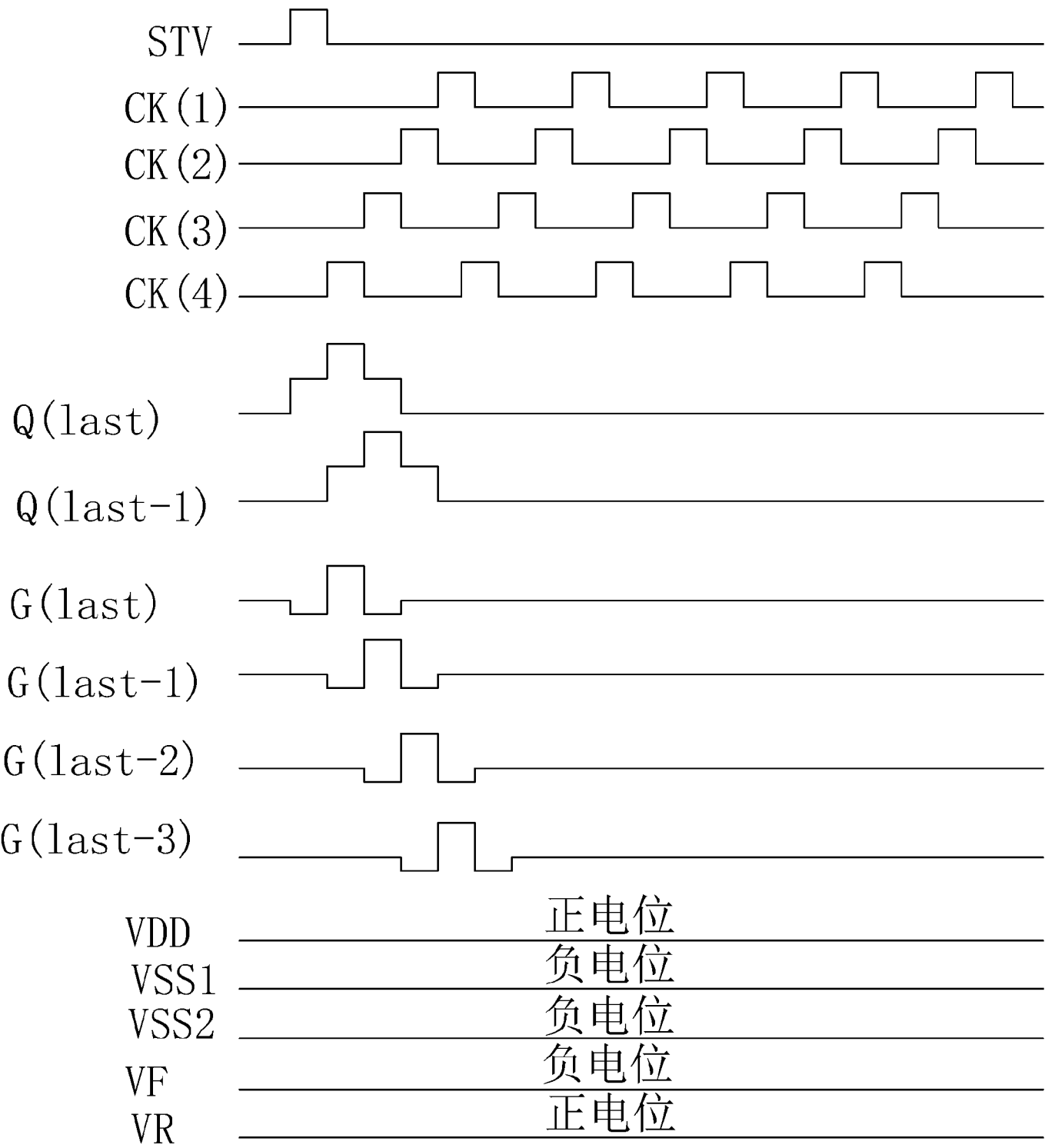


图18

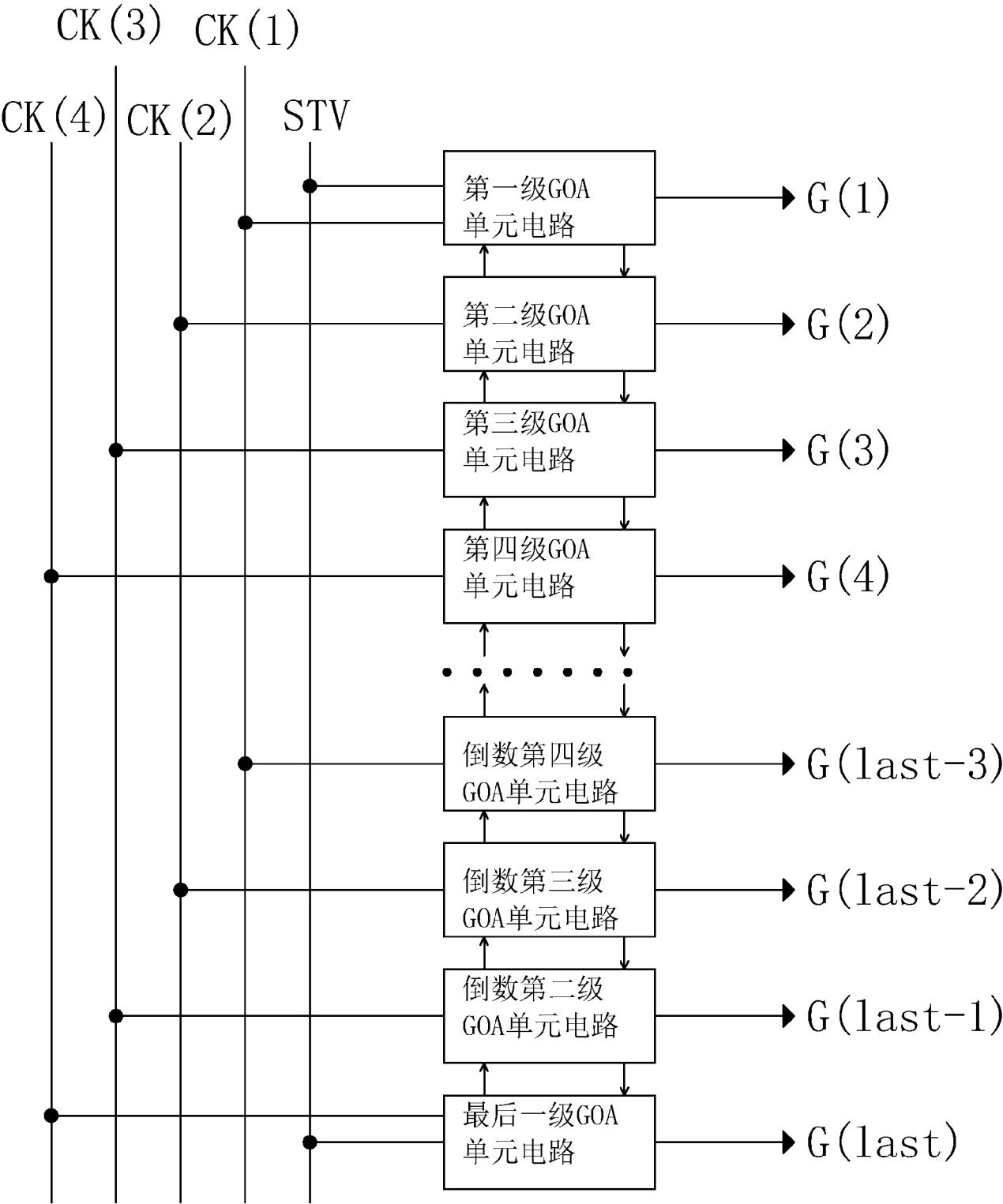


图19

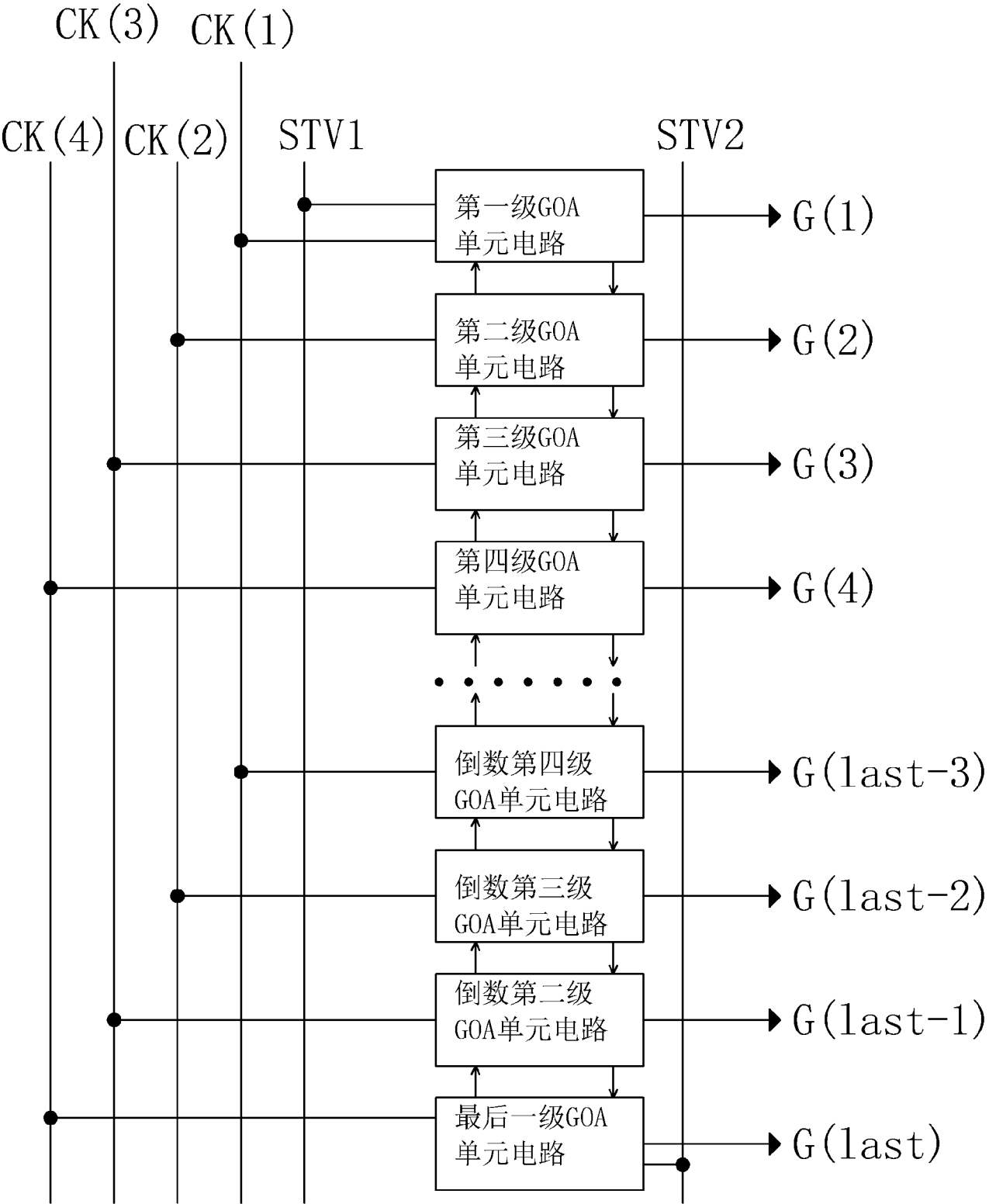


图20

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2015/079484

A. CLASSIFICATION OF SUBJECT MATTER

G09G 3/36 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, CNKI, WPI, EPODOC: gate electrode, downlink transmission, decrease, bootstrap, forward direction, GOA, gate, pull+ w up, pull+ w down, shift w register?, TFT, transistor?, capacitor, bidirection+, reverse+, scan

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 104376824 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.), 25 February 2015 (25.02.2015), the whole document	1-12
A	CN 104008741 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.), 27 August 2014 (27.08.2014), the whole document	1-12
A	CN 104537992 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.), 22 April 2015 (22.04.2015), the whole document	1-12
A	CN 104537991 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.), 22 April 2015 (22.04.2015), the whole document	1-12
A	CN 103915052 A (BEIJING BOE OPTOELECTRONICS TECHNOLOGY CO., LTD.), 09 July 2014 (09.07.2014), the whole document	1-12
A	JP 5496270 B2 (MITSUBISHI ELECTRIC CORP.), 21 May 2014 (21.05.2014), the whole document	1-12

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“A” document defining the general state of the art which is not considered to be of particular relevance	“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“E” earlier application or patent but published on or after the international filing date	“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	“&” document member of the same patent family
“O” document referring to an oral disclosure, use, exhibition or other means	
“P” document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 13 July 2015 (13.07.2015)	Date of mailing of the international search report 05 August 2015 (05.08.2015)
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer LI, Wei Telephone No.: (86-10) 61648117

International application No.
PCT/CN2015/079484

Form PCT/ISA/210 (patent family annex) (July 2009)

国际检索报告

国际申请号

PCT/CN2015/079484

A. 主题的分类

G09G 3/36(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G09G

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNPAT, CNKI, WPI, EPDOC: 栅极, 门极, 闸极, 晶体管, 上拉, 下拉, 下传, 下降, 自举, 电容, 双向, 正向, 反向, 扫描, 移位寄存器, 移位缓存, GOA, gate, pull+ w up, pull+ w down, shift w register?, TFT, transistor?, capacitor, bidirection+, reverse+, scan

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
A	CN 104376824 A (深圳市华星光电技术有限公司) 2015年 2月 25日 (2015 - 02 - 25) 全文	1-12
A	CN 104008741 A (深圳市华星光电技术有限公司) 2014年 8月 27日 (2014 - 08 - 27) 全文	1-12
A	CN 104537992 A (深圳市华星光电技术有限公司) 2015年 4月 22日 (2015 - 04 - 22) 全文	1-12
A	CN 104537991 A (深圳市华星光电技术有限公司) 2015年 4月 22日 (2015 - 04 - 22) 全文	1-12
A	CN 103915052 A (北京京东方光电科技有限公司) 2014年 7月 9日 (2014 - 07 - 09) 全文	1-12
A	JP 5496270 B2 (MITSUBISHI ELECTRIC CORP.) 2014年 5月 21日 (2014 - 05 - 21) 全文	1-12

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2015年 7月 13日

国际检索报告邮寄日期

2015年 8月 5日

ISA/CN的名称和邮寄地址

中华人民共和国国家知识产权局(ISA/CN)
北京市海淀区蓟门桥西土城路6号
100088 中国

传真号 (86-10)62019451

授权官员

李炜

电话号码 (86-10)61648117

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2015/079484

检索报告引用的专利文件			公布日 (年/月/日)	同族专利	公布日 (年/月/日)
CN	104376824	A	2015年 2月 25日	无	
CN	104008741	A	2014年 8月 27日	无	
CN	104537992	A	2015年 4月 22日	无	
CN	104537991	A	2015年 4月 22日	无	
CN	103915052	A	2014年 7月 9日	无	
JP	5496270	B2	2014年 5月 21日	JP 2012215899	A 2012年 11月 8日

表 PCT/ISA/210 (同族专利附件) (2009年7月)