



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU 215 626

K AUTORSKÉMU OSVĚDČENÍ

(61)

(23) Výstavní priorita
(22) Přihlášeno 05 10 79
(21) PV 6797-79

(11) (B 1)

(51) Int. Cl.³H 02 H 7/20

(40) Zveřejněno 31 10 80
(45) Vydáno 15 10 84

(75)

Autor vynálezu SRB STANISLAV ing.
KYJOVSKÝ VLADISLAV ing.
FARAN ANTONÍN ing. CSc., PRAHA

(54)

Kontrolní obvod bezpečné činnosti měniče kmitočtu

Vynález řeší bezpečný kontrolní obvod kódu, u něhož vlivem poruchy může chybět jeden a více impulsů z n , kde n je počet impulsů v periodě, číslově.

Navržený systém vyhovuje všem bezpečnostním požadavkům ve smyslu ČSN 34 2600, a proto splňuje předpoklady pro využití zejména u konstrukcí nových generací železničního zabezpečovacího zařízení.

Vynález se týká kontrolního obvodu bezporuchového stavu oddělovacích diod přímého měniče kmitočtu 50/75 Hz pro napájení kolejových obvodů.

Dosud známý způsob kontroly oddělovacích diod spočívá v tom, že v sérii s oběma primárními vinutími výstupního transformátoru měniče jsou zařazena dvě přesycovací vinutí diferenciálního transformátoru. U diferenciálního transformátoru je primární vinutí připojeno ke zdroji střídavého napětí, zatímco sekundární vinutí je připojeno ke kontrolnímu relé. V případě, že se jedna ze šesti oddělovacích diod měniče přeruší, dojde k přesycení magnetického systému diferenciálního transformátoru, čímž se zamezí přenos energie z primárního vinutí na vinutí sekundární diferenciálního transformátoru. Odpadne kotva kontrolního relé které svými kontakty odpojí výstup měniče od užitečné zátěže. Zkrat jedné ze šesti oddělovacích diod měniče je kontrolován funkcí měniče - v případě zkratu budou v kruhovém počítací měniče v libovolném okamžiku sepnuty současně alespoň dva tyristory protilehlých větví, což způsobí zamezení přenosu výstupního transformátoru a dále výpadek proudové ochrany měniče. Nevýhodou dosud známého řešení je materiálová náročnost a značně vysoká pracnost výroby diferenciálního transformátoru. Diferenciální transformátor musí být totiž snadno přesytitelný, a proto je nutno realizovat magnetický obvod ze speciálních magnetických slitin, tvar jádra musí být toroidní, což zvyšuje nákladnost vinutí.

Shora uvedené nedostatky jsou odstraněny kontrolním obvodem bezpečné činnosti měniče kmitočtu, který je připojen svým prvním až třetím vstupem k první až třetí svorce měniče kmitočtu tak, že první vstup je připojen k sérii s druhým omezovacím odporem jednak na první svorku druhého integračního kondenzátoru, jednak na druhou svorku druhého feritotranzistoru, přičemž první vstup kontrolního obvodu je dále připojen k sérii s druhým vazebním odporem na bázi prvního tranzistoru, zatímco třetí vstup kontrolního obvodu je připojen k sérii s prvním omezovacím odporem jednak na první svorku prvního integračního kondenzátoru, jednak v sérii s prvním klidovým kontaktem kontrolního relé na první svorku čtvrtého feritotranzistoru, zatímco první svorka prvního integračního kondenzátoru je připojena v sérii s prvním pracovním kontaktem výstupního relé měniče kmitočtu na druhou svorku prvního feritotranzistoru, přičemž třetí vstup kontrolního obvodu je ještě připojen v sérii s prvním vazebním odporem na bázi druhého tranzistoru, zatímco druhý vstup kontrolního obvodu je připojen jednak na druhou svorku prvního integračního kondenzátoru, jednak na druhou svorku druhého integračního kondenzátoru, dále na emitor prvního tranzistoru a druhého tranzistoru, zatímco druhá svorka prvního feritotranzistoru je připojena v sérii s druhým klidovým kontaktem kontrolního relé na druhou svorku čtvrtého feritotranzistoru, avšak první svorka prvního feritotranzistoru je připojena ke kolektoru prvního tranzistoru, první svorka druhého feritotranzistoru je připojena ke kolektoru druhého tranzistoru, přičemž první pracovní kontakt a druhý pracovní kontakt kontrolního relé jsou vzájemně propojeny, zatímco budící vinutí výstupního relé měniče kmitočtu je připojeno prvním pólem ke čtvrté svorce měniče kmitočtu a druhým pólem k páté svorce měniče kmitočtu, šestá svorka měniče kmitočtu je připojena k prvnímu vstupu zdroje mikrosekundových impulsů zatímco sedmá svorka měniče kmitočtu je připojena ke druhému vstupu zdroje mikrosekundových impulsů, přičemž první výstup zdroje mikrosekundových impulsů je připojen na čtvrtý vstup kontrolního obvodu a od-

tud dálena čtvrtý vstup šestého feritotranzistoru, zatímco třetí výstup zdroje mikrosekundových impulsů je připojen jednak na první výstup zdroje stejnosměrného napětí, jednak na všechny páté svorky prvního až šestého feritotranzistoru a ještě na druhý vstup převodníku impuls-hladina, přičemž druhý výstup zdroje mikrosekundových impulsů je připojen na pátý vstup kontrolního obvodu a odtud na čtvrtou svorku pátého feritotranzistoru, druhý výstup zdroje stejnosměrného napětí je připojen na sedmý vstup kontrolního obvodu a odtud jednak v sérii s prvním čtecím odporem na třetí svorku prvního feritotranzistoru, jednak v sérii s druhým čtecím odporem na třetí svorku druhého feritotranzistoru, jednak v sérii s prvním záznamovým odporem na druhou svorku třetího feritotranzistoru, jednak v sérii s druhým záznamovým odporem na druhou svorku čtvrtého feritotranzistoru a ještě v sérii s třetím čtecím odporem na třetí svorku čtvrtého feritotranzistoru, zatímco čtvrtá svorka prvního feritotranzistoru je připojena na druhou svorku šestého feritotranzistoru, avšak čtvrtá svorka druhého feritotranzistoru je připojena na druhou svorku pátého feritotranzistoru, zatímco šestá svorka prvního feritotranzistoru je připojena na první svorku třetího feritotranzistoru, přičemž třetí svorka pátého feritotranzistoru je připojena jednak na čtvrtou svorku třetího feritotranzistoru, jednak na třetí svorku šestého feritotranzistoru, zatímco třetí svorka třetího feritotranzistoru je připojena na čtvrtou svorku čtvrtého feritotranzistoru, šestá svorka třetího feritotranzistoru je připojena na první svorku pátého feritotranzistoru, přičemž šestá svorka čtvrtého feritotranzistoru je připojena na první svorku šestého feritotranzistoru, zatímco šestá svorka pátého feritotranzistoru je připojena na třetí vstup převodníku impuls-hladina, šestá svorka šestého feritotranzistoru je připojena na první vstup převodníku impuls-hladina, zatímco budící vinutí kontrolního relé je připojeno prvním pólem k prvnímu výstupu převodníku impuls-hladina a druhým pólem k druhému výstupu převodníku impuls-hladina.

Kontrolní obvod bezpečné činnosti měniče kmitočtu umožní použít přímý měnič kmitočtu jako zdroj pro napájení kolejových obvodů železničního zabezpečovacího zařízení. Rozpojení jedné z šesti oddělovacích diod by bez kontroly podle vynálezu způsobilo generování frekvence 50 Hz a jejích sudých harmonických, což by mohlo vést k falešnému vyhodnocení obsazeného kolejového obvodu - tento obvod by mohl být vyhodnocen jako volný - zejména v místech ohrožených vlivy rušící frekvence 50 Hz, jakými jsou rozvody velmi vysokého napětí atp. Řešení podle vynálezu je na rozdíl od dosud známého řešení podstatně levnější, indikuje navíc rozpojení i dvou a více oddělovacích diod, indikuje rozpojenou oddělovací diodu u měniče při chodu naprázdno i při přetížení, indikuje se i takový stav, kdy v důsledku nesprávné komutace magnetických toků ve výstupním transformátoru měniče a od nich odvozených parazitních napětí dochází k nesprávnému následnému otevření tyristu měniče v okamžiku, kdy regulérní proud tohoto tyristu byl blízký zánikové hodnotě. Tím lze předejít navíc nesprávnému režimu měniče kmitočtu se špatnou účinností.

Na obr. 1 je uvedeno zapojení kontrolního obvodu bezpečné činnosti měniče kmitočtu pro napájení kolejových obvodů, na obr. 2a je uveden časový průběh zatvarovaných proudů obou větví bezporuchového měniče, na obr. 2b je uveden příklad časového průběhu zatvarovaných proudů obou větví měniče kmitočtu při poruše jedné z šesti oddělovacích diod měniče, na

obr. 2c je uveden časový průběh vybíjecích proudů integračních kondenzátorů do smyček záznamových vinutí ferritových jader kontrolního řetězce při bezporuchovém chodu měniče kmitočtu, na obr. 2d je uveden příklad časového průběhu vybíjecích proudů integračních kondenzátorů do smyček záznamových vinutí jader kontrolního řetězce při poruše jedné z šesti oddělovacích diod měniče kmitočtu, na obr. 2e je uveden časový průběh mikrosekundových proudů ze zdroje mikrosekundových impulsů, na obr. 2f je uveden příklad časového průběhu mikrosekundových proudů ze zdroje mikrosekundových impulsů při poruše jedné z šesti oddělovacích diod, na obr. 2g je uveden časový průběh logického součtu mikrosekundových proudů obou fází ze zdroje mikrosekundových impulsů, na obr. 2h je uveden příklad časového průběhu logického součtu mikrosekundových proudů obou fází ze zdroje mikrosekundových impulsů při poruše jedné z šesti oddělovacích diod, na obr. 2i je uvedena pravdivostní tabulka kontrolního obvodu dle vynálezu u bezporuchového měniče kmitočtu, na obr. 2j je uvedena pravdivostní tabulka kontrolního obvodu dle vynálezu při uvažované poruše jedné z šesti oddělovacích diod, na obr. 3 je uveden příklad fázového posuvu mikrosekundových impulsů jader všech feritotranzistorů od okamžiku záznamu těchto jader.

Na obr. 1 je kontrolní obvod 10 připojen svým prvním až třetím vstupem 101, 102, 103 k první až třetí svorce 201, 202, 203 měniče kmitočtu 20. Ke čtvrté a páté svorce 204, 205 měniče kmitočtu 20 je připojeno budící vinutí výstupního relé V měniče kmitočtu 20. K šesté a sedmé svorce 206, 207 měniče kmitočtu 20 je svým prvním vstupem 301 a druhým vstupem 302 připojen zdroj mikrosekundových impulsů 30. Prvý výstup 303, druhý výstup 304 a třetí výstup 305 zdroje mikrosekundových impulsů 30 je připojen na čtvrtý vstup 104, pátý vstup 105 a šestý vstup 106 kontrolního obvodu 10. K šestému vstupu 106 a sedmému vstupu 107 kontrolního obvodu 10 je svým prvním výstupem 401 a druhým výstupem 402 připojen zdroj stejnosměrného napětí 40. K prvnímu vstupu 101 kontrolního obvodu 10 je připojen v sérii s druhým omezovacím odporem jednak druhý integrační kondenzátor C2 prostřednictvím své první svorky C21, jednak druhá svorka 22 druhého feritotranzistoru 2. K prvnímu vstupu 101 kontrolního obvodu 10 je ještě v sérii s druhým vazebním odporem R2 připojena báze b1 prvního tranzistoru T1. Ke třetímu vstupu 103 kontrolního obvodu 10 je v sérii s prvním omezovacím odporem R3 připojen jednak první integrační kondenzátor C1 prostřednictvím své první svorky C12, jednak pracovní kontakt V1 výstupního relé měniče kmitočtu V a první klidový kontakt A1 kontrolního relé A. Ke třetímu vstupu 103 kontrolního obvodu 10 je ještě v sérii s prvním vazebním odporem R1 připojena báze b2 druhého tranzistoru T2. Ke druhému vstupu 102 kontrolního obvodu 10 jsou připojeny druhé svorky C12, C22 prvního a druhého integračního kondenzátoru C1, C2 a zároveň emitory e1, e2 prvního a druhého tranzistoru T1, T2. Kolektor k1 prvního tranzistoru T1 je připojen na první svorku 11 prvního feritotranzistoru 1, zatímco kolektor k2 druhého tranzistoru T2 je připojen k první svorce 21 druhého feritotranzistoru 2. První pracovní kontakt A2 kontrolního relé A jsou navzájem propojeny. Druhá svorka 12 prvního feritotranzistoru 1 je připojena v sérii s druhým klidovým kontaktem A2 kontrolního relé A na druhou svorku 42 čtvrtého feritotranzistoru 4. První svorka 41 čtvrtého feritotranzistoru 4 je připojena jednak na šestou svorku 26 druhého feritotranzistoru 2, jednak na první klidový kontakt A1 kontrolního relé A. Šestý vstup 106 kontrolního obvo-

du 10 je připojen ke všem pátým vstupům 15, 25, 35, 45, 55, 65 prvního, druhého, třetího, čtvrtého, pátého a šestého 1, 2, 3, 4, 5, 6 feritotranzistoru a zároveň druhému vstupu 502 převodníku impuls-hladina 50. Sedmý vstup 107 kontrolního obvodu 10 je připojen jednak v sérii s prvním čtecím odporem R6 na třetí svorku 13 prvního feritotranzistoru 1, jednak v sérii s druhým čtecím odporem R7 na třetí svorku 23 druhého feritotranzistoru 2, dále je připojen v sérii s prvním záznamovým odporem R8 na druhou svorku 32 třetího feritotranzistoru 3, ale také v sérii s druhým záznamovým odporem R9 na druhou svorku 42 čtvrtého feritotranzistoru 4, nakonec je sedmý vstup 107 kontrolního obvodu 10 připojen prostřednictvím třetího čtecího odporu R10 na třetí svorku 43 čtvrtého feritotranzistoru 4. Čtvrtá svorka 14 prvního feritotranzistoru 1 je připojena na druhou svorku 62 šestého feritotranzistoru 6, zatímco čtvrtá svorka 24 druhého feritotranzistoru 2 je připojena na druhou svorku 52 pátého feritotranzistoru 5. Šestá svorka 16 prvního feritotranzistoru 1 je připojena na první svorku 31 třetího feritotranzistoru 3. Obdobně šestá svorka 51 pátého feritotranzistoru 5, jakož i šestá svorka 46 čtvrtého feritotranzistoru 4 je připojena na první svorku 61 šestého feritotranzistoru 6. Šestá svorka 66 šestého feritotranzistoru 6 je připojena na první vstup 501 převodníku impuls-hladina 50, zatímco šestá svorka 56 pátého feritotranzistoru 5 je připojena na třetí vstup 503 převodníku impuls-hladina 50. Čtvrtý vstup 104 kontrolního obvodu 10 je připojen na čtvrtou svorku 64 šestého feritotranzistoru 6, zatímco pátý vstup 105 kontrolního obvodu 10 je připojen na čtvrtou svorku 54 pátého feritotranzistoru 5. Třetí svorka 53 pátého feritotranzistoru je připojena jednak k třetí svorce 63 šestého feritotranzistoru 6, jednak ke čtvrté svorce 34 třetího feritotranzistoru 3. Třetí svorka 33 třetího feritotranzistoru 3 je připojena ke čtvrté svorce 44 čtvrtého feritotranzistoru 4. Kontrolní relé A je svým prvním pólem budicího vinutí připojeno na první výstup 504 převodníku impuls-hladina 50, zatímco svým druhým pólem budicího vinutí na druhý výstup 505 převodníku impuls-hladina 50. Symbolem i_a je znázorněn první zatvarovaný proud první větve měniče kmitočtu. Obdobně i_b značí druhý zatvarovaný proud druhé větve měniče kmitočtu. První vybíjecí proud prvního integračního kondenzátoru je označen jako i_c , druhý vybíjecí proud druhého integračního kondenzátoru je označen jako i_d . Mikrosekundový proud první fáze je označen i_e , mikrosekundový proud druhé fáze má symbol i_f .

Na obr. 2a je znázorněna závislost prvního zatvarovaného proudu i_a první větve a druhého zatvarovaného proudu i_b druhé větve měniče kmitočtu na čase t .

Na obr 2b je znázorněna závislost prvního poruchového zatvarovaného proudu i_a první větve a druhého poruchového zatvarovaného proudu i_b druhé větve měniče kmitočtu na čase t . Výše uvedená porucha může vzniknout například při rozpojení jedné z oddělovacích diod měniče kmitočtu.

Na obr 2c je znázorněna závislost prvního vybíjecího proudu i_c prvního integračního kondenzátoru C1 a druhého vybíjecího proudu i_d druhého integračního kondenzátoru C2 na čase t .

Na obr. 2d je znázorněna závislost prvního poruchového vybíjecího proudu i_c prvního integračního kondenzátoru C1 a druhého poruchového vybíjecího proudu i_d druhého integračního kondenzátoru C2 na čase t . Uvedené poruchové proudy mohou např. vzniknout při rozpojení

jedné z oddělovacích diod měniče kmítočtu.

Na obr. 2e je znázorněna závislost mikrosekundového proudu první fáze i_e a mikrosekundového proudu druhé fáze i_f na čase t .

Na obr. 2f je znázorněna závislost poruchového mikrosekundového proudu první fáze i_e a poruchového mikrosekundového proudu druhé fáze i_f na čase při poruše jedné z šesti oddělovacích diod měniče kmítočtu.

Na obr. 2g je uvedena časová závislost logického součtu i_e v i_f obou průběhů podle 2e.

Na obr. 2h je uvedena časová závislost logického součtu i_e v i_f obou průběhů podle 2f.

Na obr. 2i a 2j je značení jednotlivých feritotranzistorů a kontrolních relé shodné s označením na obr. 1. Logické stavy v jádrech jednotlivých feritotranzistorů časově korespondující s časovými změnami a stavy jednotlivých proudů podle obr. 2a až 2h. Znak $\underline{1}$ značí logicky jednotkově zmagnetované jádro příslušného feritotranzistoru, znak $\underline{0}$ odmagnetované jádro, čemuž odpovídá logická nula. Symbol $\underline{A}$ značí vybuzení kontrolního relé, znak $\underline{A}$ odpadá kotva kontrolního relé.

Na obr. 4 je proud tekoucí prvou oddělovací diodou měniče kmítočtu $\underline{20}$ označen jako i_m . Fázový posuv mezi prvním zatvarovaným proudem i_a první větve měniče kmítočtu a mezi mikrosekundovým proudem i_e první fáze je označen symbolem $\underline{f}$. Ostatní symboly jsou shodné s označením použitým na obr. 2a až 2h.

Na obr. 1 je uvedeno zapojení kontrolního obvodu podle vynálezu. Bezporuchový stav kódu podle obr. 2a, tedy bezporuchový stav všech šesti oddělovacích diod měniče kmítočtu, je indikována pravidelným nabíjením prvního integračního kondenzátoru $\underline{C1}$ prvním zatvarovaným proudem integračního kondenzátoru $\underline{C2}$ druhým zatvarovaným proudem i_b druhé větve měniče kmítočtu, (viz obr. 2a, jakož i periodickým vybíjením nábojů těchto kondenzátorů do záznamových vinutí prvního $\underline{1}$ feritotranzistoru a druhého feritotranzistoru $\underline{2}$. Výboj náboje prvního integračního kondenzátoru $\underline{C1}$ způsobuje první vybíjecí proud i_c , kdežto výboj náboje druhého integračního kondenzátoru $\underline{C2}$ způsobuje druhý vybíjecí proud i_d , jejichž časový průběh je znázorněn na obr. 2c. Logický součet mikrosekundových proudů první fáze i_e a druhé fáze i_f podle obr. 2g je synchronizován výstupním proudem i_m měniče kmítočtu $\underline{20}$, t.j. frekvencí 75 Hz. Start kontrolního řetězce složeného z prvního feritotranzistoru $\underline{1}$ až šestého feritotranzistoru $\underline{6}$ se uskuteční tehdy, je-li ještě výstupní relé $\underline{V}$ měniče kmítočtu odpadlé a nastartoval-li již vlastní měnič kmítočtu $\underline{20}$. Výstupní relé $\underline{V}$ může být například zpožděno na přítah. Během tohoto zpoždění se současně zaznamenává logická jednička do jádra prvního feritotranzistoru $\underline{1}$ a zároveň do jádra čtvrtého feritotranzistoru $\underline{4}$. Čtení všech jader je od okamžiku záznamu časově posunuto o jistý úhel $\underline{f}$, viz obr. 3. Po příchodu čtecího impulsu - mikrosekundového proudu druhé fáze i_f - se jádro čtvrtého feritotranzistoru $\underline{4}$ přečte čímž se zaznamenává logická jednička do jádra šestého feritotranzistoru $\underline{6}$ a přečte se informace z jádra prvního feritotranzistoru $\underline{1}$, čímž se zaznamenává logická jednička do jádra třetího feritotranzistoru $\underline{3}$. Příchodem čtecího impulsu v následujícím cyklu - tedy mikrosekundového proudu první fáze i_e - se přečte informace jádra třetího feritotranzistoru $\underline{3}$, zaznamená se logická jednička do jádra pátého feritotranzistoru $\underline{5}$, přečte se jádro druhého

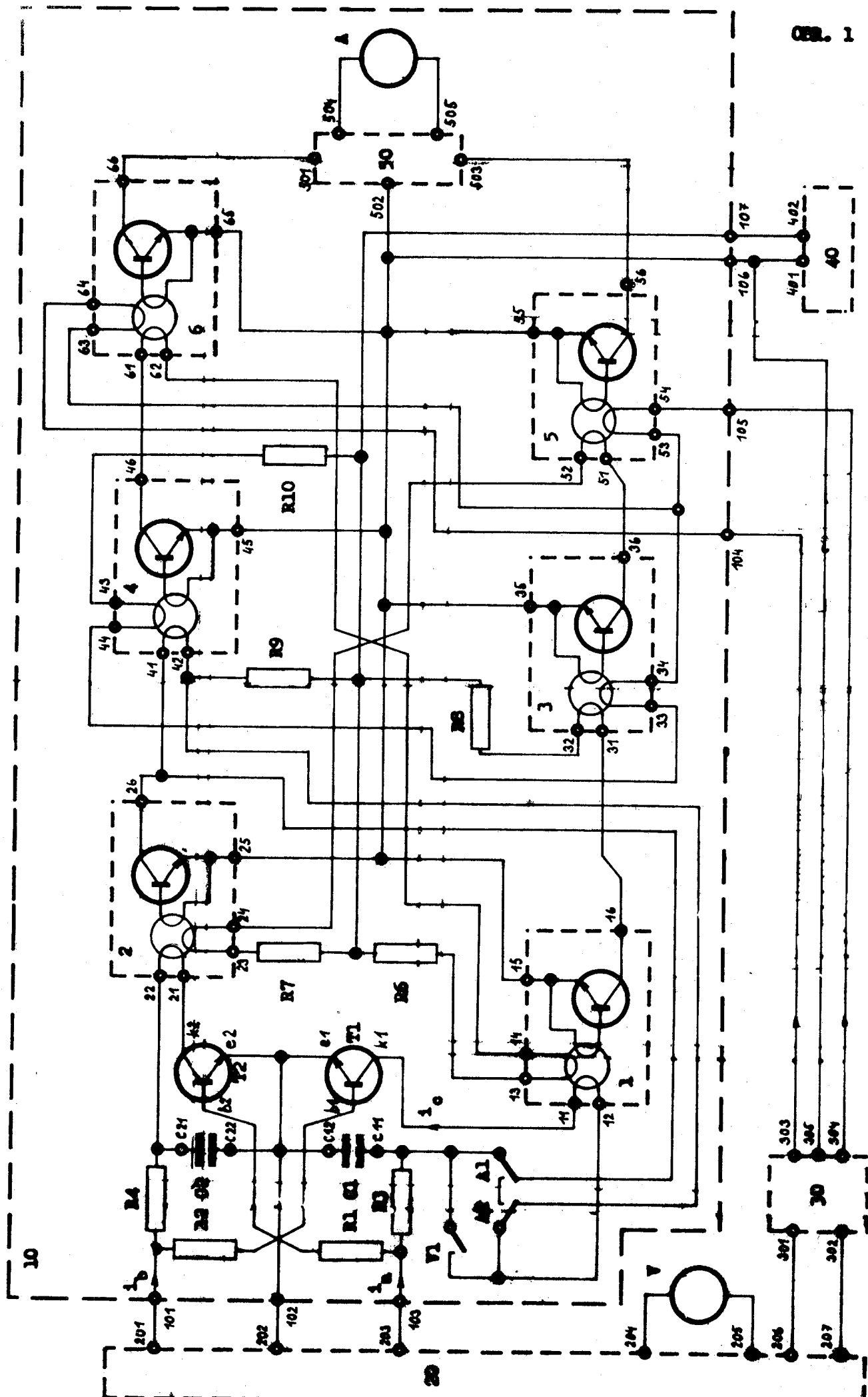
feritotranzistoru 2, čímž se zaznamenává informace do jádra čtvrtého feritotranzistoru 4 a ještě se přečte jádro šestého feritotranzistoru 6, čímž přichází první impuls na první vstup 501 převodníku impuls-hladina 50. Tento převodník převádí mikrosekundové impulsy na silový proud. V dalším cyklu se zaznamená logická jednička do jádra prvního feritotranzistoru 1. Pokud má výstupní relé V ještě odpadlou kotvu, pak i duplicitně do jádra čtvrtého feritotranzistoru 4. V následujícím čtecím cyklu (viz obr. 2i) dochází ke čtení jádra pátého feritotranzistoru 5, čtvrtého feritotranzistoru 4, jádra šestého feritotranzistoru 6, a tak periodicky dále. Na první vstup 501 převodníku impuls-hladina 50 a druhý vstup 503 převodníku impuls-hladina 50 jsou střídavě periodicky přiváděny mikrosekundové impulsy, takže kontrolní relé A přitáhne svou kotvu a svůj první kontakt A1 a druhý kontakt A2, takže již dále přestane být startován kontrolní řetězec. První vybíjecí proud i_c prvního integračního kondenzátoru C1 protéká od této doby již pouze záznamovým vinutím prvního feritotranzistoru 1. Nastane-li rozpojení jedné z oddělovacích diod měniče kmitočtu 20, resp. nastane-li obecně porucha kódu tak, jak uvádí příklad na obr. 2b, pak se změní průběh prvního zatvarovaného proudu i_a a druhého zatvarovaného proudu i_b bezporuchového měniče podle obr. 2a na první poruchový zatvarovaný proud i_a a na druhý poruchový zatvarovaný proud i_b podle obr. 2b. Rovněž první vybíjecí proud i_c a druhý vybíjecí proud i_d podle obr. 2c se mění na první poruchový vybíjecí proud i_c a druhý vybíjecí proud i_d podle obr. 2d. Logický součet mikrosekundových proudů podle obr. 2g se mění na logický součet poruchových mikrosekundových proudů podle obr. 2d vzhledem k tomu, že proud nutný pro synchronizaci a přímou transformaci mikrosekundových proudů je odvozen od výstupního proudu i_m měniče kmitočtu 20. Potom se pravdivostní tabulka podle obr. 2i mění na pravdivostní tabulku podle obr. 2j, z níž je zřejmé, že kontrolní relé A po výskytu sledované poruchy po několika cyklech odpadne, a také je zřejmé, že ani nepřitáhne, vznikne-li porucha měniče kmitočtu 20 před startem kontrolního obvodu podle vynálezu. Vzhledem k tomu, že zapojení podle obr. 1 je s výjimkou startovacího obvodu tvořeného kontakty výstupního relé V1 a kontrolního relé A symetrické, je zřejmé, že kontrolní obvod podle vynálezu rovněž indikuje rozpojení libovolné silové diody v druhé větvi. Lze vysledovat obdobně jako v předchozím případě, že předmětný kontrolní obvod může indikovat současný výskyt poruch dvou oddělovacích diod v obou větvích, což dosud známé zapojení s diferenciálním transformátorem indikovat z principiálních důvodů nemůže. Zapojení kontrolního obvodu 10 je koncipováno podle zásad pro navrhování zabezpečovacího zařízení ve smyslu ŠN 34 2600. Jako příklad je uveden rozbor poruchy integračních kondenzátorů. Rozpojení prvního integračního kondenzátoru C1, případně druhého integračního kondenzátoru C2, způsobí pokles intenzity prvního vybíjecího proudu i_c , případně druhého vybíjecího proudu i_d , pod hodnotu prahu záznamové citlivosti jádra prvního feritotranzistoru 1, případně jádra druhého feritotranzistoru 2, díky vhodné volbě velikosti prvního omezovacího odporu R1, respektive druhého omezovacího odporu R4. Při zkratu uvažovaných integračních kondenzátorů nebudou rovněž jádra s pravoúhlou hysterezní křivkou výše uvedených feritotranzistorů zmagnetována tak, aby v nich byla zaznamenána logická jednička, neboť vybíjecí proudy nebudou existovat díky poruchovému zkratu sledovaných integračních kondenzátorů. Obdobně vyhovují rozboru poruchových stavů všechny prvky a obvody předmětného zapojení podle vynálezu.

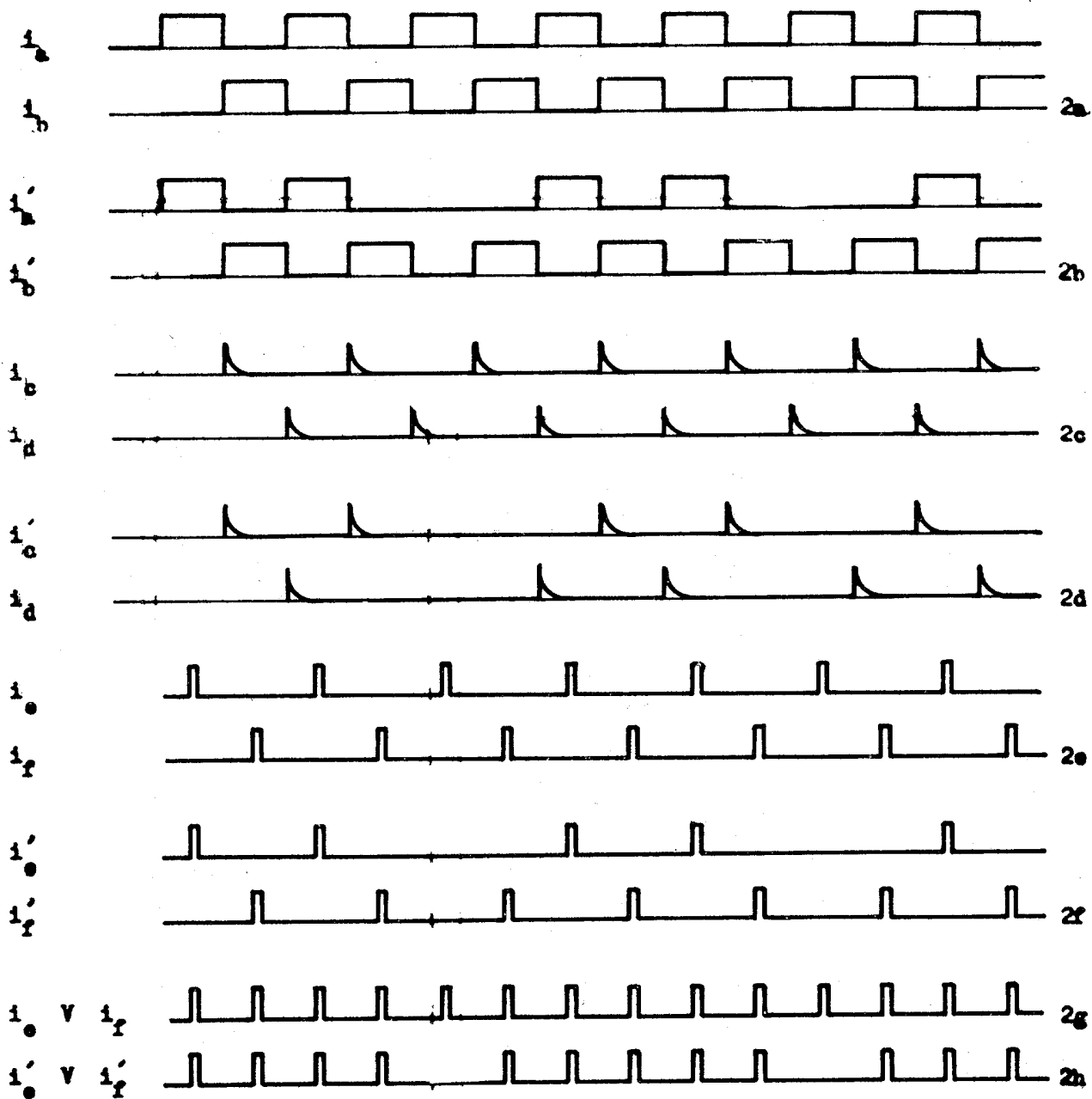
PŘEDMĚT VYNÁLEZU

1. Kontrolní obvod bezpečné činnosti kmitočtu připojený svým prvním až třetím vstupem k první až třetí svorce měniče kmitočtu, vyznačený tím, že první vstup (101) je připojen v sérii s druhým omezovacím odporem (R4) jednak na první svorku (C21) druhého integračního kondenzátoru (C2), jednak na druhou svorku (22) druhého feritotranzistoru (2), dále je připojen v sérii s druhým vazebním odporem (R2) na bázi (b1) prvního tranzistoru (T1), zatímco třetí vstup (103) kontrolního obvodu (10) je připojen v sérii s prvním omezovacím odporem (R3) jednak na první svorku (C11) prvního integračního kondenzátoru (C1), jednak v sérii s prvním klidovým kontaktem (A1) kontrolního relé (A) na první svorku (41) čtvrtého feritotranzistoru (4) a zároveň na šestou svorku (26) druhého feritotranzistoru (2), zatímco první svorka (C11) prvního integračního kondenzátoru (C1) je připojena v sérii s prvním pracovním kontaktem (V1) výstupního relé (V) měniče kmitočtu (20) na druhou svorku (12) prvního feritotranzistoru (1), přičemž třetí vstup (103) kontrolního obvodu (10) je ještě připojen v sérii s prvním vazebním odporem (R1) na bázi (b2) druhého tranzistoru (T2), druhý vstup (102) kontrolního obvodu (10) je připojen jednak na druhou svorku (C12) prvního integračního kondenzátoru (C1), jednak na druhou svorku (C22) druhého integračního kondenzátoru (C2), dále na emitory (e1), (e2) prvního tranzistoru (T1) a druhého tranzistoru (T2) druhá svorka (12) prvního feritotranzistoru (1) je připojena v sérii s druhým klidovým kontaktem (A2) kontrolního relé (A) na druhou svorku (42) čtvrtého feritotranzistoru (4), avšak první svorka (11) prvního feritotranzistoru (1) je připojena ke kolektoru (k1) prvního tranzistoru (T1), zatímco první svorka (21) druhého feritotranzistoru (2) je připojena ke kolektoru (k2) druhého tranzistoru (T2) přičemž první pracovní kontakt (A1) a druhý pracovní kontakt (A2) kontrolního relé (A) jsou navzájem propojeny, zatímco budicí vinutí výstupního relé (V) měniče kmitočtu je připojeno prvním pólem ke čtvrté svorce (204) měniče kmitočtu (20) a druhým pólem k páté svorce (205) měniče kmitočtu (20), šestá svorka (206) měniče kmitočtu (20) je připojena k prvnímu vstupu (301) zdroje mikrosekundových impulsů (30), zatímco sedmá svorka (207) měniče kmitočtu (20) je připojena ke držnému vstupu (302) zdroje mikrosekundových impulsů (30) přičemž první vstup (303) zdroje mikrosekundových impulsů (30) je připojen na čtvrtý vstup (104) kontrolního obvodu a odtud dále na čtvrtý vstup (64) šestého feritotranzistoru (6), třetí výstup (305) zdroje mikrosekundových impulsů (30) je připojen jednak na první výstup (401) zdroje stejnosměrného napětí (40) jednak na šestý vstup (106) kontrolního obvodu (10) a odtud na všechny páté svorky 15, 25, 35, 45, 55, 65, prvního a šestého feritotranzistoru (1, 2, 3, 4, 5, 6) a ještě na druhý vstup (502) převodníku impuls-hladina (50), přičemž druhý výstup (304) zdroje mikrosekundových impulsů (30) je připojen na pátý vstup (105) kontrolního obvodu (10) a odtud na čtvrtou svorku (54) pátého feritotranzistoru (5), zatímco druhý výstup (402) zdroje stejnosměrného napětí (40) je připojen na sedmý vstup (107) kontrolního obvodu (10) a odtud jednak v sérii s prvním čtecím odporem (R6) na třetí svorku (13) prvního feritotranzistoru (1), jednak v sérii s druhým čtecím odporem (R7) na třetí svorku (23) druhého feritotranzistoru (2), jednak v sérii s prvním záznamovým odporem (R8) na druhou svorku (32)

třetího feritotranzistoru (3), jednak v sérii s druhým záznamovým odporem (R9) na druhou svorku /42) čtvrtého feritotranzistoru (4) a ještě vsérii s třetím čtecím odporem (R10) na třetí svorku (43) čtvrtého feritotranzistoru (4), zatímco čtvrtá svorka (14) prvního feritotranzistoru (1) je připojena na druhou svorku (62) šestého feritotranzistoru (6), avšak čtvrtá svorka (24) druhého feritotranzistoru (2) je připojena na druhou svorku (52) pátého feritotranzistoru (5), zatímco šestá svorka (16) prvního feritotranzistoru (1) je připojena na první svorku (31) třetího feritotranzistoru (3), přičemž třetí svorka (53) pátého feritotranzistoru (5) je připojena jednak na čtvrtou svorku (34) třetího feritotranzistoru (3), jednak na třetí svorku (63) šestého feritotranzistoru (6), zatímco třetí svorka (33) třetího feritotranzistoru (3) je připojena na čtvrtou svorku (44) čtvrtého feritotranzistoru (4), šestá svorka (36) třetího feritotranzistoru (3) je připojena na první svorku (51) pátého feritotranzistoru (5), přičemž šestá svorka (46) čtvrtého feritotranzistoru (4) je připojena na první svorku (61) šestého feritotranzistoru, zatímco šestá svorka (56) pátého feritotranzistoru (5) je připojena na třetí vstup (503) převodníku impuls-hladina (50), šestá svorka (66) šestého feritotranzistoru (6) je připojena na první vstup (501) převodníku impuls-hladina (50), zatímco budící vinutí kontrolního relé (A) je připojeno prvním pólem k prvnímu vstupu (504) převodníku impuls-hladina (50) a druhým pólem k druhému výstupu (505) převodníku impuls-hladina (50).

3. výkresy





Záznam log. jednotičky
feritotransistorů:

1	1	0	0	0	1	0	0	0	1	0	0	0	1	0	0
2		1	0	0	0	1	0	0	0	1	0	0	0	1	
3		1	1	0	0	1	1	0	0	1	1	0	0	1	1
4		1	0	0	1	1	0	0	1	1	0	0	1	1	0
5			1	1	0	0	1	1	0	0	1	1	0	0	
6		1	1	0	0	1	1	0	0	1	1	0	0	1	1

... atd.

} $\Rightarrow A \uparrow$

2i

Záznam log. jednotičky
feritotransistorů:

1	1	0	0	0	1	0	0	0	0	0	0	1	1	1
2		1	0	0	0	0	0	0	0	0	1	1	1	1
3		1	1	0	0	1	1	1	1	0	0	0	0	0
4		1	0	0	1	1	0	0	0	0	0	0	0	0
5			1	1	0	0	0	0	1	1	0	0	0	0
6		1	1	0	0	1	1	1	0	0	0	0	0	0

} $\Rightarrow A \downarrow$

2j

