(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2013 年 9 月 12 日(12.09.2013)

WIPO | PCT

(10) 国際公開番号
WO 2013/133015 A1

(51) 国際特許分類:
H01L 21/60 (2006.01) *H01L 25/07* (2006.01)
H01L 25/065 (2006.01) *H01L 25/18* (2006.01)

(21) 国際出願番号: PCT/JP2013/054096

(22) 国際出願日: 2013 年 2 月 20 日(20.02.2013)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2012-050094 2012 年 3 月 7 日(07.03.2012) JP

(71) 出願人: 東レ株式会社(TORAY INDUSTRIES, INC.) [JP/JP]; 〒1038666 東京都中央区日本橋室町２丁目１番１号 Tokyo (JP).

(72) 発明者: 朝日昇(ASAHI, Noboru); 〒5208558 滋賀県大津市園山１丁目１番１号 東レ株式会社 滋賀事業場内 Shiga (JP). 野中敏央(NONAKA, Toshihisa); 〒5208558 滋賀県大津市園山１丁目１番１号 東レ株式会社 滋賀事業場内 Shiga (JP). 新関彰一(NIIZEKI, Shoichi); 〒5208558 滋賀県大津市園山１丁目１番１号 東レ株式会社 滋賀事業場内 Shiga (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

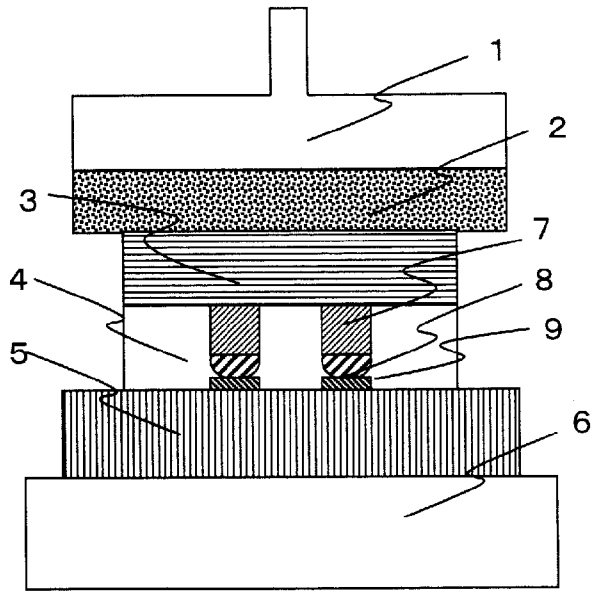
(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:
— 国際調査報告（条約第 21 条(3)）

(54) **Title**: METHOD AND APPARATUS FOR MANUFACTURING SEMICONDUCTOR DEVICE

(54) 発明の名称 : 半導体装置の製造方法および半導体装置の製造装置

【図1】



(57) **Abstract**: Provided is a method for manufacturing a semiconductor device that solders to connect a semiconductor chip having bumps via a heat-hardened bonding agent layer to a substrate having an electrode corresponding to the bumps that includes, in succession, (A) a process for forming the heat-hardened bonding layer in advance on a surface having the bumps of a semiconductor chip; (B) a process that matches the surface on the heat-hardened bonding agent layer side of the semiconductor chip formed with a heat-hardened bonding agent layer to a substrate, and pre-bonds by using a heat seal to obtain a pre-bonded layer; and (C) places a protective film having thermal conductivity of at least 100 W/mK between the heat seal and the surface on the semiconductor chip side of the pre-bonded layer and uses a heat seal to harden the heat-hardened bonding agent layer simultaneously to melting the solder between the semiconductor chip and the substrate. A method for manufacturing a semiconductor device is that obtains good connections without sandwiching resin between the solder bumps and an electrode pad is provided.

(57) 要約:

[続葉有]

WO 2013/133015 A1

バンプを有する半導体チップを、該バンプに対応した電極を有する基板に、熱硬化性接着剤層を介してはんだ接続する半導体装置の製造方法であって：（Ａ）半導体チップのバンプを有する面に、あらかじめ熱硬化性接着剤層を形成する工程、（Ｂ）熱硬化性接着剤層が形成された半導体チップの熱硬化性接着剤層側の面と基板とを合わせて、ヒートツールを用いて仮圧着し、仮圧着積層体を得る工程、（Ｃ）該ヒートツールと該仮圧着積層体の半導体チップ側の面との間に、熱伝導率１００Ｗ／ｍＫ以上の保護フィルムを介在させ、ヒートツールを用いて、半導体チップと基板との間のはんだを溶融させると同時に熱硬化性接着剤層を硬化させる工程、をこの順に有する半導体装置の製造方法。樹脂がはんだバンプと電極パッドとの間に挟まることなく、良好な接続が得られる半導体装置の製造方法を提供する。

明　細　書

発明の名称 ： 半導体装置の製造方法および半導体装置の製造装置

技術分野

[0001] 本発明は、パソコンや携帯端末に使用される半導体装置の製造方法および製造装置に関する。より詳しくは、本発明は、ＩＣ、ＬＳＩ等の半導体チップを、フレキシブル基板、ガラスエポキシ基板、ガラス基板、セラミックス基板、シリコンインターポーザー、シリコン基板などの回路基板にはんだ接続した半導体装置、あるいは、半導体チップ同士をはんだ接続した半導体チップ積層体などの半導体装置の製造方法および製造装置に関する。

背景技術

[0002] 近年、半導体装置の小型化と高密度化に伴い、半導体チップを回路基板に実装する方法としてフリップチップ実装、さらにはチップを貫通する貫通電極によって半導体チップを３次元的に積層する３次元積層実装が急速に広まってきている。半導体チップと基板の接合部分の接続信頼性を確保するための方法としては、半導体チップ上に形成されたバンプと基板の電極パッドを接合した後に、半導体チップと回路基板との隙間に液状封止接着剤を注入し、硬化させることが一般的な方法として採られていた。

[0003] 最近では、バンプ付き半導体ウェハに樹脂フィルムを仮接着した後、ダイシングにより半導体ウェハを個別半導体チップとし、次に、半導体チップを回路基板にフリップチップ接続し、電気的接合と樹脂封止を同時に行う方法およびそれに使用する接着剤フィルムが提案されている（例えば、特許文献１～３参照）。これらの方法によれば、接着剤フィルムと半導体チップの接着面積をほぼ同じにすることができ、液状封止接着剤を用いた場合に比べ、半導体チップに対する接着剤のはみ出しが非常に少ない。このような接着フィルムを介して薄い半導体チップを基板上に接合する場合、半導体チップとボンディング装置のヒートツールの間にテフロン（登録商標）やシリコン等の樹脂フィルムを挟み、はみ出した接着剤がヒートツールに付着しないよう

対策を施すことが考えられている。また、それらの保護フィルムとして、半導体チップの反りを抑制するため弾性率の大きい保護フィルムを用いることが考えられている（特許文献４～５参照）。さらには、熱圧着の際に、接着剤フィルムの大きさを規定することにより、接着剤のはみ出しと、半導体チップのバンプと基板上の電極パッドとの間に接着剤フィルムに含まれる絶縁性無機フィラーや樹脂が噛み込むことを防ぐ方法も考えられている（特許文献６参照）。

先行技術文献

特許文献

[0004] 特許文献1：特開２００１－２３７２６８号公報（請求項１、３～４頁）

特許文献2：特開２００４－３１５６８８号公報（特許請求の範囲）

特許文献3：特開２００４－３１９８２３号公報（特許請求の範囲）

特許文献4：特開２００６－２２９１２４号公報（特許請求の範囲）

特許文献5：特開２００９－１１６３２６号公報（特許請求の範囲）

特許文献6：特開２０１０－２２６０９８号公報（特許請求の範囲）

発明の概要

発明が解決しようとする課題

[0005] しかしながら、それらの保護フィルムを使い、接着剤フィルムを介してはんだ接続を行った場合、バンプと電極パッドの間に接着剤フィルムの樹脂が挟まって導通不良が発生する等の課題があった。

[0006] 本発明では、接着剤フィルムの樹脂がバンプと電極パッドとの間に挟まることなく、またヒートツールを汚染することなく、良好なはんだ接続が得られる半導体装置の製造方法および製造装置を提供することを目的とする。

課題を解決するための手段

[0007] 本発明の第１の半導体装置の製造方法は、バンプを有する半導体チップを、該バンプに対応した電極を有する基板に、熱硬化性接着剤層を介してはんだ接続する半導体装置の製造方法であって：

（Ａ）半導体チップのバンプを有する面に、あらかじめ熱硬化性接着剤層を形成する工程、

（Ｂ）熱硬化性接着剤層が形成された半導体チップの熱硬化性接着剤層側の面と基板とを合わせて、ヒートツールを用いて仮圧着し、仮圧着積層体を得る工程、

（Ｃ）該ヒートツールと該仮圧着積層体の半導体チップ側の面との間に、熱伝導率１００Ｗ／ｍＫ以上の保護フィルムを介在させ、ヒートツールを用いて、半導体チップと基板との間のはんだを溶融させると同時に熱硬化性接着剤層を硬化させる工程、

をこの順に有する半導体装置の製造方法である。

[0008] 本発明の第２の半導体装置の製造方法は、バンプおよび貫通電極を有する複数の半導体チップならびに該バンプに対応した電極を有する基板を、熱硬化性接着剤層を介してはんだ接続する半導体装置の製造方法であって：

（Ａ’）複数の半導体チップそれぞれのバンプを有する面に、あらかじめ熱硬化性接着剤層を形成して、熱硬化性接着剤層が形成された半導体チップを複数得る工程、

（Ｂ’）熱硬化性接着剤層が形成された１つの半導体チップの熱硬化性接着剤層側の面と基板とを合わせて、ヒートツールを用いて仮圧着する工程、および、１回以上の該半導体チップの半導体チップ側の面と熱硬化性接着剤層が形成された他の半導体チップの熱硬化性接着剤層側の面を合わせて、ヒートツールを用いて仮圧着する工程を経て多段仮圧着積層体を得る工程、

（Ｃ’）該ヒートツールと該多段仮圧着積層体における半導体チップ側の面との間に、熱伝導率１００Ｗ／ｍＫ以上の保護フィルムを介在させ、ヒートツールを用いて、複数の半導体チップの間および半導体チップと基板との間のはんだを溶融させると同時に熱硬化性接着剤層を硬化させる工程、

をこの順に有する請求項１に記載の半導体装置の製造方法である。

[0009] 本発明の半導体装置の製造装置は、基板と半導体チップとをボンディングして半導体装置を製造するための装置であって、

基板を設置するためのステージ、および、半導体チップを加熱・加圧する機構を有するヒートツールを備えたボンディング装置と、熱伝導率１００Ｗ／ｍＫ以上の保護フィルムを供給する供給リールと、該保護フィルムを巻き取る巻き取りリールとを備え、

供給リールから供給された保護フィルムが、ヒートツールとステージの間を通過して、巻き取りリールに巻き取られるように配置された半導体装置の製造装置である。

発明の効果

[0010] 本発明の製造方法によれば、熱硬化性接着剤層を介してバンプと電極パッドとを容易にはんだ接続でき、高い歩留りで半導体装置を製造することが可能となる。

図面の簡単な説明

[0011] [図1]本発明による保護フィルムを用いた半導体装置の実装工程を示す断面図である。

[図2]本発明による半導体装置の製造方法の説明図である。

[図3]本発明による半導体装置の製造方法の説明図である。

[図4]本発明による３次元積層実装を行う半導体装置の製造方法の説明図である。

発明を実施するための形態

[0012] 本発明でいう半導体装置とは、半導体素子の特性を利用することで機能し得る装置全般を指す。半導体チップを基板に接続した電気光学装置、半導体回路基板およびこれらを含む電子部品は、全て半導体装置に含まれる。また、貫通電極ＴＳＶ（スルーシリコンビア）を有するシリコンチップの両面に電極パッドやバンプ等の接続端子を形成した半導体チップを用い、このようなシリコンチップの複数を３次元積層したものも半導体装置に含まれる。

[0013] 半導体チップとしては、例えば、集積回路、大規模集積回路、トランジスタ、サイリスタ、ダイオード等が挙げられ、特に限定されるものではない。半導体チップの材料としては、シリコン（Ｓｉ）、ゲルマニウム（Ｇｅ）と

いった半導体や、ガリウム砒素（ＧａＡｓ）、ガリウム燐（ＧａＰ）、インジウム燐（ＩｎＰ）、炭化珪素（ＳｉＣ）等の化合物半導体を用いることができる。

[0014] また、半導体チップには、接続信頼性等の観点からバンプが形成されている。バンプの材質に特に制限は無く、アルミニウム、銅、チタン、タングステン、クロム、ニッケル、金、はんだ、それらを用いた合金など、半導体装置において一般的に用い得る金属を使用することができる。半導体チップのバンプと基板の電極パッドをはんだ接続する必要性から、バンプおよび電極パッドのいずれかの材質がはんだであることが好ましい。本発明においては、ヒートツールによって、半導体チップ側から加熱されるため、バンプをはんだバンプとする方が、はんだに熱が伝わりやすいため好ましい。

[0015] はんだの材質としては、特に限定されないが、人体や環境への影響の観点から、ＳｎＡｇＣｕ系、ＳｎＣｕ系、ＳｎＡｇ系、ＳｎＡｇＣｕＢｉ系、ＳｎＺｎＢｉ系、ＳｎＡｇＩｎＢｉ系などの鉛フリーはんだを用いることが好ましい。さらには、狭ピッチのバンプに対応するため、はんだバンプは金属のピラー、特に銅ピラー上に形成されていることが好ましい。はんだと金属ピラーとの間に金属の拡散を抑制するためのバリアメタル層を設けることもできる。また、樹脂やフィラーがバンプと電極パッドの間に挟まり難いという観点から、はんだバンプの形状は半球状であることが好ましい。

[0016] 半導体チップにあるバンプの高さはすべて均等に揃っていることが好ましい。具体的には、バンプ高さのバラツキは０．５μｍ以下であることが好ましい。バラツキが０．５μｍ以下であれば、バンプの圧着の際に接続不良なく半導体チップを搭載することができる。より好ましくはバンプ高さのバラツキが０．２μｍ以下である。バンプ高さのバラツキを小さくするため、バンプに研削加工を施すことも可能である。

[0017] 基板としては、シリコン基板等の半導体基板、セラミックス基板、化合物半導体基板、有機系回路基板、無機系回路基板、およびこれらの基板に回路の構成材料が配置されたものが挙げられる。シリコン基板としては、前記の

半導体チップ、特にＴＳＶ構造を有する半導体チップも用いることができる。この場合、複数の半導体チップ同士を接合することになるが、本発明の方法においては、用いる部材の種類にかかわらず、保護フィルムを介してヒートシールに接しているものを「半導体チップ」と呼び、後述のステージに設置したものを「基板」と呼ぶ。有機系回路基板の例としては、ガラス布・エポキシ銅張積層板などのガラス基材銅張積層板；ガラス不織布・エポキシ銅張積層板などのコンポジット銅張積層板；ポリエーテルイミド樹脂基板、ポリエーテルケトン樹脂基板、ポリサルフォン系樹脂基板などの耐熱・熱可塑性基板；ポリエステル銅張フィルム基板；ポリイミド銅張フィルム基板などのフレキシブル基板が挙げられる。無機系回路基板としては、アルミナ基板、窒化アルミニウム基板、炭化ケイ素基板などのセラミック基板；アルミニウムベース基板、鉄ベース基板などの金属系基板が例として挙げられる。なかでも、本発明は、熱伝導性が高く薄膜化した多層基板に用いられるシリコン基板、特にＴＳＶ構造を有する半導体チップ、を使用する場合に有効に作用する。

[0018] 基板上の回路の構成材料の例は、銀、金、銅、アルミニウムなどの金属を含有する導体；無機系酸化物などを含有する抵抗体；ガラス系材料および／または樹脂などを含有する低誘電体；樹脂や高誘電率無機粒子などを含有する高誘電体；ガラス系材料などを含有する絶縁体などが挙げられる。

[0019] 基板には、半導体チップのバンプの位置に対応した電極パッドを有する。電極パッドは、平坦な形状でもよいし、いわゆるピラー形状（柱状）の突起であってもよい。また、電極パッドの形状は、円形でもよいし、四角形、八角形などの多角形でもよい。電極パッドの材質に特に制限は無く、アルミニウム、銅、チタン、タングステン、クロム、ニッケル、金、はんだ、それらを用いた合金など、半導体装置において一般的に用い得る金属を使用することができ、複数の金属を積層することもできる。電極パッドもバンプと同様、高さのバラツキは０．５μｍ以下であることが好ましく、研削加工を施すことも可能である。

[0020] 本発明の第１の半導体装置の製造方法は、バンプを有する半導体チップを、該バンプに対応した電極を有する基板に、熱硬化性接着剤層を介してはんだ接続する半導体装置の製造方法であって：

（Ａ）半導体チップのバンプを有する面に、あらかじめ熱硬化性接着剤層を形成する工程、

（Ｂ）熱硬化性接着剤層が形成された半導体チップの熱硬化性接着剤層側の面と基板とを合わせて、ヒートツールを用いて仮圧着し、仮圧着積層体を得る工程、

（Ｃ）該ヒートツールと該仮圧着積層体の半導体チップ側の面との間に、熱伝導率１００Ｗ／ｍＫ以上の保護フィルムを介在させ、ヒートツールを用いて、半導体チップと基板との間のはんだを溶融させると同時に熱硬化性接着剤層を硬化させる工程、

をこの順に有する半導体装置の製造方法である。

[0021] 工程（Ａ）では、半導体チップのバンプを有する面にあらかじめ熱硬化性接着剤層が形成される。特に、離型性のプラスチックフィルム上に熱硬化性接着剤層を形成した熱硬化性接着剤フィルムの熱硬化性接着剤層側の面を、バンプ付き半導体チップのバンプ側の面に重ねて、加圧しながら加熱ラミネートまたは真空加熱ラミネートする方法は、操作が簡便であり、かつ、半導体チップに対する接着剤のはみ出しが少ないので好ましい。ラミネート時の温度は、熱硬化性接着剤層の凹凸への追従性の点から６０℃以上が好ましい。また、ラミネート時の熱硬化性接着剤の硬化を防ぐために、温度は１００℃以下とすることが好ましい。この温度範囲において熱硬化性接着剤層の動的粘度は、５０～５０００Ｐａ・ｓであることが好ましい。熱硬化性接着剤層の動的粘度が５０Ｐａ・ｓ以上であると取り扱いが容易であり、５０００Ｐａ・ｓ以下であるとバンプが熱硬化性接着剤層中に埋まりやすく、低圧力でのラミネートが可能となる。この場合、ラミネート工程後、ボンディング工程までの間に、熱硬化性接着剤フィルムの離型性プラスチックフィルムは剥離され、熱硬化性接着剤層がむき出しにされる。

[0022] 熱硬化性接着剤層の動的粘度は、動的粘弾性法により例えばレオメータ（セイコーインスツルメンツ製、ＤＭＳ６１００）を用いて測定することができる。

[0023] また、他の方法として、半導体チップのバンプを有する面に、液状の熱硬化性接着剤を塗布することにより、熱硬化性接着剤層を形成することもできる。塗布方法は特に限定されないが、スピンナー、スクリーン印刷、ブレードコーター、ダイコーター等を用いることができる。この場合、ボンディング工程までの半導体チップの取り扱い性の観点から、熱硬化性接着剤層を乾燥させておくことが好ましい。

[0024] また、個別の半導体チップに対して、それぞれ上記の工程（Ａ）を実施する代わりに、半導体チップが多数形成された半導体ウェハのバンプが形成された面に熱硬化性接着剤層を形成した後、熱硬化性接着剤層ごと半導体ウェハをダイシングすることで、熱硬化性接着剤層付き半導体チップを作ることができる。この方法は、熱硬化性接着剤層と半導体チップを同じ形に形成することができ、ボンディング中の熱硬化性接着剤層のはみ出しを極小にすることができるため、好ましい。

[0025] 熱硬化性接着剤層は、絶縁性樹脂のみからなるものであってもよいし、絶縁性樹脂に他の成分が含まれているものであってもよい。また、複数の種類の絶縁性樹脂を混合してもよい。絶縁性樹脂としては、ポリイミド樹脂、エポキシ樹脂、アクリル樹脂、フェノキシ樹脂、ポリエーテルスルホン樹脂などを用いることができるが、これらに限定されない。硬化剤、硬化促進剤などをさらに含有していてもよい。硬化剤および硬化促進剤としては公知のものを用いることができる。

[0026] 熱硬化性接着剤層は、絶縁信頼性や温度サイクルに対する信頼性の観点から絶縁性無機フィラーを含むものが好ましい。絶縁性無機フィラーとしては、シリカ、窒化ケイ素、アルミナ、窒化アルミ、酸化チタン、窒化チタン、チタン酸バリウムなどを用いることができる。また絶縁性無機フィラーは樹脂と同様にバンプと電極パッドとの間に挟まることがあるため、本発明の半

導体装置の製造方法を用いることにより、好ましく製造することができる。

[0027] また、必要に応じ架橋剤、界面活性剤、分散剤などが熱硬化性接着剤層に含まれていてもよい。熱硬化性接着剤層は感光性を有していてもよい。感光性を有する場合は、被膜の形成後またはシートの貼り付け後に露光、現像によりパターン加工を行い、バンプ形成部等の必要な部分を開口させることができる。

[0028] 本発明で用いられる熱硬化性接着剤としては、例えば特開２００４－３１９８２３号公報、特開２００８－９４８７０号公報、特許３９９５０２２号公報、特開２００９－２６２２２７号公報などに開示されている樹脂組成物を用いることができる。

[0029] 熱硬化性接着剤層の厚さは、バンプの平均高さ以上であることが好ましい。より好ましくはバンプの平均高さ以上かつバンプの平均高さと基板上の電極パッド平均高さを足し合わせた厚さの１．５倍以下である。さらにより好ましくは、バンプの平均高さ以上かつバンプの平均高さと基板上の電極パッド平均高さを足し合わせた厚さ以下である。なお、バンプの高さや電極パッドの高さは、それぞれ半導体チップや基板の表面の形状を測定し、その一番低い高さを基準（０μｍ）として高さのピーク値を測定することにより得ることができる。バンプの平均高さおよび電極パッド平均高さは、それぞれ半導体チップの全てのバンプや基板上の全ての電極パッドの高さの平均値であり、例えばコンフォーカル顕微鏡（レーザーテック（株）製、Ｈ１２００）で測定することができる。熱硬化性接着剤層の厚さがバンプの平均高さ以上であると、ボンディング後の熱硬化性接着剤層と基板との間にボイドが発生しにくく、接着力が低下したりする場合や信頼性に影響する場合が少なくなる。また、熱硬化性接着剤層の厚さがバンプの平均高さと基板上の電極パッド平均高さを足し合わせた厚さの１．５倍以下であれば、経済性に優れるだけでなく、熱硬化性接着剤層のはみ出し量が少なくなるため実装面積が少なくなり、またはみ出した熱硬化性接着剤層が半導体チップ上部にまで回り込み、ボンディング装置のヒートツールを汚染し、ヒートツールと半導体チッ

プが接着してしまうことが少なくなる。

[0030] 工程（Ｂ）では、仮圧着を行う。ここで、仮圧着工程とは、ヒートツールを用いて、半導体チップと基板とが固定されるが、熱硬化性接着剤の硬化は進行しないように、熱および圧力を加える工程である。仮圧着工程では、熱硬化性接着剤層が形成された半導体チップの熱硬化性接着剤層側の面と基板とを合わせて、ボンディング装置のヒートツールを用いて仮圧着し、仮圧着積層体を形成する。

[0031] その際、半導体チップに形成されたアライメントマークおよび基板上のアライメントマークに基づいて、半導体チップのバンプと基板の電極パッドの接続位置が一致するように、位置を補正した後、仮圧着を行う。位置精度の観点から、熱硬化性接着剤層は、アライメントマークが認識できるよう透明であることが好ましい。

[0032] 仮圧着時のヒートツールの温度は、はんだ融点以下の温度で熱硬化性接着剤層の粘度を下げて粘着性を上げ、所定の位置に半導体チップが固定されるよう、また熱硬化性接着剤の硬化が進まないよう、６０～１２０℃の温度範囲が好ましい。また仮圧着時の圧力は０．０１～０．５ＭＰａの範囲が好ましい。０．０１ＭＰａ以上であれば十分に仮圧着の目的を達成することができ、０．５ＭＰａ以下であれば、バンプが大きく変形することなく仮圧着できる。仮圧着は、常圧下で行っても良いし、気泡の噛み込みなどを防ぐため真空中で実施しても良い。なお、ここでの温度とは、熱硬化性接着剤層中の温度であり、例えば、温度レコーダ（（株）キーエンス製、ＮＲ１００）に熱電対を接続して求めることができる。

[0033] 仮圧着の際、熱伝導率１００Ｗ／ｍＫ以上の保護フィルムをヒートツールの半導体チップと接する面に貼り付けておくこともできる。この場合、一旦半導体チップからヒートツールを離すことなく、連続で後述の本圧着工程を行うことができる。また、ステージを汚さないよう基板を設置するステージ上に保護フィルムを貼り付けておくこともできる。

[0034] 工程（Ｃ）では、本圧着を行う。ここで、本圧着工程とは、ヒートツール

を用いて、半導体チップと基板との間のはんだを溶融させ、かつ、熱硬化性接着剤層を硬化させるように、熱および圧力を加える工程である。本圧着工程では、ヒートツールと仮圧着積層体の半導体チップ側の面との間に、熱伝導率１００Ｗ／ｍＫ以上の保護フィルムを介在させ、ヒートツールを用いて、半導体チップと基板との間のはんだを溶融させると同時に熱硬化性接着剤層を硬化させる。

[0035] 本圧着時のヒートツールの温度は、はんだが溶融するよう、２２０～３００℃の温度範囲が好ましい。この加熱処理は、段階的に昇温して行っても、連続的に昇温して行っても良い。加熱時間は、１秒から数分が好ましい。一例としては、熱硬化性接着剤層を軟化させるため１００℃で１０秒間保持した後、はんだ溶融のため２５０℃で２０秒間熱処理する。そのときの温度の立ち上がり時間は、接着剤の流動性とはんだ溶融のタイミングの観点から１秒以下であることが好ましい。立ち上がり時間とは、ヒートツールの表面温度が現在の温度から設定温度へ向けて９０％以上変化する時間のことである。また本圧着時の圧力は、はんだ押し込み量の観点から０．０１～１ＭＰａの範囲が好ましい。この時の圧力も時間的に変化させることができる。はんだの溶融時に、ヒートツールの位置を固定する高さ制御を行うこともできる。該加熱処理は、常圧下で行ってもよいし、真空中で実施してもよい。また、空気による酸化劣化を防ぐため、窒素雰囲気下で実施してもよい。

[0036] 本発明に用いられる保護フィルムは、熱伝導率１００Ｗ／ｍＫ以上のフィルムであり、２００Ｗ／ｍＫ以上であることが好ましい。保護フィルムを用いることで、ヒートツールが熱硬化性接着剤によって汚染されることを防ぐことができる。ヒートツールが汚染されると、ヒートツールの平坦性が損なわれ、ボンディング時の半導体チップの熱圧着状態が不均一となり、ボンディング不良が発生する。保護フィルムを用いることで、そのような問題を防ぐことができる。また、保護フィルムの熱伝導率が１００Ｗ／ｍＫ以上あれば、ヒートツールから短時間に半導体チップのはんだバンプもしくは基板のはんだ電極パッドに熱を伝達することが可能になる。その結果、熱硬化性接

着剤層が硬化する前の流動性がある状態で、はんだを溶融することが可能となる。熱硬化性接着剤層に含まれる樹脂を挟み込むことなく、バンプと電極パッドを接合させることができる。また熱伝導率の上限については特に制限はないが、保護フィルムの入手のしやすさの点から５００Ｗ／ｍＫ以下であることが好ましく、４００Ｗ／ｍＫ以下であることがより好ましい。

[0037] 保護フィルムの熱伝導率が１００Ｗ／ｍＫ未満である場合は、ヒートツールからの熱がはんだバンプ、もしくは、はんだ電極パッドに伝達されるのに時間がかかり、はんだが溶融する前に、熱硬化性接着剤層の硬化が進行してしまう。その場合、バンプと電極パッドを接合させる際に、流動性を失った熱硬化性接着剤が、バンプと電極パッドの間に挟み込まれてしまう。

[0038] 保護フィルムの厚さは、５μｍ以上２０μｍ以下であることが好ましい。厚さが５μｍ以上あれば、保護フィルムの強度が高くなるので好ましい。厚さが２０μｍ以下であれば、はんだ溶融時の熱の伝達時間が短くなり、熱硬化性接着剤層を硬化させることなく熱を伝達しやすい。

[0039] 保護フィルムの材質としては、各種の熱伝導率１００Ｗ／ｍＫ以上の材料を使用できる。中でも熱伝導率が高く加工性に優れた銅箔やアルミニウム箔が望ましい。銅箔は、銅以外の不純物が含まれていてもよいが、不純物の量が銅箔の全重量中１０重量％以下であることが好ましく、１重量％以下であることがより好ましい。またアルミニウム箔もアルミニウム以外の不純物が含まれていてもよいが、不純物の量がアルミニウム箔の全重量中１０重量％以下であることが好ましく、１重量％以下であることがより好ましい。また、保護フィルムとしては、２種類以上の金属箔や貼り付き防止のフィルムが積層された構造でも良い。さらには、フッ素コート（離型剤）を塗布したものも使用できる。これらの場合、熱伝導率は、積層構造全体としての値である。保護フィルムの熱伝導率は、例えば、熱拡散率測定システム（株式会社アイフェイズ製、１μ）を用いて測定することができる。

[0040] 上記の本圧着工程の後、追加キュアを行ってもよい。追加キュアの条件は、用いる熱硬化性接着剤の特性に応じて任意に設定することができる。

[0041] 以下に、本発明の半導体装置の製造方法の各工程について例を挙げて説明するが、本発明は下記の例に限定されない。

[0042] まず、図２（ａ）に工程（Ａ）の例を示す。図２（ａ）に示す例では、半導体チップ３の片方の面に、銅ピラー７が設けられ、銅ピラー７の上に半球状のはんだバンプ８が形成されている。半導体チップ３のはんだバンプ８が形成されている面に、プラスチックフィルム１０上に熱硬化性接着剤層４が形成された熱硬化性接着剤フィルムをラミネートする。熱硬化性接着剤フィルムの、熱硬化性接着剤層４側の面を半導体チップ３のはんだバンプ８が形成されている面と重ね合わせて、加熱しながら圧力をかけることにより、ラミネートする。この際、熱硬化性接着剤層４と半導体チップ３の間にボイドがないようラミネートされることが好ましいため、真空中でラミネートすることが好ましい。真空中でラミネートできる装置としては、例えば、真空加圧ラミネーター（（株）名機製作所製、ＭＶＬＰ５００／６００）がある。このとき、加熱する方法は、半導体チップ側からでもプラスチックフィルム側からでも両側からでもかまわない。ラミネート時の圧力は、熱硬化性接着剤層４がはんだバンプ８の凹凸に追従でき、かつ、はんだバンプ８が潰れないよう０．１ＭＰａ以上１ＭＰａ以下で行うことが好ましい。ラミネート後に、熱硬化性接着剤層４からプラスチックフィルム１０を剥がすことにより、熱硬化性接着剤層４が形成された半導体チップ（図２（ｂ））を得ることができる。

[0043] 次に、図２（ｃ）に工程（Ｂ）の仮圧着工程の例を示す。仮圧着には、フリップチップボンダー、例えば、ボンディング装置ＦＣ３０００Ｓ（東レエンジニアリング（株）製）、を用いる。ボンディング装置のステージ６上に基板５を配置し、ヒートツール１を用いて、熱硬化性接着剤層４を形成した半導体チップを基板上方向に搬送し、基板５のバンプ形成面と、半導体チップの熱硬化性接着剤層４側の面とが向かい合うようにする。この際、予めヒートツール１と半導体チップ３の間に保護フィルム２を介在させていても良い。ステージ６は、周囲の温度環境条件に左右されないよう、また、樹脂の

硬化が進行しないようあらかじめ４０℃以上１００℃以下の一定の温度に保っておくことが望ましい。次に半導体チップ３および基板５それぞれのアライメントマークを検出して、半導体チップのはんだバンプ８と基板の電極パッド９の接続位置が一致するよう、位置決めを行う。ヒートツール１には半導体チップ３を加熱・加圧する機構が設けられており、半導体チップ３を加熱しながら基板５に押し付ける（図２（ｄ））。このとき、熱は半導体チップ３を通り、熱硬化性接着剤層４に伝わる。したがって熱硬化性接着剤層４は温度が高くなり、流動性が高まるため、半導体チップ３と基板５が接着され、仮圧着積層体が得られる。

[0044] 次に、図２（ｅ）に示す本圧着工程を行う。本圧着工程においては、仮圧着の場合と同様、ヒートツール１を用いて半導体チップ３を加熱しながら基板に押し付けるが、ヒートツール１の温度は、熱硬化性接着剤層４を硬化させるとともにはんだバンプ８のはんだが溶融するよう、温度がコントロールされる。ヒートツール１と半導体チップ３との間には、熱伝導率１００Ｗ／ｍＫ以上の保護フィルム２を介在させる。

[0045] 本発明では、熱伝導性の高い保護フィルム２を用いているので、ヒートツール１からの熱伝導が速く、熱硬化性接着剤層４が硬化する前に、はんだが溶融する。そのため、はんだの溶融時に熱硬化性接着剤層４が流動性を保ったままであるので、はんだバンプ８と電極パッド９との接合を良好に行うことができる。また、接着剤がはみ出してもヒートツール１と半導体チップ３との間に保護フィルム２があるので、ヒートツール１が接着剤により汚染されることなくボンディングを行うことができる。熱硬化性接着剤層４の硬化を進めるため、本圧着工程の後にさらに加熱を行ってもよい。

[0046] 保護フィルム２は、ヒートツール１に予め貼り付けられても、ボンディング時に半導体チップ３とヒートツール１との間に挿入されても良い。図３に示すように、保護フィルム２をリール・トゥ・リールで供給すると、半導体チップ３とヒートツール１との間に、保護フィルム２の新しい面を供給することが容易になるので好ましい。図３の装置において、保護フィルム２は、

供給リール１２から供給され、ボンディング装置内において、ヒートツール１と半導体チップ３の間を通過し、巻き取りリール１３に巻き取られるように設置される。好ましい態様の一つは、供給リール１２および巻き取りリール１３が、ボンディング装置の動作に合わせて駆動され、１回のボンディング毎に、供給リール１２および巻き取りリール１３が駆動して、ヒートツール１と半導体チップ３の間に、保護フィルム２の新しい面が供給されるようにすることである。また、１回のボンディング毎に、リールを駆動させるのではなく、数回のボンディング毎に１回リールを駆動させてもよい。また、リールを一定速度で連続的に駆動させ、保護フィルム２の新しい面が、少しずつ連続的に供給されるようにしても良い。

[0047] 本発明の第２の半導体装置の製造方法は、バンプおよび貫通電極を有する複数の半導体チップならびに該バンプに対応した電極を有する基板を、熱硬化性接着剤層を介してはんだ接続する半導体装置の製造方法であって：

（Ａ’）複数の半導体チップそれぞれのバンプを有する面に、あらかじめ熱硬化性接着剤層を形成して、熱硬化性接着剤層が形成された半導体チップを複数得る工程、

（Ｂ’）熱硬化性接着剤層が形成された１つの半導体チップの熱硬化性接着剤層側の面と基板とを合わせて、ヒートツールを用いて仮圧着する工程、および、１回以上の該半導体チップの半導体チップ側の面と熱硬化性接着剤層が形成された他の半導体チップの熱硬化性接着剤層側の面を合わせて、ヒートツールを用いて仮圧着する工程を経て多段仮圧着積層体を得る工程、

（Ｃ’）該ヒートツールと該多段仮圧着積層体における半導体チップ側の面との間に、熱伝導率１００Ｗ／ｍＫ以上の保護フィルムを介在させ、ヒートツールを用いて、複数の半導体チップの間および半導体チップと基板との間のはんだを溶融させると同時に熱硬化性接着剤層を硬化させる工程、

をこの順に有する。

[0048] まず、工程（Ａ’）では、半導体チップのバンプを有する面にあらかじめ熱硬化性接着剤層が形成される。熱硬化性接着剤層を形成する方法は、第１

の製造方法と同様の方法を用いることができる。本製造方法では、多段にチップの積層体を形成する。そのため、半導体ウェハ上に熱硬化性接着剤層を形成し、熱硬化性接着剤層と半導体ウェハを同時にダイシングして得られたチップを用いることが、得られる積層体からの熱硬化性接着剤層のはみ出しを極小にすることができるため、特に好ましい。

[0049] 次に工程（Ｂ’）では、仮圧着を行う。仮圧着工程では、まず、第１の製造方法と同様に、熱硬化性接着剤層が形成された１つの半導体チップの熱硬化性接着剤層側の面と基板を合わせ、ボンディング装置のヒートツールを用いて加熱・加圧することにより仮圧着する。さらに仮圧着された半導体チップの半導体チップ側の面と熱硬化性接着剤層が形成された他の半導体チップの熱硬化性接着剤層側の面を合わせて仮圧着する。この工程を繰り返して、複数の半導体チップが積層されて仮圧着された、多段仮圧着積層体を形成する。

[0050] 仮圧着のヒートツールの好ましい温度条件は、第１の製造方法と同様だが、積層の段数が増えるとヒートツールからの熱伝達が変化するため、積層の段数ごとに温度を変化させることもできる。

[0051] 仮圧着の際、熱伝導率１００Ｗ／ｍＫ以上の保護フィルムをヒートツールの半導体チップと接する面に貼り付けておくこともできる。この場合、一旦半導体チップからヒートツールを離すことなく、連続で後述の本圧着工程（Ｃ’）を行うことができる。

[0052] 本圧着工程（Ｃ’）では、第１の製造方法と同様に、ヒートツールと多段仮圧着積層体の半導体チップ側の面との間に、熱伝導率１００Ｗ／ｍＫ以上の保護フィルムを介在させ、複数の半導体チップの間および半導体チップと基板との間のはんだを溶融させると同時に熱硬化性接着剤層を硬化させる。この上にさらに熱硬化性接着剤層が形成された他の半導体チップの熱硬化性接着剤層側の面を合わせて工程（Ｂ’）により多段仮圧着積層体を形成し、その後で本圧着工程（Ｃ’）を行うことも可能である。

[0053] 以下に、第２の製造方法の各工程について例を挙げて説明するが、本発明

は下記の例に限定されない。

[0054] まず、図４（ａ）に工程（Ａ’）の例を示す。この例では、貫通電極（ＴＳＶ）１１を有する半導体チップ３を用いる。ＴＳＶ１１を有する半導体チップ３の片方の面のＴＳＶ１１上に、銅ピラー７が設けられ、銅ピラー７の上に半球状のはんだバンプ８が形成されている。反対側の面のＴＳＶ１１上には、電極パッド９が形成されている。第１の製造方法と同様に、半導体チップ３のはんだバンプ８が形成されている面に、プラスチックフィルム１０上に熱硬化性接着剤層４が形成された熱硬化性接着剤フィルムをラミネートした後、プラスチックフィルム１０を剥離することにより、半導体チップ３のはんだバンプ８が形成されている面に、熱硬化性接着剤層４を形成する。

[0055] 複数の半導体チップ３のバンプ８を有する面に、工程（Ａ’）に従って熱硬化性接着剤層４を形成し、熱硬化性接着剤層が形成半導体チップを複数得る（図４（ｂ））。

[0056] 次に、熱硬化性接着剤層４が形成された１つの半導体チップの熱硬化性接着剤層側の面と基板５を合わせて、第１の製造方法と同様に仮圧着する。さらに、図４（ｃ）に示すように、仮圧着された半導体チップの半導体チップ側の面と熱硬化性接着剤層４が形成された他の半導体チップ３の熱硬化性接着剤層側４の面を合わせて仮圧着する。この工程を繰り返して、複数の半導体チップが積層されて仮圧着された、多段仮圧着積層体を形成する（図４（ｄ））。

[0057] 最後に、第１の製造方法と同様に、ヒートツール１と前記多段仮圧着積層体における半導体チップ側の面との間に、熱伝導率１００Ｗ／ｍＫ以上の保護フィルム２を介在させ、複数の半導体チップの間および半導体チップと基板との間のはんだを溶融させると同時に熱硬化性接着剤層を硬化させる本圧着工程を実施する（図４（ｅ））。

実施例

[0058] 以下、本発明の半導体装置の製造方法についてより具体的に説明するが、本発明はこれらに限定されるものではない。

[0059] 以下実施例等をあげて本発明を説明するが、本発明はこれらの例によって限定されるものではない。実施例１～１４、比較例１～６に用いた材料と評価方法を下記に示す。

[0060] ＜半導体チップの構造＞

シリコンウェハの酸化膜上に厚さ１μｍのアルミニウム配線を形成し、さらにその上に厚さ１μｍの窒化シリコン絶縁膜を形成した。該窒化シリコン絶縁膜に、シリコンウェハと導通するように開口部を設け、該開口部にクロム層を形成し、該クロム層上に、高さ１０μｍの銅ポストと高さ５μｍのはんだ（ＳｎＡｇ）半球からなるバンプを形成し、半導体チップを作製した。１つの半導体チップの中に、２５μｍ、３０μｍ、３５μｍおよび４０μｍの４種類のバンプ径を有するバンプを設けた。なお、バンプピッチは、それぞれのバンプ径に対して７５μｍ、８０μｍ、８５μｍおよび９０μｍの４種類のものが形成された。また、設けたバンプ数は、前記各ピッチに対して、それぞれ１７４個、１６２個、１５０個および１３８個であった。基板への実装後に、各バンプ構造に対して接続抵抗が測定できるように、半導体チップにはアルミニウム配線がパターニングされている。１枚のシリコンウェハに多数の半導体チップが形成され、それぞれの半導体チップのチップサイズは、７ｍｍ×７ｍｍ、チップ厚は１００μｍである。各半導体チップには位置決めのためのアライメントマークが形成されている。

[0061] ＜基板＞

シリコン基板（膜厚１００μｍ）の酸化膜上に厚さ１μｍのアルミニウム配線を形成し、さらにその上に厚さ１μｍの窒化シリコン絶縁膜を形成した。該窒化シリコン絶縁膜に、シリコン基板と導通するように開口部を設け、該にクロム層を形成し、該クロム層上に膜厚５μｍの銅および膜厚１μｍのニッケル／金からなる電極パッドを形成して基板を作製した。電極パッドの位置および径は、全て前記半導体チップのバンプに対応するよう形成されている。基板サイズは、１２ｍｍ×１２ｍｍ、基板厚は１００μｍであり、基板上のチップが搭載されない領域に、２ｍｍ角の引き出し電極のパッドが形

成されている。上記半導体チップを基板に実装することにより、ディジーチェーンが形成され、引き出し電極を通じてバンプと電極パッドとの接合抵抗が測定できる。基板には、位置決めのためのアライメントマークが形成されている。

[0062] ＜保護フィルム＞

熱伝導率１００Ｗ／ｍＫ以上の保護フィルムとして、アルミニウム箔と銅箔を使用した。また熱伝導率１００Ｗ／ｍＫ未満の保護フィルムとして、フッ素樹脂フィルムと鉄箔を使用した。熱拡散率測定システム（株式会社アイフェイズ製、１μ）を用いて測定した熱伝導率は、それぞれアルミニウム箔が２３０Ｗ／ｍＫ、銅箔が４００Ｗ／ｍＫ、フッ素樹脂フィルムが０．２５Ｗ／ｍＫ、鉄箔が７０Ｗ／ｍＫであった。アルミニウム箔の膜厚は、６μｍ、１２μｍおよび１８μｍ、銅箔の膜厚は、３μｍ、５μｍ、１８μｍおよび３０μｍ、フッ素樹脂フィルムの膜厚は、１２μｍおよび３０μｍ、鉄箔の膜厚は２０μｍのものを用いた。

[0063] ＜熱硬化性接着剤フィルムの作製＞

以下に記載した（ａ）ポリイミド、（ｂ）エポキシ樹脂および（ｃ）硬化促進剤を混合し、さらに（ｄ）溶剤を塗布膜厚が均一になるよう適宜調整しながら加えて、熱硬化性接着剤を得た。該熱硬化性接着剤を、離型性のプラスチックフィルム（ポリエチレンテレフタレートフィルム）上に塗布および乾燥することにより、プラスチックフィルム上に熱硬化性接着剤層が形成された熱硬化性接着剤フィルム１を作製した。（ａ）ポリイミド、（ｂ）エポキシ樹脂および（ｃ）硬化促進剤の比率が、重量比で５０：２０：５０となるよう混合した。熱硬化性接着剤層の厚さは２５μｍだった。

[0064] また以下に記載した（ａ）ポリイミド、（ｂ）エポキシ樹脂、（ｃ）硬化促進剤および（ｅ）絶縁性フィラーを混合し、さらに（ｄ）溶剤を塗布膜厚が均一になるよう適宜調整しながら加えて、熱硬化性接着剤を得た。該熱硬化性接着剤を、離型性のプラスチックフィルム（ポリエチレンテレフタレートフィルム）上に塗布および乾燥することにより、プラスチックフィルム上

に熱硬化性接着剤層が形成された熱硬化性接着剤フィルム２を作製した。（ａ）ポリイミド、（ｂ）エポキシ樹脂、（ｃ）硬化促進剤および（ｅ）絶縁性フィラーの比率が重量比で２５：１０：２５：５０となるよう混合した。熱硬化性接着剤層の厚さは２５μｍだった。

[0065] なお、（ｃ）硬化促進剤は、マイクロカプセル型硬化促進剤がエポキシ樹脂に分散されたものであり、それらの重量比はマイクロカプセル型硬化促進剤／エポキシ樹脂＝３３／６７である。しかし、上記の混合割合においては（ｃ）硬化促進剤の割合は、（ｃ）硬化促進剤全体の量を基準に算出している。また、（ｂ）エポキシ樹脂の割合には（ｃ）硬化促進剤中のエポキシ樹脂は含めていない。

[0066] （ａ）ポリイミド

下記プロセスで合成した有機溶剤可溶性ポリイミドを用いた。まず、乾燥窒素気流下、２，２－ビス（３－アミノ－４－ヒドロキシフェニル）ヘキサフルオロプロパン２４．５４ｇ（０．０６７モル）、１，３－ビス（３－アミノプロピル）テトラメチルジシロキサン４．９７ｇ（０．０２モル）および末端封止剤として、３－アミノフェノール２．１８ｇ（０．０２モル）をＮＭＰ８０ｇに溶解させた。ここにビス（３，４－ジカルボキシフェニル）エーテル二無水物３１．０２ｇ（０．１モル）をＮＭＰ２０ｇとともに加えて、２０℃で１時間反応させ、次いで５０℃で４時間撹拌した。その後、キシレンを１５ｇ添加し、水をキシレンとともに共沸させながら、１８０℃で５時間攪拌した。攪拌終了後、溶液を水３Ｌに投入して白色沈殿したポリマーを得た。この沈殿をろ過して回収し、水で３回洗浄した後、真空乾燥機を用いて８０℃、２０時間乾燥した。

[0067] （ｂ）エポキシ樹脂

固形のエポキシ化合物（三菱化学（株）製、エポキシ樹脂１５７Ｓ７０）を使用した。

[0068] （ｃ）硬化促進剤

マイクロカプセル型硬化促進剤（旭化成ケミカルズ（株）製、ノバキュア

（登録商標）ＨＸ－３９４１ＨＰ）を使用した。

[0069] （ｄ）溶剤

メチルエチルケトン／トルエン＝４／１（重量比）を使用した。

[0070] （ｅ）絶縁性無機フィラー

ＳＯ－Ｅ２（商品名、アドマテックス（株）製、球形シリカ粒子、平均粒子径０．５μｍ）を用いた。

[0071] ＜熱硬化性接着剤材フィルム付き半導体チップの作製＞

熱硬化性接着剤層の半導体チップのバンプへの埋め込みは、真空加圧ラミネーター（（株）名機製作所製、ＭＶＬＰ５００／６００）を用いて行った。上記のようにして作製した熱硬化性接着剤フィルムの熱硬化性接着剤層側の面を、前記の半導体チップが多数形成されたシリコンウェハのバンプ形成面に押し付けながら、真空中で８０℃、２０秒間、加圧０．７ＭＰａの条件でラミネートした。シリコンウェハ周囲の余分な熱硬化性接着剤フィルムはカッターにて切断した。ここで使用したシリコンウェハは８インチサイズである。

[0072] 次に、ウェハマウンター装置（テクノビジョン（株）製、ＦＭ－１１４６－ＤＦ）を用い、熱硬化性接着剤層が形成された半導体ウェハ基板のバンプとは反対側の面をテープフレームに張られたダイシングテープ（リンテック（株）製、Ｄ－６５０）に貼り合わせた。熱硬化性接着剤層からポリエチレンテレフタレートフィルムを除去してから、ダイシング装置（ＤＩＳＣＯ（株）製、ＤＦＤ－６２４０）の切削ステージ上に、熱硬化性接着剤層面が上になるようテープフレームを固定した。次いで、以下のような切削条件でダイシングを行った。

ブレード：ＮＢＣ－ＺＨ　１２７Ｆ－ＳＥ　２７ＨＣＣＣ

スピンドル回転数：２５０００ｒｐｍ

切削速度：５０ｍｍ／ｓ

切削深さ：ダイシングテープの深さ２０μｍまで切り込む

カット：ワンパスフルカット

カットモード：ダウンカット

切削水量：３．７Ｌ／分

切削水および冷却水：温度２３℃、電気伝導度０．５ＭΩ・ｃｍ（超純水に炭酸ガスを注入）。

[0073] ダイシングにより個片チップ化した半導体チップについて、熱硬化性接着剤層表面への切削粉の付着、熱硬化性接着剤層表面の割れや欠け、および、ウェハからの熱硬化性接着剤剤フィルムの剥がれは見られなかった。

[0074] ＜ボンディング＞

上記のようにして作製された熱硬化性接着剤材フィルム付き半導体チップの、熱硬化性接着剤層が形成された面を上側にしてチップトレイに収納し、ボンディング装置（東レエンジニアリング（株）製、ＦＣ３０００Ｓ）に供給した。一方、上記の基板を、ボンディング装置の６０℃に保たれたステージ上に設置した。

[0075] まず、チップトレイに収納された半導体チップをピックアップツールで取り上げ、チップの面を反転させた。次に、半導体チップの半導体チップ側の面を、搬送装置が真空吸着し、半導体チップをステージ上に置かれた基板の上方まで搬送した。次に半導体チップのバンプと基板上の電極パッドが所定の位置に重なるようにアライメント認識カメラが半導体チップと基板の間に入り、それぞれのアライメントマークの検出を行った。

[0076] アライメントマークに基づいて、半導体チップのバンプと基板の電極パッドの接続位置が一致するよう、位置を調整した後、ボンディング装置のヒートツールを用いて、半導体チップに圧力１５Ｎ、温度１００℃で１０秒の加熱および加圧を行うことによって仮圧着を行い、仮圧着積層体を作製した。

[0077] ヒートツールのアタッチメントの表面温度は、あらかじめ温度レコーダ（（株）キーエンス製、ＮＲ１００）とＫ熱電対を用いて校正を行った。

[0078] 次に、ヒートツールと仮圧着積層体における半導体チップ側の面との間に、熱伝導率１００Ｗ／ｍＫ以上の保護フィルムを介在させ、本圧着を行って半導体チップと基板との間のはんだを溶融させるとともに熱硬化性接着剤層

を硬化させた。本圧着は、まず、圧力４０Ｎ、温度１００℃で１０秒間保持した後、圧力４０Ｎ、温度２５０℃で２０秒間処理した。

[0079] ＜実装性評価＞

実装後に形成されたディジーチェーンの導通抵抗測定（導通評価）およびバンプ接続部分の断面観察（断面観察評価）により、実装性の評価を行った。

[0080] 各実施例の評価で用いた半導体チップと基板は、各バンプピッチに対して、それぞれ１３８個、１５０個、１６２個、１７４個形成の接続部分を介して電気的に接続されるよう設計されている。バンプと電極パッドが一つでも接触していない部分があれば、接続不良となる。ここでは、ＤＩＧＩＴＡＬ ＶＯＬＴＭＥＴＥＲ（ＨＥＷＬＥＴＴ ＰＡＣＫＡＲＤ社製、３４５５Ａ）の測定端子を接続し、その抵抗値を測定した。抵抗値はバンプと電極パッドの接続部分だけでなく、半導体チップ内部の抵抗やリード電極の値を含むものである。各バンプピッチのディジーチェーンに対して、それぞれ測定した抵抗値が全て１００ｋΩ未満であるか否かを判定した。３サンプルについて実装を行ったうち、３サンプルとも、測定したディジーチェーンの抵抗値が全て１００ｋΩ未満であった場合をＡ、１サンプルまたは２サンプルについてディジーチェーンの抵抗値が１００ｋΩ以上となるものがあった場合をＢ、３サンプルともディジーチェーンの抵抗値が１００ｋΩ以上となるものがあった場合をＣと判定した。

[0081] 断面観察評価については、任意の箇所で切断して顕微鏡観察したバンプについて、はんだバンプと基板上の銅パッドとの界面に樹脂やフィラーが、銅パッドの径に対して１０％以上噛み込んでいるか否かを判定した。３サンプルについて実装を行ったうち、３サンプルとも銅パッドの径に対して１０％以上の噛み込みが無い場合をＡ、１サンプルまたは２サンプル１０％以上の噛み込みがあった場合をＢ、３サンプルとも１０％以上の噛み込みがあった場合をＣと判定した。

[0082] 実施例１～実施例３

保護フィルムとして、それぞれ厚さ６μｍ、１２μｍおよび２０μｍのアルミニウム箔を用い、また熱硬化性接着剤フィルムとして、熱硬化性接着剤フィルム２を用いて、上記の方法で実装性を評価した。実施例１～実施例３についてはピックアップツールへのはみ出した熱硬化性接着剤剤フィルムの貼り付きもなく、導通評価および断面観察評価は、いずれもＡだった。結果を表１に示す。

[0083] 実施例４～実施例６

熱硬化性接着剤剤フィルムとして、熱硬化性接着剤フィルム１を用いた以外は、それぞれ実施例１～実施例３と同様に評価を行った。導通評価および断面観察評価は、いずれもＡだった。結果を表１に示す。

[0084] 実施例７～実施例１０

保護フィルムとして、それぞれ厚さ３μｍ、５μｍ、１８μｍおよび３０μｍの銅箔を用いた以外は実施例１と同様に評価を行った。膜厚３０μｍの銅箔を用いた場合（実施例１０）は、１サンプルについて断面観察で１０％以上の噛み込みがあったが、他はピックアップツールへのはみ出した熱硬化性接着剤剤フィルムの貼り付きもなく、導通評価および断面観察評価は、いずれもＡであった。結果を表１に示す。

[0085] 実施例１１～実施例１４

熱硬化性接着剤剤フィルムとして熱硬化性接着剤フィルム１を用いた以外は、それぞれ実施例７～実施例１０と同様に評価を行った。導通評価および断面観察評価は、いずれもＡだった。結果を表１に示す。

[0086] 実施例１５

半導体チップとして、２００μｍピッチで直径５０μｍの銅のＴＳＶが形成されたシリコン基板を用いた。１枚のシリコンウェハに多数の半導体チップが形成され、それぞれの半導体チップのチップサイズは、７ｍｍ×７ｍｍである。ＴＳＶは、７ｍｍ角のチップに２６×２７個形成されている。半導体チップの一方の面のＴＳＶ上に１μｍの厚さのポリイミドパッシベーション膜を介して厚さ１μｍの銅配線を形成し、さらにその上に厚さ１μｍのポ

リイミド絶縁膜を形成した。該ポリイミド絶縁膜に、ＴＳＶと電気的に接続するように設けられた開口部にクロム層を形成し、該開口部に、高さ１０μｍの銅ポストと高さ５μｍのはんだ（ＳｎＡｇ）半球からなるバンプを形成し、半導体チップを作製した。バンプ径は３０μｍである。基板への実装後に、各バンプに対して接続抵抗が測定できるよう銅配線がパターニングされている。チップ厚は１００μｍである。また、半導体チップのバンプとは反対側の面には、１μｍの厚さのポリイミド絶縁膜にＴＳＶと電気的に接続されるよう設けられた開口部にクロム層を形成し、該開口部に、膜厚５μｍ銅および膜厚１μｍのニッケル／金からなる電極パッドを形成した。

[0087] シリコン基板（膜厚１００μｍ）の酸化膜上に厚さ１μｍのアルミニウム配線を形成し、さらにその上に厚さ１μｍの窒化シリコン絶縁膜を形成した。該窒化シリコン絶縁膜に、シリコン基板と導通するように設けられた開口部にクロム層を形成し、該開口部に膜厚５μｍの銅および膜厚１μｍのニッケル／金からなる電極パッドを形成して基板を作製した。電極パッドの位置および径は全て前記半導体チップのバンプに対応するよう形成されている。基板サイズは、１２ｍｍ×１２ｍｍ、基板厚は１００μｍであり、基板上のチップが搭載されない領域に、２ｍｍ角の引き出し電極のパッドが形成されている。上記半導体チップを基板に実装することにより、ディジーチェーンが形成され、引き出し電極を通じてバンプと電極パッドとの接合抵抗が測定できる。

[0088] 前記＜熱硬化性接着剤材フィルム付き半導体チップの作製＞工程において用いたシリコンウェハの代わりに、上記のＴＳＶが形成されたシリコンウェハを用いた以外は、前記＜熱硬化性接着剤材フィルム付き半導体チップの作製＞工程と同様にして、熱硬化性接着剤層付き半導体チップを得た。

[0089] この熱硬化性接着剤層付き半導体チップを用いた以外は、前記の＜ボンディング＞工程における仮圧着工程と同様にして、基板上に半導体チップが１段積層された仮圧着積層体を形成した。さらに同様の工程を３回繰り返して、基板上に半導体チップが４段積層された４段仮圧着積層体を形成した。次

に、ヒートツールと４段仮圧着積層体における半導体チップ側の面との間に、厚さ１２μｍのアルミニウム箔の保護フィルムを介在させ、前記＜ボンディング＞工程における本圧着工程と同様の方法にて本圧着を行った。

[0090] また実装性評価は、実施例１と同様にして行った。なお断面観察評価において、実施例１で得られた半導体装置は半導体チップが１段であり、本実施例では半導体チップは４段であるが、本実施例においては半導体チップ４段積層された半導体装置を切断して行った。結果を表１に示す。

[0091] 比較例１、２

保護フィルムとして、それぞれ厚さ１２μｍおよび３０μｍのフッ素樹脂フィルムを用いた以外は実施例１と同様に評価を行った。ピックアップツールへのはみ出した熱硬化性接着剤層の貼り付きはなかったが、導通評価および断面観察評価は、いずれもＣだった。結果を表１に示す。

[0092] 比較例３、４

熱硬化性接着剤フィルムとして熱硬化性接着剤フィルム１を用いた以外は、それぞれ比較例１、２と同様に評価を行った。厚さ１２μｍの保護フィルムを用いた場合（比較例３）は、１サンプルのみ、導通評価において、ディジーチェーンの抵抗値が全て１００ｋΩ未満となるものがありＢであった。また断面観察評価はＣだった。結果を表１に示す。

[0093] 比較例５

保護フィルムとして、厚さ２０μｍの鉄箔を用いた以外は実施例１と同様に評価を行った。ピックアップツールへのはみ出した熱硬化性接着剤層の貼り付きはなかったが、導通評価および断面観察評価は、いずれもＣだった。結果を表１に示す。

[0094] 比較例６

熱硬化性接着剤フィルムとして熱硬化性接着剤フィルム１を用いた以外は比較例５と同様に評価を行った。導通評価はＡとなったが、断面観察評価はＣだった。結果を表１に示す。

[0095] 比較例７

保護フィルムに厚さ３０μｍのフッ素樹脂フィルムを使用した以外は実施例１５と同様に評価を行った。結果を表１に示す。

[0096] [表1]

【表1】

	保護フィルム			絶縁性無機フィラー	導通評価	断面観察評価
	材質	膜厚(μm)	熱伝導率(W/mK)			
実施例1	アルミニウム	6	230	有	A	A
実施例2	アルミニウム	12	230	有	A	A
実施例3	アルミニウム	20	230	有	A	A
実施例4	アルミニウム	6	230	無	A	A
実施例5	アルミニウム	12	230	無	A	A
実施例6	アルミニウム	20	230	無	A	A
実施例7	銅	3	400	有	A	A
実施例8	銅	5	400	有	A	A
実施例9	銅	18	400	有	A	A
実施例10	銅	30	400	有	A	B
実施例11	銅	3	400	無	A	A
実施例12	銅	5	400	無	A	A
実施例13	銅	18	400	無	A	A
実施例14	銅	30	400	無	A	A
実施例15	アルミニウム	12	400	有	A	A
比較例1	フッ素樹脂	12	0.25	有	C	C
比較例2	フッ素樹脂	30	0.25	有	C	C
比較例3	フッ素樹脂	12	0.25	無	B	C
比較例4	フッ素樹脂	30	0.25	無	C	C
比較例5	鉄	20	70	有	C	C
比較例6	鉄	20	70	無	A	C
比較例7	フッ素樹脂	30	0.25	有	C	C

符号の説明

[0097] 1 ヒートツール

2 保護フィルム

3 半導体チップ

4 熱硬化性接着剤層

5 基板

6 ステージ

7 銅ピラー

８　はんだバンプ

９　電極パッド

１０　プラスチックフィルム

１１　貫通電極（ＴＳＶ）

１２　供給リール

１３　巻き取りリール

産業上の利用可能性

[0098] 本発明の製造方法によれば、接着剤フィルムを介してバンプと電極パッドとを容易にはんだ接続でき、高い歩留りで半導体装置を製造することが可能となる。

[0099] 本発明は、ＩＣ、ＬＳＩ等の半導体チップを、フレキシブル基板、ガラスエポキシ基板、ガラス基板、セラミックス基板、シリコンインターポーザー、シリコン基板などの回路基板にはんだ接続した半導体装置、あるいは、半導体チップ同士をはんだ接続した半導体チップ積層体などの半導体装置の製造に適している。

請求の範囲

［請求項1］ バンプを有する半導体チップを、該バンプに対応した電極を有する基板に、熱硬化性接着剤層を介してはんだ接続する半導体装置の製造方法であって：

（Ａ）半導体チップのバンプを有する面に、あらかじめ熱硬化性接着剤層を形成する工程、

（Ｂ）熱硬化性接着剤層が形成された半導体チップの熱硬化性接着剤層側の面と基板とを合わせて、ヒートツールを用いて仮圧着し、仮圧着積層体を得る工程、

（Ｃ）該ヒートツールと該仮圧着積層体の半導体チップ側の面との間に、熱伝導率１００Ｗ／ｍＫ以上の保護フィルムを介在させ、ヒートツールを用いて、半導体チップと基板との間のはんだを溶融させると同時に熱硬化性接着剤層を硬化させる工程、

をこの順に有する半導体装置の製造方法。

［請求項2］ バンプおよび貫通電極を有する複数の半導体チップならびに該バンプに対応した電極を有する基板を、熱硬化性接着剤層を介してはんだ接続する半導体装置の製造方法であって：

（Ａ’）複数の半導体チップそれぞれのバンプを有する面に、あらかじめ熱硬化性接着剤層を形成して、熱硬化性接着剤層が形成された半導体チップを複数得る工程、

（Ｂ’）熱硬化性接着剤層が形成された１つの半導体チップの熱硬化性接着剤層側の面と基板とを合わせて、ヒートツールを用いて仮圧着する工程、および、１回以上の該半導体チップの半導体チップ側の面と熱硬化性接着剤層が形成された他の半導体チップの熱硬化性接着剤層側の面を合わせて、ヒートツールを用いて仮圧着する工程を経て多段仮圧着積層体を得る工程、

（Ｃ’）該ヒートツールと該多段仮圧着積層体における半導体チップ側の面との間に、熱伝導率１００Ｗ／ｍＫ以上の保護フィルムを介在

させ、ヒートツールを用いて、複数の半導体チップの間および半導体チップと基板との間のはんだを溶融させると同時に熱硬化性接着剤層を硬化させる工程、

をこの順に有する請求項１に記載の半導体装置の製造方法。

[請求項3] （Ａ）工程において、半導体チップのバンプを有する面に、あらかじめ熱硬化性接着剤フィルムをラミネートすることにより熱硬化性接着剤層を形成する半導体装置の製造方法。

[請求項4] （Ａ’）工程において、複数の半導体チップそれぞれのバンプを有する面に、あらかじめ熱硬化性接着剤フィルムをラミネートすることにより熱硬化性接着剤層を形成する請求項２に記載の半導体装置の製造方法。

[請求項5] 前記熱硬化性接着剤層が、絶縁性無機フィラーを含有する請求項１～４いずれかに記載の半導体装置の製造方法。

[請求項6] 前記保護フィルムがアルミニウム箔または銅箔である請求項１～５のいずれかに記載の半導体装置の製造方法。

[請求項7] 前記基板がシリコン基板である請求項１～６のいずれかに記載の半導体装置の製造方法。

[請求項8] 前記保護フィルムをリール・トゥ・リールで供給する請求項１～７のいずれかに記載の半導体装置の製造方法。

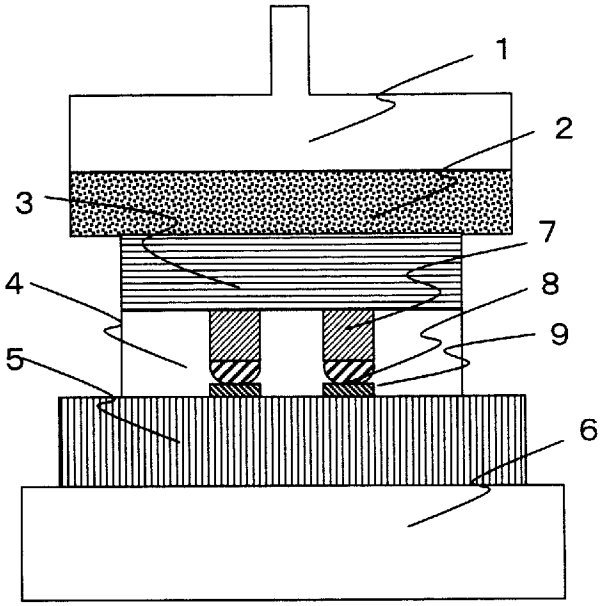
[請求項9] 基板と半導体チップとをボンディングして半導体装置を製造するための装置であって、

基板を設置するためのステージ、および、半導体チップを加熱・加圧する機構を有するヒートツールを備えたボンディング装置と、熱伝導率１００Ｗ／ｍＫ以上の保護フィルムを供給する供給リールと、該保護フィルムを巻き取る巻き取りリールとを備え、

供給リールから供給された保護フィルムが、ヒートツールとステージの間を通過して、巻き取りリールに巻き取られるように配置された半導体装置の製造装置。

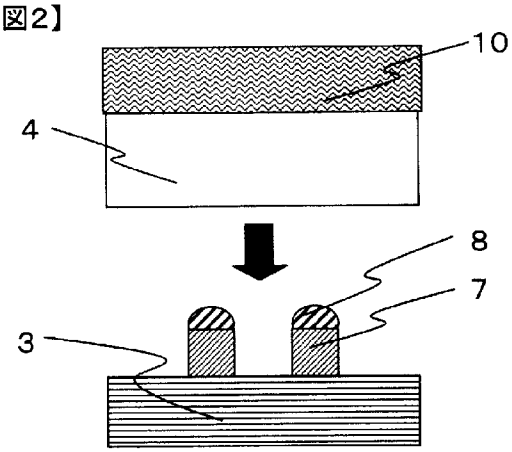
[図1]

【図1】

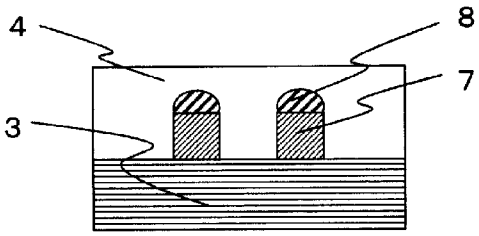


[図2]

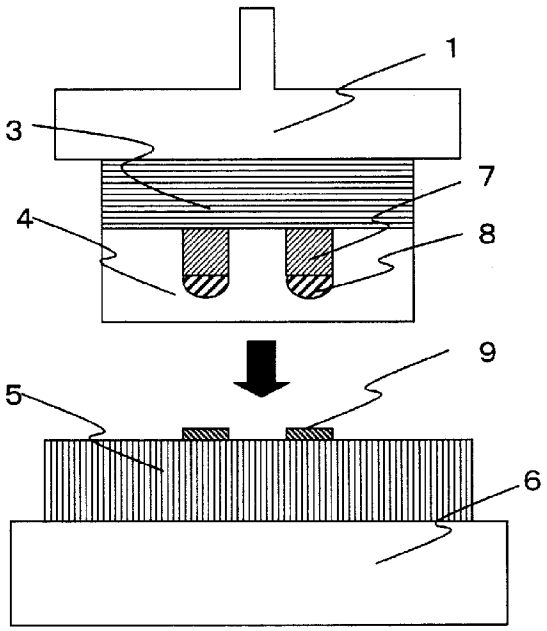
【図2】



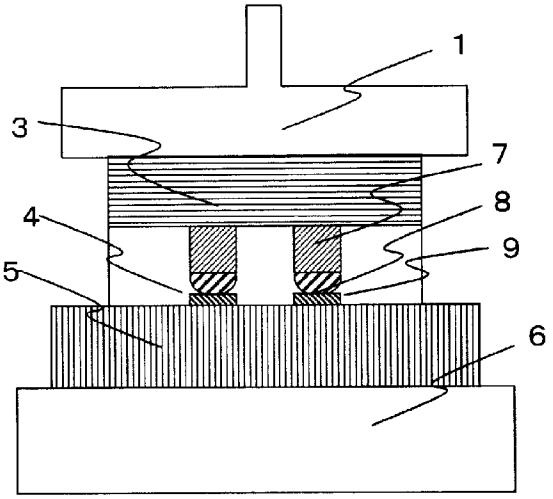
(a)



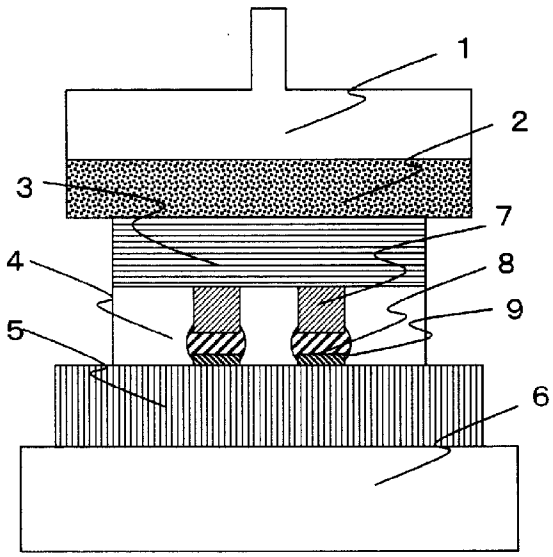
(b)



(c)



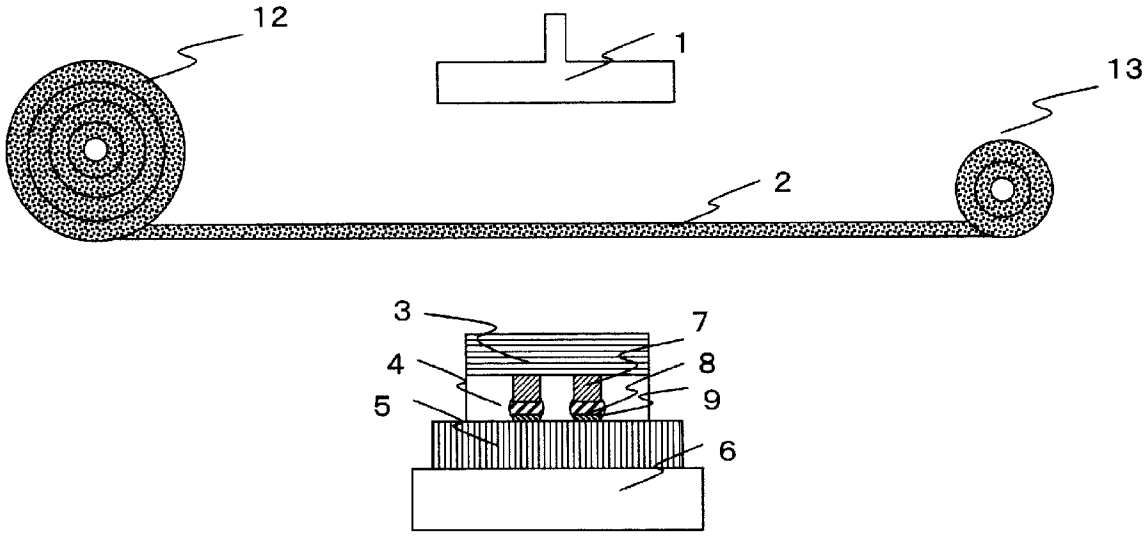
(d)



(e)

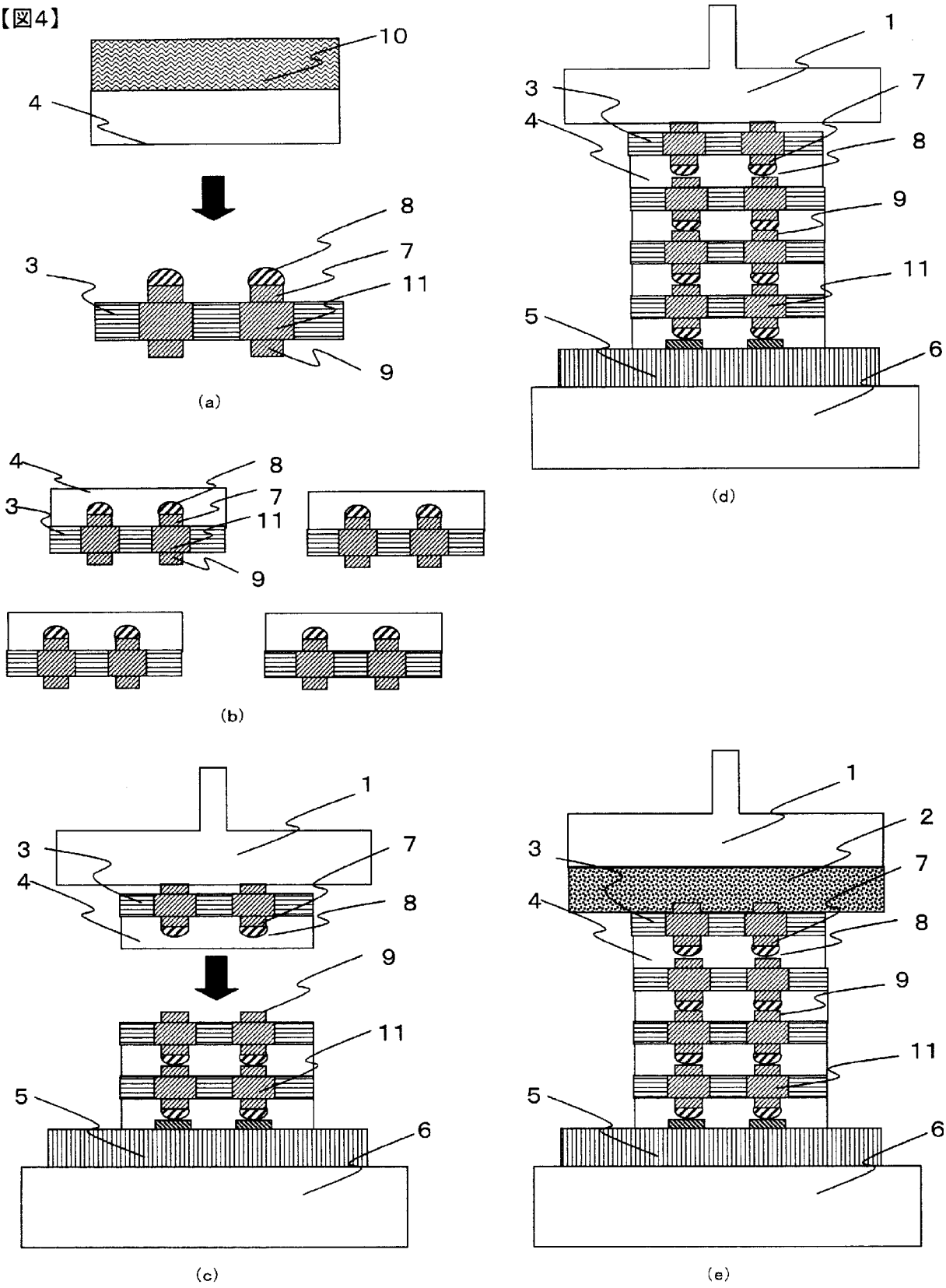
[図3]

【図3】



[図4]

【図4】


10
4
8
7
3
11
9
(a)
4
8
3
7
11
9
(b)
1
3
7
4
8
9
11
5
6
(c)
1
3
7
4
8
9
11
5
6
(d)
1
2
3
7
4
8
9
11
5
6
(e)

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2013/054096

A. CLASSIFICATION OF SUBJECT MATTER
H01L21/60(2006.01)i, *H01L25/065*(2006.01)i, *H01L25/07*(2006.01)i, *H01L25/18*(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H01L21/60, H01L25/065, H01L25/07, H01L25/18

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2013
Kokai Jitsuyo Shinan Koho	1971-2013	Toroku Jitsuyo Shinan Koho	1994-2013

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2003-100807 A (Nitto Denko Corp.), 04 April 2003 (04.04.2003), entire text; all drawings (Family: none)	1,3,5-9 2,4
Y A	JP 2006-229124 A (Canon Inc.), 31 August 2006 (31.08.2006), entire text; all drawings (Family: none)	1,3,5-9 2,4
Y A	JP 11-274241 A (Matsushita Electronics Corp.), 08 October 1999 (08.10.1999), entire text; all drawings (Family: none)	1,3,5-8 2,4,9

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
30 April, 2013 (30.04.13)	14 May, 2013 (14.05.13)
Name and mailing address of the ISA/ Japanese Patent Office Facsimile No.	Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2013/054096

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 7-230873 A (Hitachi Chemical Co., Ltd.), 29 August 1995 (29.08.1995), entire text; all drawings (Family: none)	1,3,5-9 2,4
Y A	JP 2004-319823 A (Sumitomo Bakelite Co., Ltd.), 11 November 2004 (11.11.2004), claims; paragraph [0003] (Family: none)	1,3,5-8 2,4,9
Y A	JP 2004-315688 A (Sumitomo Bakelite Co., Ltd.), 11 November 2004 (11.11.2004), paragraphs [0003], [0006], [0015] (Family: none)	1,3,5-8 2,4,9
Y A	JP 2012-28594 A (Shinko Electric Industries Co., Ltd.), 09 February 2012 (09.02.2012), entire text; all drawings (Family: none)	1,3,5-9 2,4
Y A	JP 2006-066625 A (NEC Corp.), 09 March 2006 (09.03.2006), entire text; all drawings (Family: none)	1,3,5-9 2,4
A	JP 2006-49417 A (Seiko Epson Corp.), 16 February 2006 (16.02.2006), entire text; all drawings (Family: none)	1-9
A	JP 2009-111326 A (Hitachi Chemical Co., Ltd.), 21 May 2009 (21.05.2009), entire text; all drawings (Family: none)	1-9

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2013/054096

Box No. II Observations where certain claims were found unsearchable (Continuation of item 2 of first sheet)

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. ☐ Claims Nos.:
because they relate to subject matter not required to be searched by this Authority, namely:

2. ☐ Claims Nos.:
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:

3. ☐ Claims Nos.:
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

Box No. III Observations where unity of invention is lacking (Continuation of item 3 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:
See extra sheet.

1. ☒ As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.
2. ☐ As all searchable claims could be searched without effort justifying additional fees, this Authority did not invite payment of additional fees.
3. ☐ As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:

4. ☐ No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:

Remark on Protest

☐ The additional search fees were accompanied by the applicant's protest and, where applicable, the payment of a protest fee.

☐ The additional search fees were accompanied by the applicant's protest but the applicable protest fee was not paid within the time limit specified in the invitation.

☒ No protest accompanied the payment of additional search fees.

Continuation of Box No.III of continuation of first sheet(2)

Document 1: JP 2003-100807 A (Nitto Denko Corp.), 04 April 2003 (04.04.2003), entire text; all drawings (Family: none)

Document 2: JP 2006-229124 A (Canon Inc.), 31 August 2006 (31.08.2006), entire text; all drawings (Family: none)

Document 10: JP 2009-111326 A (Hitachi Chemical Co., Ltd.), 21 May 2009 (21.05.2009), entire text; all drawings (Family: none)

Document 1 has disclosed a sheet that is provided with a metal foil, i.e., an aluminum foil or a copper foil, and a fluorine resin layer, document 2 has disclosed a film formed of a metal foil that is formed of brass or the like, and document 10 has disclosed a film formed of an aluminum foil that suppresses warping (see [Working example]).

The invention of claim 1 and the invention of claim 9 have a common technical feature of manufacturing a semiconductor device by bonding a substrate and a semiconductor chip, and using a heat tool and a protection film having a heat conductivity of 100 W/mK or more.

However, the above-said technical feature cannot be considered to be a special technical feature, since the technical feature does not make a contribution over the prior art in the light of the contents disclosed in the document 1, 2 and 10.

Further, there is no other same or corresponding special technical feature between these inventions.

Accordingly, the following two inventions are involved in claims.

(Invention 1) the inventions of claims 1-8

A semiconductor device manufacturing method that is provided with the configuration of the invention of claim 1 is certified as a special technical feature.

(Invention 2) the invention of claim 9

A semiconductor device manufacturing method that is provided with the configuration of the invention of claim 9 is certified as a special technical feature.

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２０１３／０５４０９６

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　H01L21/60(2006.01)i, H01L25/065(2006.01)i, H01L25/07(2006.01)i, H01L25/18(2006.01)i

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　H01L21/60, H01L25/065, H01L25/07, H01L25/18

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０１３年
日本国実用新案登録公報	１９９６－２０１３年
日本国登録実用新案公報	１９９４－２０１３年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
Y A	JP 2003-100807 A (日東電工株式会社) 2003.04.04, 全文, 全図 (ファミリーなし)	1,3,5-9 2,4
Y A	JP 2006-229124 A (キヤノン株式会社) 2006.08.31, 全文, 全図 (ファミリーなし)	1,3,5-9 2,4
Y A	JP 11-274241 A (松下電子工業株式会社) 1999.10.08, 全文, 全図 (ファミリーなし)	1,3,5-8 2,4,9

☑　Ｃ欄の続きにも文献が列挙されている。

☐　パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー
「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの
「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「Ｏ」口頭による開示、使用、展示等に言及する文献
「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「＆」同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
３０．０４．２０１３	１４．０５．２０１３

国際調査機関の名称及びあて先
日本国特許庁（ＩＳＡ／ＪＰ）
郵便番号１００－８９１５
東京都千代田区霞が関三丁目４番３号

特許庁審査官（権限のある職員）　４Ｒ　９２７７
宮崎　園子
電話番号　０３－３５８１－１１０１　内線　３４７１

Ｃ（続き）．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
Y A	JP 7-230873 A（日立化成工業株式会社）1995.08.29，全文，全図（ファミリーなし）	1,3,5-9 2,4
Y A	JP 2004-319823 A（住友ベークライト株式会社）2004.11.11，【特許請求の範囲】，段落【０００３】（ファミリーなし）	1,3,5-8 2,4,9
Y A	JP 2004-315688 A（住友ベークライト株式会社）2004.11.11，段落【０００３】，【０００６】，【００１５】（ファミリーなし）	1,3,5-8 2,4,9
Y A	JP 2012-28594 A（新光電気工業株式会社）2012.02.09，全文，全図（ファミリーなし）	1,3,5-9 2,4
Y A	JP 2006-066625 A（日本電気株式会社）2006.03.09，全文，全図（ファミリーなし）	1,3,5-9 2,4
A	JP 2006-49417 A（セイコーエプソン株式会社）2006.02.16，全文，全図（ファミリーなし）	1-9
A	JP 2009-111326 A（日立化成工業株式会社）2009.05.21，全文，全図（ファミリーなし）	1-9

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２０１３／０５４０９６

第Ⅱ欄　請求の範囲の一部の調査ができないときの意見（第１ページの２の続き）

法第8条第3項（ＰＣＴ17条(2)(a)）の規定により、この国際調査報告は次の理由により請求の範囲の一部について作成しなかった。

１．☐ 請求項 ＿＿＿＿＿＿＿＿ は、この国際調査機関が調査をすることを要しない対象に係るものである。
つまり、

２．☐ 請求項 ＿＿＿＿＿＿＿＿ は、有意義な国際調査をすることができる程度まで所定の要件を満たしていない国際出願の部分に係るものである。つまり、

３．☐ 請求項 ＿＿＿＿＿＿＿＿ は、従属請求の範囲であってＰＣＴ規則6.4(a)の第２文及び第3文の規定に従って記載されていない。

第Ⅲ欄　発明の単一性が欠如しているときの意見（第１ページの３の続き）

次に述べるようにこの国際出願に二以上の発明があるとこの国際調査機関は認めた。

別紙参照

１．☑ 出願人が必要な追加調査手数料をすべて期間内に納付したので、この国際調査報告は、すべての調査可能な請求項について作成した。

２．☐ 追加調査手数料を要求するまでもなく、すべての調査可能な請求項について調査することができたので、追加調査手数料の納付を求めなかった。

３．☐ 出願人が必要な追加調査手数料を一部のみしか期間内に納付しなかったので、この国際調査報告は、手数料の納付のあった次の請求項のみについて作成した。

４．☐ 出願人が必要な追加調査手数料を期間内に納付しなかったので、この国際調査報告は、請求の範囲の最初に記載されている発明に係る次の請求項について作成した。

追加調査手数料の異議の申立てに関する注意

☐ 追加調査手数料及び、該当する場合には、異議申立手数料の納付と共に、出願人から異議申立てがあった。

☐ 追加調査手数料の納付と共に出願人から異議申立てがあったが、異議申立手数料が納付命令書に示した期間内に支払われなかった。

☑ 追加調査手数料の納付はあったが、異議申立てはなかった。

文献１：JP 2003-100807 A（日東電工株式会社）2003.04.04，全文，全図（ファミリーなし）
文献２：JP 2006-229124 A（キヤノン株式会社）2006.08.31，全文，全図（ファミリーなし）
文献１０：JP 2009-111326 A（日立化成工業株式会社）2009.05.21，全文，全図（ファミリーなし）

文献１には、アルミニウム箔や銅箔の金属箔とフッ素樹脂層とを備えたシートが記載され、文献２には、真鍮等の金属箔のフィルムが記載され、文献１０には、たわみを抑制するアルミニウム箔のフィルムが記載（【実施例】参照）されている。
請求項１に係る発明、請求項９に係る発明は、基板と半導体チップとをボンディングして半導体装置を製造すること及びヒートツールと熱伝導率１００Ｗ／ｍＫ以上の保護フィルムを用いることという共通の技術的特徴を有している。しかしながら、当該技術的特徴は、文献１，２，１０の開示内容に照らして、先行技術に対する貢献をもたらすものではないから、当該技術的特徴は、特別な技術的特徴であるとはいえない。また、これらの発明の間には、ほかに同一の又は対応する特別な技術的特徴は存在しない。そして、請求の範囲には以下に示す２の発明が含まれる。

（発明１）請求項１－８に係る発明
請求項１に係る発明の構成を兼ね備えた半導体装置の製造方法をして特別な技術的特徴と認定。

（発明２）請求項９に係る発明
請求項９に係る発明の構成を兼ね備えた半導体装置の製造装置をして特別な技術的特徴と認定。