

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2017 年 9 月 21 日 (21.09.2017)



(10) 国际公布号
WO 2017/156808 A1

- (51) 国际专利分类号:
G02F 1/1368 (2006.01) *H01L 21/265* (2006.01)
H01L 21/266 (2006.01)
- (21) 国际申请号: PCT/CN2016/078761
- (22) 国际申请日: 2016 年 4 月 8 日 (08.04.2016)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201610147135.X 2016 年 3 月 15 日 (15.03.2016) CN
- (71) 申请人: 深圳市华星光电技术有限公司 (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号丁珂, Guangdong 518132 (CN)。
- (72) 发明人: 卢马才 (LU, Macai); 中国广东省深圳市光明新区塘明大道 9-2 号丁珂, Guangdong 518132 (CN)。
- (74) 代理人: 深圳冀盛智成知识产权事务所 (普通合伙) (ESSEN PATENT&TRADEMARK AGENCY); 中国广东省深圳市福田区深南大道 6021 号喜年中心 A 座 1709-1711, Guangdong 518040 (CN)。

- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。
- (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

- 包括国际检索报告(条约第 21 条(3))。

(54) Title: METHOD FOR MANUFACTURING THIN FILM TRANSISTOR

(54) 发明名称: 薄膜晶体管的制作方法

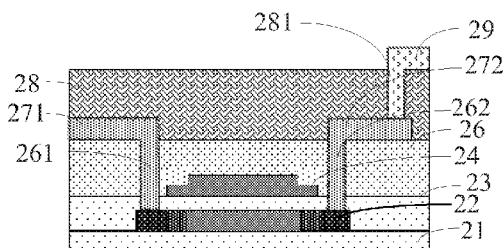


图 2H

(57) Abstract: A method for manufacturing a thin film transistor comprises: providing a substrate base (21); depositing a buffering layer and patterning same; sequentially depositing an insulating layer (23) and a first metal layer (24); coating a photoresist on the first metal layer (24); performing metal etching on the first metal layer (24); ashing the photoresist (25); performing metal etching on the first metal layer (24) in a low-doped region (242); implanting ions to an active region (22); and removing the photoresist (25).

(57) 摘要: 一种薄膜晶体管的制作方法, 包括: 提供衬底基板 (21); 沉积缓冲层, 并对缓冲层进行图形化处理; 依次沉积绝缘层 (23) 以及第一金属层 (24); 在第一金属层 (24) 上涂布光阻; 对第一金属层 (24) 进行金属刻蚀; 对光阻 (25) 进行灰化处理; 对低掺杂区 (242) 的第一金属层 (24) 进行金属刻蚀; 对有源区 (22) 进行离子注入; 对光阻 (25) 进行去除操作。



WO 2017/156808 A1

说明书

发明名称：薄膜晶体管的制作方法

技术领域

- [1] 本发明涉及晶体管制作领域，特别涉及一种薄膜晶体管的制作方法。

背景技术

- [2] 低温多晶硅薄膜晶体管（LTPS TFT）基板可以应用于LCD（液晶显示器）及AMOLED（主动矩阵有机发光二极管）等高阶显示器。低温多晶硅薄膜晶体管相较于其他TFT拥有较高的载流子迁移率，较高的载流子迁移率容易导致出现热载流子效应，甚至可能会造成薄膜晶体管的失效。
- [3] 为了避免热载流子效应的产生，制作低温多晶硅薄膜晶体管时，会通过离子注入的方式在低温多晶硅薄膜晶体管的源极和漏极形成浅掺杂过渡区。但是对低温多晶硅薄膜晶体管的源极和漏极进行离子注入操作时，难以在源极和漏极两侧形成对称的浅掺杂过渡区，从而容易导致掺杂偏差或栅极区域的偏移。
- [4] 故，有必要提供一种薄膜晶体管的制作方法，以解决现有技术所存在的问题。

对发明的公开

技术问题

- [5] 有鉴于此，本发明提供一种可在源极和漏极两侧形成对称的低掺杂区，且制作流程简单的薄膜晶体管的制作方法；以解决现有的薄膜晶体管的制作方法的难以在源极和漏极两侧形成对称的浅掺杂过渡区，从而容易导致掺杂偏差或栅极区域的偏移的技术问题。

问题的解决方案

技术解决方案

- [6] 本发明实施例提供一种薄膜晶体管的制作方法，其包括：
- [7] 提供一衬底基板；
- [8] 在所述衬底基板上沉积缓冲层，并对所述缓冲层进行图形化处理，以形成所述薄膜晶体管的有源区；

- [9] 在所述衬底基板上依次沉积绝缘层以及第一金属层；
- [10] 在所述第一金属层的栅极区以及低掺杂区上涂布光阻，其中所述有源区在所述第一金属层上的投影覆盖所述栅极区和所述低掺杂区；
- [11] 对所述第一金属层的栅极区以及低掺杂区之外的区域进行金属刻蚀，以露出所述绝缘层；
- [12] 对所述光阻进行灰化处理，以露出所述第一金属层的低掺杂区；
- [13] 对所述低掺杂区的第一金属层进行金属刻蚀，以形成金属半透掩膜；
- [14] 对所述有源区进行离子注入，以形成所述薄膜晶体管的源极区、源极低掺杂区、沟道区、漏极低掺杂区以及漏极区；
- [15] 对所述光阻进行去除操作；
- [16] 在所述衬底基板上沉积介质层，并在所述介质层上形成源极通孔以及漏极通孔；
- [17] 在所述衬底基板上沉积第二金属层，并对所述第二金属层进行图形化处理，以通过所述源极通孔以及所述漏极通孔，形成所述薄膜晶体管的源极以及漏极；
- [18] 在所述衬底基板上沉积有机平坦层，并在所述有机平坦层上形成像素电极通孔；以及
- [19] 在所述衬底基板上沉积像素电极层，并对所述像素电极层进行图形化处理，以通过所述像素电极通孔，形成相应的像素电极；
- [20] 其中所述在所述衬底基板上沉积缓冲层，并对所述缓冲层进行图形化处理的步骤包括：
- [21] 在所述衬底基板上沉积非晶硅缓冲层；
- [22] 对所述非晶硅缓冲层进行退火处理，以形成多晶硅缓冲层；以及
- [23] 对所述多晶硅缓冲层进行图形化处理。
- [24] 在本发明所述的薄膜晶体管的制作方法中，所述对所述光阻进行去除操作的步骤之后还包括：
- [25] 对所述金属半透掩膜进行刻蚀处理。
- [26] 在本发明所述的薄膜晶体管的制作方法中，所述第一金属层为由钼和铝中至少一种金属构成的单层金属层或多层叠加金属层。

- [27] 在本发明所述的薄膜晶体管的制作方法中，如所述薄膜晶体管为N型金属-氧化物-半导体薄膜晶体管，则注入离子为磷离子或砷离子。
- [28] 在本发明所述的薄膜晶体管的制作方法中，如所述薄膜晶体管为P型金属-氧化物-半导体薄膜晶体管，则注入离子为硼离子。
- [29] 本发明实施例还提供一种薄膜晶体管的制作方法，其包括：
- [30] 提供一衬底基板；
- [31] 在所述衬底基板上沉积缓冲层，并对所述缓冲层进行图形化处理，以形成所述薄膜晶体管的有源区；
- [32] 在所述衬底基板上依次沉积绝缘层以及第一金属层；
- [33] 在所述第一金属层的栅极区以及低掺杂区上涂布光阻，其中所述有源区在所述第一金属层上的投影覆盖所述栅极区和所述低掺杂区；
- [34] 对所述第一金属层的栅极区以及低掺杂区之外的区域进行金属刻蚀，以露出所述绝缘层；
- [35] 对所述光阻进行灰化处理，以露出所述第一金属层的低掺杂区；
- [36] 对所述低掺杂区的第一金属层进行金属刻蚀，以形成金属半透掩膜；
- [37] 对所述有源区进行离子注入，以形成所述薄膜晶体管的源极区、源极低掺杂区、沟道区、漏极低掺杂区以及漏极区；以及
- [38] 对所述光阻进行去除操作。
- [39] 在本发明所述的薄膜晶体管的制作方法中，所述对所述光阻进行去除操作的步骤之后还包括：
- [40] 对所述金属半透掩膜进行刻蚀处理。
- [41] 在本发明所述的薄膜晶体管的制作方法中，所述对所述光阻进行去除操作的步骤之后还包括：
- [42] 在所述衬底基板上沉积介质层，并在所述介质层上形成源极通孔以及漏极通孔；
- [43] 在所述衬底基板上沉积第二金属层，并对所述第二金属层进行图形化处理，以通过所述源极通孔以及所述漏极通孔，形成所述薄膜晶体管的源极以及漏极；
- [44] 在所述衬底基板上沉积有机平坦层，并在所述有机平坦层上形成像素电极通孔

；以及

- [45] 在所述衬底基板上沉积像素电极层，并对所述像素电极层进行图形化处理，以通过所述像素电极通孔，形成相应的像素电极。
- [46] 在本发明所述的薄膜晶体管的制作方法中，所述在所述衬底基板上沉积缓冲层，并对所述缓冲层进行图形化处理的步骤包括：
- [47] 在所述衬底基板上沉积非晶硅缓冲层；
- [48] 对所述非晶硅缓冲层进行退火处理，以形成多晶硅缓冲层；以及
- [49] 对所述多晶硅缓冲层进行图形化处理。
- [50] 在本发明所述的薄膜晶体管的制作方法中，所述第一金属层为由钼和铝中至少一种金属构成的单层金属层或多层叠加金属层。
- [51] 在本发明所述的薄膜晶体管的制作方法中，如所述薄膜晶体管为N型金属-氧化物-半导体薄膜晶体管，则注入离子为磷离子或砷离子。
- [52] 在本发明所述的薄膜晶体管的制作方法中，如所述薄膜晶体管为P型金属-氧化物-半导体薄膜晶体管，则注入离子为硼离子。
- [53] 本发明实施例还提供一种薄膜晶体管的制作方法，其包括：
- [54] 提供一衬底基板；
- [55] 在所述衬底基板上沉积缓冲层，并对所述缓冲层进行图形化处理，以形成第一薄膜晶体管的第一有源区和第二薄膜晶体管的第二有源区；
- [56] 在所述衬底基板上依次沉积绝缘层以及第一金属层；
- [57] 在所述第一金属层的第一栅极区、低掺杂区以及第二栅极区上涂布第一光阻，其中所述第一有源区在所述第一金属层上的投影覆盖所述第一栅极区和所述低掺杂区，所述第二有源区在所述第一金属层上的投影覆盖所述第二栅极区；
- [58] 对所述第一金属层的第一栅极区、低掺杂区以及第二栅极区之外的区域进行金属刻蚀，以露出所述绝缘层；
- [59] 在所述第二薄膜晶体管的区域涂布第二光阻；
- [60] 对所述第一光阻进行灰化处理，以露出所述第一金属层的低掺杂区；
- [61] 对所述低掺杂区的第一金属层进行金属刻蚀，以形成金属半透掩膜；
- [62] 对所述第一有源区进行离子注入，以形成所述第一薄膜晶体管的源极区、源极

低掺杂区、沟道区、漏极低掺杂区以及漏极区；

[63] 对所述第一光阻和所述第二光阻进行去除操作；

[64] 在所述第一薄膜晶体管的区域涂布第三光阻；

[65] 对所述第二有源区进行离子注入，以形成所述第二薄膜晶体管的源极区、沟道区、以及漏极区；以及

[66] 对所述第三光阻进行去除操作。

[67] 在本发明所述的薄膜晶体管的制作方法中，所述对所述第一光阻和所述第二光阻进行去除操作的步骤之后还包括：

[68] 对所述金属半透掩膜进行刻蚀处理。

[69] 在本发明所述的薄膜晶体管的制作方法中，所述对所述第三光阻进行去除操作的步骤之后还包括：

[70] 在所述衬底基板上沉积介质层，并在所述介质层上形成源极通孔以及漏极通孔；

[71] 在所述衬底基板上沉积第二金属层，并对所述第二金属层进行图形化处理，以通过所述源极通孔以及所述漏极通孔，形成所述第一薄膜晶体管的源极以及漏极，和所述第二薄膜晶体管的源极以及漏极；

[72] 在所述衬底基板上沉积有机平坦层，并在所述有机平坦层上形成像素电极通孔；以及

[73] 在所述衬底基板上沉积像素电极层，并对所述像素电极层进行图形化处理，以通过所述像素电极通孔，形成相应的像素电极。

[74] 在本发明所述的薄膜晶体管的制作方法中，所述在所述衬底基板上沉积缓冲层，并对所述缓冲层进行图形化处理的步骤包括：

[75] 在所述衬底基板上沉积非晶硅缓冲层；

[76] 对所述非晶硅缓冲层进行退火处理，以形成多晶硅缓冲层；以及

[77] 对所述多晶硅缓冲层进行图形化处理。

[78] 在本发明所述的薄膜晶体管的制作方法中，如所述第一金属层为由钼和铝中至少一种金属构成的单层金属层或多层叠加金属层。

[79] 在本发明所述的薄膜晶体管的制作方法中，如所述薄膜晶体管为N型金属-氧化

物-半导体薄膜晶体管，则注入离子为磷离子或砷离子。

- [80] 在本发明所述的薄膜晶体管的制作方法中，如所述薄膜晶体管为P型金属-氧化物-半导体薄膜晶体管，则注入离子为硼离子。

发明的有益效果

有益效果

- [81] 本发明的薄膜晶体管的制作方法通过金属半透掩膜实现对低掺杂区的掺杂操作，保证了在源极和漏极两侧形成对称的低掺杂区，且制作流程简单；解决了现有的薄膜晶体管的制作方法的难以在源极和漏极两侧形成对称的浅掺杂过渡区，从而容易导致掺杂偏差或栅极区域的偏移的技术问题。

对附图的简要说明

附图说明

- [82] 为了更清楚地说明本发明实施例或现有技术中的技术方案，下面对实施例中所需要使用的附图作简单的介绍。下面描述中的附图仅为本发明的部分实施例，对于本领域普通技术人员而言，在不付出创造性劳动的前提下，还可以根据这些附图获取其他的附图。
- [83] 图1为本发明的薄膜晶体管的制作方法的第一优选实施例的流程图；
- [84] 图2A至图2H为本发明的薄膜晶体管的制作方法的第一优选实施例的具体制作流程图；
- [85] 图3为本发明的薄膜晶体管的制作方法的第二优选实施例的流程图；
- [86] 图4A至图4M为本发明的薄膜晶体管的制作方法的第二优选实施例的具体制作流程图。

实施该发明的最佳实施例

本发明的最佳实施方式

- [87] 请参照附图中的图式，其中相同的组件符号代表相同的组件。以下的说明是基于所例示的本发明具体实施例，其不应被视为限制本发明未在此详述的其它具体实施例。
- [88] 请参照图1，图1为本发明的薄膜晶体管的制作方法的第一优选实施例的流程图

。本优选实施例的薄膜晶体管的制作方法包括：

- [89] 步骤S101，提供一衬底基板；
- [90] 步骤S102，在衬底基板上沉积缓冲层，并对缓冲层进行图形化处理，以形成薄膜晶体管的有源区；
- [91] 步骤S103，在衬底基板上依次沉积绝缘层以及第一金属层；
- [92] 步骤S104，在第一金属层的栅极区以及低掺杂区上涂布光阻；
- [93] 步骤S105，对第一金属层的栅极区以及低掺杂区之外的区域进行金属刻蚀，以露出绝缘层；
- [94] 步骤S106，对光阻进行灰化处理，以露出第一金属层的低掺杂区；
- [95] 步骤S107，对低掺杂区的第一金属层进行金属刻蚀，以形成金属半透掩膜；
- [96] 步骤S108，对有源区进行离子注入，以形成薄膜晶体管的源极区、源极低掺杂区、沟道区、漏极低掺杂区以及漏极区；
- [97] 步骤S109，对光阻进行去除操作；
- [98] 步骤S110，在衬底基板上沉积介质层，并在介质层上形成源极通孔以及漏极通孔；
- [99] 步骤S111，在衬底基板上沉积第二金属层，并对第二金属层进行图形化处理，以通过源极通孔以及漏极通孔，形成薄膜晶体管的源极以及漏极；
- [100] 步骤S112，在衬底基板上沉积有机平坦层，并在有机平坦层上形成像素电极通孔；
- [101] 步骤S113，在衬底基板上沉积像素电极层，并对像素电极层进行图形化处理，以通过像素电极通孔，形成相应的像素电极。
- [102] 下面详细说明本优选实施例的薄膜晶体管的制作方法的各步骤的具体流程。
- [103] 在步骤S101中，提供一衬底基板21，随后转到步骤S102。
- [104] 在步骤S102中，在衬底基板21上沉积非晶硅缓冲层；该非晶硅缓冲层的材料可为氮化硅以及氧化硅中的至少一种；随后对该非晶硅缓冲层进行准分子激光退火，使得非晶硅转换为多晶硅，以形成多晶硅缓冲层。然后经过光阻涂布、曝光显影以及刻蚀等图形化处理，形成薄膜晶体管的有源层22。接着对光阻进行剥离后转到步骤S103。

- [105] 在步骤S103中, 在衬底基板21上依次沉积绝缘层23以及第一金属层24; 绝缘层23的材料可为氮化硅以及氧化硅中的至少一种, 第一金属层24为由钼和铝中至少一种金属构成的单层金属层或多层叠加金属层。随后转到步骤S104。
- [106] 在步骤S104中, 在第一金属层24的栅极区241以及低掺杂区242上涂布光阻25, 有源区22在第一金属层24上的投影覆盖栅极区241和低掺杂区242; 涂布后的薄膜晶体管的结构具体请参照图2A。随后转到步骤S105。
- [107] 在步骤S105中, 对第一金属层24的栅极区241以及低掺杂区242之外的区域进行金属刻蚀, 以露出绝缘层23; 金属刻蚀后的薄膜晶体管的结构具体请参照图2B。随后转到步骤S106。
- [108] 在步骤S106中, 对光阻25进行灰化处理, 以露出第一金属层24的低掺杂区242; 由于对光阻25两侧的灰化处理的效果是相同的, 这样在第一金属层24两侧露出的低掺杂区242的面积是相同的。灰化处理后的薄膜晶体管的结构具体请参照图2C。随后转到步骤S107。
- [109] 在步骤S107中, 对低掺杂区242的第一金属层24进行金属刻蚀, 即刻蚀掉部分低掺杂区242的第一金属层24, 剩下的低掺杂区242的第一金属层24构成金属半透掩膜。金属刻蚀后的薄膜晶体管的结构具体请参照图2D。随后转到步骤S108。
- [110] 在步骤S108中, 对有源区22进行离子注入, 没有金属层遮挡的有源区注入离子后形成薄膜晶体管的源极区221以及漏极区222; 具有金属半透掩膜遮挡的有源层22注入离子后形成薄膜晶体管的源极低掺杂区223以及漏极低掺杂区224; 具有光阻层和金属层阻挡的有源层22未注入离子, 该区域的有源层22形成薄膜晶体管的沟道区225。
- [111] 如薄膜晶体管为N型金属-氧化物-半导体薄膜晶体管, 则注入离子为磷离子或砷离子; 如薄膜晶体管为P型金属-氧化物-半导体薄膜晶体管, 则注入离子为硼离子。具体请参照图2E。随后转到步骤S109。
- [112] 在步骤S109中, 对光阻25进行去除操作; 去除操作后的薄膜晶体管的结构具体请参照图2F。当然这里也可将金属半透掩膜进行刻蚀处理, 刻蚀处理后的薄膜晶体管的结构具体请参照图2G。随后转到步骤S110。

- [113] 在步骤S110中，在衬底基板21上沉积介质层26，经过光阻涂布、曝光显影以及刻蚀挖孔等操作在介质层26上形成源极通孔261以及漏极通孔262；随后转到步骤S111。
- [114] 在步骤S111中，在衬底基板21上沉积第二金属层，并对第二金属层进行图形化处理，以通过源极通孔261以及漏极通孔262，形成薄膜晶体管的源极271以及漏极272；随后转到步骤S112。
- [115] 在步骤S112中，在衬底基板21上沉积有机平坦层28，并在有机平坦层28上形成像素电极通孔281；随后转到步骤S113。
- [116] 在步骤S113中，在衬底基板21上沉积像素电极层，并对像素电极层进行图形化处理，以通过像素电极通孔281，形成相应的像素电极29。制作完成后的薄膜晶体管的结构具体请参照图2H。
- [117] 这样即完成了本优选实施例的薄膜晶体管的制作以及使用过程。
- [118] 本优选实施例的薄膜晶体管的制作方法通过金属半透掩膜实现对低掺杂区的掺杂操作，保证了在源极和漏极两侧形成对称的低掺杂区，且制作流程简单。
- [119] 请参照图3，图3为本发明的薄膜晶体管的制作方法的第二优选实施例的流程图。本优选实施例的薄膜晶体管的制作方法包括：
- [120] 步骤S201，提供一衬底基板；
- [121] 步骤S202，在衬底基板上沉积缓冲层，并对缓冲层进行图形化处理，以形成第一薄膜晶体管的第一有源区和第二薄膜晶体管的第二有源区；
- [122] 步骤S203，在衬底基板上依次沉积绝缘层以及第一金属层；
- [123] 步骤S204，在第一金属层的第一栅极区、低掺杂区以及第二栅极区上涂布第一光阻；
- [124] 步骤S205，对第一金属层的第一栅极区、低掺杂区以及第二栅极区之外的区域进行金属刻蚀，以露出绝缘层；
- [125] 步骤S206，在第二薄膜晶体管的区域涂布第二光阻；
- [126] 步骤S207，对第一光阻进行灰化处理，以露出第一金属层的低掺杂区；
- [127] 步骤S208，对低掺杂区的第一金属层进行金属刻蚀，以形成金属半透掩膜；
- [128] 步骤S209，对第一有源区进行离子注入，以形成第一薄膜晶体管的源极区、源

极低掺杂区、沟道区、漏极低掺杂区以及漏极区；

[129] 步骤S210，对第一光阻和第二光阻进行去除操作；

[130] 步骤S211，在第一薄膜晶体管的区域涂布第三光阻；

[131] 步骤S212，对第二有源区进行离子注入，以形成第二薄膜晶体管的源极区、沟道区、以及漏极区；

[132] 步骤S213，对第三光阻进行去除操作；

[133] 步骤S214，在衬底基板上沉积介质层，并在介质层上形成源极通孔以及漏极通孔；

[134] 步骤S215，在衬底基板上沉积第二金属层，并对第二金属层进行图形化处理，以通过源极通孔以及漏极通孔，形成第一薄膜晶体管的源极以及漏极，和第二薄膜晶体管的源极以及漏极；

[135] 步骤S216，在衬底基板上沉积有机平坦层，并在有机平坦层上形成像素电极通孔；

[136] 步骤S217，在衬底基板上沉积像素电极层，并对像素电极层进行图形化处理，以通过像素电极通孔，形成相应的像素电极。

[137] 下面详细说明本优选实施例的薄膜晶体管的制作方法的各步骤的具体流程。

[138] 在步骤S201中，提供一衬底基板41，随后转到步骤S202。

[139] 在步骤S202中，在衬底基板41上沉积非晶硅缓冲层42；该非晶硅缓冲层的材料可为氮化硅以及氧化硅中的至少一种；随后对该非晶硅缓冲层进行准分子激光退火，使得非晶硅转换为多晶硅，以形成多晶硅缓冲层，具体如图4A所示。然后对多晶硅缓冲层进行光阻涂布、曝光显影以及刻蚀等图形化处理，形成第一薄膜晶体管的第一有源区421和第二薄膜晶体管的第二有源区422，具体如图4B所示。随后转到步骤S203。

[140] 在步骤S203中，在衬底基板41上依次沉积绝缘层43以及第一金属层44；绝缘层43的材料可为氮化硅以及氧化硅中的至少一种，第一金属层44为由钼和铝中至少一种金属构成的单层金属层或多层叠加金属层。随后转到步骤S204。

[141] 在步骤S204中，在第一金属层44的第一栅极区441、低掺杂区442以及第二栅极区443上涂布第一光阻45，其中第一有源区421在第一金属层22上的投影覆盖第

一栅极区441和低掺杂区442。第二有源层422在第一金属层22上的投影覆盖第二栅极区443。涂布后的薄膜晶体管的结构具体请参照图4C，随后转到步骤S205。

[142] 在步骤S205中，对第一金属层44的第一栅极区441、低掺杂区442以及第二栅极区443之外的区域进行金属刻蚀，以露出绝缘层43；金属刻蚀后的薄膜晶体管的结构具体请参照图4D。随后转到步骤S207。

[143] 在步骤S206中，在第二薄膜晶体管的区域涂布第二光阻46，涂布后的薄膜晶体管的结构具体请参照图4E，随后转到步骤S207。

[144] 在步骤S207中，对第一光阻45进行灰化处理，以露出第一金属层44的低掺杂区442；由于对光阻两侧的灰化处理的效果是相同的，这样在第一金属层44两侧露出的低掺杂区442的面积是相同的。涂布后的薄膜晶体管的结构具体请参照图4F，随后转到步骤S208。

[145] 在步骤S208中，对低掺杂区442的第一金属层44进行金属刻蚀，即刻蚀掉部分低掺杂区442的第一金属层44，剩下的低掺杂区442的第一金属层44构成金属半透掩膜。随后转到步骤S209。

[146] 在步骤S209中，对第一有源区421进行离子注入，没有金属层遮挡的第一有源区注入离子后形成第一薄膜晶体管的源极区4211以及漏极区4212；具有金属半透掩膜遮挡的第一有源层注入离子后形成第一薄膜晶体管的源极低掺杂区4213以及漏极低掺杂区4214；具有光阻层和金属层阻挡的第一有源层未注入离子，该区域的有源层形成第一薄膜晶体管的沟道区4215。

[147] 如第一薄膜晶体管为N型金属-氧化物-半导体薄膜晶体管，则注入离子为磷离子或砷离子；如第一薄膜晶体管为P型金属-氧化物-半导体薄膜晶体管，则注入离子为硼离子。具体请参照图4G。随后转到步骤S210。

[148] 在步骤S210中，对第一光阻45和第二光阻46进行去除操作，去除操作后的薄膜晶体管的结构具体请参照图4H。当然这里也可将金属半透掩膜进行刻蚀处理，刻蚀处理后的薄膜晶体管的结构具体请参照图4L。随后转到步骤S211。

[149] 在步骤S211中，在第一薄膜晶体管的区域涂布第三光阻47；涂布后的薄膜晶体管的结构具体请参照图4I。随后转到步骤S212。

[150] 在步骤S212中，对第二有源区422进行离子注入，没有金属层遮挡的第二有源

区422注入离子后形成第二薄膜晶体管的源极区4221以及漏极区4222，具有光阻层和金属层阻挡的第二有源层422未注入离子，该区域的有源层形成第二薄膜晶体管的沟道区4223。随后转到步骤S213。

[151] 在步骤S213中，对第三光阻47进行去除操作；去除操作后的薄膜晶体管的结构具体请参照图4J。随后转到步骤S214。

[152] 在步骤S214中，在衬底基板41上沉积介质层48，经过光阻涂布、曝光显影以及刻蚀挖孔等操作在介质层48上形成源极通孔481以及漏极通孔482；随后转到步骤S215。

[153] 在步骤S215中，在衬底基板41上沉积第二金属层，并对第二金属层进行图形化处理，以通过源极通孔481以及漏极通孔482，形成第一薄膜晶体管的源极491以及漏极492，和第二薄膜晶体管的源极493以及漏极494。随后转到步骤S216。

[154] 在步骤S216中，在衬底基板41上沉积有机平坦层410，并在有机平坦层410上形成像素电极通孔411；随后转到步骤S217。

[155] 在步骤S217中，在衬底基板41上沉积像素电极层，并对像素电极层进行图形化处理，以通过像素电极通孔411，形成相应的像素电极412；制作完成后的薄膜晶体管的结构具体请参照图4K。如在步骤S210中对金属半透掩膜进行了刻蚀处理；则制作完成后的薄膜晶体管的结构具体请参照图4M。

[156] 这样即完成了本优选实施例的薄膜晶体管的制作以及使用过程。

[157] 在第一优选实施例的基础上，本优选实施例的薄膜晶体管的制作方法可对同一基板上的多个薄膜晶体管选择进行低掺杂区的制作，因此进一步提高了薄膜晶体管以及相应的液晶显示面板的工作稳定性。

[158] 本发明的薄膜晶体管的制作方法通过金属半透掩膜实现对低掺杂区的掺杂操作，保证了在源极和漏极两侧形成对称的低掺杂区，且制作流程简单；解决了现有的薄膜晶体管的制作方法的难以在源极和漏极两侧形成对称的浅掺杂过渡区，从而容易导致掺杂偏差或栅极区域的偏移的技术问题。

[159] 综上所述，虽然本发明已以优选实施例揭露如上，但上述优选实施例并非用以限制本发明，本领域的普通技术人员，在不脱离本发明的精神和范围内，均可作各种更动与润饰，因此本发明的保护范围以权利要求界定的范围为准。

权利要求书

[权利要求 1]

一种薄膜晶体管的制作方法，其包括：

提供一衬底基板；

在所述衬底基板上沉积缓冲层，并对所述缓冲层进行图形化处理，以形成所述薄膜晶体管的有源区；

在所述衬底基板上依次沉积绝缘层以及第一金属层；

在所述第一金属层的栅极区以及低掺杂区上涂布光阻，其中所述有源区在所述第一金属层上的投影覆盖所述栅极区和所述低掺杂区；

对所述第一金属层的栅极区以及低掺杂区之外的区域进行金属刻蚀，以露出所述绝缘层；

对所述光阻进行灰化处理，以露出所述第一金属层的低掺杂区；

对所述低掺杂区的第一金属层进行金属刻蚀，以形成金属半透掩膜；

对所述有源区进行离子注入，以形成所述薄膜晶体管的源极区、源极低掺杂区、沟道区、漏极低掺杂区以及漏极区；

对所述光阻进行去除操作；

在所述衬底基板上沉积介质层，并在所述介质层上形成源极通孔以及漏极通孔；

在所述衬底基板上沉积第二金属层，并对所述第二金属层进行图形化处理，以通过所述源极通孔以及所述漏极通孔，形成所述薄膜晶体管的源极以及漏极；

在所述衬底基板上沉积有机平坦层，并在所述有机平坦层上形成像素电极通孔；以及

在所述衬底基板上沉积像素电极层，并对所述像素电极层进行图形化处理，以通过所述像素电极通孔，形成相应的像素电极；

其中所述在所述衬底基板上沉积缓冲层，并对所述缓冲层进行图形化处理的步骤包括：

在所述衬底基板上沉积非晶硅缓冲层；

对所述非晶硅缓冲层进行退火处理，以形成多晶硅缓冲层；以及
对所述多晶硅缓冲层进行图形化处理。

[权利要求 2] 根据权利要求1所述的薄膜晶体管的制作方法，其中所述对所述光阻进行去除操作的步骤之后还包括：
对所述金属半透掩膜进行刻蚀处理。

[权利要求 3] 根据权利要求1所述的薄膜晶体管的制作方法，其中所述第一金属层为由钼和铝中至少一种金属构成的单层金属层或多层叠加金属层。

[权利要求 4] 根据权利要求1所述的薄膜晶体管的制作方法，其中如所述薄膜晶体管为N型金属-氧化物-半导体薄膜晶体管，则注入离子为磷离子或砷离子。

[权利要求 5] 根据权利要求1所述的薄膜晶体管的制作方法，其中如所述薄膜晶体管为P型金属-氧化物-半导体薄膜晶体管，则注入离子为硼离子。

[权利要求 6] 一种薄膜晶体管的制作方法，其包括：
提供一衬底基板；
在所述衬底基板上沉积缓冲层，并对所述缓冲层进行图形化处理，以形成所述薄膜晶体管的有源区；
在所述衬底基板上依次沉积绝缘层以及第一金属层；
在所述第一金属层的栅极区以及低掺杂区上涂布光阻，其中所述有源区在所述第一金属层上的投影覆盖所述栅极区和所述低掺杂区；
对所述第一金属层的栅极区以及低掺杂区之外的区域进行金属刻蚀，以露出所述绝缘层；
对所述光阻进行灰化处理，以露出所述第一金属层的低掺杂区；
对所述低掺杂区的第一金属层进行金属刻蚀，以形成金属半透掩膜；

对所述有源区进行离子注入，以形成所述薄膜晶体管的源极区、源极低掺杂区、沟道区、漏极低掺杂区以及漏极区；以及
对所述光阻进行去除操作。

[权利要求 7] 根据权利要求6所述的薄膜晶体管的制作方法，其中所述对所述光阻进行去除操作的步骤之后还包括：
对所述金属半透掩膜进行刻蚀处理。

[权利要求 8] 根据权利要求6所述的薄膜晶体管的制作方法，其中所述对所述光阻进行去除操作的步骤之后还包括：
在所述衬底基板上沉积介质层，并在所述介质层上形成源极通孔以及漏极通孔；
在所述衬底基板上沉积第二金属层，并对所述第二金属层进行图形化处理，以通过所述源极通孔以及所述漏极通孔，形成所述薄膜晶体管的源极以及漏极；
在所述衬底基板上沉积有机平坦层，并在所述有机平坦层上形成像素电极通孔；以及
在所述衬底基板上沉积像素电极层，并对所述像素电极层进行图形化处理，以通过所述像素电极通孔，形成相应的像素电极。

[权利要求 9] 根据权利要求6所述的薄膜晶体管的制作方法，其中所述在所述衬底基板上沉积缓冲层，并对所述缓冲层进行图形化处理的步骤包括：
在所述衬底基板上沉积非晶硅缓冲层；
对所述非晶硅缓冲层进行退火处理，以形成多晶硅缓冲层；以及
对所述多晶硅缓冲层进行图形化处理。

[权利要求 10] 根据权利要求6所述的薄膜晶体管的制作方法，其中所述第一金属层为由钼和铝中至少一种金属构成的单层金属层或多层叠加金属层。

[权利要求 11] 根据权利要求6所述的薄膜晶体管的制作方法，其中如所述薄膜晶体管为N型金属-氧化物-半导体薄膜晶体管，则注入离子为磷离子

或砷离子。

[权利要求 12] 根据权利要求6所述的薄膜晶体管的制作方法，其中如所述薄膜晶体管为P型金属-氧化物-半导体薄膜晶体管，则注入离子为硼离子。

[权利要求 13] 一种薄膜晶体管的制作方法，其包括：
提供一衬底基板；
在所述衬底基板上沉积缓冲层，并对所述缓冲层进行图形化处理，以形成第一薄膜晶体管的第一有源区和第二薄膜晶体管的第二有源区；
在所述衬底基板上依次沉积绝缘层以及第一金属层；
在所述第一金属层的第一栅极区、低掺杂区以及第二栅极区上涂布第一光阻，其中所述第一有源区在所述第一金属层上的投影覆盖所述第一栅极区和所述低掺杂区，所述第二有源区在所述第一金属层上的投影覆盖所述第二栅极区；
对所述第一金属层的第一栅极区、低掺杂区以及第二栅极区之外的区域进行金属刻蚀，以露出所述绝缘层；
在所述第二薄膜晶体管的区域涂布第二光阻；
对所述第一光阻进行灰化处理，以露出所述第一金属层的低掺杂区；
对所述低掺杂区的第一金属层进行金属刻蚀，以形成金属半透掩膜；
对所述第一有源区进行离子注入，以形成所述第一薄膜晶体管的源极区、源极低掺杂区、沟道区、漏极低掺杂区以及漏极区；
对所述第一光阻和所述第二光阻进行去除操作；
在所述第一薄膜晶体管的区域涂布第三光阻；
对所述第二有源区进行离子注入，以形成所述第二薄膜晶体管的源极区、沟道区、以及漏极区；以及
对所述第三光阻进行去除操作。

- [权利要求 14] 根据权利要求13所述的薄膜晶体管的制作方法，其中所述对所述第一光阻和所述第二光阻进行去除操作的步骤之后还包括：
对所述金属半透掩膜进行刻蚀处理。
- [权利要求 15] 根据权利要求13所述的薄膜晶体管的制作方法，其中所述对所述第三光阻进行去除操作的步骤之后还包括：
在所述衬底基板上沉积介质层，并在所述介质层上形成源极通孔以及漏极通孔；
在所述衬底基板上沉积第二金属层，并对所述第二金属层进行图形化处理，以通过所述源极通孔以及所述漏极通孔，形成所述第一薄膜晶体管的源极以及漏极，和所述第二薄膜晶体管的源极以及漏极；
在所述衬底基板上沉积有机平坦层，并在所述有机平坦层上形成像素电极通孔；以及
在所述衬底基板上沉积像素电极层，并对所述像素电极层进行图形化处理，以通过所述像素电极通孔，形成相应的像素电极。
- [权利要求 16] 根据权利要求13所述的薄膜晶体管的制作方法，其中所述在所述衬底基板上沉积缓冲层，并对所述缓冲层进行图形化处理的步骤包括：
在所述衬底基板上沉积非晶硅缓冲层；
对所述非晶硅缓冲层进行退火处理，以形成多晶硅缓冲层；以及
对所述多晶硅缓冲层进行图形化处理。
- [权利要求 17] 根据权利要求13所述的薄膜晶体管的制作方法，其中所述第一金属层为由钼和铝中至少一种金属构成的单层金属层或多层叠加金属层。
- [权利要求 18] 根据权利要求13所述的薄膜晶体管的制作方法，其中如所述薄膜晶体管为N型金属-氧化物-半导体薄膜晶体管，则注入离子为磷离子或砷离子。
- [权利要求 19] 根据权利要求13所述的薄膜晶体管的制作方法，其中如所述薄膜

晶体管为P型金属-氧化物-半导体薄膜晶体管，则注入离子为硼离子。

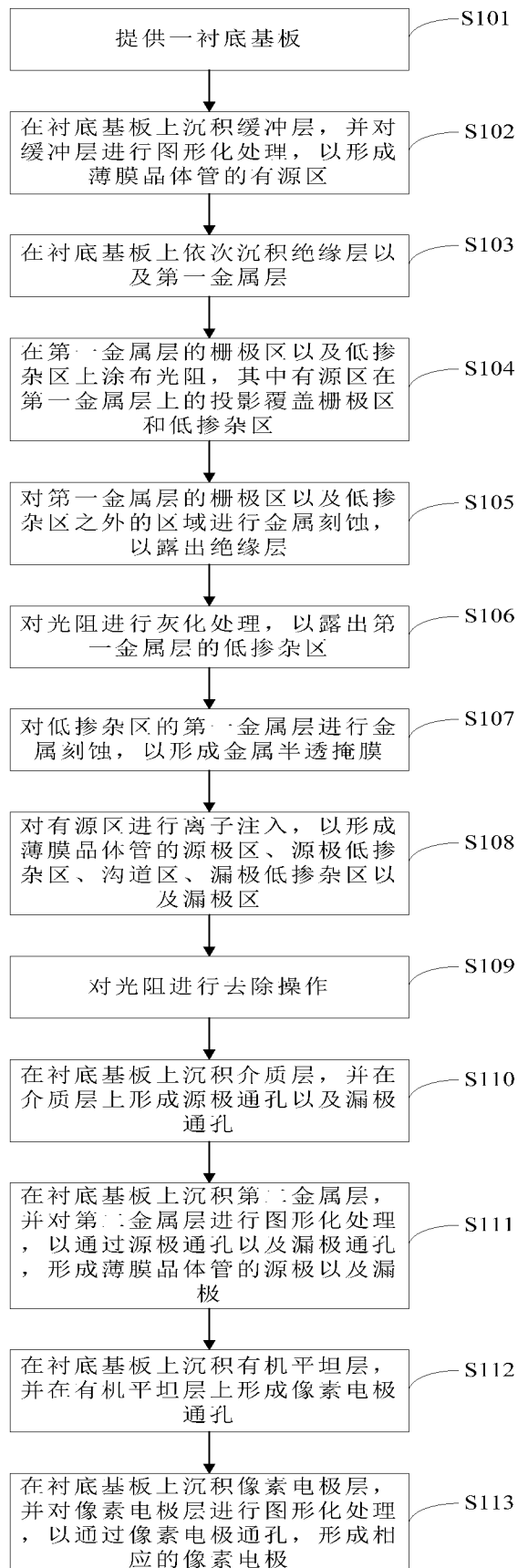


图 1

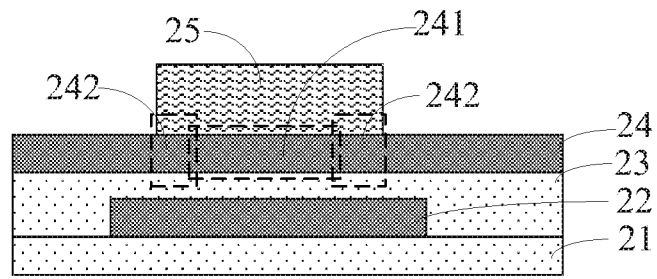


图 2A

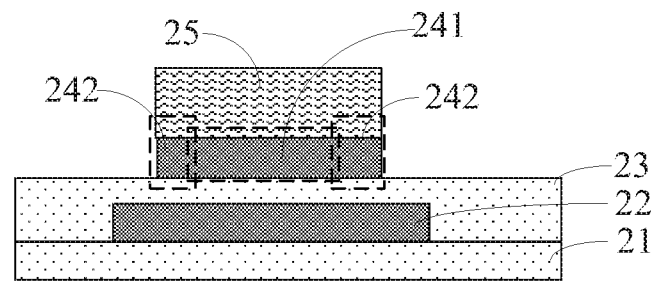


图 2B

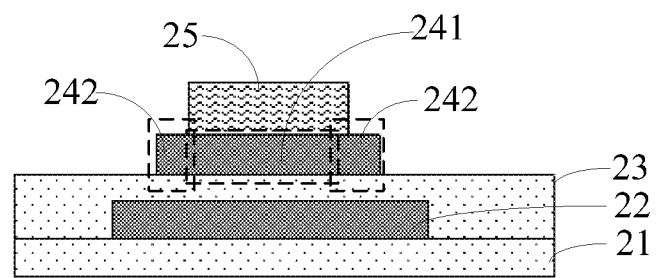


图 2C

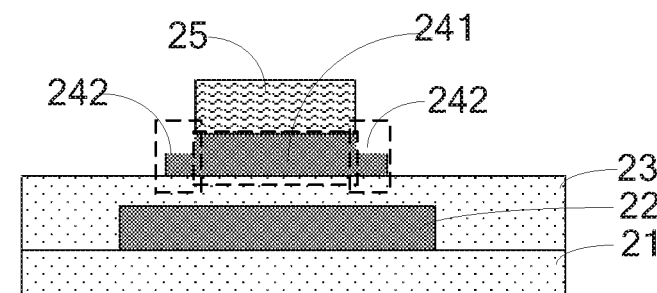


图 2D

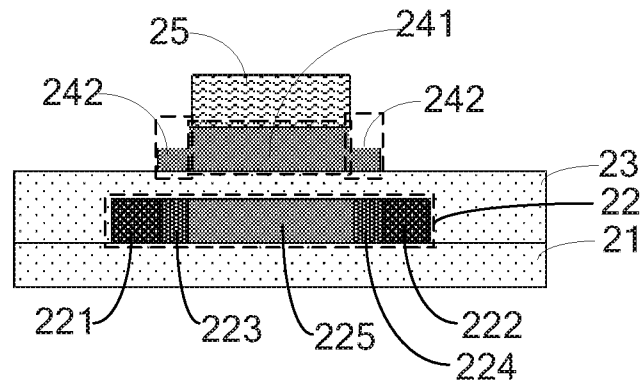


图 2E

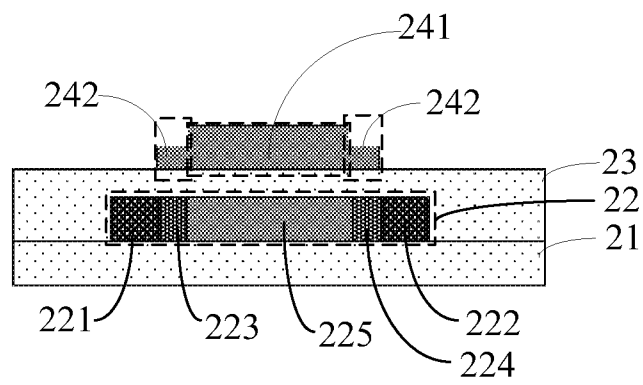


图 2F

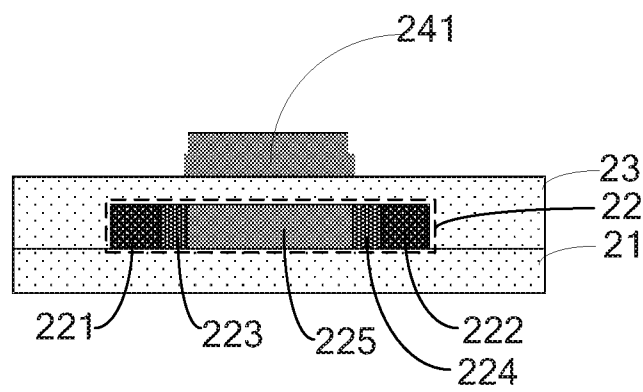


图 2G

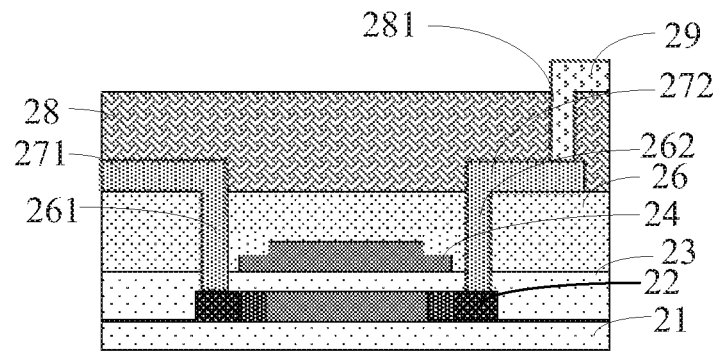
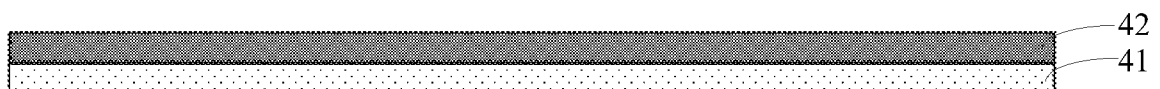
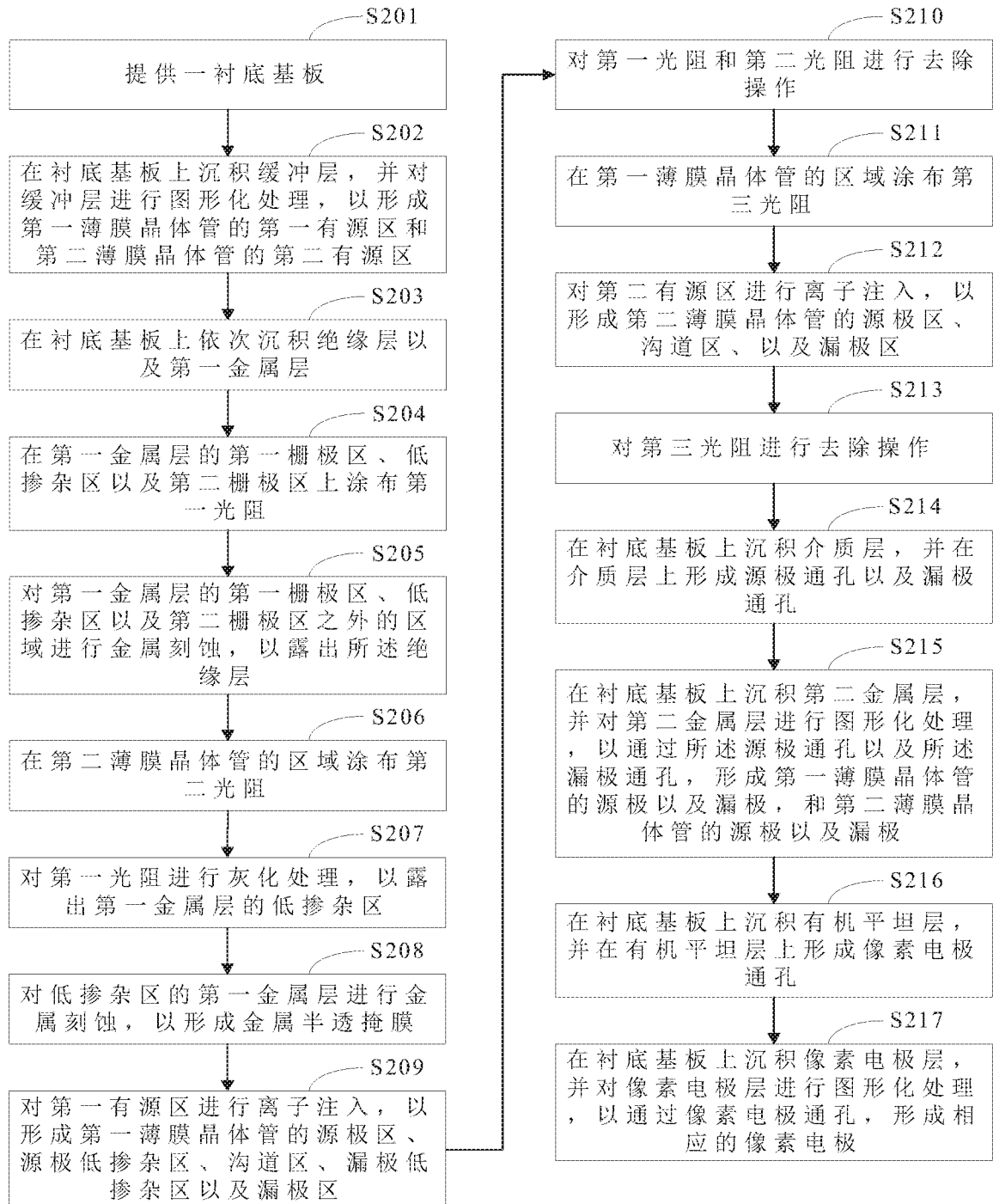


图 2H



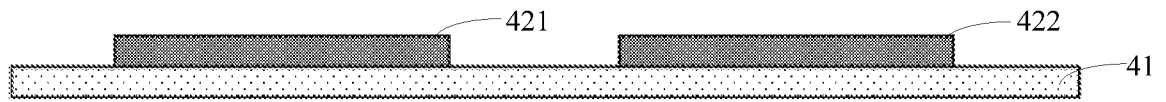


图 4B

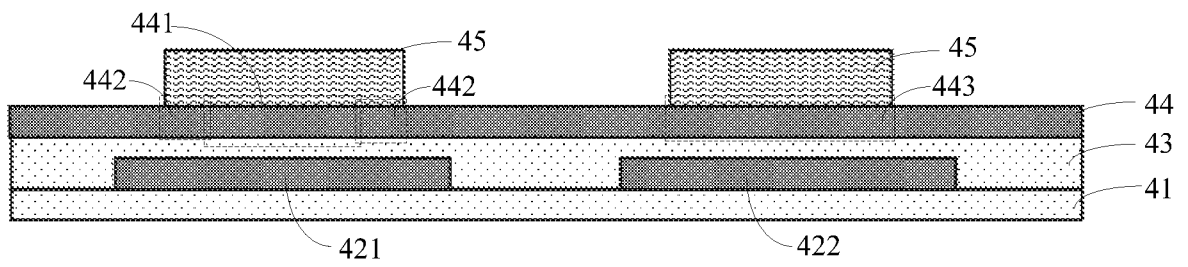


图 4C

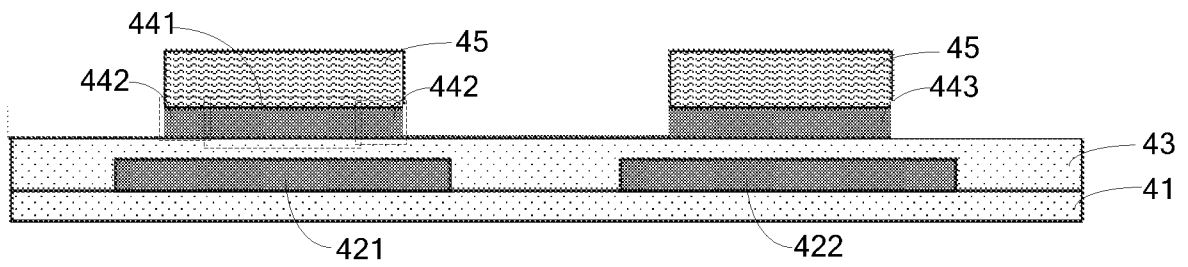


图 4D

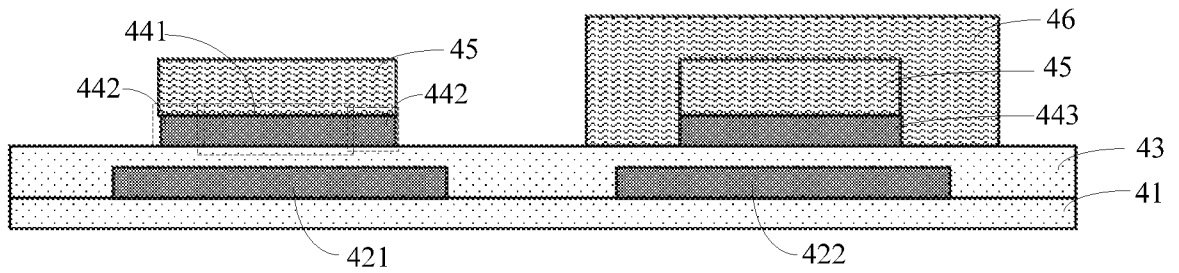


图 4E

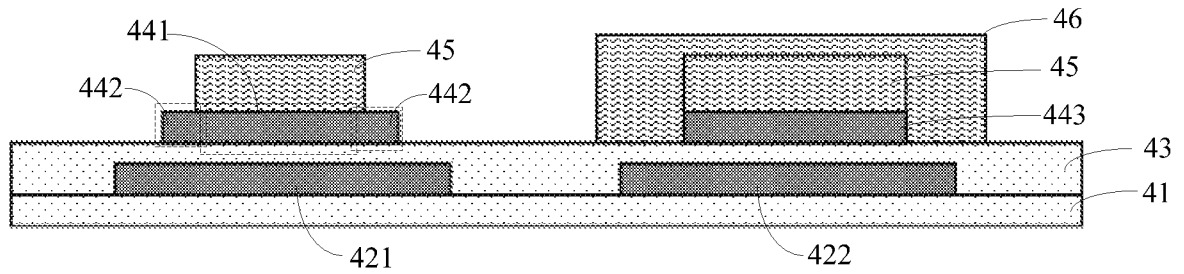


图 4F

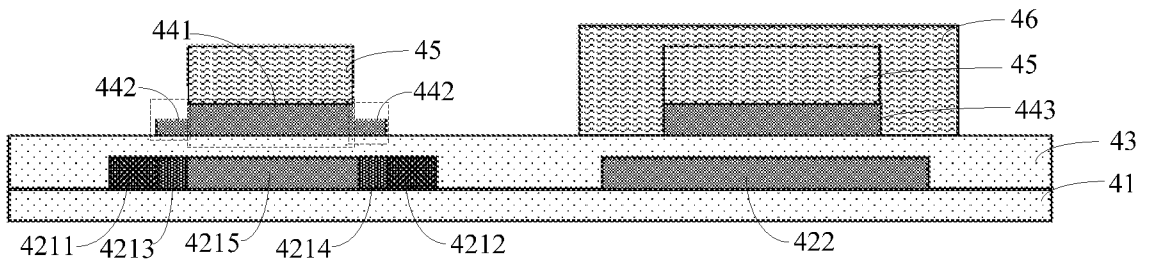


图 4G

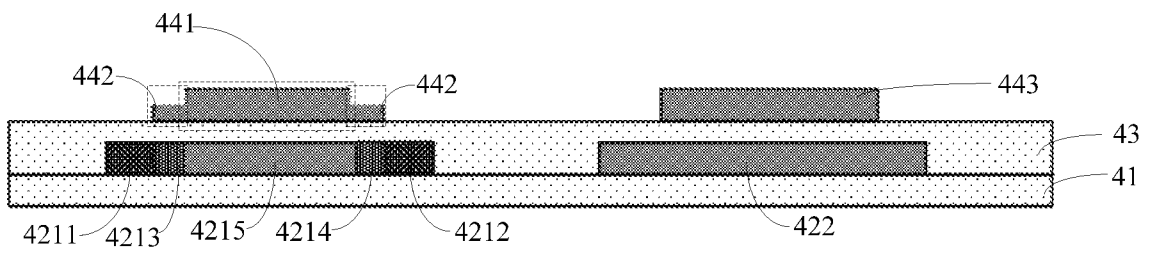


图 4H

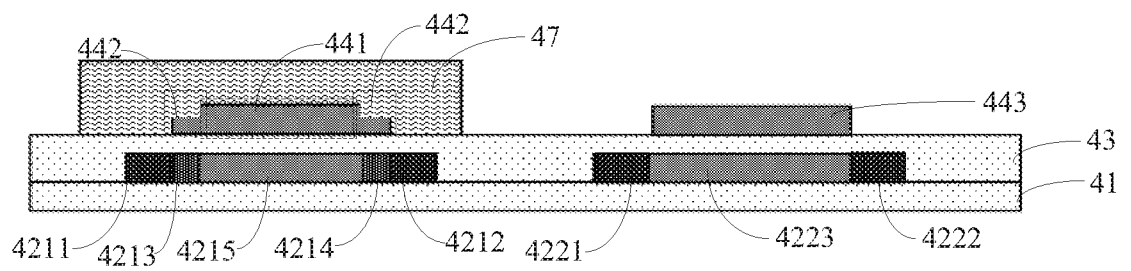


图 4I

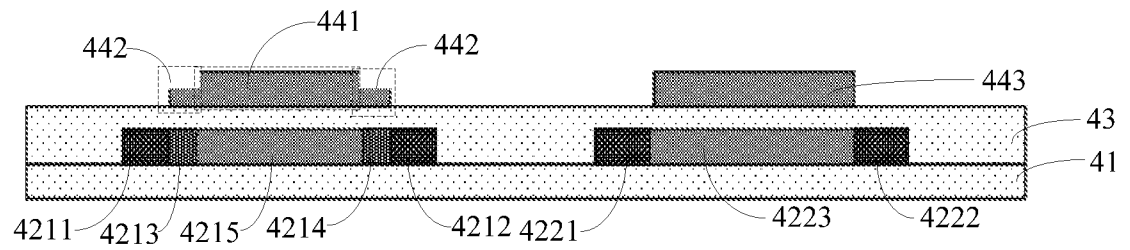


图 4J

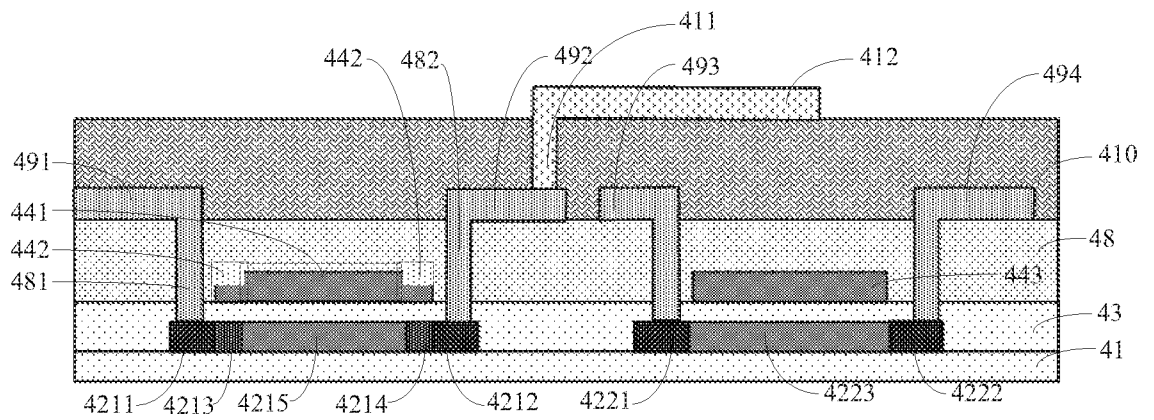


图 4K

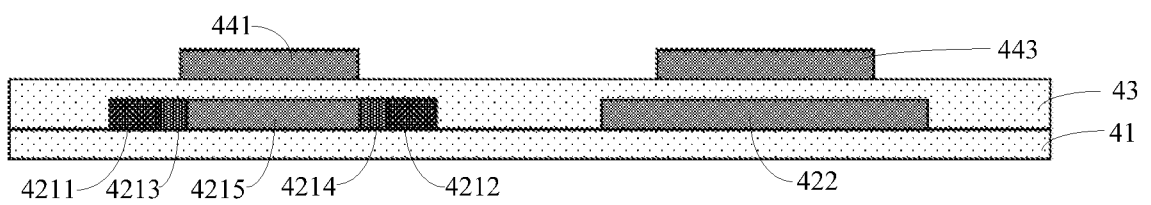


图 4L

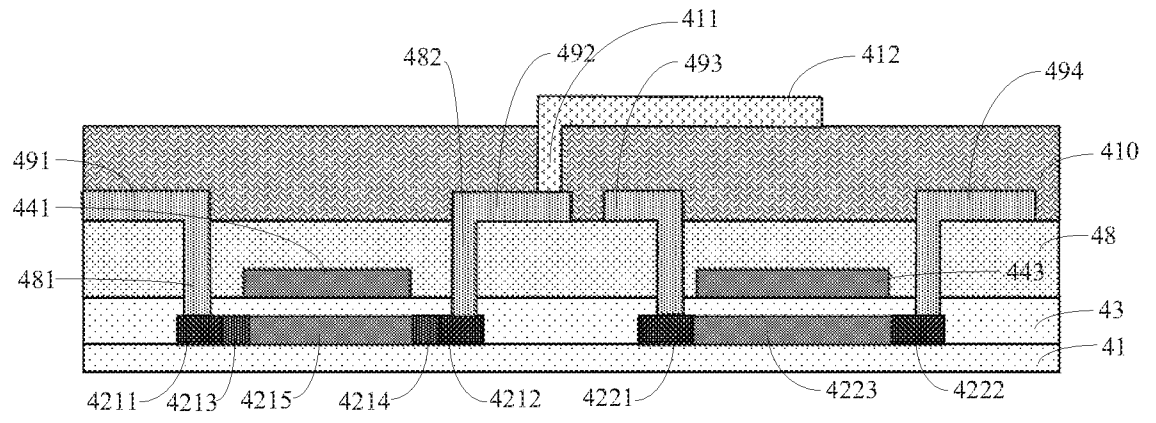


图 4M

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2016/078761

A. CLASSIFICATION OF SUBJECT MATTER

G02F 1/1368 (2006.01) i; H01L 21/266 (2006.01) i; H01L 21/265 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G02F; H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNXT, CNABS, VEN: TFT, transistor, dop+, impurity, lightly, low, symmetry, equal, half, semi, pass, penetrab+, gat+, mask, brake

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 1564313 A (AU OPTRONICS CO., LTD.) 12 January 2005 (12.01.2005) description, page 4, line 18 to page 7, line 23, and figures 1A-2E	1-19
X	CN 104900712 A (WUHAN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 09 September 2015 (09.09.2015) description, paragraphs [0039]-[0067], and figures 2-7	1-12
A	CN 1790164 A (CHUNGHWA PICTURE TUBES LTD.) 21 June 2006 (21.06.2006) the whole document	1-19
A	KR 20060036004 A (SAMSUNG ELECTRONICS CO., LTD.) 27 April 2006 (27.04.2006) the whole document	1-19
A	JP 2014033136 A (JAPAN DISPLAY INC.) 20 February 2014 (20.02.2014) the whole document	1-19

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“A” document defining the general state of the art which is not considered to be of particular relevance	“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“E” earlier application or patent but published on or after the international filing date	“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	“&” document member of the same patent family
“O” document referring to an oral disclosure, use, exhibition or other means	
“P” document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 06 December 2016	Date of mailing of the international search report 21 December 2016
Name and mailing address of the ISA State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No. (86-10) 62019451	Authorized officer ZHU, Yanyan Telephone No. (86-10) 62085897

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2016/078761

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 1564313 A	12 January 2005	CN 1331202 C	08 August 2007
CN 104900712 A	09 September 2015	None	
CN 1790164 A	21 June 2006	CN 100557512 C	04 November 2009
KR 20060036004 A	27 April 2006	None	
JP 2014033136 A	20 February 2014	None	

A. 主题的分类 G02F 1/1368(2006.01)i; H01L 21/266(2006.01)i; H01L 21/265(2006.01)i 按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类																				
B. 检索领域 检索的最低限度文献(标明分类系统和分类号) G02F, H01L 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) CNTXT;CNABS;VEN:薄膜晶体管, 掺杂, 杂质, 浅, 轻, 低, 对称, 相等, 半透, 栅, 闸, 掩膜, TFT, transistor, dop+, impurity, lightly, low, symmetry, equal, half, semi, pass, penetrab+, gat+, mask																				
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>X</td> <td>CN 1564313 A (友达光电股份有限公司) 2005年 1月 12日 (2005 - 01 - 12) 说明书第4页第18行—第7页第23行, 图1A—2E</td> <td>1-19</td> </tr> <tr> <td>X</td> <td>CN 104900712 A (武汉华星光电技术有限公司) 2015年 9月 9日 (2015 - 09 - 09) 说明书第[0039]—[0067]段, 图2—7</td> <td>1-12</td> </tr> <tr> <td>A</td> <td>CN 1790164 A (中华映管股份有限公司) 2006年 6月 21日 (2006 - 06 - 21) 全文</td> <td>1-19</td> </tr> <tr> <td>A</td> <td>KR 20060036004 A (SAMSUNG ELECTRONICS CO LTD) 2006年 4月 27日 (2006 - 04 - 27) 全文</td> <td>1-19</td> </tr> <tr> <td>A</td> <td>JP 2014033136 A (JAPAN DISPLAY INC) 2014年 2月 20日 (2014 - 02 - 20) 全文</td> <td>1-19</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	X	CN 1564313 A (友达光电股份有限公司) 2005年 1月 12日 (2005 - 01 - 12) 说明书第4页第18行—第7页第23行, 图1A—2E	1-19	X	CN 104900712 A (武汉华星光电技术有限公司) 2015年 9月 9日 (2015 - 09 - 09) 说明书第[0039]—[0067]段, 图2—7	1-12	A	CN 1790164 A (中华映管股份有限公司) 2006年 6月 21日 (2006 - 06 - 21) 全文	1-19	A	KR 20060036004 A (SAMSUNG ELECTRONICS CO LTD) 2006年 4月 27日 (2006 - 04 - 27) 全文	1-19	A	JP 2014033136 A (JAPAN DISPLAY INC) 2014年 2月 20日 (2014 - 02 - 20) 全文	1-19
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求																		
X	CN 1564313 A (友达光电股份有限公司) 2005年 1月 12日 (2005 - 01 - 12) 说明书第4页第18行—第7页第23行, 图1A—2E	1-19																		
X	CN 104900712 A (武汉华星光电技术有限公司) 2015年 9月 9日 (2015 - 09 - 09) 说明书第[0039]—[0067]段, 图2—7	1-12																		
A	CN 1790164 A (中华映管股份有限公司) 2006年 6月 21日 (2006 - 06 - 21) 全文	1-19																		
A	KR 20060036004 A (SAMSUNG ELECTRONICS CO LTD) 2006年 4月 27日 (2006 - 04 - 27) 全文	1-19																		
A	JP 2014033136 A (JAPAN DISPLAY INC) 2014年 2月 20日 (2014 - 02 - 20) 全文	1-19																		
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。																				
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																				
国际检索实际完成的日期 2016年 12月 6日		国际检索报告邮寄日期 2016年 12月 21日																		
ISA/CN的名称和邮寄地址 中华人民共和国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		受权官员 朱艳艳 电话号码 (86-10)62085897																		

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2016/078761

检索报告引用的专利文件			公布日 (年/月/日)	同族专利	公布日 (年/月/日)
CN	1564313	A	2005年 1月 12日	CN 1331202 C	2007年 8月 8日
CN	104900712	A	2015年 9月 9日	无	
CN	1790164	A	2006年 6月 21日	CN 100557512 C	2009年 11月 4日
KR	20060036004	A	2006年 4月 27日	无	
JP	2014033136	A	2014年 2月 20日	无	