



(10) 申请公布号 CN 119654979 A

(43) 申请公布日 2025. 03. 18

(21) 申请号 202480002783.9

(22) 申请日 2024.04.08

(30) 优先权数据

2023-115732 2023.07.14 JP

(85) PCT国际申请进入国家阶段日

2024.11.28

(86) PCT国际申请的申请数据

PCT/JP2024/014280 2024.04.08

(87) PCT国际申请的公布数据

W02025/017981 JA 2025.01.23

(71) 申请人 佳能安内华股份有限公司

地址 日本

(72) 发明人 松井尚子 吉田悠人 入泽寿和

(74) 专利代理机构 中国贸促会专利商标事务所
有限公司 11038

专利代理师 申发振

(51) Int.Cl.

H10B 43/27 (2023.01)

H01L 21/20 (2006.01)

H01L 21/28 (2025.01)

H10D 30/01 (2025.01)

H10D 30/67 (2025.01)

H10D 30/68 (2025.01)

H10D 30/69 (2025.01)

H10B 41/27 (2023.01)

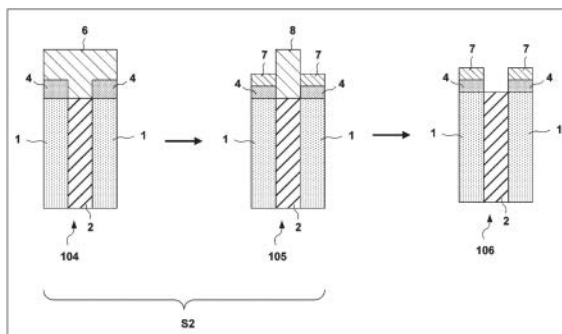
权利要求书2页 说明书7页 附图27页

(54) 发明名称

半导体器件制造方法及半导体器件

(57) 摘要

半导体器件制造方法,包含将非晶硅转换为单晶硅的转换步骤。前述转换步骤包括:经由伴随加热的处理,以覆盖前述非晶硅的方式形成含有第1材料的第1膜,由此形成与前述非晶硅接触的硅化物膜的第1步骤;在前述第1步骤后,经由伴随加热的处理,以覆盖前述硅化物膜的方式形成含有第2材料的第2膜,从而以与前述硅化物膜接触的方式,形成由Si、前述第1材料及前述第2材料构成的化合物的第2步骤;以及经由热处理,使前述第2步骤后残留的前述硅化物膜,变为前述化合物的第3步骤,前述第1材料为选自Ni、Pd、Ti、Cu、Pt、Co、Mo、Mg、W、Cr及Mn所构成组中的1种材料,前述第2材料为选自Al、Au、Sb、In、Ag及Ga所构成组中的1种材料。



1. 一种半导体器件制造方法, 包含将非晶硅转换为单晶硅的转换步骤, 其中所述转换步骤包含:

第1步骤, 经由伴随加热的处理, 以覆盖所述非晶硅的方式形成含有第1材料的第1膜, 由此形成与所述非晶硅接触的硅化物;

第2步骤, 在所述第1步骤后, 经由伴随加热的处理, 以覆盖所述硅化物的方式形成含有第2材料的第2膜, 由此以与所述硅化物接触的方式, 形成含有Si、所述第1材料及所述第2材料的化合物; 以及

第3步骤, 经由热处理, 使所述第2步骤后残留的所述硅化物, 变为所述化合物;

所述第1材料为选自Ni、Pd、Ti、Cu、Pt、Co、Mo、Mg、W、Cr及Mn所构成组中的1种材料, 并且所述第2材料为选自Al、Au、Sb、In、Ag及Ga所构成组中的1种材料。

2. 如权利要求1所述的半导体器件制造方法, 其中, 所述转换步骤还包含: 第4步骤, 经由热处理, 使所述第3步骤后残留的所述非晶硅的至少一部分变为单晶硅。

3. 如权利要求2所述的半导体器件制造方法, 其中, 经过所述第4步骤, 形成所述非晶硅、所述化合物和所述单晶硅的层叠结构。

4. 如权利要求3所述的半导体器件制造方法, 其中, 所述第4步骤包含金属诱发侧向结晶MILC工艺。

5. 如权利要求1至4中任1项所述的半导体器件制造方法, 其中, 在所述第2步骤中形成的第2膜的厚度大于在所述第1步骤中形成的所述第1膜的厚度, 且小于在所述第1步骤中形成的所述第1膜的厚度的4倍。

6. 如权利要求1至5中任1项所述的半导体器件制造方法, 其中, 所述第2材料为Al。

7. 如权利要求1至5中任1项所述的半导体器件制造方法, 其中, 所述第1材料为Ni。

8. 如权利要求1至5中任1项所述的半导体器件制造方法, 其中, 所述第1材料为Ni, 所述第2材料为Al。

9. 如权利要求1至4中任1项所述的半导体器件制造方法, 其中, 在所述第1步骤中, 经由伴随加热的处理, 除了所述非晶硅以外, 以覆盖绝缘膜的方式, 形成含有所述第1材料的所述第1膜, 由此除了与所述非晶硅接触的所述硅化物以外, 形成与所述绝缘膜接触的第1材料膜。

10. 如权利要求9所述的半导体器件制造方法, 其中, 所述转换步骤还包含: 在所述第1步骤和所述第2步骤之间, 除去与所述绝缘膜接触的所述第1材料膜的步骤。

11. 如权利要求10所述的半导体器件制造方法, 其中, 在所述第2步骤中, 经由伴随加热的处理, 除了所述硅化物以外, 以覆盖所述绝缘膜的方式, 形成含有所述第1材料的所述第2膜, 由此除了与所述硅化物接触的所述化合物以外, 形成与所述绝缘膜接触的第2材料膜。

12. 如权利要求11所述的半导体器件制造方法, 其中, 所述转换步骤还包含: 在所述第2步骤和所述第3步骤之间, 除去与所述绝缘膜接触的所述第2材料膜的步骤。

13. 如权利要求9所述的半导体器件制造方法, 其中, 在所述第2步骤中, 经由伴随加热的处理, 以覆盖所述硅化物及所述第1材料膜的方式, 形成含有第2材料的所述第2膜, 由此除了与所述硅化物接触的所述化合物之外, 得到与所述绝缘膜接触的所述第1材料及所述第2材料的第2化合物。

14. 如权利要求13所述的半导体器件制造方法, 其中, 所述转换步骤包含: 在所述第2步

骤和所述第3步骤之间,除去与所述绝缘膜接触的所述第2化合物的步骤。

15. 如权利要求13所述的半导体器件制造方法,其中,所述转换步骤还包含:在所述第3步骤之后,除去与所述绝缘膜接触的所述第2化合物的步骤。

16. 一种半导体器件,包含经由如权利要求1至15中任1项所述的半导体器件制造方法所制作的单晶硅。

17. 如权利要求16所述的半导体器件,其中,所述单晶硅构成薄膜晶体管或半导体存储装置的一部分。

18. 一种半导体器件制造方法,包含将非晶硅转换为单晶硅的转换步骤,其中所述转换步骤包含:

第1步骤,以覆盖所述非晶硅的方式,形成含有第1材料的第1膜;

第2步骤,在所述第1步骤后,以覆盖所述第1膜的方式,形成含有第2材料的第2膜;以及

第3步骤,在所述第2步骤后,经由热处理形成含有Si、所述第1材料及所述第2材料的化合物;

所述第1材料为选自Ni、Pd、Ti、Cu、Pt、Co、Mo、Mg、W、Cr及Mn所构成组中的1种材料,并且所述第2材料为选自Al、Au、Sb、In、Ag及Ga所构成组中的1种材料。

19. 如权利要求18所述的半导体器件制造方法,其中,所述转换步骤还包含:第4步骤,经由热处理,使所述第3步骤后残留的所述非晶硅的至少一部分变为单晶硅。

20. 如权利要求19所述的半导体器件制造方法,其中,经过所述第4步骤,形成所述非晶硅、所述化合物和所述单晶硅的层叠结构。

21. 如权利要求20所述的半导体器件制造方法,其中,所述第4步骤包含金属诱发侧向结晶MILC工艺。

22. 如权利要求18至21中任1项所述的半导体器件制造方法,其中,在所述第2步骤中形成的所述第2膜的厚度大于在所述第1步骤中形成的所述第1膜的厚度,且小于在所述第1步骤中形成的所述第1膜的厚度的4倍。

23. 如权利要求18至22中任1项所述的半导体器件制造方法,其中,所述第2材料为Al。

24. 如权利要求18至22中任1项所述的半导体器件制造方法,其中,所述第1材料为Ni。

25. 如权利要求18至22中任1项所述的半导体器件制造方法,其中,所述第1材料为Ni,所述第2材料为Al。

26. 一种半导体器件,包含经由如权利要求18至25中任1项所述的半导体器件制造方法所制作的单晶硅。

27. 如权利要求26所述的半导体器件,其中,所述单晶硅构成薄膜晶体管或半导体存储装置的一部分。

28. 一种半导体器件,包含非晶硅、化合物及单晶硅的层叠结构的半导体器件,其中所述化合物为Si、第1材料及第2材料的化合物,

所述第1材料为选自Ni、Pd、Ti、Cu、Pt、Co、Mo、Mg、W、Cr及Mn所构成组中的1种材料,并且所述第2材料为选自Al、Au、Sb、In、Ag及Ga所构成组中的1种材料。

半导体器件制造方法及半导体器件

技术领域

[0001] 本发明涉及半导体器件制造方法及半导体器件。

背景技术

[0002] 对于半导体器件(例如薄膜晶体管、半导体存储装置),作为解决因沟道电阻增大等引起的性能劣化的方法之一,有将沟道内的非晶硅或多晶硅单晶化的方法。作为单晶化的方法,有以Ni硅化物为结晶化的生长端的MILC(Metal Induced Lateral Crystallization(金属诱发侧向结晶))工艺。作为MILC工艺的例子,使用图1至图3对专利文献1所述的“使用金属诱发侧向结晶方法的薄膜晶体管及其制造方法”进行说明。图1至图3中,附图标记200表示绝缘基板、210表示缓冲层、220表示活性层、221、225表示源极/漏极区域、223表示沟道区域、230表示栅极绝缘膜、240表示栅极电极、250表示层间绝缘膜、251、255表示接触孔、260表示结晶化诱导金属膜。

[0003] 如图1所示,在具有栅极电极240的绝缘基板200上,沉积层间绝缘膜250,形成使源极/漏极区域221、225的一部分露出的接触孔251、255。接着,通过溅镀等方法在绝缘基板200上沉积Ni等构成的结晶化诱导金属膜260。

[0004] 接着,如图2所示,经由在炉内进行热处理,将活性层220的非晶硅膜结晶化,使其变成多晶硅膜(在550°C以3 μ m/hr的速度结晶化)。此时,接触孔251、255内的结晶化诱导金属膜260下的下部区域221a、225a的非晶硅经由金属诱导结晶(Metal Induced Crystallization:MIC)法结晶化,除此之外的区域221b、225b的非晶硅经由MILC法结晶化。

[0005] 接着,如图3所示,经由除去结晶化诱导金属膜260,形成源极/漏极电极271、275,由此得到薄膜晶体管。

[0006] 在专利文献2中揭示具备半导体基板、第1层、第2导电层、存储膜和半导体层,并具备与导体层接触的含有Ni、Co、Al或Pd的金属层,以谋求提高读出速度、写入速度、消除速度等动作速度,达成操作控制及电路布局设计的缓解的非挥发性半导体存储装置。又,在专利文献2中,揭示如下:“在金属层70由不形成硅化物的材料,例如以Al构成的情况下,退火后,半导体支柱SP的下端部附近可以含有与Al的合金,半导体支柱SP的上端部附近可以含有与Al的合金。又,不限于半导体支柱SP的上端部及下端部附近,半导体支柱SP也可以含有与Al的合金”。

[0007] 在专利文献3中,为了提高处理能力,揭示具备第1配线层、第2配线层和存储支柱的半导体存储装置。又,在专利文献3中,NiSi₂由于其晶格常数与Si的晶格常数只有0.3%程度的失配之故,适合于基于MILC的单晶硅的形成。作为经由MILC法使半导体柱(例如硅、硅锗、锗)结晶的金属材料,例如揭示列举Ni、Co、Al或Pd。

[0008] 非专利文献1涉及Si的晶格常数、NiSi₂的晶格常数、NiSi_{2-x}Al_x的晶格常数。图4的横轴表示Al相对于NiSi_{2-x}Al_x的比率X,a表示Si的晶格常数,图4的纵轴表示晶格常数。从图4可知,NiSi₂的晶格常数为5.406,Si的晶格常数为5.431,Al的比率X=0.24时,NiSi_{2-x}Al_x=5.431,与Si的晶格常数一致。然而,非专利文献1中的晶格常数的单位为埃Å,在本说明

书中,也作为晶格常数的单位为 $\text{\AA}$ 进行说明。

[0009] [先前技术文献]

[0010] [专利文献]

[0011] [专利文献1]日本特开2005-159307号公报

[0012] [专利文献2]日本特开2014-175348号公报

[0013] [专利文献3]日本特开2019-165178号公报

[0014] [非专利文献]

[0015] [非专利文献1]Klaus et al. "Appl. Phys. Lett. 83, 497 (2003)" P497-499

发明内容

[0016] [发明欲解决的问题]

[0017] 本发明提供经由具有接近单晶硅的晶格常数的晶格常数的硅化物,将非晶硅转换为单晶硅的技术。

[0018] [为解决问题的手段]

[0019] 本发明第1方面包含将非晶硅转换为单晶硅的转换步骤的半导体器件制造方法,在前述制造方法中,前述转换步骤包含:经由伴随热的处理,以覆盖前述非晶硅的方式形成含有第1材料的第1膜,由此形成与前述非晶硅接触的硅化物膜的第1步骤;和在前述第1步骤后,经由伴随加热的处理,以覆盖前述硅化物膜的方式形成含有第2材料的第2膜,从而以与前述硅化物膜接触的方式,形成由Si、前述第1材料及前述第2材料构成的化合物的第2步骤;经由热处理,使前述第2步骤后残留的前述硅化物膜,变为前述化合物的第3步骤;前述第1材料选自Ni、Pd、Ti、Cu、Pt、Co、Mo、Mg、W、Cr及Mn所构成组中的1种材料,前述第2材料选自Al、Au、Sb、In、Ag及Ga所构成组中的1种材料。

[0020] 本发明第2方面涉及包含将非晶硅转换为单晶硅的转换步骤的半导体器件制造方法,前述制造方法中,前述转换步骤包含:以覆盖前述非晶硅的方式,形成含有第1材料的第1膜的第1步骤;在前述第1步骤后,以覆盖前述第1膜的方式,形成含有第2材料的第2膜的第2步骤;在前述第2步骤后,经由热处理形成含有Si、前述第1材料及前述第2材料的化合物的第3步骤;前述第1材料选自Ni、Pd、Ti、Cu、Pt、Co、Mo、Mg、W、Cr及Mn所构成组中的1种材料,前述第2材料选自Al、Au、Sb、In、Ag及Ga所构成组中的1种材料。

[0021] 本发明第3方面涉及包含非晶硅、化合物及单晶硅的层叠结构的半导体器件,在前述半导体器件中,前述化合物Si、第1材料及第2材料的化合物,前述第1材料选自Ni、Pd、Ti、Cu、Pt、Co、Mo、Mg、W、Cr及Mn所构成组中的1种材料,前述第2材料选自Al、Au、Sb、In、Ag及Ga所构成组中的1种材料。

附图说明

[0022] 图1用于说明专利文献1记载的薄膜晶体管的制造方法的步骤剖面图。

[0023] 图2用于说明专利文献1记载的薄膜晶体管的制造方法的步骤剖面图。

[0024] 图3用于说明专利文献1记载的薄膜晶体管的制造方法的步骤剖面图。

[0025] 图4表示非专利文献1中记载的Si的晶格常数、 NiSi_2 的晶格常数、 $\text{NiSi}_{2-x}\text{Al}_x$ 的晶格常数的关系图。

- [0026] 图5A表示第1实施方式的半导体器件的制造方法的步骤图。
- [0027] 图5B表示第1实施方式的半导体器件的制造方法的步骤图。
- [0028] 图5C表示第1实施方式的半导体器件的制造方法的步骤图。
- [0029] 图6A表示第2实施方式的半导体器件的制造方法的步骤图。
- [0030] 图6B表示第2实施方式的半导体器件的制造方法的步骤图。
- [0031] 图6C表示第2实施方式的半导体器件的制造方法的步骤图。
- [0032] 图7A表示第3实施方式的半导体器件的制造方法的步骤图。
- [0033] 图7B表示第3实施方式的半导体器件的制造方法的步骤图。
- [0034] 图7C表示第3实施方式的半导体器件的制造方法的步骤图。
- [0035] 图8A表示第1实施方式的半导体器件的制造方法的步骤图。
- [0036] 图8B表示第1实施方式的半导体器件的制造方法的步骤图。
- [0037] 图8C表示第1实施方式的半导体器件的制造方法的步骤图。
- [0038] 图9表示第4实施方式的半导体器件的制造方法的步骤图。
- [0039] 图10表示第4实施方式的半导体器件的制造方法的步骤图。
- [0040] 图11表示第4实施方式的半导体器件的制造方法的步骤图。
- [0041] 图12表示第4实施方式的半导体器件的制造方法的步骤图。
- [0042] 图13表示第4实施方式的半导体器件的制造方法的步骤图。
- [0043] 图14表示第4实施方式的半导体器件的制造方法的步骤图。
- [0044] 图15表示第4实施方式的半导体器件的制造方法的步骤图。
- [0045] 图16表示第4实施方式的半导体器件的制造方法的步骤图。
- [0046] 图17表示第4实施方式的半导体器件的制造方法的步骤图。
- [0047] 图18A表示第5实施方式的半导体器件的制造方法的步骤图。
- [0048] 图18B表示第5实施方式的半导体器件的制造方法的步骤图。

具体实施方式

[0049] 以下,参照附图,详细说明实施方式。然而,以下的实施方式并限定本发明的范围。虽然在实施方式中记载多个特征,但此等多个特征并不全部是发明所必须的,另外,多个特征也可以任意组合。进而,在附图中,对相同或相似的构成标注相同的参照号码,省略重复的说明。

[0050] 图5A至图5C示意性地表示包含将非晶硅1转换为单晶硅10的转换步骤的半导体器件的制造方法的第1实施方式图。本发明人从加热在非晶硅上依次沉积Al膜和Ni膜而得到的结构的实验结果发现,Al膜阻碍了Ni膜的硅化物化。又,本发明人根据对在非晶硅上沉积NiAl膜而得到的结构进行加热的实验结果,发现Al不包含在Ni硅化物内,Al被挤出到NiAl膜的表面侧。又,本发明人发现当经由在非晶硅上伴随加热的步骤形成Ni膜从而形成与非晶硅接触的Ni硅化物膜,然后经由在Ni硅化物膜上伴随加热的处理形成Al膜时,Al扩散到Ni硅化物膜,而形成NiAlSi的现象。NiAlSi具有接近单晶硅的晶格常数之故,经由使NiAlSi与非晶硅接触进行热处理,可以容易地得到单晶硅。以下的实施方式系基于以上的见解。

[0051] 第1实施方式的半导体器件的制造方法可以包含将非晶硅1转换为单晶硅10的转换步骤。非晶硅1可以构成基板的一部分。转换步骤可以包含:

[0052] 经由伴随加热热处理,以覆盖非晶硅1的方式,形成含有作为第1材料的Ni(镍)的第1膜3,由此形成与非晶硅1接触的作为硅化物4的Ni硅化物的第1步骤S1;

[0053] 在第1步骤S1之后,经由伴随加热的处理,以覆盖硅化物4的方式,形成含有作为第2材料的Al(铝)的第2膜6,从而以与硅化物4接触的方式,形成含有Si(硅)、Ni(第1材料)、Al(第2材料)的作为化合物7的NiAlSi的第2步骤S2;

[0054] 和经由热处理,使第2步骤S2后残留的硅化物4变为包含Si、Ni(第1材料)、Al(第2材料)的作为化合物9的NiAlSi膜的第3步骤S3。

[0055] 由此,能够制作以与非晶硅1接触的方式,配置有作为化合物9的NiAlSi的结构。

[0056] 图5A中,表示在第1步骤S1中,经由伴随加热的热处理,以覆盖非晶硅1的方式,形成含有作为第1材料的Ni的第1膜3的阶段的结构101、和形成有作为硅化物4的Ni硅化物的结构102。图5B中,表示经由伴随加热的处理,以覆盖硅化物4的方式,形成含有作为第2材料的Al的第2膜6的阶段的结构104、和以与硅化物4接触的方式,形成含有Si、Ni(第1材料)、Al(第2材料)的作为化合物7的NiAlSi的阶段的结构105。图5C中,表示在第2步骤S2之后残留的具有硅化物4的结构106、和经由热处理,使硅化物4变成化合物9后的结构107。

[0057] 在此,作为第1材料,代替Ni,可使用Pd(钯)、Ti(钛)、Cu(铜)、Pt(白金)、Co(钴)、Mo(钼)、Mg(镁)、W(钨)、Cr(铬)及Mn(锰)。即,第1材料可以为选自Ni、Pd、Ti、Cu、Pt、Co、Mo、Mg、W、Cr及Mn所构成组中的1种材料。

[0058] 作为第2材料,代替Al,可使用Au(金)、Sb(锑)、In(铟)、Ag(银)或Ga(镓)。即,第2材料可以为选自Al、Au、Sb、In、Ag及Ga所构成组中的1种材料。

[0059] 包含Si、第1材料及第2材料的化合物优选为例如除了NiAlSi以外,NiAuSi、NiSbSi、NiInSi、NiAgSi或NiGaSi。

[0060] 将非晶硅1转换成单晶硅10的转换步骤还可以包含经由热处理,使第3步骤S3之后残留的非晶硅1的至少一部分变为单晶硅10的第4步骤S4。在图5C中,表示第3步骤S3之后残留的非晶硅1的至少一部分,经由热处理而变成单晶硅10后的结构108。第4步骤可以包含MILC(金属诱发侧向结晶)工艺。

[0061] 实施第1步骤的基板除了非晶硅1以外,可以具有绝缘膜2(例如SiO₂:二氧化硅)。非晶硅1和绝缘膜2可以相互接触或相互接近地配置。在第1步骤S1中,经由伴随加热的处理,除了非晶硅1以外,可以以覆盖绝缘膜2的方式,形成含有第1材料(例如Ni)的第1膜3,由此除了与非晶硅1接触的硅化物4之外,可以形成与绝缘膜2接触的第1材料膜3'。图5A中,表示具有第1材料膜3'的结构102。

[0062] 在此时下,转换步骤还可包含在第1步骤S1和第2步骤S2之间,经由化学蚀刻等除去与绝缘膜2接触的第1材料膜3'的步骤。图5A中,表示除去第1材料膜3'的结构103。经由除去第1材料膜3',可以防止硅化物4在横向上成长,并与其他硅化物4会合而发生的电性短路的情形。在除去与绝缘膜2接触的第1材料膜3'的情况下,在第2步骤S2中,以与硅化物4接触的方式,形成含有Si、Ni(第1材料)、Al(第2材料)的作为化合物7的NiAlSi时,在覆盖绝缘膜2的部分残留有作为第2膜6的一部分的第2材料膜8。第2材料膜8可以在第2步骤S2之后(例如,第2步骤S2和第3步骤S3之间)除去。

[0063] 在第2步骤S2中形成的第2膜6的厚度(覆盖Ni硅化物4的部分中的第2膜6的厚度) T_2 优选为大于在第1步骤S1中形成的第1膜3的厚度 T_1 ,且小于在第1步骤S1中形成的第1膜3

的厚度 T_1 的4倍。即,优选满足 $0 < T_2 < 4T_1$ 。

[0064] $T_2=0$ 相当于作为图4的横轴的X的值为0。此时, $\text{NiSi}_{2-0}\text{Al}_0$ (即 NiSi_2)的晶格常数为5.406。 $T_2=4T_1$ 相当于作为图4的横轴的X的值为0.54。X的值为0.54之时, $\text{NiSi}_{1.46}\text{Al}_{0.54}$ 的晶格常数为5.454。

[0065] 满足 $0 < T_2 < 4T_1$ 之时, $\text{NiSi}_{2-x}\text{Al}_x$ 的晶格常数示于如下。

[0066] $5.406 < \text{NiSi}_{2-x}\text{Al}_x$ 的晶格常数 < 5.454

[0067] 由此可知,与 NiSi_2 的晶格常数(5.406)相比, $\text{NiSi}_{2-x}\text{Al}_x$ 的晶格常数与Si的晶格常数=5.430更接近之故,适合通过MILC工艺形成单晶硅。

[0068] 由此,例如可以降低作为薄膜晶体管、半导体存储装置(例如3DNAND存储器)等半导体器件的问题的沟道电阻。

[0069] 图6A至图6C示意性地表示包含将非晶硅1转换为单晶硅10的转换步骤的半导体器件的制造方法的第2实施方式图。在第2实施方式中未提及的事项可以根据第1实施方式。图6A模式性地表示第1步骤S1,图6B模式性地表示第2步骤S2,图6C模式性地表示第3步骤S3及第4步骤S4。

[0070] 在第2实施方式中,在第1步骤S1和第2步骤S2之间,不除去与绝缘膜2接触的第1材料膜3'。因此,在第2步骤S2中,经由伴随加热的处理,以覆盖硅化物4和第1材料膜3'的方式,形成含有作为第2材料的Al的第2膜6,从而除了与硅化物4接触的化合物7之外,以与绝缘膜2接触的方式,得到第1材料及第2材料的第2化合物11。

[0071] 在第2实施方式中,转换步骤可以包含在第2步骤S2和第3步骤S3之间,除去与绝缘膜2接触的第2化合物11的步骤。经由除去第2化合物11,可以防止硅化物4在横向上成长,并与其他硅化物4会合而发生的电性短路的情形。图6B中,表示除去第2化合物11的结构106。

[0072] 图7A至图7C示意性地表示包含将非晶硅转换为单晶硅的转换步骤的半导体器件的制造方法的第3实施方式图。在第3实施方式中未提及的事项可以根据第1实施方式。图7A模式性地表示第1步骤S1,图7B模式性地表示第2步骤S2,图7C模式性地表示第3步骤S3及第4步骤S4。

[0073] 在第3实施方式中,在第1步骤S1和第2步骤S2之间,不除去与绝缘膜2接触的第1材料膜3'。因此,在第2步骤S2中,经由伴随加热的处理,以覆盖硅化物4和第1材料膜3'的方式,形成含有作为第2材料的Al的第2膜6,从而除了与硅化物4接触的化合物7之外,以与绝缘膜2接触的方式,得到第1材料及第2材料的第2化合物11。在第2实施方式中,在第2步骤S2和第3步骤S3之间,不除去与绝缘膜2接触的第2化合物11。

[0074] 在第3实施方式中,转换步骤可以包含在第3步骤S3之后,更具体而言,在第3步骤S3和第4步骤S4之间,除去与绝缘膜2接触的第2化合物11的步骤。经由除去第2化合物11,可以防止硅化物4在横向上成长,并与其他硅化物4会合而发生的电性短路的情形。图7C中,表示除去第2化合物11的结构107。

[0075] 在第1至第3实施方式中,在参照的附图中,虽表示在非晶硅1上形成第1膜及第2膜。但此不过是图示姿态,表示在非晶硅1上形成第1膜及第2膜。在非晶硅1上形成第1膜及第2膜并不将本发明限定于在膜形成装置内在非晶硅1上形成第1膜及第2膜。在非晶硅1上方形成第1膜及第2膜,也包含例如如图8A~图8C所示,在膜形成装置内,在非晶硅1的下方形成第1膜及第2膜。

[0076] 接着,参照图9~图17,说明半导体器件的制造方法的第4实施方式。第4实施方式提供作为半导体器件的一例,制造半导体存储装置的方法。在此,说明制造具有NAND串的半导体存储装置的例子。NAND串包含串联连接的多个薄膜晶体管。

[0077] 图9至图17中,附图标记100表示半导体基板;111、114、116、136表示绝缘膜;112、113表示配线层;115表示栅极电极层;119表示隧道绝缘膜;120表示电荷蓄积层;121表示阻挡绝缘膜;135表示非晶硅;123表示核芯层;124A、124B、141表示硅化物层;125表示覆盖层;136表示导电层。参考符号GP表示空隙;MP表示存储支住;SLT表示狭缝。

[0078] 在图9所示的状态下,空隙GP经由狭缝SLT与外部空间连通。又,非晶硅135对应于前述的非晶硅1,待单晶化。非晶硅135相对于空隙GP露出。在该状态下,在图10、图11所示的第1步骤中,经由伴随加热的热处理,以覆盖非晶硅135的方式,形成含有作为第1材料的Ni的第1膜3,由此形成与非晶硅135接触的作为硅化物4的Ni硅化物。此时,除了与非晶硅135接触的硅化物4之外,可以形成与绝缘膜接触的第1材料膜3'。第1材料膜3'可以随后被除去。

[0079] 接着,在图12、图13所示的第2步骤中,经由伴随加热的处理,以覆盖硅化物4的方式形成含有作为第2材料的Al的第2膜6,以与硅化物4接触的方式,形成含有Si、Ni(第1材料)、Al(第2材料)的作为化合物7的NiAlSi。此时,在覆盖绝缘膜136等的部分,残留有作为第2膜6的一部分的第2材料膜8。

[0080] 接着,在图14所示的任意步骤中,除去绝缘膜上的第2材料膜8。接着,在图15所示的第3步骤中,经由热处理使第2步骤之后残留的硅化物膜4变成包含Si、Ni(第1材料)、Al(第2材料)的作为化合物9的NiAlSi膜。

[0081] 接着,在图16、图17所示的第4步骤中,经由热处理,使第3步骤之后残留的非晶硅135的至少一部分,变为单晶硅10。

[0082] 第4实施方式有利于降低作为半导体存储装置(例如,3D NAND存储器)的问题的沟道电阻。

[0083] 图18A、图18B示意性地表示包含将非晶硅转换为单晶硅的转换步骤的半导体器件的制造方法的第5实施方式图。在第5实施方式中未提及的事项可以根据第1至第3实施方式。又,第5实施方式可适用于第4实施方式。

[0084] 半导体器件的制造方法的第5实施方式可以包含将非晶硅1转换为单晶硅10的转换步骤。非晶硅1可以构成基板的一部分。转换步骤包含:以覆盖非晶硅1方式形成含有作为第1材料的Ni的第1膜3的第1步骤S1';和在第1步骤S1'之后,以覆盖第1膜3方式,形成含有作为第2材料的Al的第2膜6的第2步骤S2';在第2步骤S2'之后,经由热处理,使第1膜和第2膜变为包含Si、Ni(第1材料)、Al(第2材料)的化合物9的NiAlSi膜的第3步骤S3'。

[0085] 由此,能够制作以与非晶硅1接触的方式,配置有作为化合物9的NiAlSi的结构。

[0086] 在此,作为第1材料,代替Ni,可使用Pd(钯)、Ti(钛)、Cu(铜)、Pt(白金)、Co(钴)、Mo(钼)、Mg(镁)、W(钨)、Cr(铬)及Mn(锰)。即,第1材料选自Ni、Pd、Ti、Cu、Pt、Co、Mo、Mg、W、Cr及Mn所构成组中的1种材料。

[0087] 作为第2材料,代替Al,可使用Au(金)、Sb(锑)、In(铟)、Ag(银)或Ga(镓)。即,第2材料选自Al、Au、Sb、In、Ag及Ga所构成组中的1种材料。

[0088] 包含Si(硅)、Ni(第1材料)及Al(第2材料)的化合物优选为例如除了NiAlSi以外,

NiAuSi、NiSbSi、NiInSi、NiAgSi或NiGaSi。

[0089] 将非晶硅1转换成单晶硅10的转换步骤还可以包含第经由热处理,使第3步骤S3'之后残留的非晶硅1的至少一部分变为单晶硅10的第4步骤S4'。又,转换步骤可以包含在第3步骤S3'和第4步骤S4'之间,除去与绝缘膜2接触的第2化合物11的步骤。

[0090] 经过第4步骤S4',形成非晶硅1、化合物9和单晶硅10的层叠结构。第4步骤S4'包含MILC(金属诱发侧向结晶)工艺。在第2步骤S2'中形成的第2膜6的厚度优选大于在第1步骤S1'中形成的第1膜3的厚度,且小于在第1步骤S1'中形成的第1膜3的厚度的4倍。

[0091] 本发明乃非限定于上述实施方式,在不脱离发明的精神和范围,还可有种种之变更及变形。因此,为了公开发明的范围而附加权利要求书。

[0092] 【符号说明】

[0093] 1:非晶硅

[0094] 2:绝缘膜

[0095] 3:第1膜(例如Ni膜)

[0096] 3':第1材料膜(例如Ni膜)

[0097] 4:硅化物(例如Ni硅化物)

[0098] 6:第2膜(例如Al膜)

[0099] 7:化合物(例如NiAlSi)

[0100] 8:第2材料膜(例如Al膜)

[0101] 9:化合物(例如NiAlSi)

[0102] 10:单晶硅

[0103] 11:第2化合物(例如NiAl)

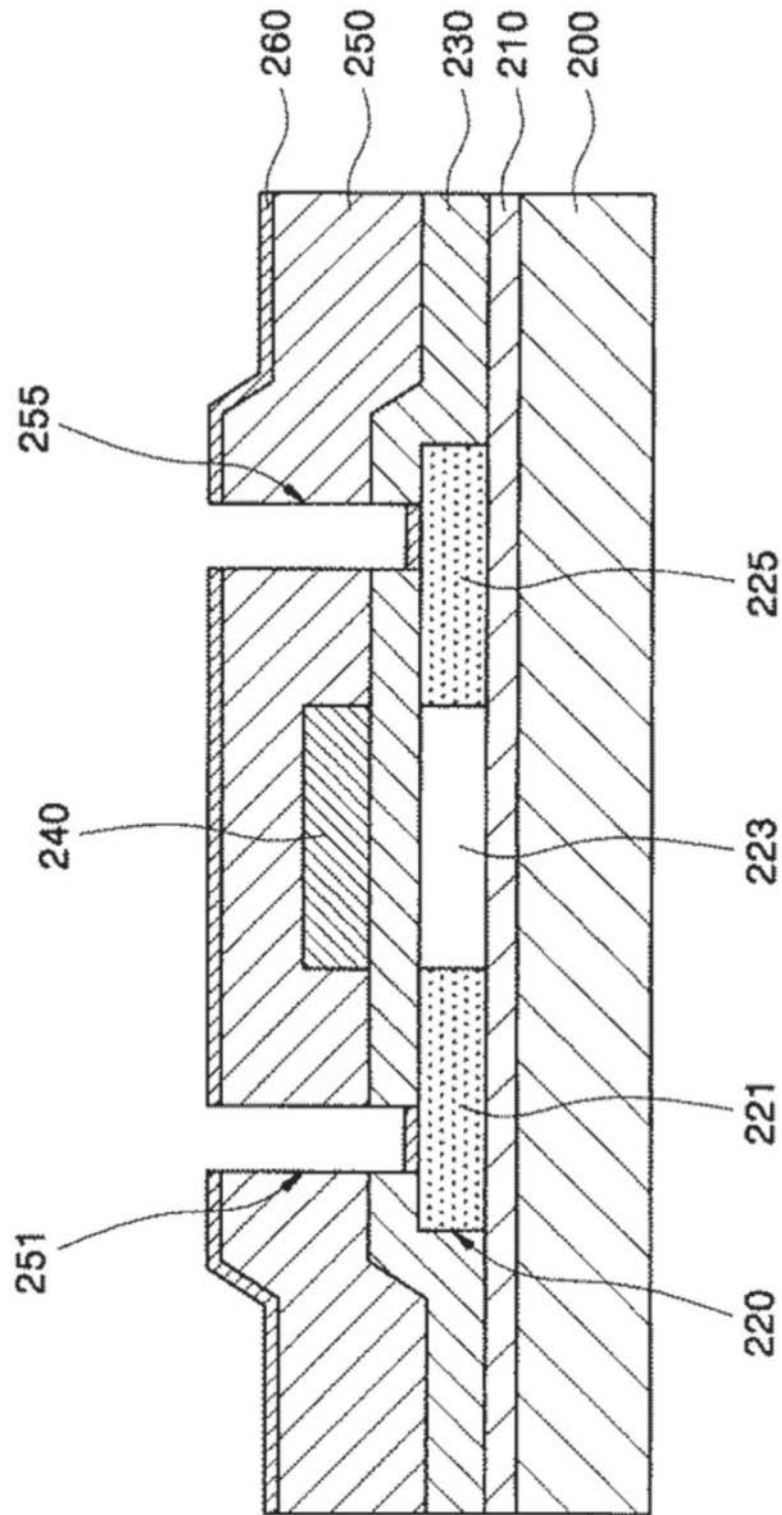


图1

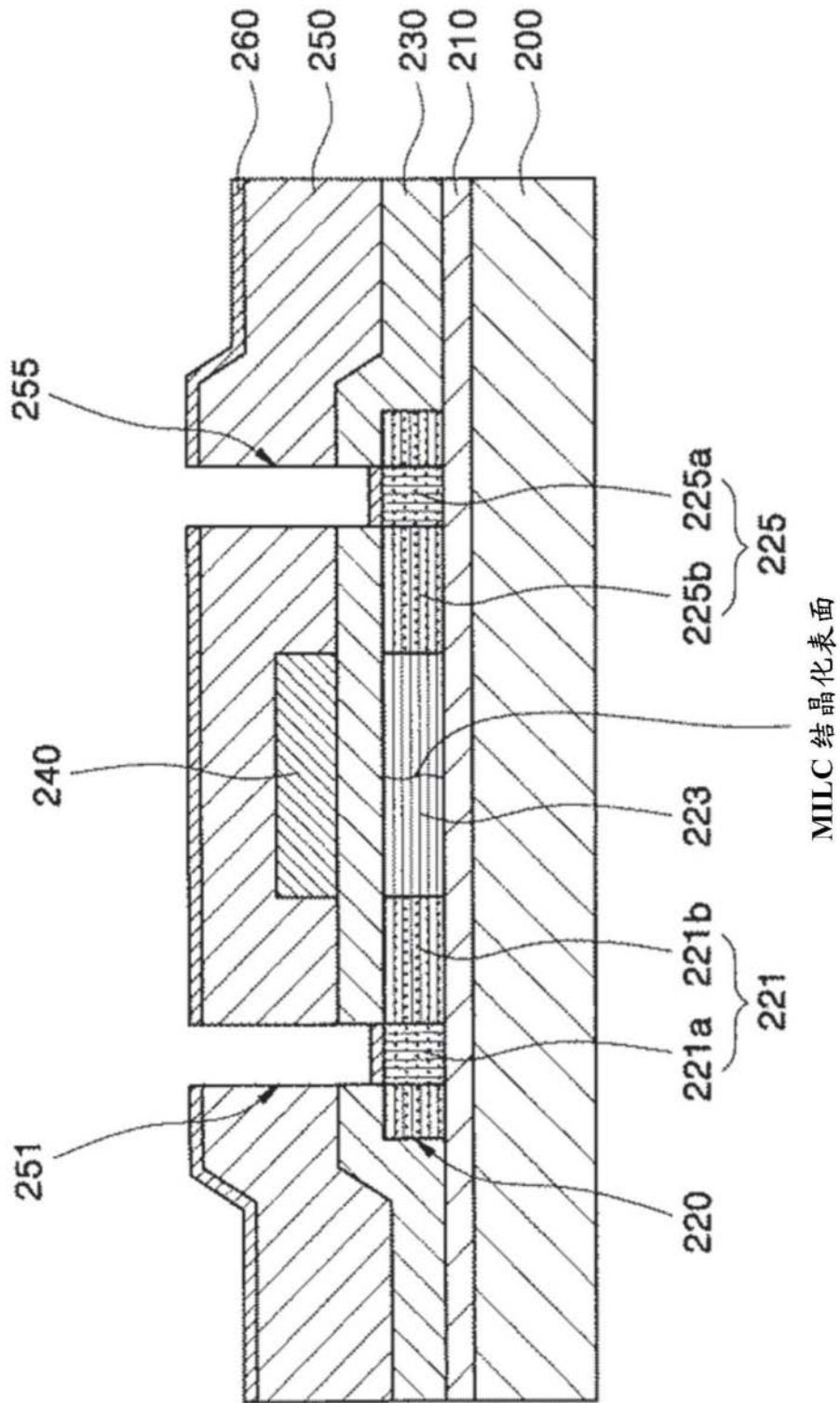


图2

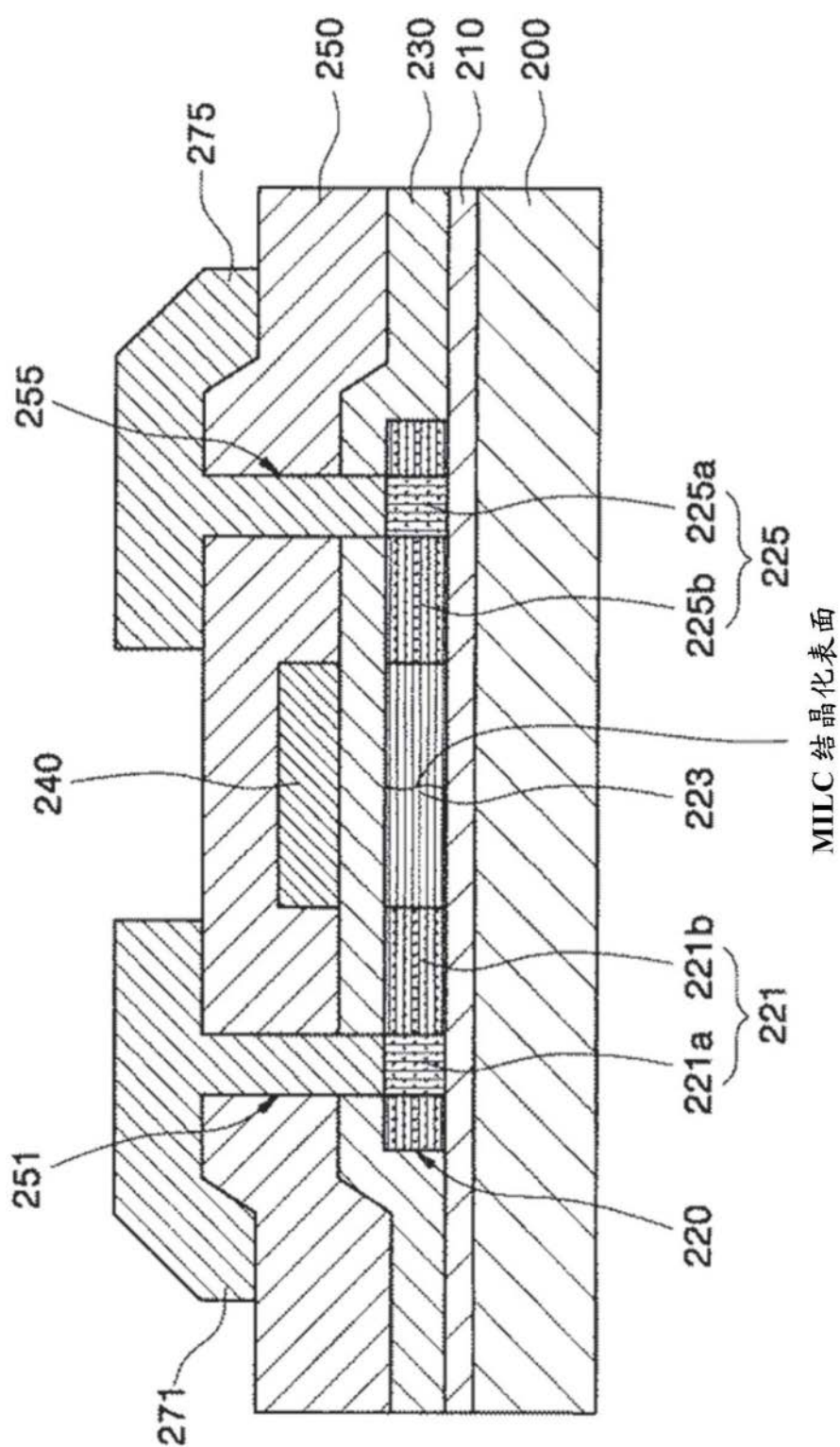


图3

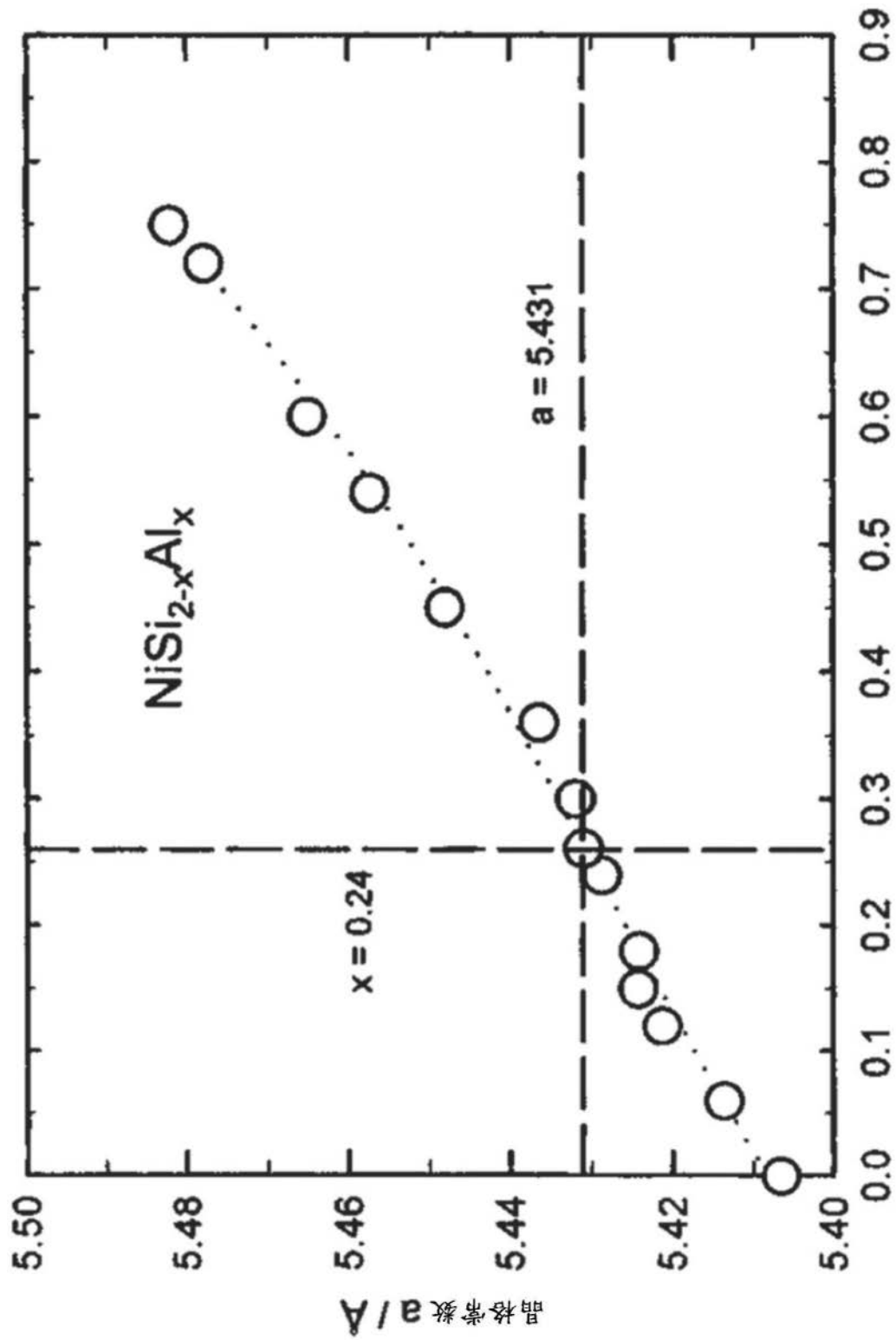


图4

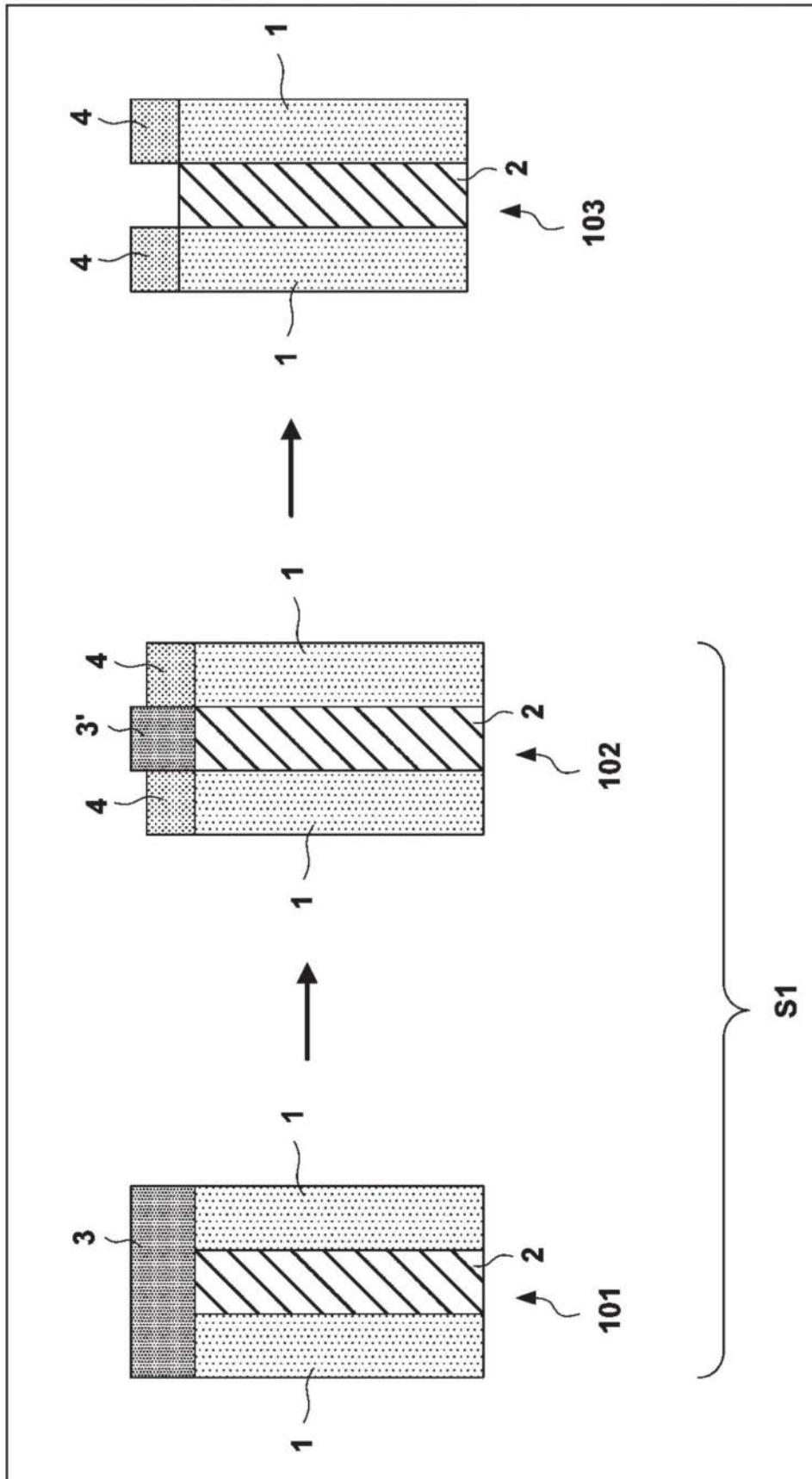


图5A

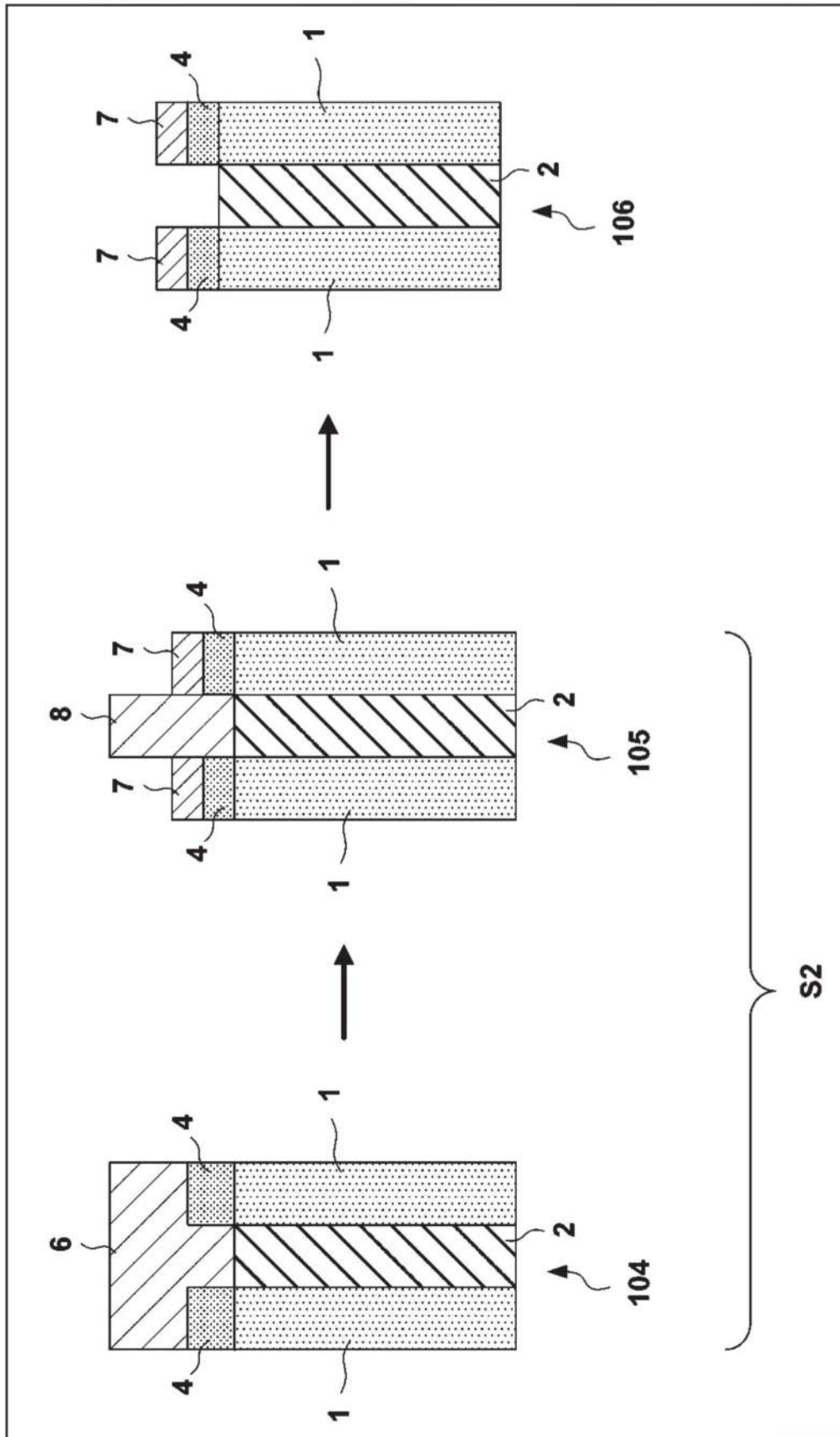


图5B

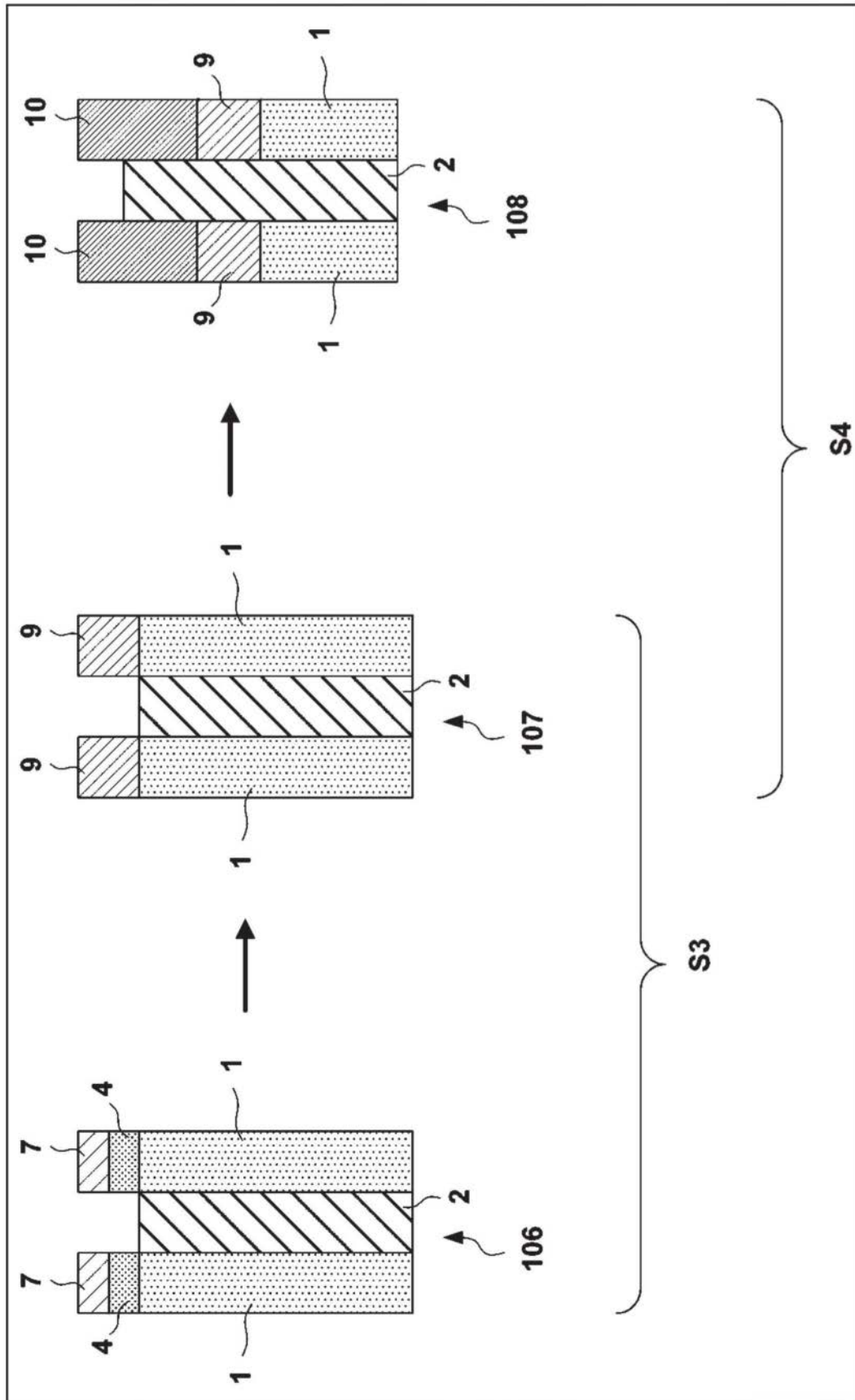


图5C

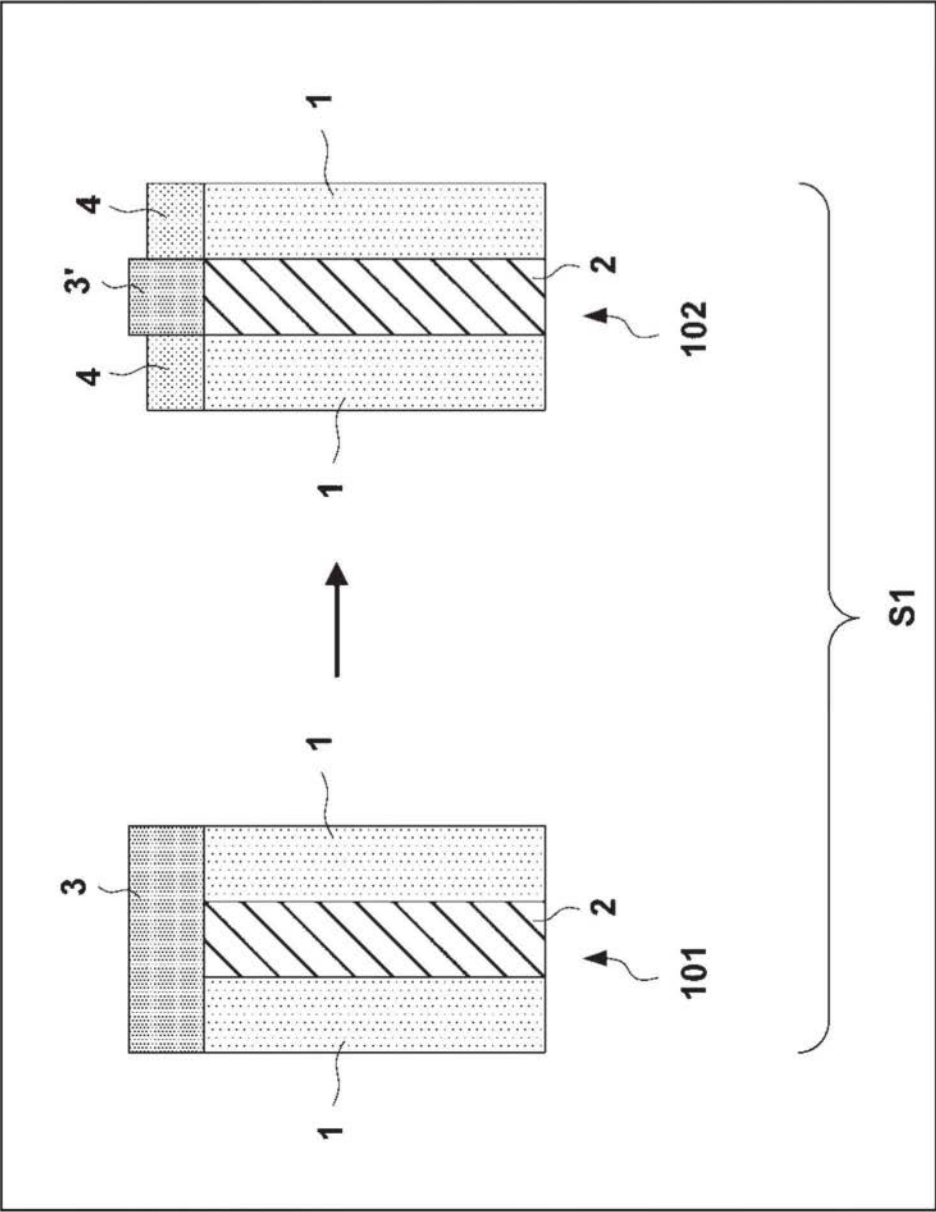


图6A

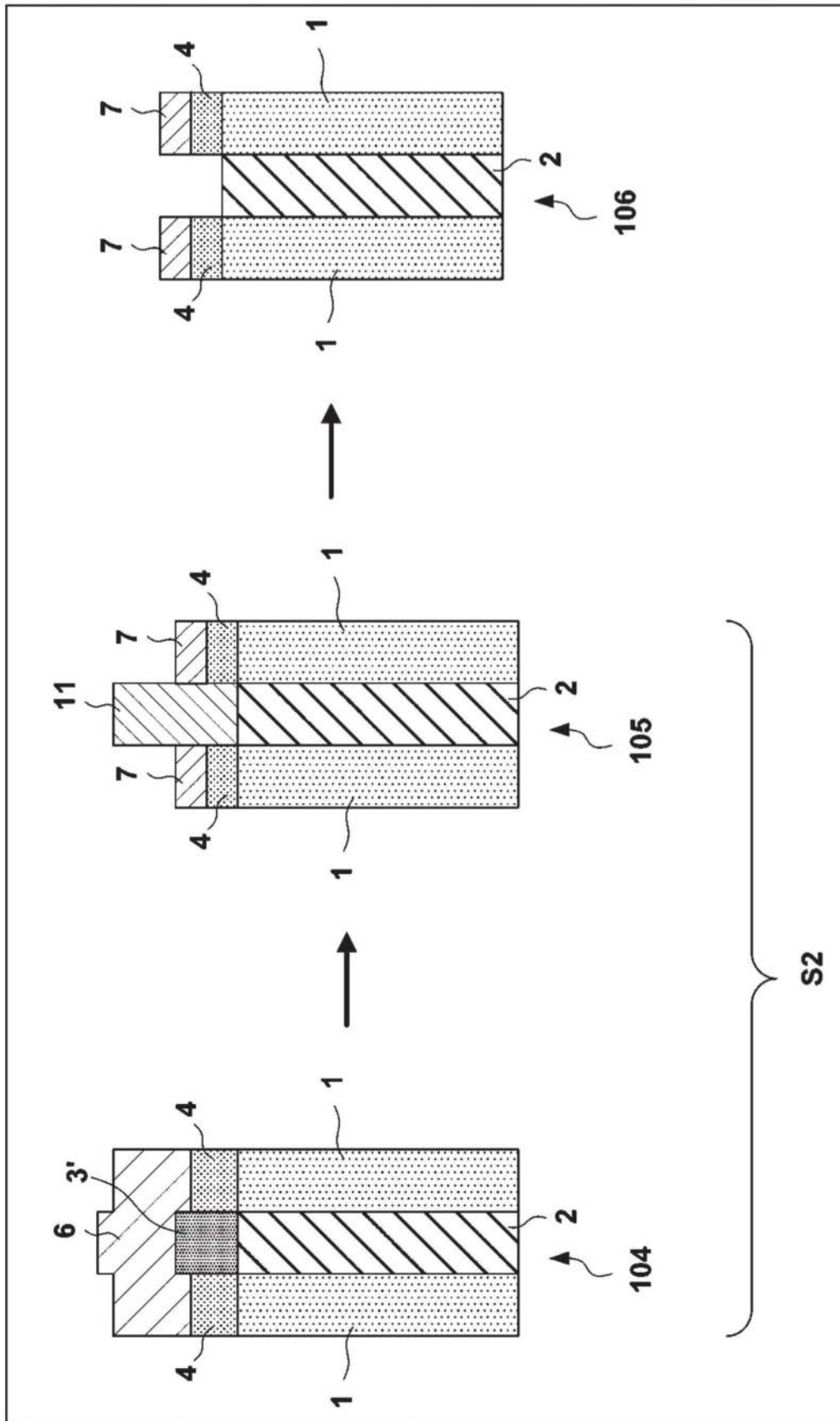


图6B

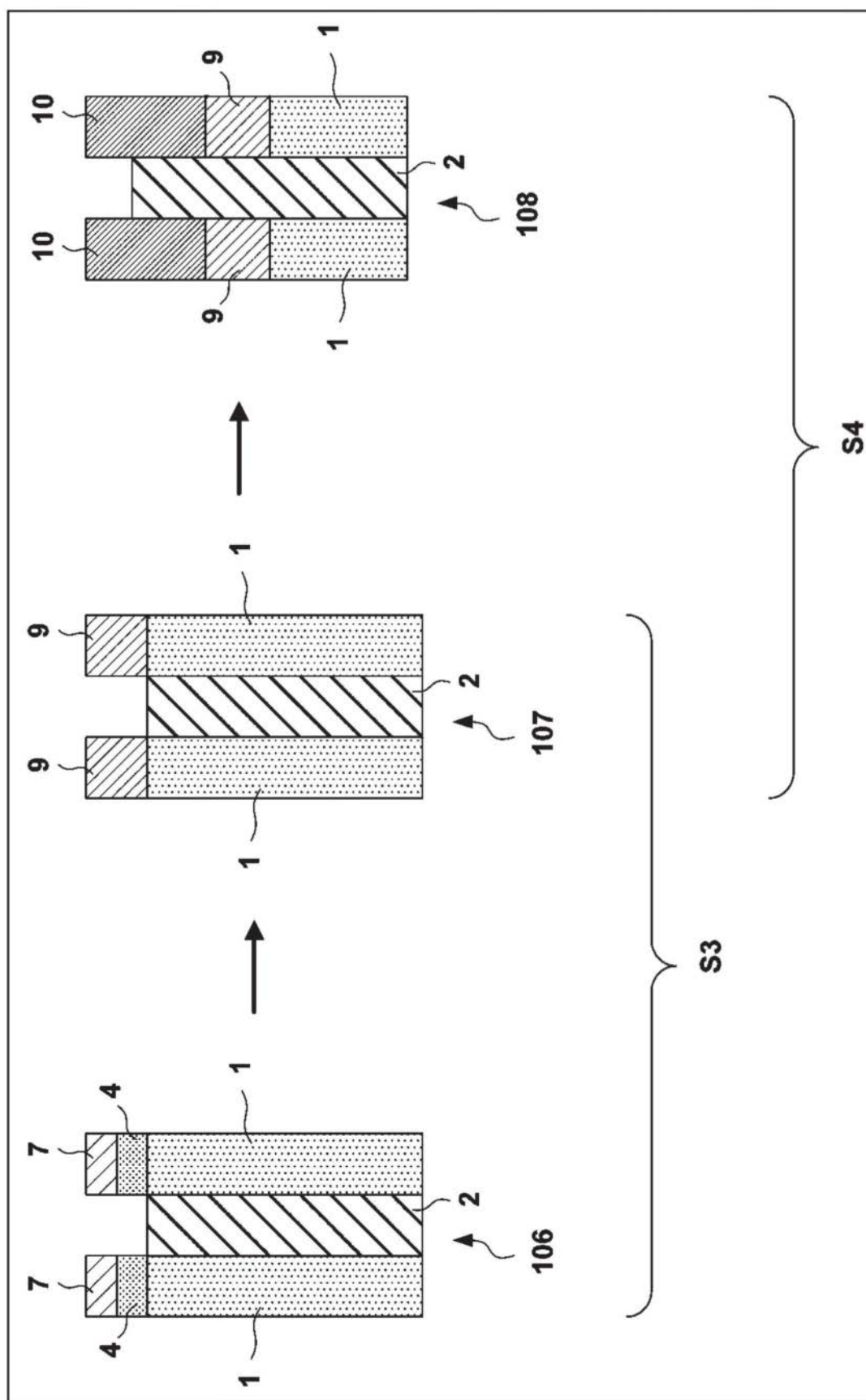


图6C

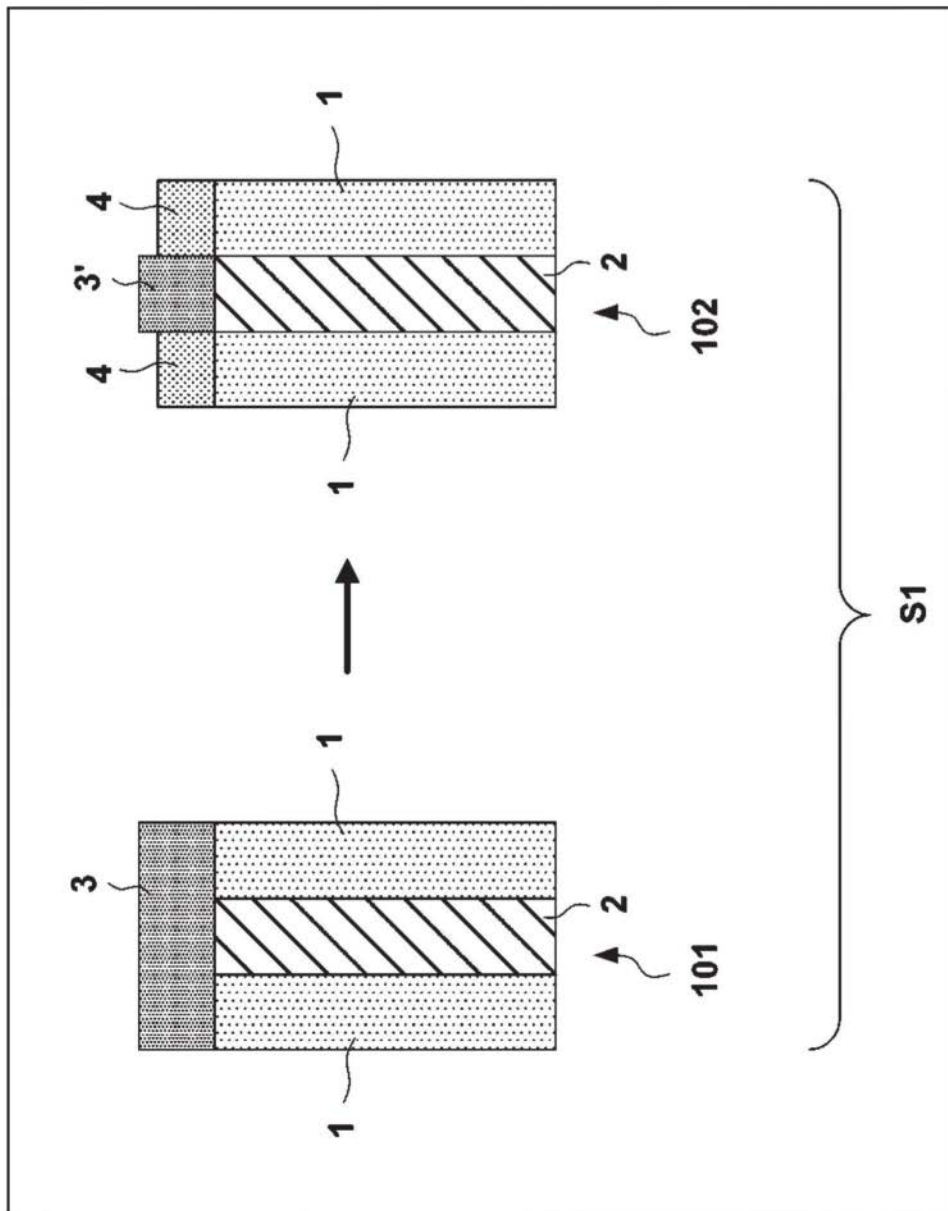


图7A

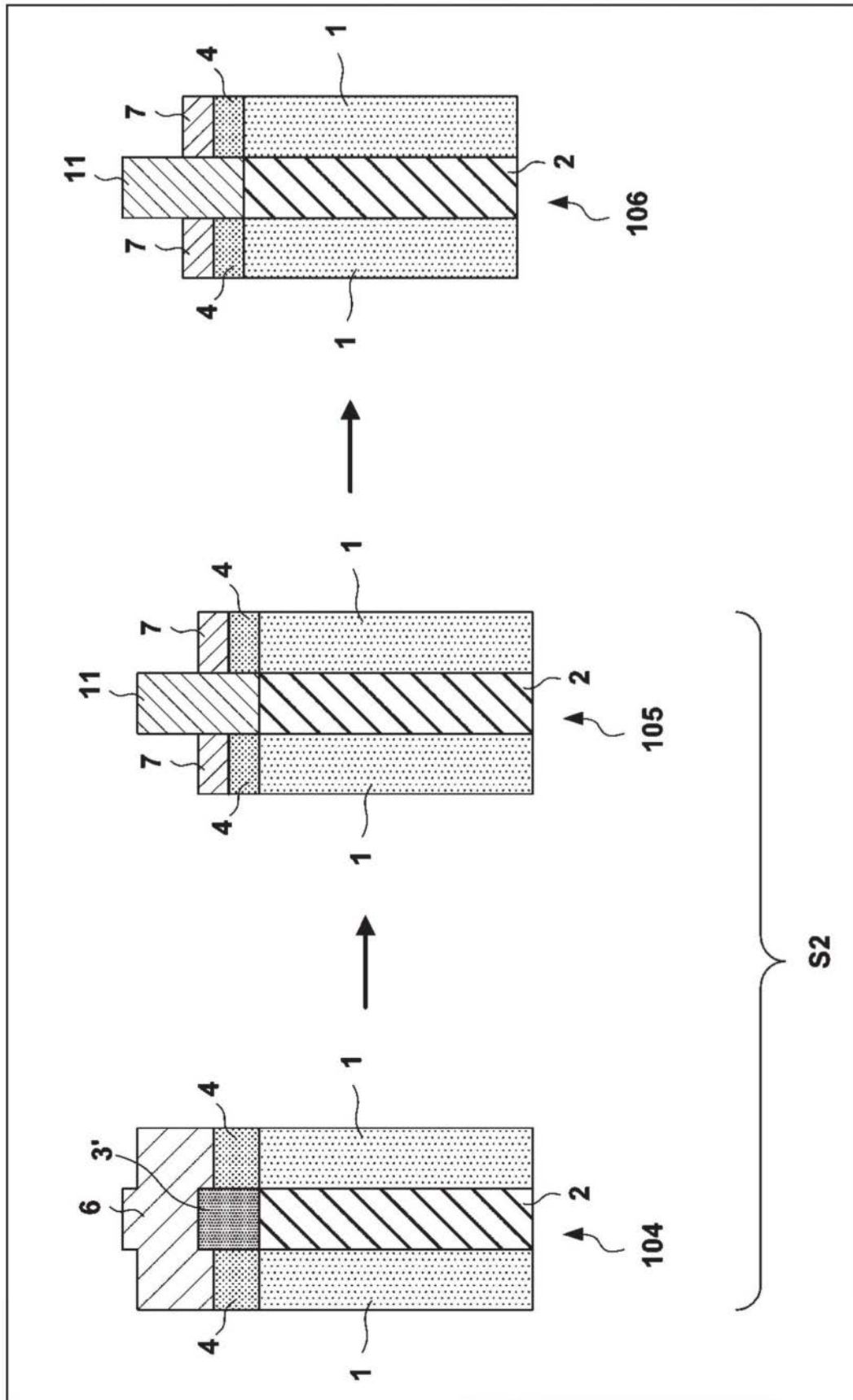


图7B

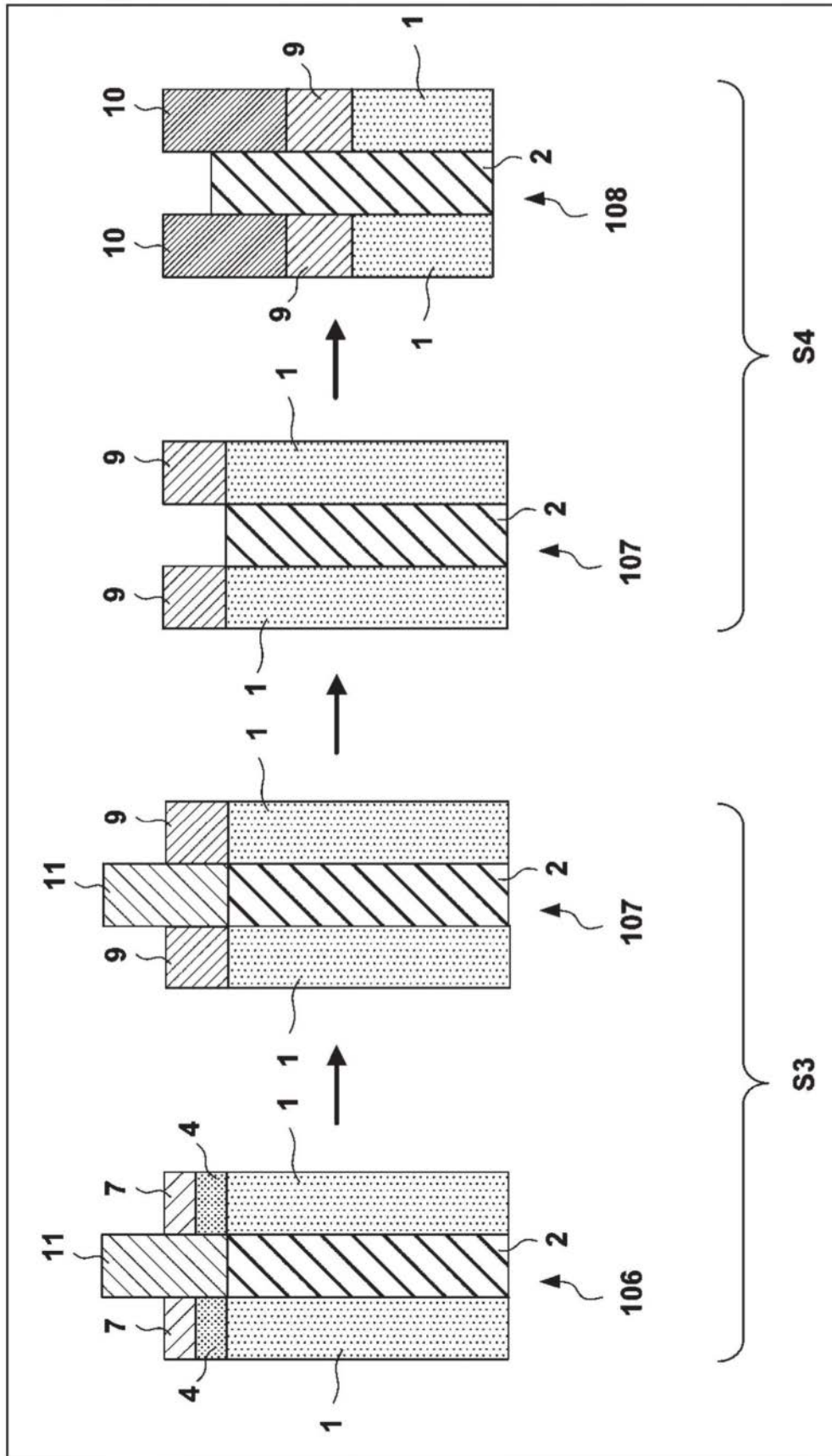


图7C

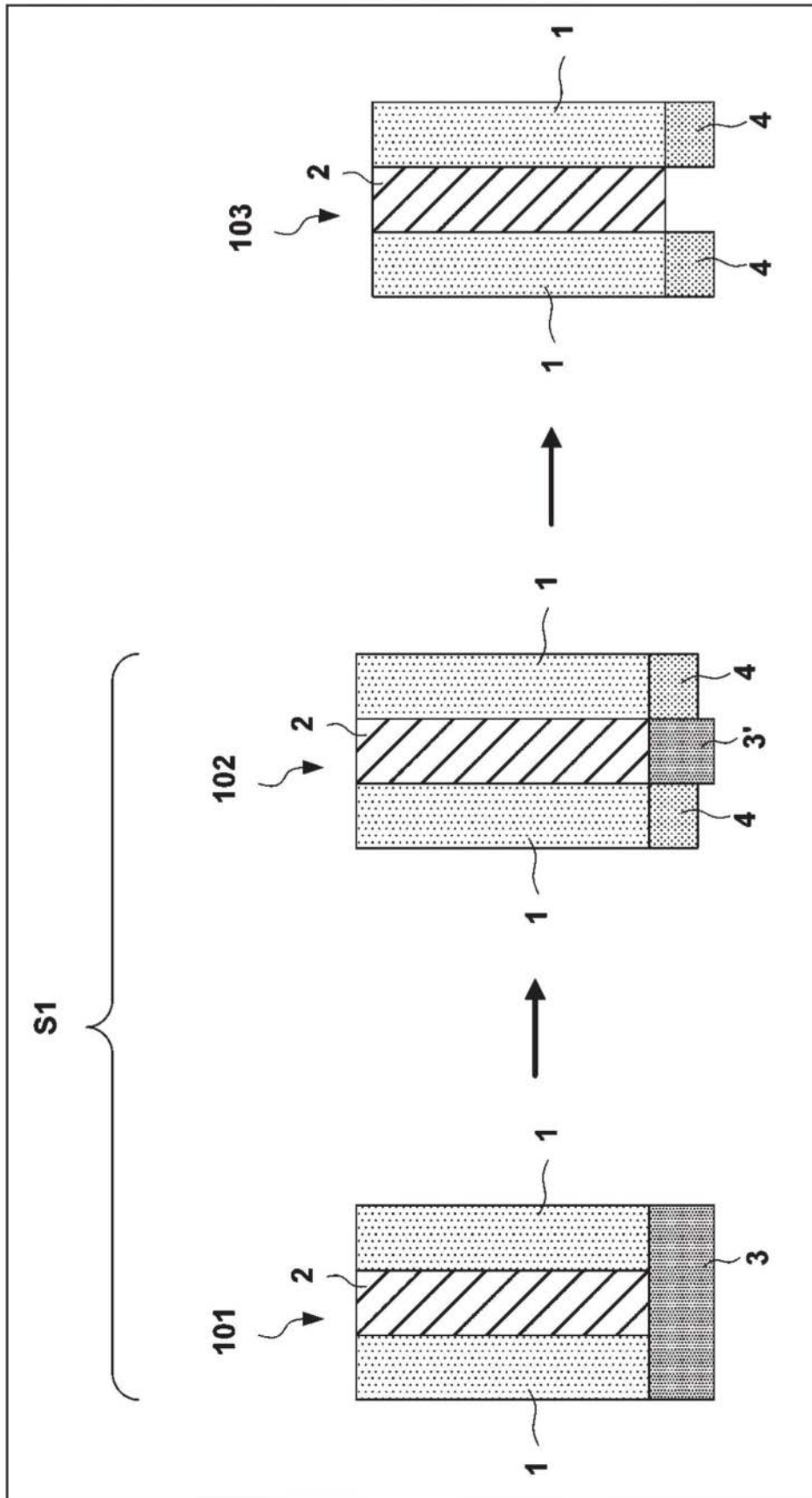


图8A

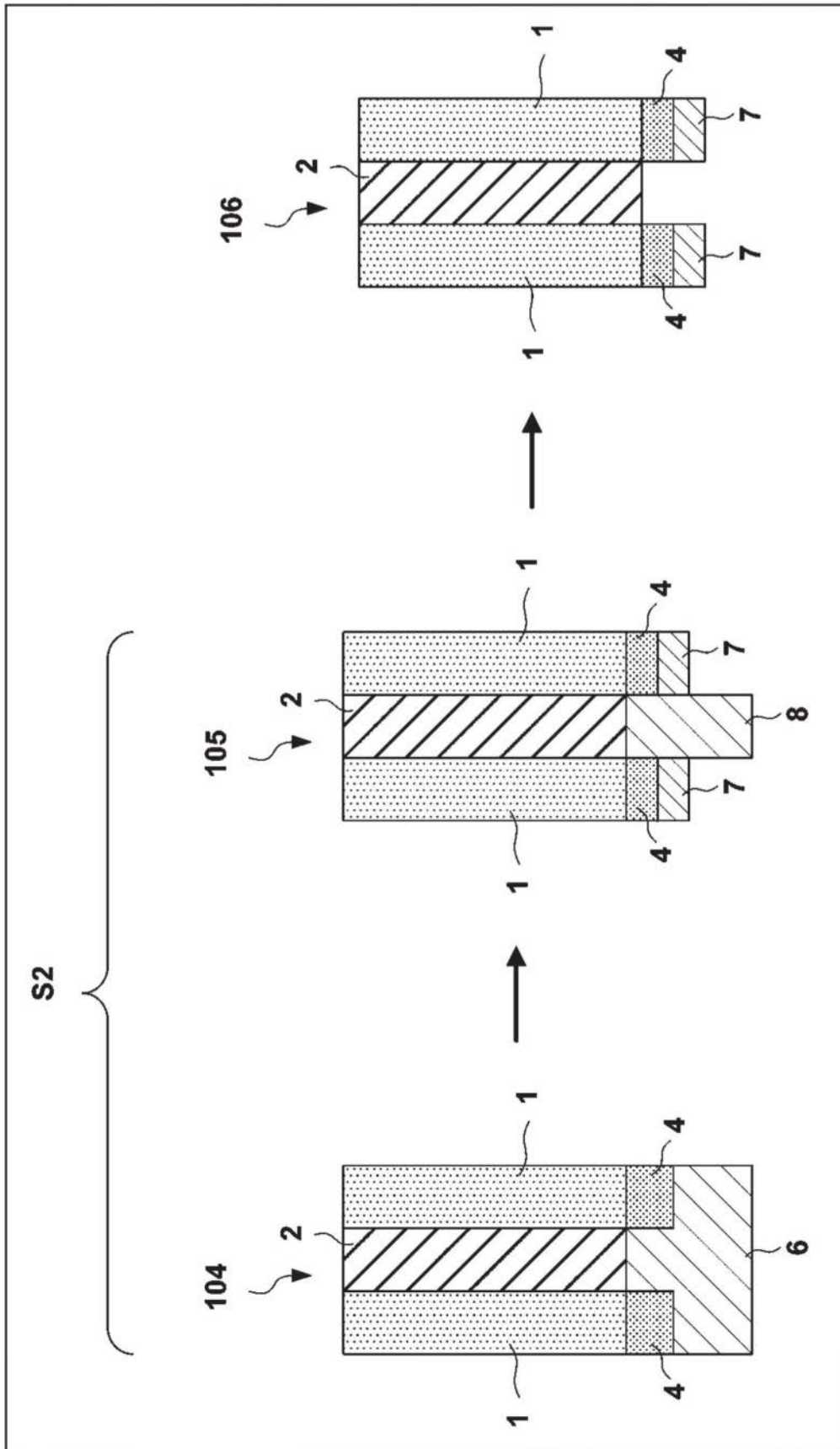


图8B

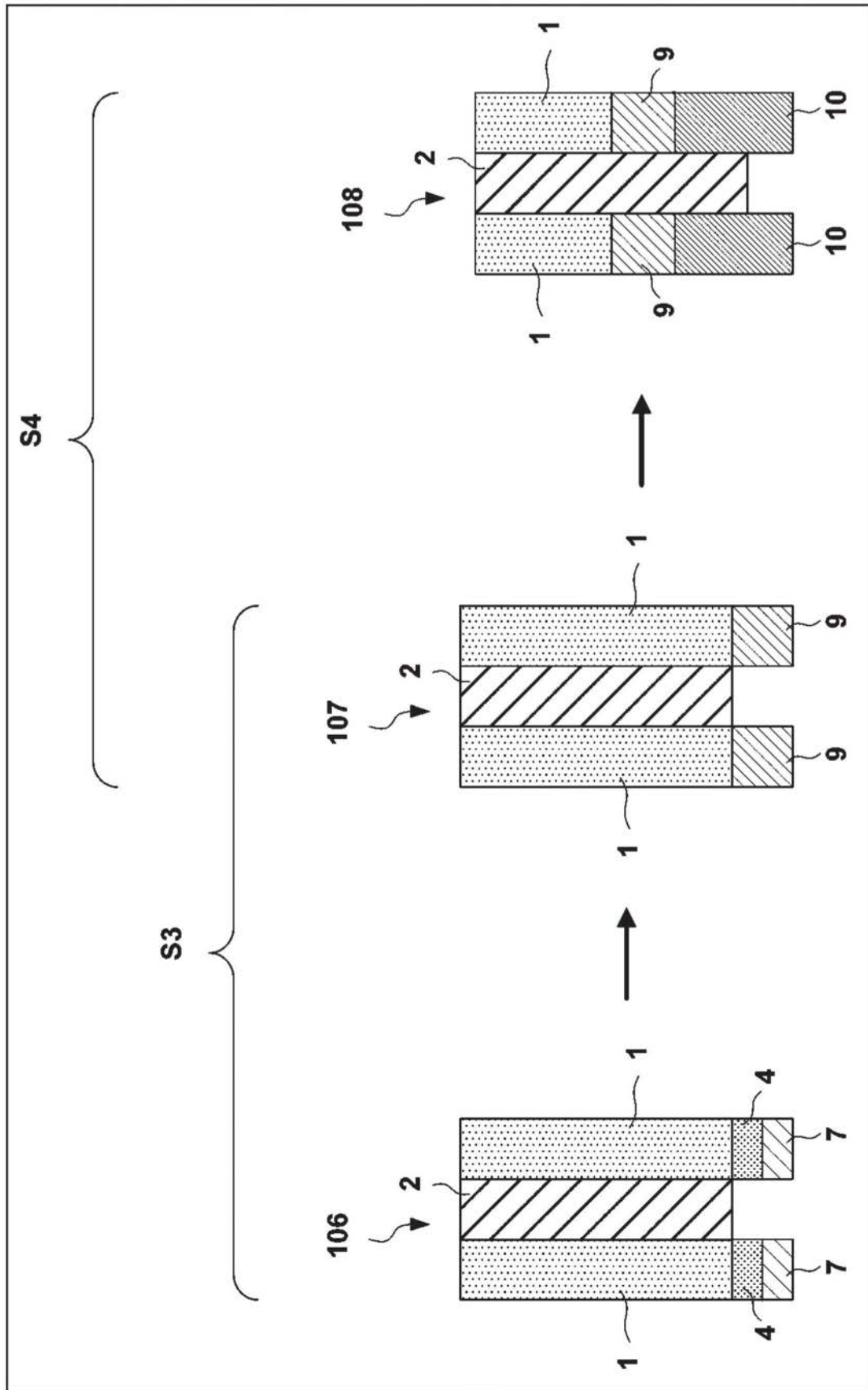


图8C

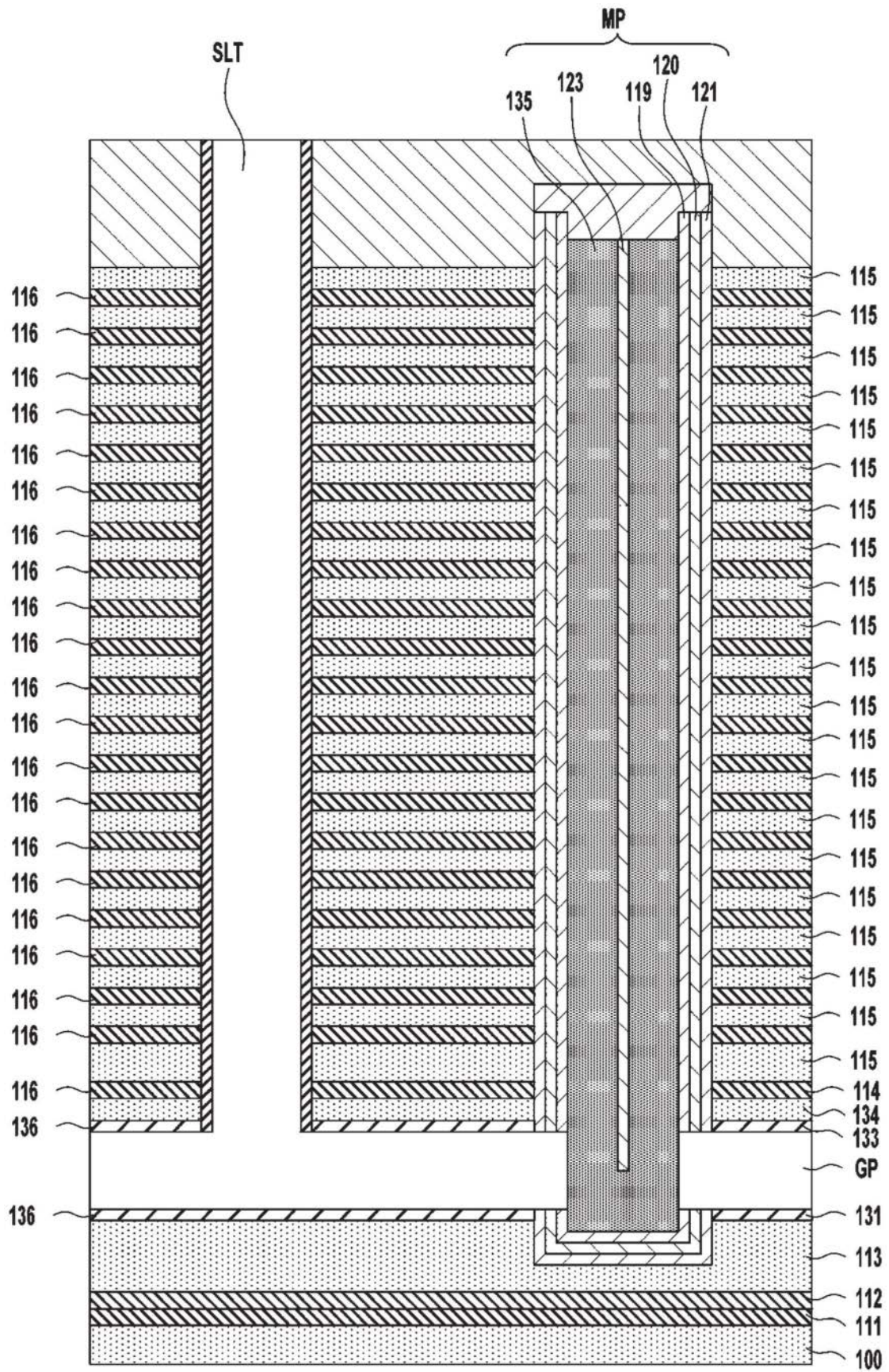


图9

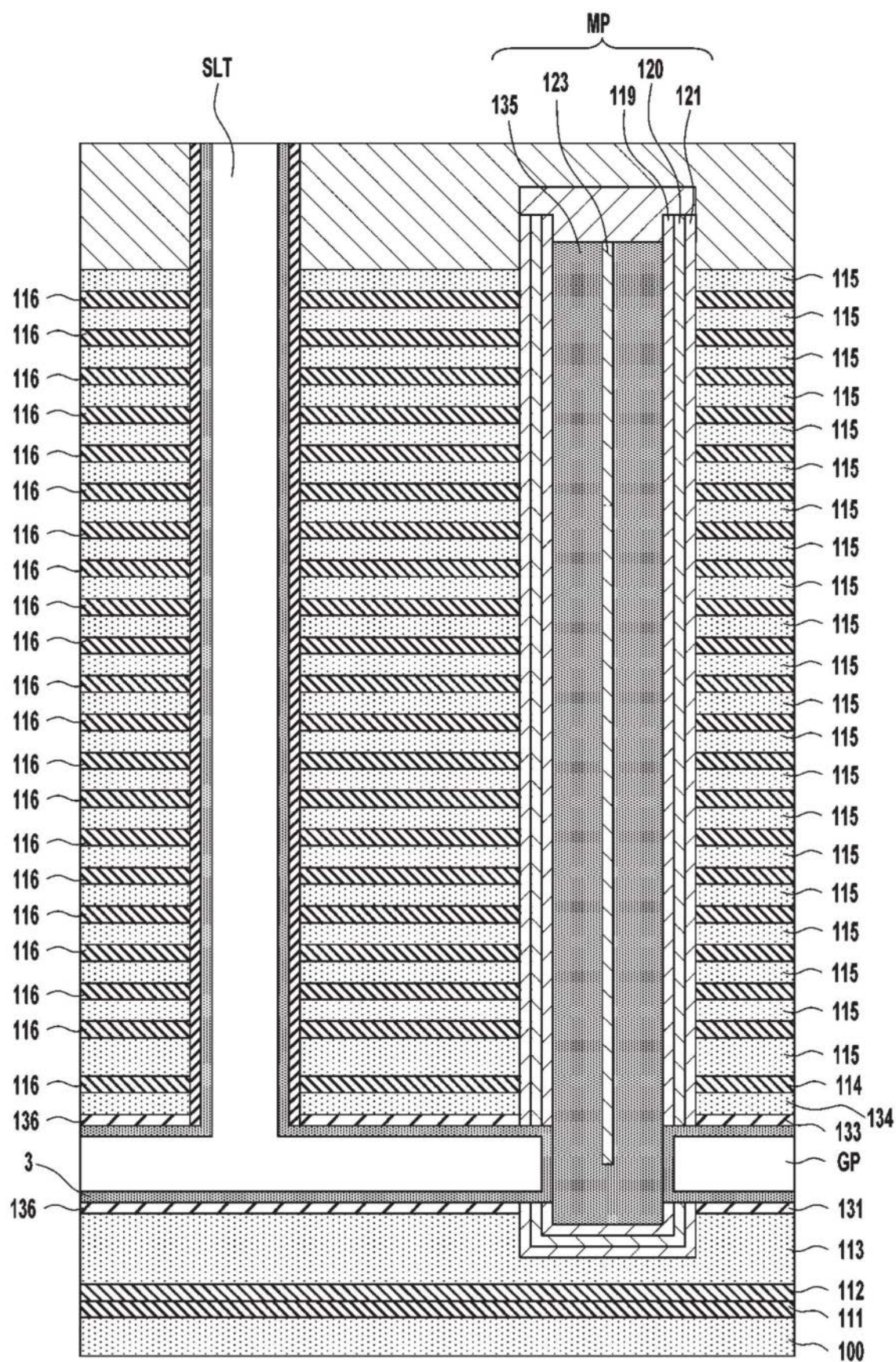


图10

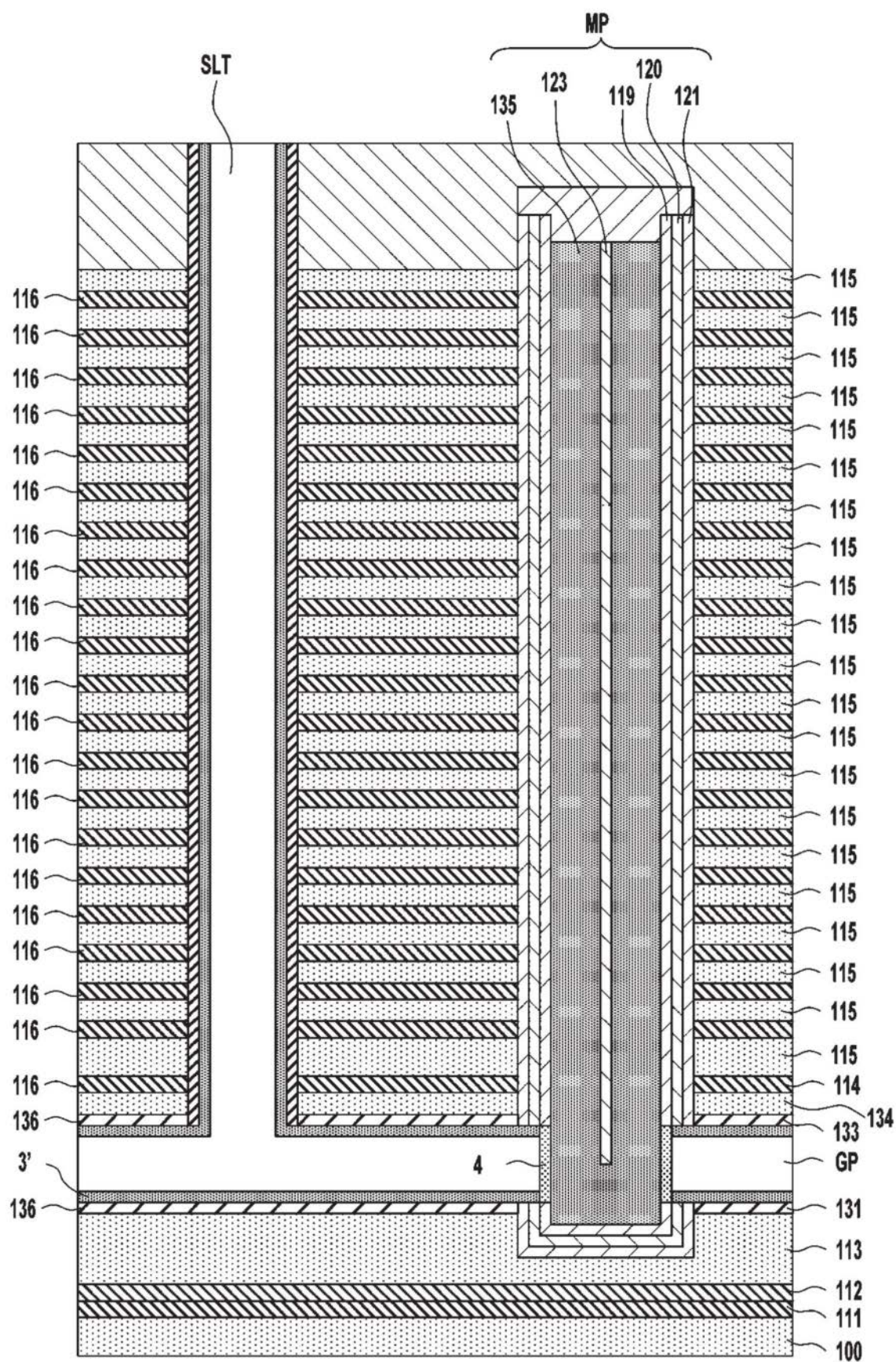


图11

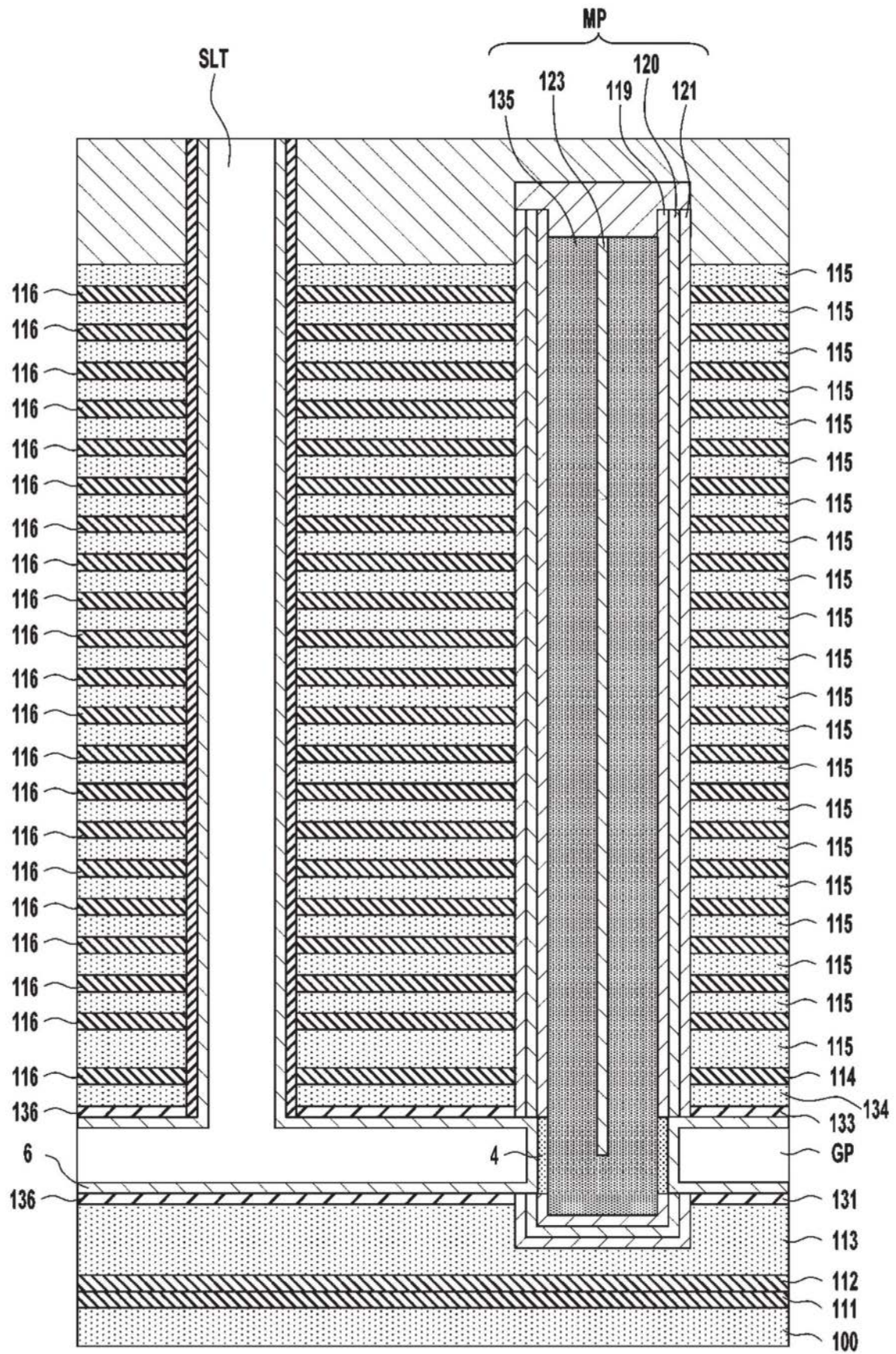


图12

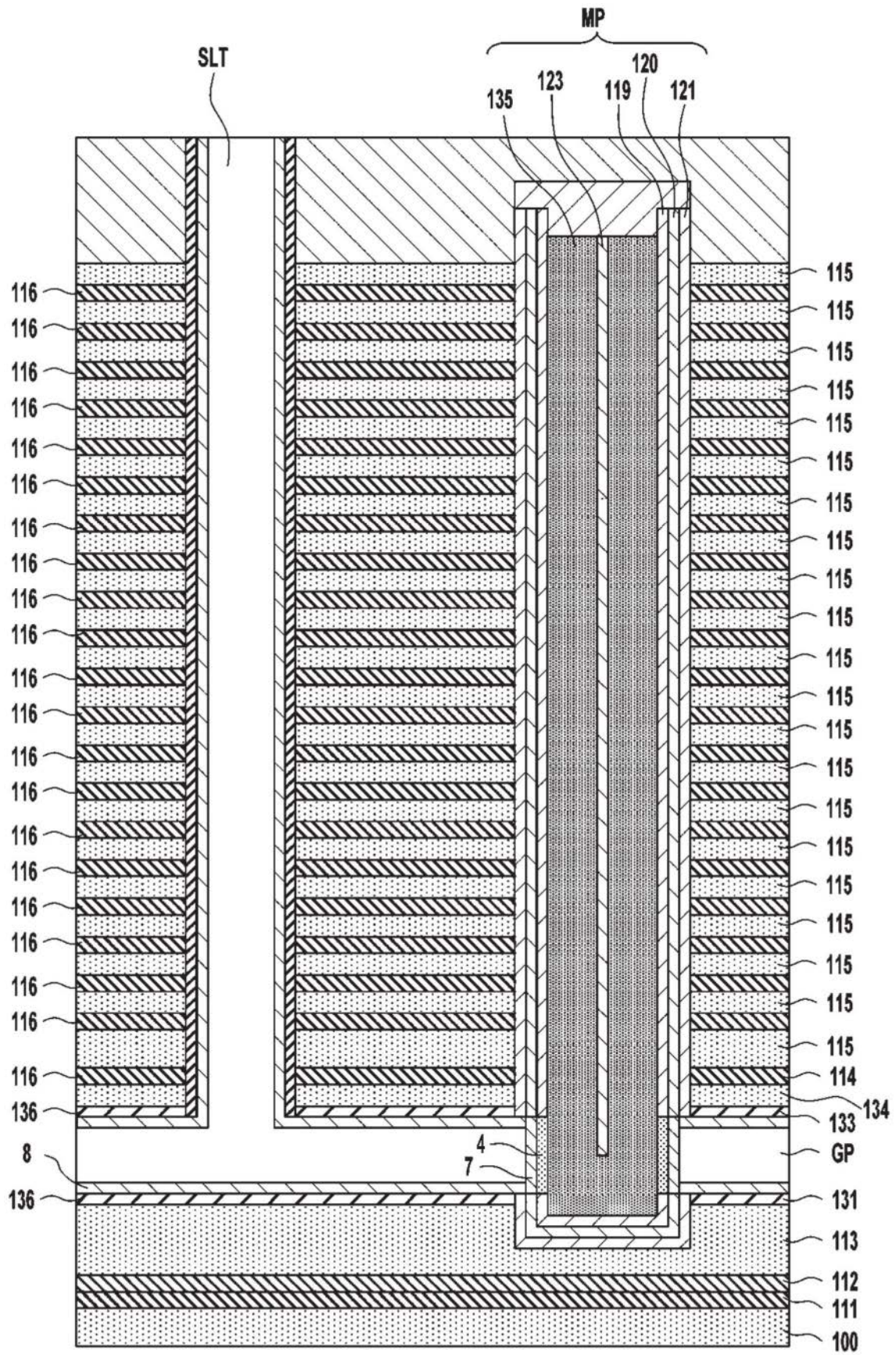


图13

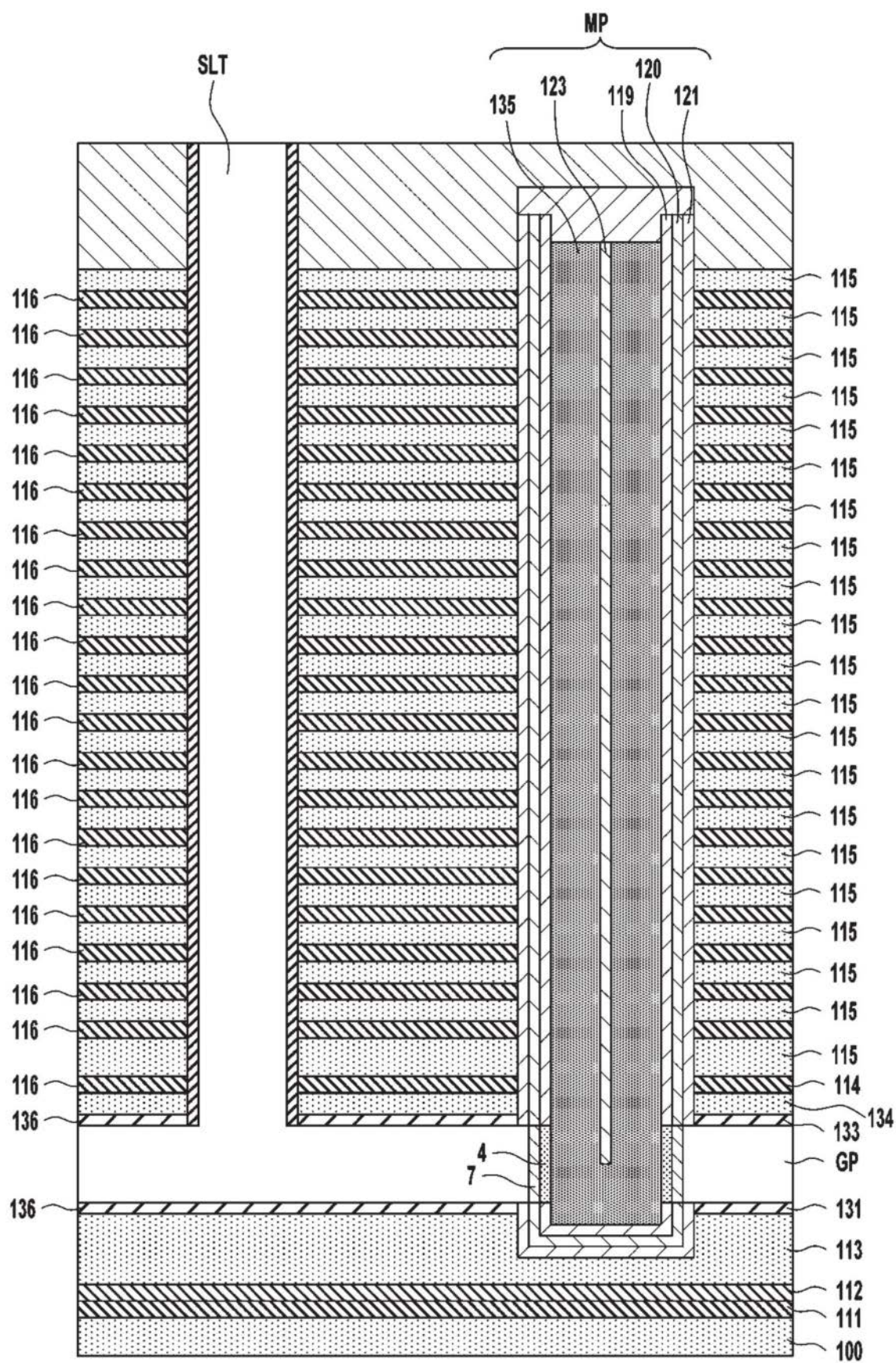


图14

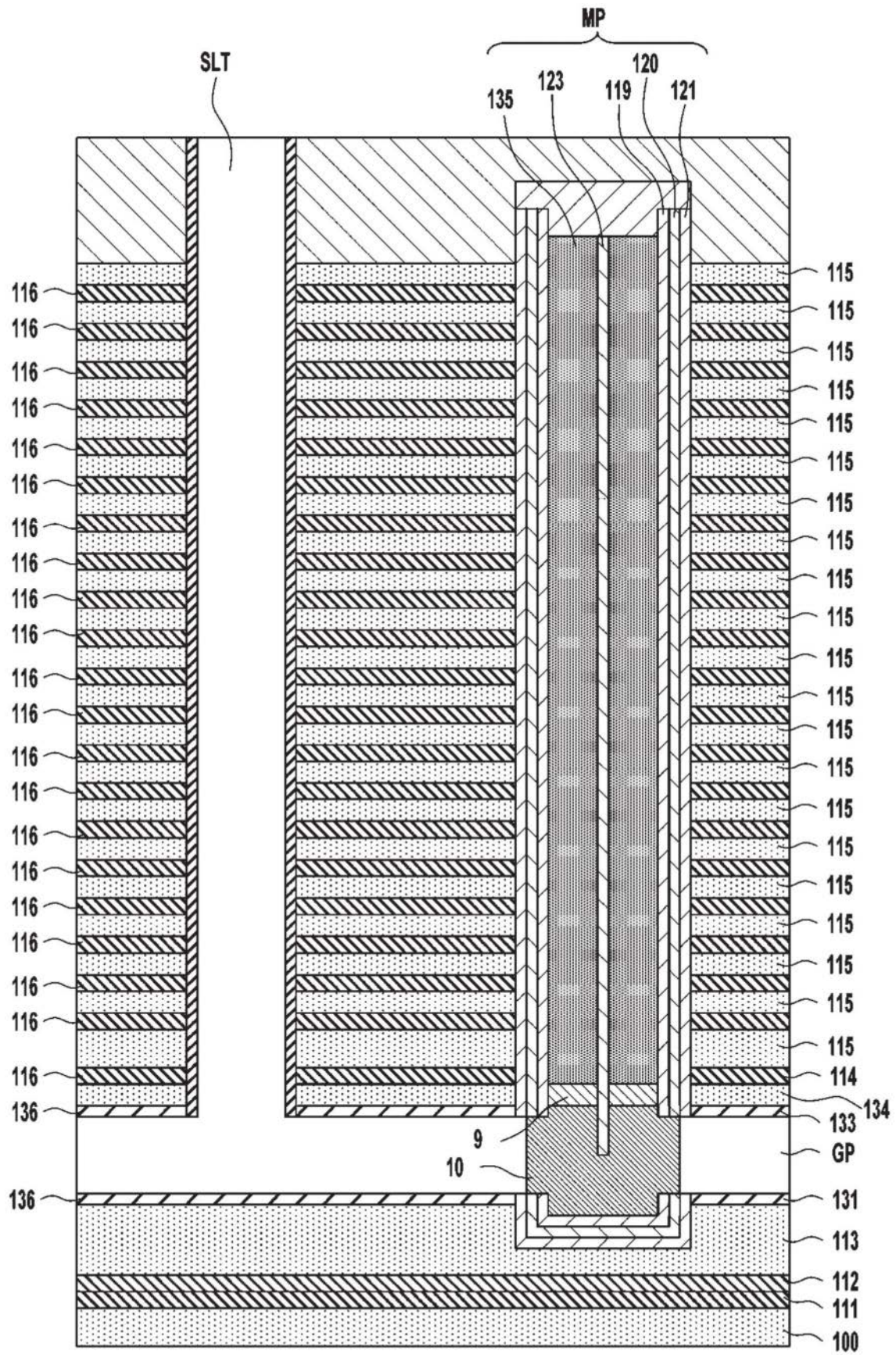


图16

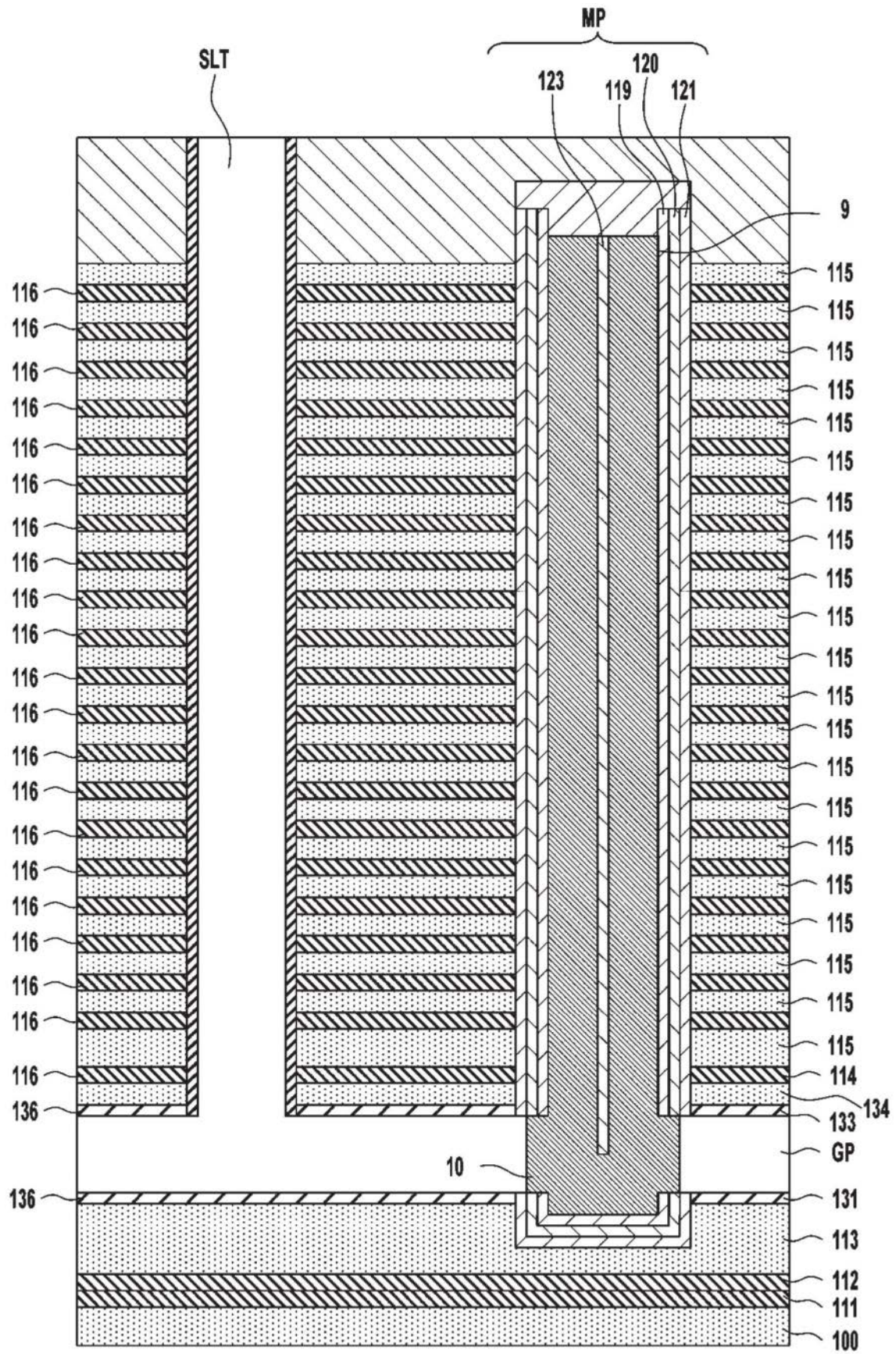


图17

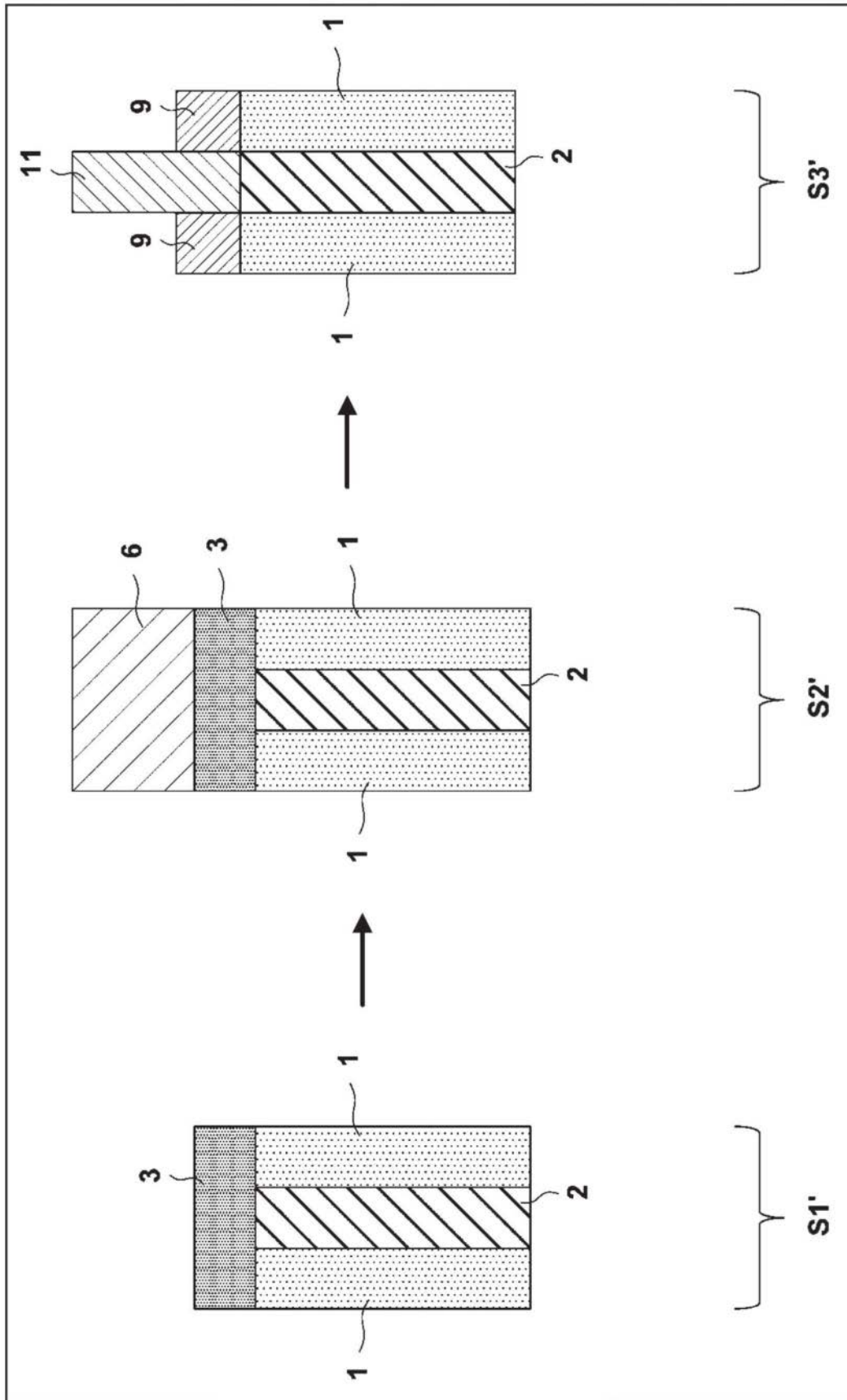


图18A

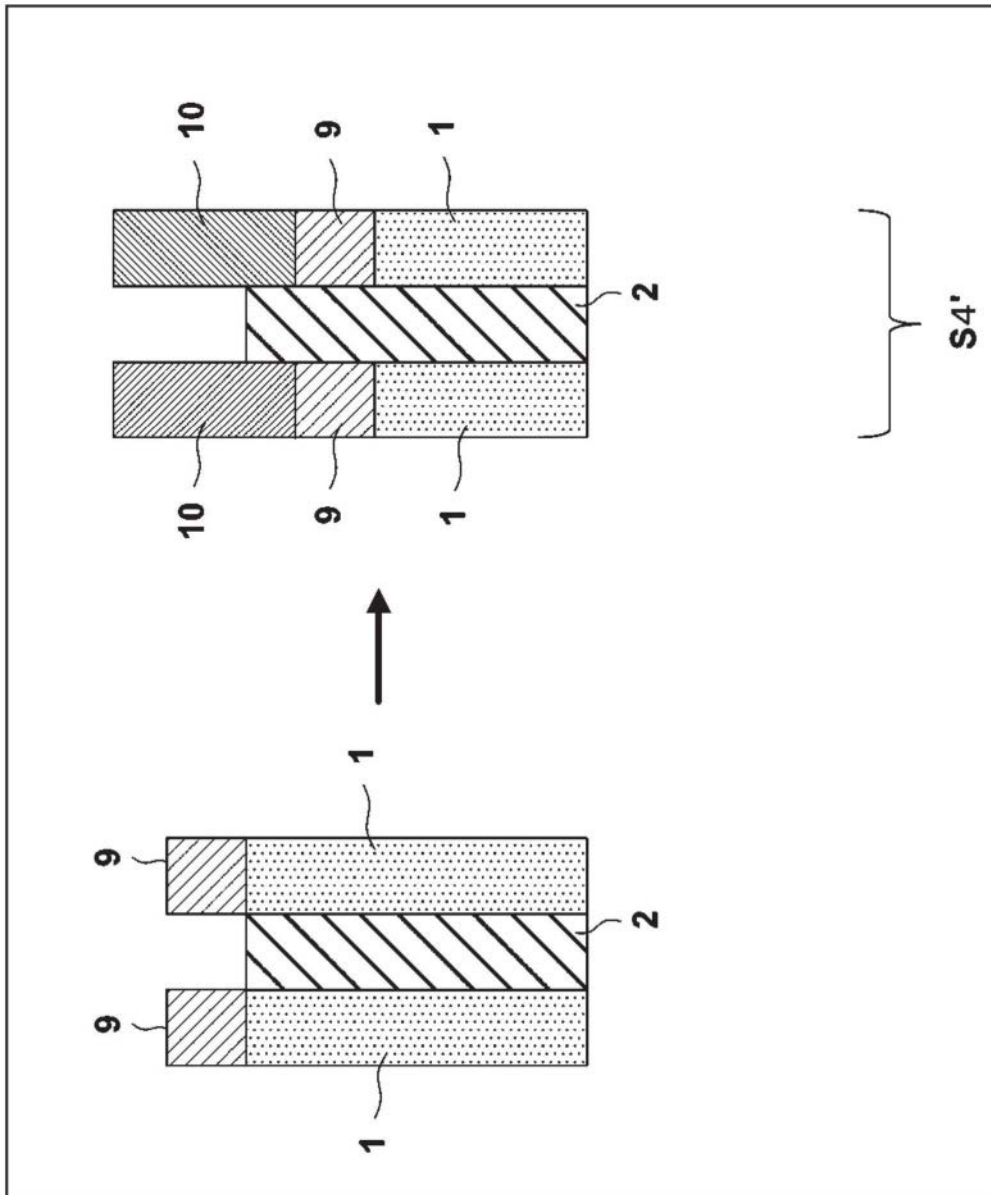


图18B