

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 3 区分

【発行日】平成 18 年 1 月 5 日 (2006.1.5)

【公表番号】特表 2005-515655 (P2005-515655A)

【公表日】平成 17 年 5 月 26 日 (2005.5.26)

【年通号数】公開・登録公報 2005-020

【出願番号】特願 2003-502952 (P2003-502952)

【国際特許分類】

H 0 3 F 3/217 (2006.01)

H 0 3 F 1/32 (2006.01)

【F I】

H 0 3 F 3/217

H 0 3 F 1/32

【手続補正書】

【提出日】平成 17 年 6 月 1 日 (2005.6.1)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

スイッチング増幅器であって、

入力と、増幅されたパルス幅変調出力信号を供給するための出力とを有する電力段と、
デジタルパルス幅変調入力信号を受信するための第 1 の入力、上記電力段の出力に結合され前記増幅されたパルス幅変調出力信号を受信するための第 2 の入力、および上記電力段の入力に結合された出力を有するデジタル訂正回路とを備え、

上記デジタル訂正回路は、訂正されたデジタルパルス幅変調信号を供給すべく前記デジタルパルス幅入力信号の立上りと立下りの両方で離散時間型パルス端訂正を行うことによ
って、訂正デジタルパルス幅変調信号を上記電力段の入力に供給し、電力段での増幅中に増幅されたパルス幅変調出力信号の非線形性を訂正することを特徴とするスイッチング増幅器。

【請求項 2】

前記デジタル訂正回路及び前記電力段はロードの入力ごとに単一の信号として前記訂正デジタルパルス幅変調信号を供給する請求項 1 に記載のスイッチング増幅器。

【請求項 3】

請求項 1 のスイッチング増幅器であって、上記デジタル訂正回路が、

デジタルパルス変調基準信号を受信するための第 1 の入力、上記増幅パルス変調出力信号を受信するための第 2 の入力、およびアナログ訂正信号を供給するための出力を有する積分エラー増幅器と、

上記積分エラー増幅器の上記出力に結合され上記アナログ訂正信号を受信するための入力、およびデジタル訂正信号を供給するための出力を有するアナログ デジタル変換器と、

上記アナログ デジタル変換器の上記出力に結合された第 1 の入力、上記デジタルパルス変調入力信号を受信するための第 2 の入力、および上記電力段の上記入力に結合された出力を有するデジタルパルス端訂正装置と、
を含むスイッチング増幅器。

【請求項 4】

上記デジタルパルス端訂正装置がタップ付き遅延線を有し、上記タップ付き遅延線は上記デジタル訂正信号に基づく所定の遅延または進行により上記デジタルパルス変調入力信号を訂正する請求項3のスイッチング増幅器。

【請求項5】

請求項3のスイッチング増幅器であって、上記積分エラー増幅器が、

上記デジタルパルス変調基準信号を受信するための第1の入力、上記増幅パルス変調出力信号を受信するための第2の入力、第3の入力、および出力とを有する第1の加算素子と、

上記第1の加算素子の上記出力に結合された入力、および出力を有する第1の積分器と、

上記第1の積分器の上記出力に結合された入力、および上記第1の加算素子の上記第3の入力に結合された出力を有する第2の積分器と、

上記第2の積分器の上記出力に結合された第1の入力、第2の入力、および出力を有する第2の加算素子と、

上記第2の加算素子の上記出力に結合された入力、および出力を有する第3の積分器と、

上記第3の積分器の上記出力に結合された入力、および上記第2の加算素子の上記第2の入力に結合された出力を有する第4の積分器と、

上記第1の積分器の上記出力に結合された第1の入力、上記第2の積分器の上記出力に結合された第2の入力、上記第3の積分器の上記出力に結合された第3の入力、上記第4の積分器の上記出力に結合された第4の入力、および上記アナログ訂正信号を供給するための出力を有するための第3の加算素子と、
を含むスイッチング増幅器。

【請求項6】

上記デジタルパルス変調基準信号を生成する為に、上記デジタルパルス変調入力信号に基づき電力段遅延とジッタと電源ノイズとの補償を行うデジタルパルス変調入力信号調整器を更に含む請求項3のスイッチング増幅器。

【請求項7】

スイッチング増幅器の非線形性を訂正する方法であって、

デジタルパルス変調入力信号を受信する工程と、

加算結果を生成する為に増幅パルス変調出力信号とデジタルパルス変調基準信号とを合計する工程と、

アナログ訂正信号を生成する為に上記加算結果を積分する工程と、

上記アナログ訂正信号をデジタル訂正信号に変換する工程と、

訂正デジタルパルス変調信号を生成する為に上記デジタルパルス変調入力信号の立上げりおよび立下りの両方に上記離散時間型パルス端訂正を適用することによって上記デジタルパルス変調入力信号に離散時間型パルス端訂正を適用する工程と、

上記増幅パルス変調出力信号を生成する為に上記スイッチング増幅器の上記訂正デジタルパルス変調信号を増幅する工程と、
を備えることを特徴とする方法。

【請求項8】

請求項7の方法であって、

上記デジタルパルス変調入力信号を調整することで上記デジタルパルス変調基準信号を生成する工程を更に備える方法。