

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号
特許第4697397号
(P4697397)

(45) 発行日 平成23年6月8日 (2011.6.8)

(24) 登録日 平成23年3月11日 (2011.3.11)

(51) Int. Cl.	F I
HO 1 L 33/32 (2010.01)	HO 1 L 33/00 1 8 6
HO 1 L 27/04 (2006.01)	HO 1 L 27/04 H
HO 1 L 21/822 (2006.01)	HO 1 L 27/15 A
HO 1 L 27/15 (2006.01)	

請求項の数 3 (全 28 頁)

(21) 出願番号	特願2005-39649 (P2005-39649)	(73) 特許権者	000106276
(22) 出願日	平成17年2月16日 (2005.2.16)		サンケン電気株式会社
(65) 公開番号	特開2006-228904 (P2006-228904A)		埼玉県新座市北野3丁目6番3号
(43) 公開日	平成18年8月31日 (2006.8.31)	(74) 代理人	100072154
審査請求日	平成20年1月11日 (2008.1.11)		弁理士 高野 則次
		(72) 発明者	佐藤 純治
			埼玉県新座市北野三丁目6番3号 サンケン電気株式会社内
		(72) 発明者	田嶋 未来雄
			埼玉県新座市北野三丁目6番3号 サンケン電気株式会社内
		(72) 発明者	杵 哲次
			埼玉県新座市北野三丁目6番3号 サンケン電気株式会社内
			最終頁に続く

(54) 【発明の名称】 複合半導体装置

(57) 【特許請求の範囲】

【請求項 1】

半導体発光素子部とこの半導体発光素子部を過電圧から保護するための保護素子部とを含む複合半導体装置であって、

前記半導体発光素子部は、一方の主面と他方の主面とを有し且つ導電性を有し且つ第1導電型を有する半導体基板と、互いに対向する第1及び第2の主面と前記第1の主面から前記第2の主面に至る傾斜側面とを有し且つ前記第2の主面が前記半導体基板の一方の主面に電氣的及び機械的に結合されている発光半導体領域と、前記発光半導体領域の前記第1の主面に配置された第1の電極と、前記半導体基板に接続された第2の電極とを備え、前記保護素子部は、前記半導体基板の延長部分と前記発光半導体領域の前記傾斜側面に光透過性を有する絶縁膜を介して配置された光透過性を有する第2導電型半導体膜とから成り、

前記第2導電型半導体膜の一端部分は前記半導体基板の前記延長部分に p n 接合接触し、前記第2導電型半導体膜の他端部分は前記第1の電極に接続され、

前記第1の電極は光透過性を有し、

前記発光半導体領域は前記半導体基板の一方の主面上に気相成長された半導体又は前記半導体基板に熱圧着で貼り合わせた半導体からなることを特徴とする複合半導体装置。

【請求項 2】

前記第2導電型半導体膜は前記第1の電極の上を覆う部分を有し、前記覆う部分は前記第1の電極を保護する機能を有していることを特徴とする請求項1記載の複合半導体装置

。

【請求項 3】

前記第 1 の電極は、パッド電極機能を有している部分を備えていることを特徴とする請求項 1 又は 2 記載の複合半導体装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は半導体発光素子部とこれを過電圧から保護するための保護素子部とを有する複合半導体装置に関する。

【背景技術】

10

【0002】

近年、半導体発光素子として、365nm～550nm程度範囲内の波長の光を放射させることが可能な窒化物半導体材料を使用した発光素子が注目されている。

【0003】

ところで、窒化物半導体材料を使用した発光素子の静電破壊耐量は例えば100V程度と比較的低い。静電破壊の問題を解決するために、サファイア基板上に発光ダイオードとこれを保護するための保護素子とを設けることが後記特許文献1及び2に開示されている。即ち、特許文献1及び2にはサファイア基板上に発光ダイオードを設けると共に、保護用pn接合ダイオードを設け、これ等を導体によって逆並列接続することが開示されている。この様に保護用pn接合ダイオードを発光ダイオードに逆並列接続すると、発光ダイオードに順方向電圧が印加されている時に、保護用pn接合ダイオードは逆方向バイアス状態となり、電流は発光ダイオードを通して流れ、保護用pn接合ダイオードを通してほとんど流れない。逆に、発光ダイオードに逆方向電圧が印加されている時には、保護用pn接合ダイオードが順バイアス状態となり、保護用pn接合ダイオードの順方向の立上り電圧（導通開始電圧）よりも高い電圧が印加された時に保護用pn接合ダイオードが導通状態となり、発光ダイオードの電圧が保護用pn接合ダイオードの順方向電圧に制限される。

20

【0004】

しかし、特許文献1及び2に開示されている上記のサファイア基板上に発光ダイオードと保護用pn接合ダイオードとを分離して横方向に並べて配置すると、保護用pn接合ダイオードの分だけ複合半導体装置のチップサイズが大きくなる。また、チップサイズを従来と同一とした場合には発光ダイオードの有効発光面積が低減し、輝度の低下を招く。

30

更に、特許文献1及び2に開示されているように発光ダイオードと保護用pn接合ダイオードとを分離して配置すると、これ等を逆並列接続するための導体を引き回すことが必要になり、その分だけ複合半導体装置のサイズが大きくなる。

更に、特許文献1の保護用pn接合ダイオードは、発光ダイオードのためのエピタキシャル成長層と同時に形成されたエピタキシャル成長層を使用して構成されている。従って、保護用pn接合ダイオードの半導体層の厚さが発光ダイオードのエピタキシャル成長層の厚さに制限され、保護用pn接合ダイオードの順方向電圧を好ましい値に設定することが困難である。なお、保護用pn接合ダイオードの順方向電圧の好ましい値は、正常時に発光ダイオードに印加される逆方向電圧よりも高く、且つ発光ダイオードの許容最大逆方向電圧よりも低い値である。

40

更に、特許文献1の図8に示されている実施形態に従う発光ダイオードは、InGaNから成る活性層とこの一方の側に配置されたp型GaN層（pクラッド層）とこの他方の側に配置されたn型GaN層（nクラッド層）とから成り、保護用pn接合ダイオードはnクラッド層に連続しているn型GaN層と活性層と同一のInGaN層とpクラッド層と同一のp型GaN層とから成る。保護用pn接合ダイオードのn型GaN層に設けられたカソード電極は発光ダイオードのアノード電極に接続され、発光ダイオードのカソード電極はnクラッド層に接続されている。従って、発光ダイオードのカソード電極と保護用pn接合ダイオードのカソード電極とが共にn型GaN層に接続されているので、もしこ

50

れ等の相互間距離が短いと、これ等の相互間に電流が流れ、発光ダイオードに電流が流れない可能性がある。このため、発光ダイオードのカソード電極と保護用 p n 接合ダイオードのカソード電極との距離を十分に大きくすることが必要になり、複合半導体装置のサイズが必然的に大きくなる。

特許文献 1 の図 1 には、発光ダイオードの p 型 GaN 層 (p クラッド層) の延長部分の抵抗を発光ダイオードのアノード電極とカソード電極との間に接続し、この抵抗を保護素子として使用する別の実施形態が開示されている。発光ダイオードのカソード電極を p 型クラッド層の延長部分に接触させると、この接触はショットキー接触又はこれに近い状態になる。従って、特許文献 1 の保護素子としての抵抗を含む複合半導体装置を図 29 の等価回路で示すことができる。即ち、この等価回路において、発光ダイオード LED のアノード電極 101 とカソード電極 102 との間にショットキーバリアダイオード SD が保護用抵抗 R3 を介して接続されている。保護用抵抗 R3 はアノード電極 101 とのショットキーバリアダイオード SD との間に介在する p 型 GaN 層 (p クラッド層) の長さに比例した値を有する。ショットキーバリアダイオード SD は発光ダイオード LED に対して保護用抵抗 R3 を介して順方向並列接続されている。従って、もし保護用抵抗 R3 の値が小さいと、発光ダイオードに順方向電圧が印加された時に、保護用抵抗 R3 を介して電流が流れ、発光ダイオードが発光しない。保護用抵抗 R3 の値を R3、発光ダイオード LED の順方向の抵抗値を R1、逆方向の抵抗値を r1、ショットキーバリアダイオード SD の順方向の抵抗値を R2、逆方向の抵抗値を r2 とした時、 $R2 + R3$ が R1 よりも十分に大きいことが発光ダイオード LED の発光条件であり、また、 $r2 + R3$ が r1 よりも十分に小さいことが保護用抵抗 R3 に基づいて保護機能を得る条件である。

上記条件を満足させるように p 型 GaN 層 (p クラッド層) の延長部分を設定することには困難を伴う。また、抵抗 R3 を得るために p クラッド層の延長部分を設けると、チップサイズが必然的に大きくなる。

【特許文献 1】特開平 10 - 65215 号公報

【特許文献 2】特開平 10 - 200159 号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

本発明が解決しようとする課題は、保護素子部を伴った半導体発光装置、即ち発光素子と保護素子との複合半導体装置の小型化を図ることが困難なことである。また、発光素子と受光素子と保護素子との一体化が要求されることがあるが、これ等を含む複合半導体装置の小型化を図ることが困難であった。

【課題を解決するための手段】

【0006】

上記課題を解決するための本発明は、半導体発光素子部とこの半導体発光素子部を過電圧から保護するための保護素子部とを含む複合半導体装置であって、

前記半導体発光素子部は、一方の主面と他方の主面とを有し且つ導電性を有し且つ第 1 導電性を有する半導体基板と、互いに対向する第 1 及び第 2 の主面と前記第 1 の主面から前記第 2 の主面に至る傾斜側面とを有し且つ前記第 2 の主面が前記半導体基板の一方の主面に電氣的及び機械的に結合されている発光半導体領域と、前記発光半導体領域の前記第 1 の主面に配置された第 1 の電極と、前記半導体基板に接続された第 2 の電極とを備え、前記保護素子部は、前記半導体基板の延長部分と前記発光半導体領域の前記傾斜側面に光透過性を有する絶縁膜を介して配置された光透過性を有する第 2 導電型半導体膜とから成り、

前記第 2 導電型半導体膜の一端部分は前記半導体基板の前記延長部分に p n 接合接触し、

前記第 2 導電型半導体膜の他端部分は前記第 1 の電極に接続され、

前記第 1 の電極は光透過性を有し、

前記発光半導体領域は前記半導体基板の一方の主面上に気相成長された半導体又は前記半導体基板に熱圧着で貼り合わせた半導体からなることを特徴とする複合半導体装置に係わ

10

20

30

40

50

るものである。

なお、本願において、光とは半導体発光素子部から放射される光を意味する。また、複合半導体装置とは保護素子部を伴った半導体発光装置を意味する。また、保護素子部とは、半導体発光素子部を過電圧から保護する機能を有する保護素子を意味する。

【0007】

請求項2に示すように、前記第2導電型半導体膜は前記第1の電極の上を覆う部分を有し、前記覆う部分は前記第1の電極を保護する機能を有していることが望ましい。前記第2導電型半導体膜の前記覆う部分が耐湿性又は防傷性又はこれらの両方を有する保護膜機能を有することによって、従来の保護膜を省くこと、又は従来の保護膜を保護膜機能の低いものに置き換えることが可能になり、小型化及び低コスト化が可能になる。

10

また、請求項3に示すように、第1の電極は、パッド電極機能を有している部分を備えていることが望ましい。

【発明の効果】

【0008】

本発明によれば次の効果を得ることができる。

(1) 発光半導体領域をその逆方向又は順方向又はこれ等の両方の過電圧から保護するための前記保護素子部が、前記発光半導体領域の傾斜側面に設けられているので、保護素子部を伴った半導体発光装置即ち複合半導体装置の小型化を達成することができる。

(2) 導電性を有している基板が使用されているので、基板によって半導体発光素子部と保護素子部との相互接続が容易に達成される。従って、半導体発光素子部と保護素子部との構成が単純化され、小型化及び低コスト化が達成される。

20

(3) 第2導電型半導体膜及び絶縁膜が光透過性を有するので、発光半導体領域の傾斜側面から光を外部に取り出すことができ、光の外部取り出し効率が向上する。

【発明を実施するための最良の形態】

【0009】

次に、図1～図28を参照して本発明の実施形態を説明する。

【実施例1】

【0010】

図1に示す本発明の実施例1に従う複合半導体装置は、半導体発光素子部（以下、発光素子部と言う。）1と保護素子部2とから成る。発光素子部1には半導体発光ダイオードが形成され、保護素子部2には発光素子部1を過電圧から保護するための保護ダイオードが形成されている。

30

【0011】

発光素子部1と保護素子部2とは共通の導電性基板としてのp型（第1導電型）のシリコン半導体基板3を使用して構成されている。半導体基板3の鎖線で区画して示す中央部分31は主として発光素子の構成に寄与し、中央部分31の延在部分としての外周部分32は主として保護素子の構成に寄与している。この半導体基板3の詳細は後述する。

【0012】

発光素子部1は、半導体基板3の中央部分31と、n型半導体層4、活性層5及びp型半導体層6から成る発光半導体領域（主半導体領域）7と第1の電極8と第2の電極9とから成る。

40

保護素子部2は、半導体基板3の中央部分31の延在部分としての外周部分32と絶縁膜10と第2導電型半導体膜としてのn型半導体薄膜11とから成る。

第1の電極8の大部分とn型半導体薄膜11は、耐湿性及び防傷性を有する例えばシリコン酸化膜（ SiO_2 ）から成る光透過性保護膜12によって覆われている。次に、図1の各部を詳しく説明する。

【0013】

導電性を有する基板としての半導体基板3は導電型決定用不純物としてボロン等の3族元素を含むp型単結晶シリコン基板から成り、一方の主面13と他方の主面14とを有する。この半導体基板3のp型不純物濃度は、例えば $5 \times 10^{18} \sim 5 \times 10^{19} \text{ cm}^{-3}$ 程度で

50

あり、抵抗率は $0.0001 \sim 0.01 \text{ } \Omega \cdot \text{cm}$ 程度である。従って、半導体基板 3 は導電性基板であり、発光素子部 1 の電流通路として機能する。更に、半導体基板 3 は、発光半導体領域 7 のエピタキシャル成長のための基板としての機能、及び発光半導体領域 7 と第 1 の電極 8 との機械的支持体としての機能を有する。半導体基板 3 の好ましい厚みは比較的厚い $200 \sim 500 \mu\text{m}$ である。半導体基板 3 の一方の主面 13 は平坦であっても差し支えない。しかし、1 枚の半導体ウエハから複数の複合半導体装置を作製する時に、比較的大きな面積を有する発光半導体領域 7 を図 3 に示すようにエッチングによって複数個に分割すると、必然的に半導体基板 3 もエッチングされて凹部即ち段部 33 が生じる。このエッチングにおいて、半導体基板 3 は発光半導体領域 7 をエッチングストッパとして機能している。なお、保護素子部 2 の複合化の有無に関係なく、ウエハを個別の半導体発光素子に分割する時に、2 つの発光半導体領域の相互間に分割のために必要な幅 ($w + w$) を有する段部 33 又は発光半導体領域 7 で覆われない部分が生じる。

【0014】

半導体基板 3 上には、一般に n 型クラッド層と呼ばれている n 型半導体層 4 と活性層 5 と一般に p 型クラッド層と呼ばれている p 型半導体層 6 とが順次に周知のエピタキシャル成長法によって形成されている。発光半導体領域 7 の各層 4、5、6 は 3 - 5 族化合物半導体の 1 種である周知の窒化物半導体から成る。従って、発光半導体領域 7 の n 型半導体層 4 とシリコン半導体基板 3 とはヘテロ接合である。図 1 では p 型半導体基板 3 に対して n 型半導体層 4 が接触しているが、これらのヘテロ接合界面の電圧降下は比較的小さい。即ち、p 型シリコン半導体基板 3 と窒化物半導体から成る n 型半導体層 4 との間に図示され

【0015】

n 型半導体層 4 は、図 1 において 1 つの層で示されているが、バッファ層と n 型半導体層との組み合わせで構成することができる。

図 1 において活性層 5 も 1 つの層で示されているが、実際には周知の多重量子井戸構造を有している。もし、ダブルヘテロ接合構造にすることが要求されない場合には、発光半導体領域 7 から活性層 5 を省くこともできる。

図 1 において、活性層 5 の上に配置された p 型半導体層 6 は 1 つの層で示されているが、この p 型半導体層 6 に周知の電流拡散層、コンタクト層等を含めることができる。

【0016】

発光半導体領域 7 は、互いに対向している第 1 及び第 2 の主面 15、16 と、傾斜を有する側面 17 とを有している。この実施例 1 では発光半導体領域 7 の第 1 の主面 15 が光取出しに利用され、第 2 の主面 16 が半導体基板 3 の一方の主面 13 に電氣的及び機械的に結合されている。

なお、この実施例 1 では図 2 に示すように発光半導体領域 7 及び半導体基板 3 が平面的に見て四角形のパターンを有しているが、それぞれを平面的に見て円形パターン又は別の任意のパターンとすることができる。また、半導体基板 3 を四角形パターンとし、発光半導体領域 7 のみを円形パターン又は任意のパターンとすることもできる。

【0017】

発光半導体領域 7 の上に配置された第 1 の電極 8 は、第 1 の部分としての光透過性電極 18 と第 2 の部分としてのボンディングパッド電極 19 とから成る。光透過性電極 18 は発光半導体領域 7 の第 1 の主面 15 のほぼ全体に配置され、且つ p 型半導体層 6 に電氣的に接続されている。この光透過性電極 18 は、一般に ITO と呼ばれている酸化インジウム (In_2O_3) と酸化錫 (SnO_2) との混合物から成る 100 nm 程度の膜とすることが望ましい。しかし、光透過性電極 18 を ITO 以外の ZnO (酸化亜鉛)、 Ag (銀) 等の別の材料で光透過可能な厚みに形成することもできる。ボンディングパッド電極 19

は発光半導体領域 7 の第 1 の主面 1 5 の面積よりも小さい面積を有するように形成され且つ A 1 又は A u 等から成る外部接続用ワイヤを結合することができる金属からなり、光透過性電極 1 8 に接続されている。このボンディングパッド電極 1 9 は光透過性電極 1 8 よりも厚く形成され且つ光を実質的に透過させないので、図 2 で鎖線で示すように発光半導体領域 7 の第 1 の主面 1 5 の中央部分に限定的に配置されている。

【 0 0 1 8 】

第 2 の電極 9 は半導体基板 3 の他方の主面 1 4 に接続されている。なお、半導体基板 3 は導電性を有するので、第 2 の電極 9 を半導体基板 3 の一方の主面 1 3 の外周部分に接続することもできる。

【 0 0 1 9 】

発光半導体領域 7 を静電気等の過電圧から保護するための保護素子部 2 の一部としての n 型半導体薄膜 1 1 は、p 型の半導体基板 3 の外周部分 3 2 に p n 接触している一端部分と、絶縁膜 1 0 を介して発光半導体領域 7 の側面 1 7 上に配置されている部分と、第 1 の電極 8 の一部である光透過性電極 1 8 に電氣的に接続されている他端部分とを有する。この n 型半導体薄膜 1 1 と p 型の半導体基板 3 との界面の p n 接合が保護ダイオードとして機能する。発光半導体領域 7 の側面 1 7 が傾斜しているために、平面的に見て即ち半導体基板 3 の一方の主面 1 3 に対して垂直な方向から半導体基板 3 を見て、保護素子部 2 の一部としての n 型半導体薄膜 1 1 が半導体基板 3 の内側に配置されている。

この実施例 1 では、傾斜している側面 1 7 からの光取出しを可能にするために、絶縁膜 1 0 は 1 n m ~ 2 n m 程度に形成され、また n 型半導体薄膜 1 1 も 1 n m ~ 2 n m 程度に形成され、それぞれが光透過性を有する。また、n 型半導体薄膜 1 1 と光透過性電極 1 8 とを覆う保護膜 1 2 も光透過性を有する材料及び厚さに形成されている。n 型半導体薄膜 1 1 に光透過性が要求されないか、又は光透過性が低くても差し支えない場合は、n 型半導体薄膜 1 1 の厚みを 1 n m ~ 1 μ m の範囲で任意に変えること、又は n 型半導体薄膜 1 1 を 1 μ m よりも厚い n 型半導体厚膜に変えることができる。

【 0 0 2 0 】

図 1 の n 型半導体薄膜 1 1 はアモルファス（非晶質）シリコンで形成されているが、この代りに例えば I T O、Z n O、S n O₂、I n₂O₃、Z n S、Z n S e、Z n S b₂O₆、C d O、C d I n₂O₄、M g I n₂O₄、Z n G a₂O₄、C d G a₂O₄、G a₂O₃、G a I n₃、C d S n O₄、I n G a M g O₄、I n G a s Z n O₄、Z n₂I n₂O₅、A g S b O₃、C d₂S b₂O₇、C d₂G e O₄、A g I n O₂、C d S、C d S e 等で形成することもできる。また、n 型半導体薄膜 1 1 の代わりに n 型半導体厚膜を設けることもできる。

半導体薄膜 1 1 は、蒸着、又は C V D、又は印刷（塗布）、又はスパッタ等の周知の方法で形成される。

【 0 0 2 1 】

この実施例では発光半導体領域 7 の側面 1 7 の全周を囲むように n 型半導体薄膜 1 1 が形成されているが、側面 1 7 の一部のみに半導体薄膜 1 1 を形成することもできる。しかし、側面 1 7 の全周又はできるだけ多くの部分に半導体薄膜 1 1 を形成することが望ましい。これにより、n 型半導体薄膜 1 1 を薄く形成しても、所望の電流容量を得ることが可能になる。

【 0 0 2 2 】

図 1 の複合半導体装置の発光素子部 1 は図 4 の発光素子としての発光ダイオード 4 1 の機能を有し、保護素子部 2 は図 4 の保護素子としての保護ダイオード 4 2 の機能を有する。図 1 の第 1 及び第 2 の電極 8、9 は図 4 の第 1 及び第 2 の端子 4 3、4 4 として機能する。従って、発光素子部 1 に基づく発光ダイオード 4 1 に対して保護素子部 2 に基づく保護ダイオード 4 2 は逆方向並列に接続されている。

【 0 0 2 3 】

保護ダイオード 4 2 の順方向電圧即ち順方向の立上り電圧（導通開始電圧）は、発光ダイオード 4 1 の許容最大逆方向電圧（逆方向耐電圧）よりも低く設定される。また、保護

10

20

30

40

50

ダイオード４２の順方向電圧は、正常時に発光ダイオード４１に印加される逆方向電圧よりも高いことが望ましい。発光ダイオード４１に異常な逆方向の電圧が印加されると、保護ダイオード４２が導通し、発光ダイオード４１の電圧が保護ダイオード４２の順方向電圧に抑えられ、発光ダイオード４１に逆方向のサージ電圧等の過電圧が印加されることを阻止でき、発光ダイオード４１を破壊から保護することができる。

なお、保護ダイオード４２をツエナーダイオード等の定電圧ダイオードで構成することもできる。この定電圧ダイオードの逆方向の降伏電圧は、発光ダイオード４１に対して正常時に順方向に印加される電圧と許容最大順方向電圧（順方向耐電圧）との間であることが望ましい。これにより、定電圧ダイオードの逆方向降伏電圧以上の電圧が発光ダイオード４１に印加されることを防ぐことができ、発光ダイオード４１をサージ電圧等の順方向の過電圧から保護することができる。定電圧ダイオードの順方向電圧は保護ダイオード４２の順方向電圧と同一であることが望ましい。

定電圧ダイオードを設けると、発光ダイオード４１を逆方向と順方向との両方の過電圧から保護することができる。もし、発光ダイオード４１を逆方向の過電圧から保護することが要求されない場合は、定電圧ダイオードの順方向電圧を任意に設定し、定電圧ダイオードによって発光ダイオード４１を順方向の過電圧から保護する。

【００２４】

本実施例の複合半導体装置は次の効果を有する。

（１） 発光半導体領域７の側面１７上に保護素子部２の一部を配置し、且つ発光半導体領域７が設けられない半導体基板３の外周部分３２を保護素子部２の一部として使用する構成であるので、半導体基板３の一方の主面１３に対する発光半導体領域７の占有面積の実質的な低減を伴わないで過電圧保護機能を得ることができる。要するに、従来と同一の光出力を得る場合には、複合半導体装置の小型化を達成することができる。また、複合半導体装置を従来と同一寸法に形成する場合には、従来よりも光出力を大きくすることができる。

（２） 発光半導体領域７の側面１７が傾斜しているので、平面的に見て保護素子部２の一部としてのｎ型半導体薄膜１１を半導体基板３の内側に配置することができ、複合半導体装置の小型化を良好に達成することができる。

（３） 発光素子部１と保護素子部２とで共通の半導体基板３を使用し、且つｎ型半導体薄膜１１を第１の電極８に直接に接続する構成であるので、図４に示すように発光ダイオード４１に保護ダイオード４２を並列接続する構成及び工程を簡略化することができ、複合半導体装置の小型化及び低コスト化を達成することができる。

（４） ｎ型半導体薄膜１１を、生産性に優れた蒸着、ＣＶＤ、スパッタ、スクリーン印刷等で形成できるので、保護素子の製造コストの低減を図ることができる。

（５） 絶縁膜１０、ｎ型半導体薄膜１１、保護膜１２が光透過性を有するので、発光半導体領域７の側面１７から光を外部に取り出すことができ、光の外部取り出し効率が向上する。

【実施例２】

【００２５】

図５に示す実施例２に従う複合半導体装置は、変形した保護素子部２ａを設け、この他は図１と同一に構成したものである。従って、図５、及び後述する図６～図２８において図１と実質的に同一の部分には同一の符号を付し、また、図５～図２８において相互に共通する部分には同一の符号を付し、その説明を省略する。

【００２６】

図５の保護素子部２ａは、図１の保護素子部２から絶縁膜１０を省き、この他は図１と同一に形成したものに相当する。絶縁膜１０が省かれているので、図５ではｎ型半導体薄膜１１が発光半導体領域７の側面１７に直接に接触している。しかし、ｎ型半導体薄膜１１を活性層５よりも大きなバンドギャップを有する材料、好ましくは発光半導体領域７の各層４、５、６よりも大きなバンドギャップを有する材料で形成することによってｎ型半導体薄膜１１から発光半導体領域７へ又はこの逆のリーク電流は極めて小さくなり、実用

10

20

30

40

50

上問題がない。

従って、図 5 の実施例によっても図 1 の実施例と同一の効果を得ることができる。

【実施例 3】

【0027】

図 6 に示す実施例 3 の複合半導体装置は、変形された保護素子部 2 b を設けた他は図 1 と同一に形成したものである。

【0028】

図 6 の保護素子部 2 b は光透過性電極 1 8 と同一材料（例えば ITO）から成る n 型半導体薄膜 1 1 a を設け、この他は図 1 と同一に構成したものである。図 6 の n 型半導体薄膜 1 1 a は光透過性電極 1 8 と同一材料であるので、両者を同一工程で形成し、連続させることができる。これにより、複合半導体装置の製造工程の簡略化を図ることができる。なお、光透過性電極 1 8 が n 型半導体薄膜であっても、p 型半導体層 6 との間の障壁はさほど高くないので実用上問題ない。

本実施例 3 は上記効果の他に図 1 の実施例 1 と同一の効果も有する。

【0029】

図 6 の変形として図 6 を図 5 と同様に絶縁膜 1 0 を省き、n 型半導体薄膜 1 1 を発光半導体領域 7 の側面 1 7 に直接に形成することもできる。

【実施例 4】

【0030】

図 7 の実施例 4 の複合半導体装置は、変形された発光素子部 1 a 及び保護素子部 2 c を設けた他は図 1 と同一に形成したものである。

変形された発光素子部 1 a は図 1 の保護膜 1 2 の代りに光透過性を有する n 型半導体薄膜 1 1 の延在部分 1 2 a を光透過性電極 1 5 の上に配置し、この他は図 1 と同一に形成したものに相当する。図 7 の保護素子部 2 c は図 1 の保護素子部 2 から保護膜 1 7 を省き、この他は図 1 と同一に形成したものに相当する。

【0031】

この実施例 4 では、n 型半導体薄膜 1 1 の延在部分 1 2 a が光透過性電極 1 5 の保護膜として機能しているので、保護膜の形成を省くことができ、この分だけコストの低減を図ることができる。

なお、図 7 の実施例 4 は図 1 の実施例 1 と同一の効果も有する。

【実施例 5】

【0032】

図 8 の実施例 5 の複合半導体装置は、変形された保護素子部 2 d を設け、この他は図 1 と同一に形成したものである。

【0033】

図 8 の保護素子部 2 d は図 1 の保護素子部 2 に p 型半導体薄膜 5 0 を追加し、この他は図 1 と実質的に同一に形成したものである。図 8 の p 型（第 1 導電型）半導体薄膜 5 0 は p 型の半導体基板 3 の外周部分 3 2 に低抵抗接触して電氣的に接続されている一端部分と絶縁膜 1 0 を介して発光半導体領域 7 の側面 1 7 に対向配置されている部分とを有する。n 型（第 2 導電型）半導体薄膜 1 1 は p 型半導体薄膜 5 0 に p n 接触している一端部分と絶縁膜 1 0 を介して発光半導体領域 7 の側面 1 7 に対向配置されている部分と光透過性電極 1 5 に低抵抗接触して電氣的に接続されている他端部分とを有する。保護膜 1 2 は p 型半導体薄膜 5 0 と n 型半導体薄膜 1 1 との両方を被覆している。

なお、p 型半導体薄膜 5 0 は、アモルファスシリコン、NiO、Cu₂O、FeO、CuAlO₂、CuGaO₂、SrCu₂O₂等で形成することができる。

【0034】

図 8 の実施例 5 では p 型半導体薄膜 5 0 と n 型半導体薄膜 1 1 との間の p n 接合が図 4 の保護ダイオード 4 2 と同様に機能する。

【0035】

なお、図 8 の実施例 5 においても、図 5 と同様に絶縁膜 1 0 を省くこと、図 6 と同様に

10

20

30

40

50

n型半導体薄膜11を光透過性電極15と同一材料で形成すること、図7と同様にn型半導体薄膜11を光透過性電極15の上に延在させて保護膜12を省くことができる。

【実施例6】

【0036】

図9の実施例6の複合半導体装置は、変形された発光素子部1bと保護素子部2eを設け、その他は図1と同一に形成したものである。従って、図9において図1と同一の部分には同一の符号を付してその説明を省略する。

【0037】

図9の発光素子部1bはn型シリコン半導体基板3aを有する他は図1と同一に形成されている。図9の保護素子部2eは図8と同様にp型半導体薄膜50を有し、更に金属層51を有する。金属層51は半導体基板3の外周部分32の一方の主面13上に配置された部分と絶縁膜10を介して発光半導体領域7の側面17に対向配置されている部分とを有する。

10

【0038】

p型半導体薄膜50は絶縁膜10を介して発光半導体領域7の側面17に対向配置されている部分と金属層51に低抵抗接触して電氣的に接続されている部分とを有する。図9のn型半導体薄膜11は図8と同様にp型半導体薄膜50にpn接触している部分と光透過性電極18に低抵抗接触して電氣的に接続されている部分とを有する。

【0039】

図9の実施例6は図8の実施例5に金属層51を追加した点を除いて図8と実質的に同一に構成したものであるので、実施例5と同一の効果を有する。

20

なお、図9では金属層51を有するので、n型半導体基板3aが使用されている。しかし、図9では半導体基板3aの導電型がp型半導体薄膜50に拘束されないので、半導体基板3aの導電型をp型に変えることもできる。

【0040】

図9の実施例6においても、図5と同様に絶縁膜10を省くこと、図6と同様にn型半導体薄膜11を光透過性電極18と同一材料で形成すること、図7と同様にn型半導体薄膜11を光透過性電極18の上に延在させて保護膜12を省くことができる。

【実施例7】

【0041】

30

図10の実施例7の複合半導体装置は、変形された発光素子部1bと保護素子部2fを設け、この他は図1と同一に形成したものである。

【0042】

図10の発光素子部1bはn型シリコン半導体基板3aを有する他は図1と同一に形成されている。図10の保護素子部2fは、n型の第1の半導体薄膜61とp型の第2の半導体薄膜62とn型の第3の半導体薄膜63とを有する。n型の第1の半導体薄膜61はn型の半導体基板3aに接触している部分と発光半導体領域7の側面17上に絶縁膜10を介して配置されている部分とを有する。n型の第1及び第3の半導体薄膜61、63は、図1のn型半導体薄膜11と同一材料によって同一方法で形成されている。p型の第2の半導体薄膜62はn型の第1の半導体薄膜61にpn接触している部分と絶縁膜10を介して発光半導体領域7の側面17上に配置された部分とを有する。このp型の第2の半導体薄膜62は図8及び図9に示されているp型半導体薄膜50と同一材料によって同一方法で形成されている。n型の第3の半導体薄膜63はp型の第2の半導体薄膜62にpn接触している部分と光透過性電極18に接続されている部分とを有する。第1、第2及び第3の半導体薄膜61、62、63は発光半導体領域7の側面17に対向配置された部分を有し且つ互いに重ねられた部分を有してnpn3層ダイオードを構成している。

40

【0043】

図10の複合半導体装置の等価回路を図11で示すことができる。図11の発光素子としての発光ダイオード41は発光素子部1bに対応し、保護素子としてのnpn3層ダイオード42aは保護素子部2fに対応し、第1の端子43は第1の電極8に対応し、第2

50

の端子 4 4 は第 2 の電極 9 に対応している。発光ダイオード 4 1 に並列接続された n p n 3 層ダイオード 4 2 a は、一般にダイアック (D I A C) 又は双方向性ダイオードと呼ばれるものであって、逆方向に接続された第 1 のダイオード D1 と順方向に接続された第 2 のダイオード D2 との直列回路で示すことができる。なお n p n 3 層ダイオード 4 2 a を逆方向の第 1 のダイオード D1 と順方向の第 2 のダイオード D2 との並列回路で示すこともある。n p n 3 層ダイオード 4 2 a の順方向及び逆方向の降伏電圧は図 4 に関係して説明した定電圧ダイオードと同様に設定される。即ち、n p n 3 層ダイオード 4 2 a に第 2 の端子 4 4 から第 1 の端子 4 3 に向う逆方向の電圧が印加された時の降伏電圧は、発光ダイオード 4 1 の許容最大逆方向電圧 (逆方向耐電圧) よりも低く且つ正常時に発光ダイオード 4 1 に逆方向に印加される電圧よりも高いことが望ましい。また、n p n 3 層ダイオード 4 2 a に第 1 の端子 4 3 から第 2 の端子 4 4 に向う順方向の電圧が印加された時の降伏電圧は、正常時において発光ダイオード 4 1 に順方向に印加される電圧と許容最大順方向電圧 (順方向耐電圧) との間であることが望ましい。発光ダイオード 4 1 に印加される最大電圧は n p n 3 層ダイオード 4 2 a の電圧に制限されるので、発光ダイオード 4 1 を順方向及び逆方向の過電圧から保護することができる。

10

【 0 0 4 4 】

図 1 0 の実施例 7 の保護素子部 2 f の構造は、図 1 の実施例 1 に類似しているので、実施例 7 によっても実施例 1 と同一の効果を得ることができる。

【 0 0 4 5 】

図 1 0 の実施例 7 においても、図 5 と同様に絶縁膜 1 0 を省くこと、図 6 と同様に n 型の第 3 の半導体薄膜 6 3 を光透過性電極 1 8 と同一材料で形成すること、図 7 と同様に n 型の第 3 の半導体薄膜 6 3 を光透過性電極 1 8 の上に延在させて保護膜 1 2 を省くことができる。

20

また、図 1 0 において、第 1 の半導体薄膜 6 1 と半導体基板 3 a との間に点線で示すように金属層 5 1 a を配置することができる。このように金属層 5 1 a を配置した場合には半導体基板 3 a を p 型に変えることもできる。

【 実施例 8 】

【 0 0 4 6 】

図 1 2 の実施例 8 の複合半導体装置は、変形された保護素子部 2 g を設け、この他は図 1 と同一に形成したものである。

30

【 0 0 4 7 】

図 1 2 の保護素子部 2 g は図 1 2 の n 型半導体薄膜 1 1 の代りにショットキー電極として機能する金属膜 7 0 を設け、この他は図 1 と同一に形成したものである。金属膜 7 0 は半導体基板 3 の外周部分 3 2 の一方の主面 1 3 上に配置された一端部分と発光半導体領域 7 の側面 1 7 上に絶縁膜 1 0 を介して配置された部分と光透過性電極 1 8 に接続された他端部分とを有する。

【 0 0 4 8 】

金属膜 7 0 は p 型半導体基板 3 に対してショットキー接触し、ショットキーダイオードを構成している。ショットキー接触を得るための金属膜 7 0 を、T i 、P t 、C r 、A l 、S m 、P t S i 、P d₂ S i 等から選択された材料で形成することができる。金属膜 7 0 と半導体基板 3 とに基づくショットキーダイオードは図 4 の p n 接合から成る保護ダイオード 4 2 と同様な機能を有し、発光素子部 1 に基づく発光ダイオード 4 1 に逆方向並列に接続されている。従って、図 1 2 の実施例 8 によっても実施例 1 と同様な効果を得ることができる。

40

【 実施例 9 】

【 0 0 4 9 】

図 1 3 の実施例 9 の複合半導体装置は、変形された保護素子部 2 h を設け、この他は図 1 と同一に形成したものである。

【 0 0 5 0 】

図 1 3 の保護素子部 2 h は、p 型半導体基板 3 の外周部分 3 2 の一方の主面に n 型半導

50

体領域 34 を有し、且つこの n 型半導体領域 34 と光透過性電極 18 とを接続するための金属膜 71 を有する。図 13 では n 型半導体領域 34 が半導体基板 3 の中央部分 31 に少しはみ出しているが、外周部分 32 の中のみに設けることもできる。金属膜 71 は n 型半導体領域 34 に低抵抗接触して電氣的に接続されている一端部分と発光半導体領域 7 の側面 17 上に絶縁膜 10 を介して配置された部分と光透過性電極 18 に低抵抗接触して電氣的に接続されている他端部分とを有する。

【0051】

n 型半導体領域 34 と p 型半導体基板 3 との間の p n 接合に基づくダイオードは、図 4 の保護ダイオード 42 と同様に発光素子部 1 の発光ダイオード 41 に逆方向並列に接続され、保護ダイオード 42 と同様に発光ダイオード 41 を過電圧から保護する。

10

【0052】

図 13 の複合半導体装置においても、保護素子部 2h を構成する金属膜 71 が半導体半導体領域 7 の側面 17 上に絶縁膜 10 を介して配置され、且つ発光ダイオード 41 の発光機能に無関係な半導体領域 3 の外周部分 32 に保護ダイオードのための n 型半導体領域 34 が形成されているので、発光半導体領域 7 の第 1 の主面 15 の面積を従来と同一とした場合には、複合半導体装置を従来よりも小型にすることができる。即ち、図 3 によって既に説明したように半導体基板 3 の外周部分 32 は発光ダイオードのみを構成する場合においても必然的に生じる部分である。また、n 型半導体領域 34 はエッチングストッパー機能を得るために設けられることが多い。従って、外周部分 32 に保護素子としての p n 接合ダイオードを形成しても、複合半導体装置の外形寸法の実質的な増大を招かない。このため、図 13 の実施例 9 によっても図 1 の実施例 1 と同様な効果を得ることができる。

20

【実施例 10】

【0053】

図 14 の実施例 10 の複合半導体装置は、変形された発光素子部 1b と保護素子部 2i を設け、この他は図 1 と同一に形成したものである。

【0054】

図 14 の発光素子部 1b は n 型シリコン半導体基板 3a を有する他は図 1 と同一に形成されている。図 14 の保護素子部 2i は半導体基板 3a の外周部分 32 が n 型（第 1 導電型）であり、この外周部分 32 の一方の主面に p 型（第 2 導電型）半導体領域 35 が形成されている点で図 1 と相違し、この他は図 1 と同一に形成されている。なお、図 14 では p 型半導体領域 35 が半導体基板 3a の中央部分 31 に少しはみ出しているが、外周部分 32 の中のみに形成することもできる。発光半導体領域 7 の側面 17 上に絶縁膜 10 を介して配置された n 型半導体薄膜 11 の一端部分は p 型半導体領域 35 に p n 接触し、他端部分は光透過性電極 18 に接続されている。従って、第 1 の電極 8 と第 2 の電極 9 との間に図 11 の発光ダイオード 41 と同様なものが形成され且つ図 11 の n p n 3 層ダイオード 42a と同様な保護素子が形成されている。即ち、図 14 の保護素子部 2i において、n 型半導体薄膜 11 と p 型半導体領域 35 との間の p n 接合によって図 11 の第 1 のダイオード D1 に相当するものが形成され、p 型半導体領域 35 と n 型半導体領域 3a との間の p n 接合で図 11 の第 2 のダイオード D2 に相当するものが形成されている。図 14 の保護素子部 2i における n p n 3 層ダイオードの特性を図 11 で説明した n p n 3 層ダイオード 42a と同様な特性にすることによって図 10 の実施例 7 と同一の過電圧保護機能を得ることができる。

30

40

【0055】

図 14 の実施例 10 は、保護素子部 2i が実施例 1 ~ 9 と同様な技術的思想で構成されているので、実施例 1 ~ 9 と同様な効果を有する。

【0056】

図 14 の実施例 10 においても、図 5 と同様に絶縁膜 10 を省くこと、図 6 と同様に n 型半導体薄膜 11 を光透過性電極 18 と同一材料で形成すること、図 7 と同様に n 型半導体薄膜 11 を光透過性電極 18 の上に延在させて保護膜 12 を省くことができる。

【実施例 11】

50

【 0 0 5 7 】

図 1 5 の実施例 1 1 の複合半導体装置は、変形された発光素子部 1 b と保護素子部 2 j を設け、この他は図 1 と同一に形成したものである。

【 0 0 5 8 】

図 1 5 の発光素子部 1 b は n 型シリコン半導体基板 3 a を有する他は図 1 と同一に形成されている。図 1 5 の保護素子部 2 j は、n 型（第 1 導電型）の半導体基板 3 a の外周部分 3 2 に一方の主面 1 3 側に形成された p 型（第 2 導電型）の第 1 の半導体領域 3 5 と n 型の第 2 の半導体領域 3 6 とを有する。p 型の第 1 の半導体領域 3 5 と n 型半導体基板 3 a との間に p n 接合が生じている。n 型の第 2 の半導体領域 3 6 は p 型の第 1 の半導体領域 3 5 の中に形成され、両者間に p n 接合が生じている。n 型の第 2 の半導体領域 3 6 を光透過性電極 1 8 に接続するための金属膜 7 1 が設けられている。金属膜 7 1 は発光半導体領域 7 の側面 1 7 上に絶縁膜 1 0 を介して配置されている部分と第 2 の半導体領域 3 6 に低抵抗接触して電氣的に接続されている一端部分と光透過性電極 1 8 に低抵抗接触して電氣的に接続されている他端部分とを有する。

10

【 0 0 5 9 】

図 1 5 の保護素子部 2 j は第 1 及び第 2 の電極 8 , 9 間に 2 つの p n 接合を有するので、図 1 1 の n p n 3 層ダイオード 4 2 a と同一の機能を有する。また、図 1 5 の保護素子部 2 j の n p n 3 層ダイオードは有効発光面積を低減させないように形成されているので、図 1 5 の実施例 1 1 は実施例 1 ~ 1 0 と同様な効果を有する。なお、図 1 5 では p 型の第 1 の半導体領域 3 5 が半導体基板 3 a の中央部分 3 1 に少しはみ出しているが、外周部分 3 2 の中のみに限定的に設けることもできる。また、n 型の第 2 の半導体領域 3 6 を半導体基板 3 a の中央部分 3 1 にはみ出るように形成することもできる。

20

【実施例 1 2 】

【 0 0 6 0 】

図 1 6 の実施例 1 2 の複合半導体装置は、変形された保護素子部 2 k を設け、この他は図 1 と同一に形成したものである。

【 0 0 6 1 】

図 1 6 の保護素子部 2 k は、保護素子とバリスタ特性とコンデンサ特性とを得るために、第 1 の金属層 8 1 とバリスタ特性及びコンデンサ特性を得ることができる半導体磁器から成る誘電体層 8 2 と第 2 の金属層 8 3 とを有している。第 1 の金属層 8 1 は半導体基板 3 の外周部分 3 2 の一方の主面 1 3 に配置された部分と発光半導体領域 7 の側面 1 7 上に絶縁膜 1 0 を介して配置された部分とを有する。誘電体層 8 2 は第 1 の金属層 8 1 の上に配置されている。第 2 の金属層 8 3 は誘電体層 8 2 の上に配置された部分と光透過性電極 1 8 に接続された部分とを有する。

30

【 0 0 6 2 】

図 1 6 の複合半導体装置を図 1 7 の等価回路で示すことができる。図 1 6 の第 1 及び第 2 の電極 8 , 9 は図 1 7 の第 1 及び第 2 の端子 4 3 , 4 4 に対応し、発光素子部 1 は発光ダイオード 4 1 に対応し、保護素子部 2 k は電圧非直線抵抗体即ちバリスタ V R とコンデンサ C とを組み合わせた保護素子 4 2 b に対応している。発光ダイオード 4 1 に並列接続されたバリスタ V R は図 1 1 の n p n 3 層ダイオード 4 2 a と同様に双方向ダイオードとして機能する。従って、バリスタ V R の導電開始電圧即ちバリスタ電圧は図 1 1 の n p n 3 層ダイオード 4 2 a と同一に設定するのが望ましい。誘電体層 8 2 と第 1 及び第 2 の金属層 8 1 , 8 3 とによってコンデンサ C も形成されている。コンデンサ C は発光ダイオード 4 1 に並列接続されているので、サージ電圧を吸収して発光ダイオード 4 1 を過電圧から保護する。保護素子 4 2 b は図 1 7 に示すようにバリスタ V R とコンデンサ C との両方の機能を有していることが望ましいが、いずれか一方のみの機能を有するように構成することもできる。保護素子 4 2 b を構成する誘電体層 8 2 の材料の選定によって主としてバリスタ機能を得ること、又は主としてコンデンサ機能を得ることができる。

40

【 0 0 6 3 】

図 1 6 の実施例 1 2 においても保護素子部 2 k を発光半導体領域 7 の側面 1 7 に沿って

50

設けているので、図 1 の実施例 1 と同一の効果を得ることができる。

【実施例 1 3】

【0064】

図 1 8 の実施例 1 3 の複合半導体装置は、変形された発光素子部 1 c と保護素子部 2 m を設け、この他は図 1 と同一に形成したものである。

【0065】

図 1 8 の発光素子部 1 c は金属基板 3 b を有する他は図 1 と同一に形成されている。図 1 8 の保護素子部 2 m は、図 1 6 の保護素子部 2 k と同様に図 1 7 に示すバリスタ VR とコンデンサ C とから形成するものであって、図 1 6 の第 1 の金属層 8 1 を省き、誘電体層 8 2 を金属基板 3 b の一方の主面上に直接に形成し、この他は図 1 6 と同一に形成したものである。図 1 8 に示すように金属基板 3 b を使用する場合であっても図 1 6 の第 1 の金属層 8 1 に相当するものを設けても差し支えないが、構成を簡略化するために図 1 8 では第 1 の金属層 8 1 を省いている。図 1 8 において鎖線で示すように金属基板 3 b の一部が第 2 の電極 9 として機能する。勿論、金属基板 3 b に独立の第 2 の電極を結合させることもできる。図 1 8 の実施例 1 3 によっても実施例 1 及び 1 6 と同様な効果を得ることができる。

【実施例 1 4】

【0066】

図 1 9 の実施例 1 4 の複合半導体装置は、変形された発光素子部 1 d を設け、この他は図 1 と同一に形成したものである。

【0067】

図 1 9 の発光素子部 1 d は変形された第 1 の電極 1 8 a を除いて図 1 と同一に形成されている。図 1 9 の第 1 の電極 1 8 a は、第 1 の部分としての帯状電極 1 8 a と第 1 の部分としてのボンディングパッド電極 1 9 とを有する。帯状電極 1 8 a は図 1 に示されている光透過性電極 1 8 の代りに設けられており、発光半導体領域 7 の第 1 の主面 1 5 上に配置され且つ平面的に見て格子状又は網目状又はストライプ状パターンに形成され、且つボンディングパッド電極 1 9 に接続されている。帯状電極 1 8 a は光透過性を有する導電体でも良いし、光透過性を有さない導電体でもよい。この帯状電極 1 8 a は発光半導体領域 7 に流す電流をボンディングパッド電極 1 9 よりも外周側に分散させる機能を有する。保護素子部 2 の n 型半導体薄膜 1 1 は帯状電極 1 8 a に接続されている。光は帯状電極 1 8 a の開口を介して外部に取り出される。

【0068】

図 1 9 の実施例 1 4 は図 1 の実施例 1 と同一構成の保護素子部 2 を有するので、実施例 1 と同一の効果を得る。

【0069】

なお、図 5 ~ 図 1 0、及び図 1 2 ~ 図 1 6、及び図 1 8 に示す実施例 1 ~ 1 3、及び後述する図 2 0、図 2 3 ~ 図 2 8 実施例 1 5 ~ 2 1 の光透過性電極 1 8 を図 1 9 の帯状電極 1 8 a に置き換えることができる。

【実施例 1 5】

【0070】

図 2 0 ~ 図 2 2 に示す実施例 1 5 の複合半導体装置は、発光素子と保護素子と受光素子即ち光 - 電気変換素子又は光センサとが複合化され、発光素子部 1 と保護素子部 2 と受光素子部 9 0 とを有する。

【0071】

図 2 0 及び図 2 1 に示す保護素子部 2 は、その平面形状が図 2 1 に示すように変形された他は図 1 及び図 2 と同一に構成されている。即ち、図 2 0 から保護膜 1 2 を省いて複合半導体装置を示す図 2 1 から明らかのように保護素子部 2 における保護素子用 n 型半導体薄膜 1 1 は、発光半導体領域 7 の側面 1 7 のほぼ半周即ち左半分と基板 3 の外周部分 3 2 のほぼ半周即ち左半分に配置されている。

なお、図 2 0 の保護素子部 2 の代りに図 8 の保護素子部 2 d、図 1 0 の保護素子部 2 f、

10

20

30

40

50

図 1 2 の保護素子部 2 g、図 1 3 の保護素子部 2 h、図 1 4 の保護素子部 2 i、又は図 1 5 の保護素子部 2 j 等を設けることができる。

【 0 0 7 2 】

受光素子部 9 0 は受光素子としてのホトダイオードを構成するための部分であって、基板 3 の延長部分としての外周部分 3 2 の右半分と、受光素子用 n 型半導体薄膜 9 1 と、受光素子用電極層 9 2 とから成る。

【 0 0 7 3 】

受光素子用 n 型半導体薄膜 9 1 は、保護素子用 n 型半導体薄膜 1 1 の下の絶縁膜 1 0 の延長部分に相当する光透過性を有する絶縁膜 1 0 ' の上に配置されている部分と p 型半導体基板 3 の外周部分 3 2 に p n 接触している部分とを有する。この受光素子用 n 型半導体薄膜 9 1 は、保護素子用 n 型半導体薄膜 1 1 と同一材料且つ同一方法で形成することができる。受光素子用電極層 9 2 は、受光素子用 n 型半導体薄膜 9 1 の上に金属を被着させることによって形成されている。なお、p 型半導体基板 3 及び受光素子用 n 型半導体薄膜 9 1 は発光半導体領域 7 から放射された光を吸収できる材料（例えばシリコン）で形成される。

【 0 0 7 4 】

図 2 0 及び図 2 1 の実施例 1 5 の複合半導体装置は、図 2 2 の等価回路で示すことができる。図 2 2 における発光ダイオード 4 1 と保護ダイオード 4 2 とは、実施例 1 と同様に発光素子部 1 と保護素子部 2 とで形成されている。ホトダイオード 9 3 は、受光素子部 9 0 によって形成されている。ホトダイオード 9 3 のアノードは図 2 0 の第 2 の電極 9 に対応する第 2 の端子 4 4 に接続され、カソードは図 2 0 の受光素子用電極層 9 2 に対応する第 3 の端子 9 4 に接続されている。

【 0 0 7 5 】

ホトダイオード 9 3 は、発光ダイオード 4 1 の発光状態の検出のために使用される。即ち、発光半導体領域 7 から放射された光の一部は p 型半導体基板 3 の外周部分 3 2 と受光素子用 n 型半導体領域 9 1 とで形成されている p n 接合に至り、ここで吸収されて電気パワーに変換される。更に詳細には、窒化物半導体から成る発光半導体領域 7 のバンドギャップはシリコン半導体基板 3 のバンドギャップよりも大きいので、シリコン半導体基板 3 のバンドギャップよりも大きなエネルギーを持った波長の光が発光半導体領域 7 から発生し、この光の一部がシリコン半導体基板 3 の外周部分 3 2 と受光素子用 n 型半導体薄膜 9 1 とから成るの受光素子部分 9 0 において電気エネルギーに変換される。図 2 2 においてホトダイオード 9 3 から出力を得るために第 2 の端子 4 4 及び第 3 の端子 9 4 に周知の出力回路（図示せず）が接続される。この出力回路は発光半導体領域 7 から放射された光量又は光束に所望の関数関係（例えば、比例関係）を有する出力電流又は電圧を出力する。

【 0 0 7 6 】

この実施例 1 5 は、実施例 1 と同一の効果を有する他に、次の効果を有する。

（ 1 ） 受光素子としてのホトダイオード 9 3 が発光素子としての発光ダイオード 4 1 に一体化されているので、発光ダイオード 4 1 の発光状態を正確且つ容易にモニターすることができる。また発光ダイオード 4 1 の明るさをホトダイオード 9 3 でモニターし、発光ダイオード 4 1 の明るさを制御することが可能になる。

（ 2 ） ホトダイオード 9 3 は p 型シリコン半導体基板 3 の外周部分 3 2 と発光半導体領域 7 の側面 1 7 に配置された受光素子用 n 型半導体薄膜 9 1 との組み合わせで構成されているので、ホトダイオード 9 3 を小型且つ安価に形成することができる。なお、既に説明したように p 型シリコン半導体基板 3 の外周部分 3 2 は発光素子を形成する時に必然的に生じる部分であるので、受光素子を設けることによる半導体基板 3 のサイズの実質的な増大を招かない。

（ 3 ） ホトダイオード 9 3 は保護ダイオード 4 2 と同一の材料及び同一の方法で形成されているので、複合半導体装置の低コスト化を達成できる。

（ 4 ） 第 2 の電極 9 を発光素子と保護素子と受光素子とで共用しているため、小型化及び低コスト化を達成できる。

【実施例 16】

【0077】

図23に実施例16の複合半導体装置の一部が示されている。この実施例16の複合半導体装置は、図20及び図21に示す実施例15の複合半導体装置の受光素子部90を受光素子部90aに変形し、且つ図20及び図21の保護素子部2の構成を図8の保護素子部2dに変形したものに相当する。

【0078】

図23の受光素子部90aは、図20及び図21の実施例15の受光素子部90と同様にシリコン半導体基板3の外周部分32の右半分と発光半導体領域7の側面17の右半分とに形成され、受光素子用のp型半導体薄膜95とn型半導体薄膜91と電極層92とを有する。

10

【0079】

受光素子用p型半導体薄膜95は図8の保護素子用p型半導体薄膜50と同一材料且つ同一方法で形成され、p型シリコン半導体基板3の外周部分32に電氣的に接続されている部分と光透過性を有する絶縁膜10'を介して発光半導体領域7の側面17上に配置されている部分とを有する。

【0080】

図23の受光素子用n型半導体薄膜91は、図8の保護素子用n型半導体薄膜11と同一材料且つ同一方法で形成され、且つp型半導体薄膜95にpn接触している部分と光透過性を有する絶縁膜10'を介して側面17に対向配置されている部分とを有する。受光素子用p型半導体薄膜95及び受光素子用n型半導体薄膜91は、発光半導体領域7から放射された光を吸収できる材料（例えばシリコン）で形成される。従って、受光素子用p型半導体薄膜95及び受光素子用n型半導体薄膜91とで形成されるホトダイオードは図20の実施例15のホトダイオードと同様に機能する。

20

【0081】

受光素子用電極層92は、図20と同様にn型半導体薄膜91に電氣的に接続されている。受光素子部90aにおけるp型シリコン半導体基板3の外周部分32はp型半導体薄膜95を第2の電極9に電氣的に接続する機能を有する。なお、この受光素子部90aにおける外周部分32は発光半導体領域7から放射された光を吸収できる材料から選択されたシリコン半導体から成るので、光導電効果を有し、発光半導体領域7から光が発生した時に導電率が増加する。

30

【0082】

図23の実施例16の複合半導体装置は、図20の実施例15と同一の効果を有する。

【0083】

図23の複合半導体装置の図示が省略されている保護素子部は、コストの低減のために図8と同様に形成されているが、この代りに図1の保護素子部2、図10の保護素子部2f、図12の保護素子部2g、図13の保護素子部2h、図14の保護素子部2i、又は図15の保護素子部2j等を設けることができる。

【実施例 17】

【0084】

40

図24に実施例17の複合半導体装置の一部が示されている。この実施例17の複合半導体装置は、図20及び図21に示す実施例15のp型シリコン半導体基板3をn型シリコン半導体基板3aに変形し、且つ受光素子部90をホトランジスタ機能を有する受光素子部90bに変形し、且つ図20及び図21の保護素子部2の構成を図10の保護素子部2fに変形したものに相当する。

【0085】

図24の受光素子部90bは、図20及び図21の実施例15の受光素子部90と同様にシリコン半導体基板3の外周部分32の右半分と発光半導体領域7の側面17の右半分とに形成され、npn型受光素子用のn型半導体薄膜61aとp型半導体薄膜62aとn型半導体薄膜63aと電極層92とを有する。

50

【0086】

受光素子用 n 型半導体薄膜 6 1 a は図 1 0 の保護素子用 n 型半導体薄膜 6 1 と同一材料及び同一方法で形成され、且つ n 型半導体基板 3 a の外周部分 3 2 に電氣的に接続された部分と光透過性を有する絶縁膜 1 0 ' を介して発光半導体領域 7 の側面 1 7 に対向配置された部分とを有する。なお、受光素子用 n 型半導体薄膜 6 1 a と n 型半導体基板 3 a の外周部分 3 2 との間に金属層を配置することができる。

【0087】

受光素子用 p 型半導体薄膜 6 2 a は図 1 0 の保護素子用 p 型半導体薄膜 6 1 と同一材料且つ同一方法で形成され、n 型半導体薄膜 6 1 a に p n 接触している部分と光透過性を有する絶縁膜 1 0 ' を介して発光半導体領域 7 の側面 1 7 上に配置されている部分とを有する。

10

【0088】

図 2 4 の受光素子用 n 型半導体薄膜 6 3 a は、図 1 0 の保護素子用 n 型半導体薄膜 6 3 と同一材料且つ同一方法で形成され、p 型半導体薄膜 6 2 a に p n 接触している部分と光透過性を有する絶縁膜 1 0 ' を介して側面 1 7 に対向配置されている部分とを有する。なお、受光素子用 n 型半導体薄膜 6 1 a、受光素子用 p 型半導体薄膜 6 2 a 及び受光素子用 n 型半導体薄膜 6 3 a は、発光半導体領域 7 から放射された光を吸収できる材料（例えばシリコン）で形成される。

【0089】

受光素子用電極層 9 2 は、n 型半導体薄膜 6 3 a に電氣的に接続されている。受光素子部 9 0 b における n 型シリコン半導体基板 3 a の外周部分 3 2 は n 型半導体薄膜 6 1 a を第 2 の電極 9 に電氣的に接続する機能を有する。なお、この受光素子部 9 0 b における外周部分 3 2 はシリコン半導体から成るので、光導電効果を有し、発光半導体領域 7 から光が発生した時に導電率が増加する。

20

【0090】

図 2 4 の実施例 1 7 の n 型半導体薄膜 6 1 a と p 型半導体薄膜 6 2 a と n 型半導体薄膜 6 3 a とから成る n p n 3 層構成はホトトランジスタとして機能する。ホトトランジスタはホトダイオードと同様に光パワーを電気パワーに変換する機能を有するので、図 2 4 の複合半導体装置は、図 2 0 の実施例 1 5 と同一の効果を有する。

【0091】

図 2 4 の複合半導体装置の図示が省略されている保護素子部は、コストの低減のために図 1 0 と同様に形成されているが、この代りに図 1 の保護素子部 2、図 8 の保護素子 2 d、図 1 2 の保護素子部 2 g、図 1 3 の保護素子部 2 h、図 1 4 の保護素子部 2 i、又は図 1 5 の保護素子部 2 j 等を設けることができる。

30

【実施例 1 8】

【0092】

図 2 5 に実施例 1 8 の複合半導体装置の一部が示されている。この実施例 1 8 の複合半導体装置は、図 2 0 及び図 2 1 に示す実施例 1 5 の複合半導体装置の受光素子部 9 0 をショットキーダイオードから成る受光素子部 9 0 c に変形し、且つ図 2 0 及び図 2 1 の保護素子部 2 の構成を図 1 2 の保護素子部 2 g に変形したものに相当する。

40

【0093】

図 2 5 の受光素子部 9 0 c は、図 2 0 及び図 2 1 の実施例 1 5 の受光素子部 9 0 と同様にシリコン半導体基板 3 の外周部分 3 2 の右半分と発光半導体領域 7 の側面 1 7 の右半分とに形成され、ショットキー電極として機能する金属層 7 0 a を有する。

【0094】

受光素子部 9 0 c における金属層 7 0 a は、図 1 2 の保護素子部 2 g における金属層 7 0 と同一材料且つ同一方法で形成され、p 型シリコン半導体基板 3 の外周部分 3 2 にショットキー接触している部分と絶縁膜 1 0 ' を介して発光半導体領域 7 の側面 1 7 上に配置されている部分とを有する。

【0095】

50

受光素子部 90c の金属層 70a は、図 22 の第 3 の端子 94 と同様に受光出力端子として機能する。受光素子部 90c における p 型シリコン半導体基板 3 の外周部分 32 は金属層 70a を伴ってショットキーダイオードを構成する機能の他に、これを第 2 の電極 9 に電氣的に接続する機能を有する。なお、この受光素子部 90c における外周部分 32 はシリコン半導体から成るので、光導電効果を有し、発光半導体領域 7 から光が発生した時に導電率が増加する。なお、金属層 70a がショットキー接触する半導体基板 3 を、シリコン以外の発光半導体領域 7 から放射された光を吸収できる材料で形成することができる。

【0096】

図 25 の実施例 18 の複合半導体装置は、図 20 の実施例 15 と同一の効果を有する。

10

【0097】

図 25 の複合半導体装置の図示が省略されている保護素子部は、コストの低減のために図 12 と同様に形成されているが、この代りに図 1 の保護素子部 2、図 8 の保護素子部 2d、図 10 の保護素子部 2f、図 13 の保護素子部 2h、図 14 の保護素子部 2i、又は図 15 の保護素子部 2j 等を設けることができる。

【実施例 19】

【0098】

図 26 に実施例 19 の複合半導体装置が示されている。この実施例 19 の複合半導体装置は、図 20 及び図 21 に示す実施例 15 の複合半導体装置の受光素子部 90d をホトダイオードから成る受光素子部 90a に変形し、且つ図 20 及び図 21 の保護素子部 2 の構成を図 13 の保護素子部 2h に変形したものに相当する。

20

【0099】

図 26 の受光素子部 90d は、図 20 及び図 21 の実施例 15 の受光素子部 90 と同様にシリコン半導体基板 3 の外周部分 32 の右半分と発光半導体領域 7 の側面 17 の右半分とに形成され、受光素子用の n 型半導体領域 34a と金属層 71a とを有する。

【0100】

受光素子用 n 型半導体領域 34a は図 13 の保護素子用 n 型半導体領域 34 と同一材料且つ同一方法で p 型半導体基板 3 内に形成されている。即ち、ホトダイオードを構成するための受光素子用 n 型半導体領域 34a は、これと p 型半導体基板 3 の外周部分 32 との間に pn 接合を生じさせるために、p 型シリコン半導体基板 3 の外周部分 32 の一方の主面 33 側に形成されている。半導体基板 3 及び受光素子用 n 型半導体領域 34a を、シリコン以外の発光半導体領域 7 から放射された光を吸収できる材料で形成することができる。

30

【0101】

受光素子用金属層 71a は、図 13 の保護素子用金属層 71 と同様に絶縁膜 10' の上に形成され、その一端は n 型半導体領域 34a に電氣的に接続されている。受光素子部 90d における p 型シリコン半導体基板 3 の外周部分 32 はホトダイオードの p 型領域として機能すると共に、このホトダイオードを第 2 の電極 9 に電氣的に接続する機能を有する。なお、この受光素子部 90d における外周部分 32 はシリコン半導体から成るので、光導電効果を有し、発光半導体領域 7 から光が発生した時に導電率が増加する。

40

【0102】

図 26 の実施例 19 の複合半導体装置は、図 20 の実施例 15 と同一の効果を有する。

【0103】

図 26 の複合半導体装置の保護素子部 2h の代りに図 1 の保護素子部 2、図 8 の保護素子部 2d、図 10 の保護素子部 2f、図 12 の保護素子部 2g、図 14 の保護素子部 2i、又は図 15 の保護素子部 2j 等を設けることもできる。

【実施例 20】

【0104】

図 27 に実施例 20 の複合半導体装置の一部が示されている。この実施例 20 の複合半導体装置は、図 20 及び図 21 に示す実施例 15 の複合半導体装置の p 型シリコン半導体

50

基板 3 を n 型シリコン半導体基板 3 a に変形し、且つ受光素子部 9 0 e を n p n ホトトランジスタから成る受光素子部 9 0 e に変形し、且つ図 2 0 及び図 2 1 の保護素子部 2 の構成を図 1 4 の保護素子部 2 i に変形したものに相当する。

【 0 1 0 5 】

図 2 7 の受光素子部 9 0 e は、図 2 0 及び図 2 1 の実施例 1 5 の受光素子部 9 0 と同様にシリコン半導体基板 3 a の外周部分 3 2 の右半分と発光半導体領域 7 の側面 1 7 の右半分とに形成され、n p n ホトトランジスタを構成するための受光素子用の p 型半導体領域 3 5 a と図 2 0 と同一の n 型半導体薄膜 9 1 と電極層 9 2 とを有する。

【 0 1 0 6 】

受光素子用 p 型半導体領域 3 5 a は図 1 4 の保護素子用 p 型半導体領域 3 5 と同一材料且つ同一方法で形成され、n 型シリコン半導体基板 3 a の外周部分 3 2 の一方の主面 3 3 に露出している。

【 0 1 0 7 】

図 2 7 の受光素子用 n 型半導体薄膜 9 1 は、図 1 4 の保護素子用 n 型半導体薄膜 1 1 と同一材料且つ同一方法で形成され、且つ半導体基板 3 a の p 型半導体領域 3 5 a に p n 接触している部分と光透過性を有する絶縁膜 1 0 ' を介して側面 1 7 に対向配置されている部分とを有する。なお、半導体基板 3 a 、受光素子用 p 型半導体領域 3 5 a 及び受光素子用 n 型半導体薄膜 9 1 は、発光半導体領域 7 から放射された光を吸収できる材料（例えばシリコン）で形成される。

【 0 1 0 8 】

受光素子用電極層 9 2 は、n 型半導体薄膜 9 1 に電氣的に接続され、図 2 2 の第 3 の端子 9 4 と同様に受光出力端子として機能する。受光素子部 9 0 e における p 型シリコン半導体基板 3 a の外周部分 3 2 は p 型半導体領域 3 5 a の形成に利用されていると共に、n p n ホトトランジスタを第 2 の電極 9 に電氣的に接続する機能を有する。なお、この受光素子部 9 0 e における外周部分 3 2 はシリコン半導体から成るので、光導電効果を有し、発光半導体領域 7 から光が発生した時に導電率が増加する。

【 0 1 0 9 】

図 2 7 の実施例 2 0 の複合半導体装置は、n 型シリコン半導体基板 3 a と p 型半導体領域 3 5 a と n 型半導体薄膜 9 1 とから成る n p n ホトトランジスタを有するので、図 2 0 の実施例 1 5 と同一の効果を得ることができる。

【 0 1 1 0 】

図 2 7 の複合半導体装置の図示が省略されている保護素子部は、コスト低減のために図 1 4 と同様に形成されているが、この代りに図 1 の保護素子部 2 、図 8 の保護素子部 2 d 、図 1 0 の保護素子部 2 f 、図 1 2 の保護素子部 2 g 、図 1 3 の保護素子部 2 h 、又は図 1 5 の保護素子部 2 j 等を設けることができる。

【実施例 2 1 】

【 0 1 1 1 】

図 2 8 に実施例 2 1 の複合半導体装置の一部が示されている。この実施例 2 1 の複合半導体装置は、図 2 0 及び図 2 1 に示す実施例 1 5 の複合半導体装置の p 型シリコン半導体基板 3 を n 型シリコン半導体基板 3 a に変形し、且つ受光素子部 9 0 をホトトランジスタから成る受光素子部 9 0 f に変形し、且つ図 2 0 及び図 2 1 の保護素子部 2 の構成を図 1 5 の保護素子部 2 j に変形したものに相当する。

【 0 1 1 2 】

図 2 8 の受光素子部 9 0 f は、図 2 0 及び図 2 1 の実施例 1 5 の受光素子部 9 0 と同様にシリコン半導体基板 3 a の外周部分 3 2 の右半分と発光半導体領域 7 の側面 1 7 の右半分とに形成され、受光素子用の p 型半導体領域 3 5 a と n 型半導体領域 3 6 a と金属層 7 1 a とを有する。

【 0 1 1 3 】

受光素子用 p 型半導体領域 3 5 a は図 1 5 の保護素子用 p 型半導体領域 3 5 と同一材料且つ同一方法で形成され、p 型シリコン半導体基板 3 a の外周部分 3 2 に配置されている

10

20

30

40

50

。

【 0 1 1 4 】

図 2 8 の受光素子用 n 型半導体領域 3 6 a は、図 1 5 の保護素子用 n 型半導体領域 3 6 と同一材料且つ同一方法で形成され、且つ p 型半導体領域 3 5 a に p n 接触している。半導体基板 3 a、受光素子用 p 型半導体領域 3 5 a 及び受光素子用 n 型半導体領域 3 6 a を、シリコン以外の発光半導体領域 7 から放射された光を吸収できる材料で形成することができる。

【 0 1 1 5 】

受光素子用金属層 7 1 a は図 1 5 の保護素子用金属層 7 1 と同一材料且つ同一方法で形成され、n 型半導体領域 3 6 a に電氣的に接続され、図 2 2 の第 3 の端子 9 4 と同様な機能を有する。受光素子部 9 0 f における n 型シリコン半導体基板 3 a の外周部分 3 2 は n p n ホトトランジスタの形成に使用されていると共に、このホトトランジスタを第 2 の電極 9 に電氣的に接続するためにも使用されている。なお、この受光素子部 9 0 f における外周部分 3 2 はシリコン半導体から成るので、光導電効果を有し、発光半導体領域 7 から光が発生した時に導電率が増加する。

【 0 1 1 6 】

図 2 8 の実施例 2 1 の複合半導体装置の n p n ホトトランジスタは、ホトダイオードと同様に受光素子として機能するので、図 2 8 の実施例 2 1 は図 2 0 の実施例 1 5 と同一の効果を有する。

【 0 1 1 7 】

図 2 8 の複合半導体装置の図示が省略されている保護素子部は、コスト低減のために図 1 5 と同様に形成されているが、この代りに図 1 の保護素子部 2、図 8 の保護素子部 2 d、図 1 0 の保護素子 2 f、図 1 2 の保護素子部 2 g、図 1 3 の保護素子部 2 h、又は図 1 4 の保護素子部 2 i 等を設けることができる。

【 0 1 1 8 】

本発明は上述の実施例に限定されるものでなく、例えば次の変形が可能なものである。

(1) 図 5 ~ 図 1 0、図 1 2 ~ 図 1 6、図 1 8、図 2 0、及び図 2 3 ~ 図 2 8 に示す実施例 1 ~ 1 3、及び 1 5 ~ 2 1 の光透過性電極 1 8、及び図 1 9 の帯状電極 1 8 a を省くこともできる。この場合には発光半導体領域 7 に周知の電流分散層を設けることが望ましい。

(2) 図 8、図 9、図 1 0 及び図 1 6 の半導体基板 3、3 a を金属基板に置き換えることができる。

(3) 発光半導体領域 7 から基板 3、3 a、3 b 側に放射された光を発光半導体領域 7 の第 1 の主面 1 5 側に反射させる機能を第 2 の電極 9 に与えること、又は独立した反射層を基板 3、3 a、3 b の一方の主面 1 3 側又は他方の主面 1 4 側に設けることができる。

(4) 必要に応じて基板 3、3 a の他方の主面 1 4 から光を取り出すこともできる。

(5) 半導体基板 3、3 a の外周部分 3 2 の不純物濃度を中央部分 3 1 と異なる値にすることができる。

(6) 半導体基板 3、3 a、発光半導体領域 7 の各層 4 ~ 6、保護素子部 2 ~ 2 m の各半導体薄膜 1 1、5 0、6 1、6 2、6 3、基板内の半導体領域 3 4、3 5、3 6、を、実施例と反対の導電型にすることができる。

(7) シリコン半導体基板 3 又は 3 a を単結晶シリコン以外の多結晶シリコン又は S i C 等のシリコン化合物、又は 3 - 5 族化合物半導体とすることができる。

(8) 半導体基板 3 又は 3 a の上に発光半導体領域 7 を気相成長させる代わりに、半導体基板 3 又は 3 a 又は金属基板 3 b に発光半導体領域 2 を熱圧着等で貼り合わせることができる。

(9) 保護素子部 2 ~ 2 1 の保護素子に、これとは別の機能を有する保護素子、例えば、p n 接合ダイオード、n p n 又は p n p の 3 層ダイオード、ショットキーダイオード、バリスタ、及びコンデンサ等から選択されたものを付加することができる。特に p n 接

10

20

30

40

50

合ダイオード等にコンデンサを並列に接続することは過電圧保護に有効である。

(10) 図1、図5～図10、図13、図14、図16、図18及び図19の保護素子部における保護素子を、半導体薄膜で形成する代りに半導体厚膜で形成すること、又はダイオード、バリスタ、及びコンデンサ等の個別部品で形成すること、又は半導体薄膜と半導体厚膜と個別部品から選択された複数の組合せで形成することができる。

(11) 受光素子としてホトダイオード又はホトトランジスタを設ける代わりに、光導電型受光素子(光導電型センサ)を設けることができる。光導電型受光素子は図25の金属層70aを光吸収可能な半導体基板3にオーミック接触させることによって得られる。なお、図25の半導体基板3は光導電効果を有するので、図25の受光素子をショットキーバリヤ型の受光素子と光導電型受光素子との組み合わせ素子と呼ぶこともできる。

10

(12) 図20、図23～図28の絶縁膜10の部分に、これに代わって保護膜12の延長部分を設けることができる。

(13) 図20、図23～図28の受光素子部に、光入力が要求されている箇所以外を覆うための遮光層を設けることができる。

【産業上の利用可能性】

【0119】

本発明は、半導体発光素子と保護素子との複合半導体装置に利用可能である。

【図面の簡単な説明】

【0120】

【図1】本発明の実施例1に従う複合半導体装置を概略的に示す中央縦断面図である。

20

【図2】図1の複合半導体装置の発光半導体領域及び半導体基板を縮小して示す平面図である。

【図3】図1の発光半導体領域と半導体基板の一部を切断前のウエハ状態で示す断面図である。

【図4】図1の複合半導体装置の電気回路図である。

【図5】実施例2の複合半導体装置を概略的に示す中央縦断面図である。

【図6】実施例3の複合半導体装置を概略的に示す中央縦断面図である。

【図7】実施例4の複合半導体装置を概略的に示す中央縦断面図である。

【図8】実施例5の複合半導体装置を概略的に示す中央縦断面図である。

【図9】実施例6の複合半導体装置を概略的に示す中央縦断面図である。

30

【図10】実施例7の複合半導体装置を概略的に示す中央縦断面図である。

【図11】図10の複合半導体装置の電気回路図である。

【図12】実施例8の複合半導体装置を概略的に示す中央縦断面図である。

【図13】実施例9の複合半導体装置を概略的に示す中央縦断面図である。

【図14】実施例10の複合半導体装置を概略的に示す中央縦断面図である。

【図15】実施例11の複合半導体装置を概略的に示す中央縦断面図である。

【図16】実施例12の複合半導体装置を概略的に示す中央縦断面図である。

【図17】図16の複合半導体装置の電気回路図である。

【図18】実施例13の複合半導体装置を概略的に示す中央縦断面図である。

【図19】実施例14の複合半導体装置を概略的に示す中央縦断面図である。

40

【図20】実施例15の複合半導体装置を概略的に示す中央縦断面図である。

【図21】図20の複合半導体装置を保護膜を省いて示す平面図である。

【図22】図20の複合半導体装置の電気回路図である。

【図23】実施例16の複合半導体装置の一部を概略的に示す中央縦断面図である。

【図24】実施例17の複合半導体装置の一部を概略的に示す中央縦断面図である。

【図25】実施例18の複合半導体装置の一部を概略的に示す中央縦断面図である。

【図26】実施例19の複合半導体装置を概略的に示す中央縦断面図である。

【図27】実施例20の複合半導体装置の一部を概略的に示す中央縦断面図である。

【図28】実施例21の複合半導体装置の一部を概略的に示す中央縦断面図である。

【図29】従来の保護素子を伴う発光素子を示す電気回路図である。

50

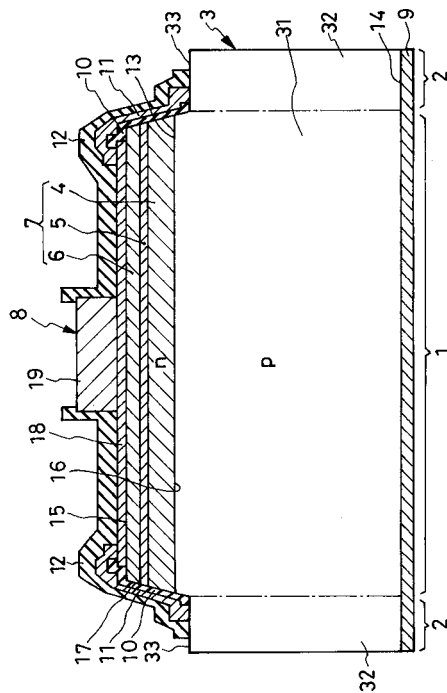
【符号の説明】

【 0 1 2 1 】

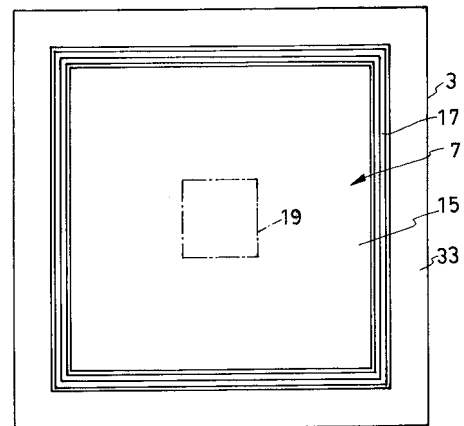
- 1 ~ 1 d 発光素子部
- 2 ~ 2 l 保護素子部
- 3 , 3 a 半導体基板
- 7 発光半導体領域
- 8 第1の電極
- 9 第2の電極
- 10 絶縁膜
- 11 n型半導体薄膜
- 12 保護膜

10

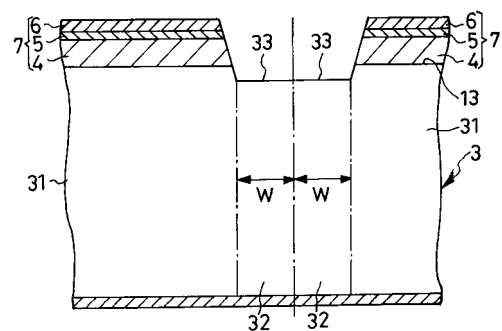
【図1】



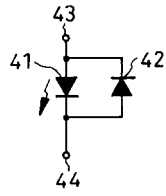
【図2】



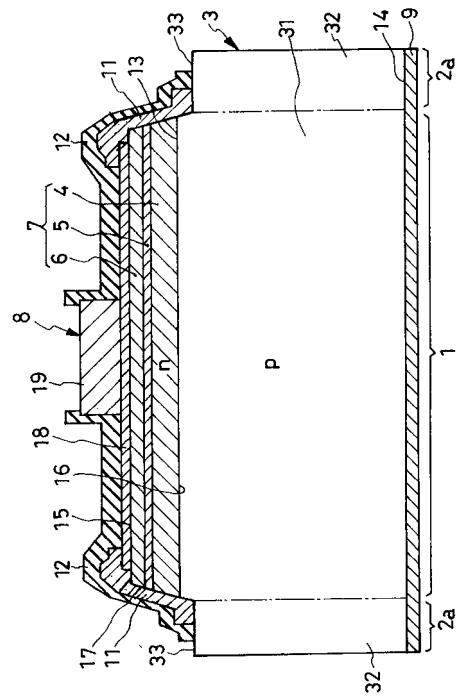
【図3】



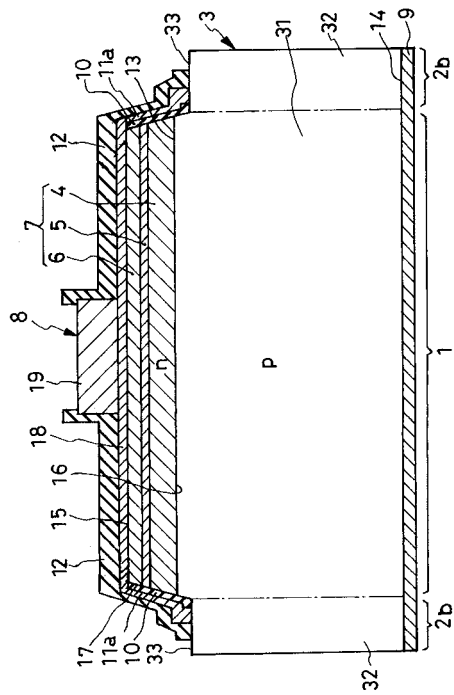
【図 4】



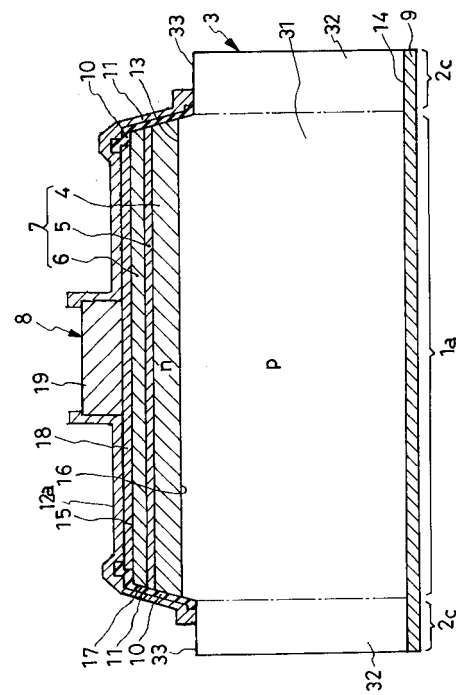
【図 5】



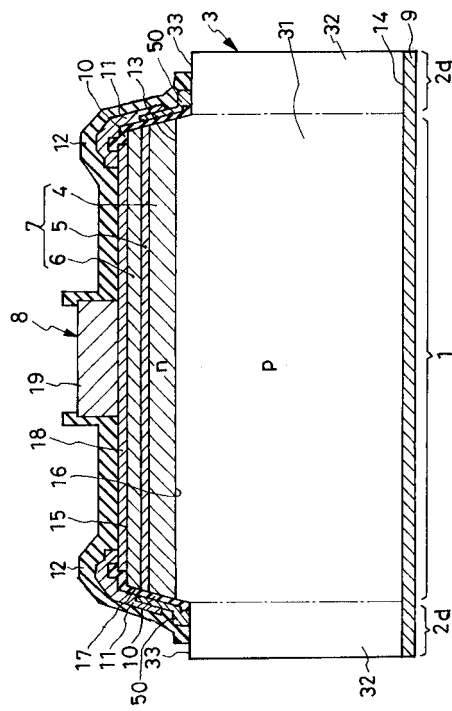
【図 6】



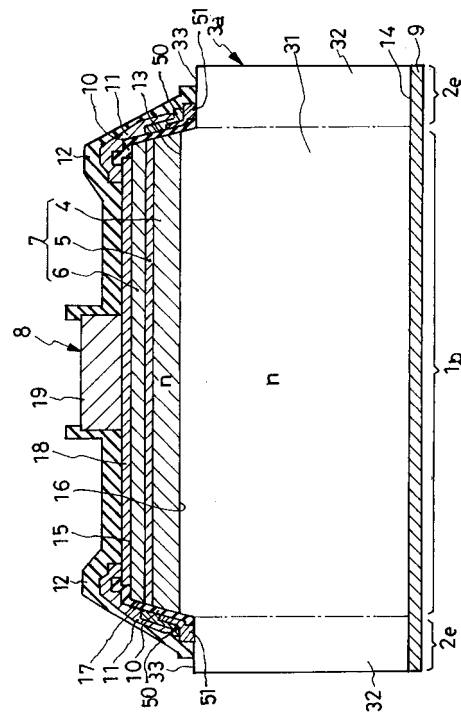
【図 7】



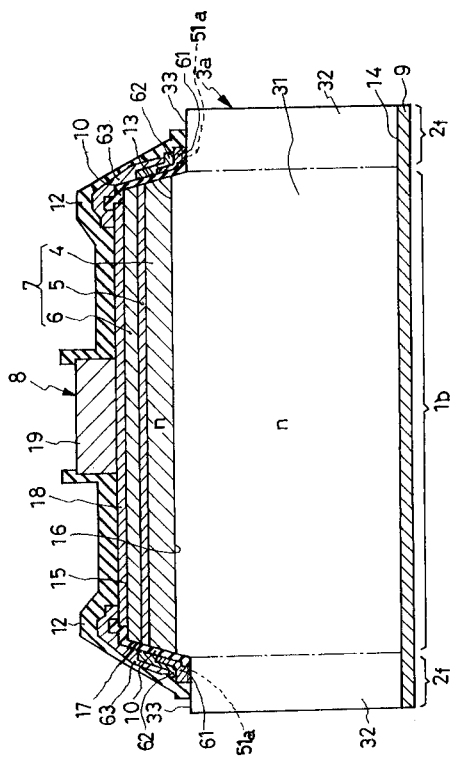
【図 8】



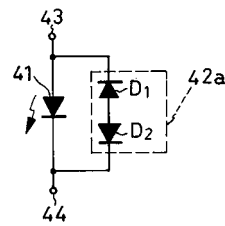
【図 9】



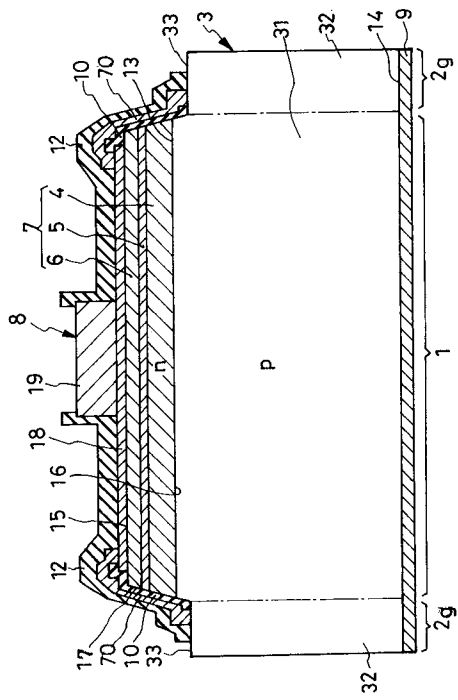
【図 10】



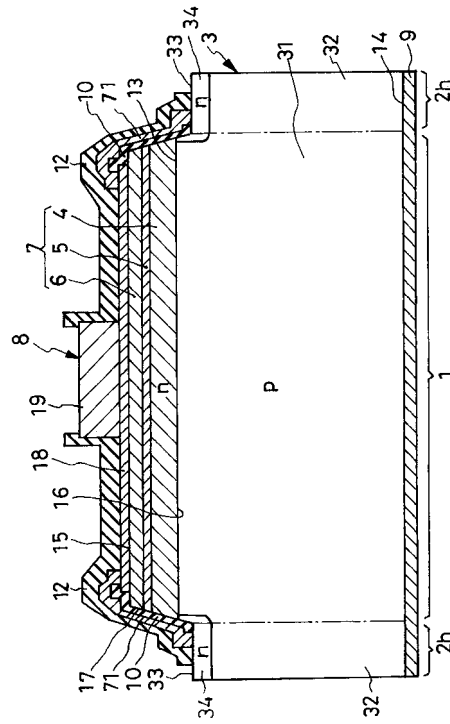
【図 11】



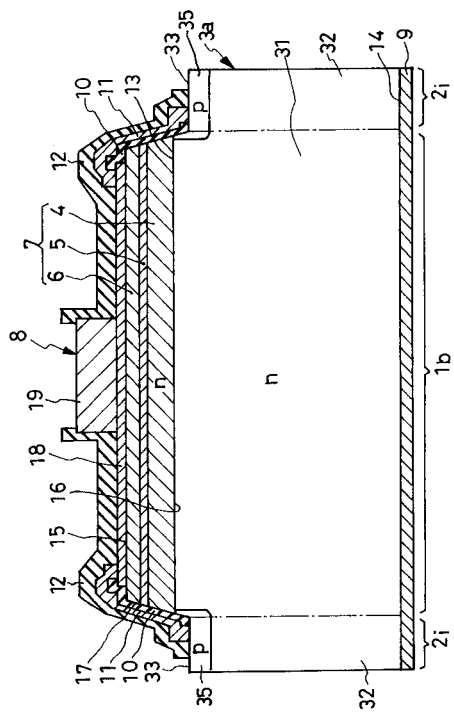
【 図 1 2 】



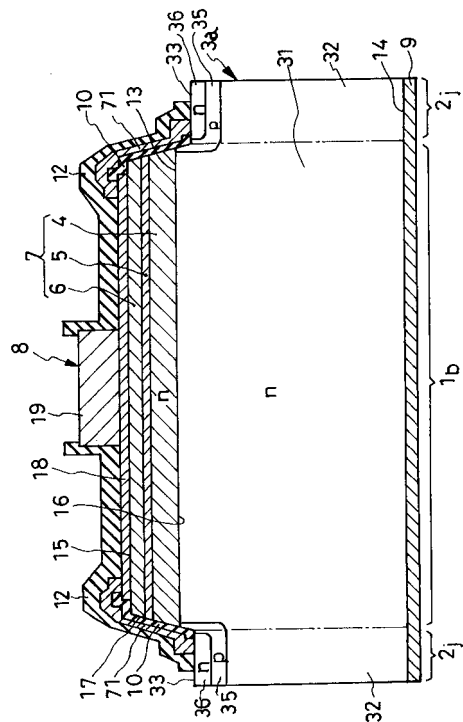
【 図 1 3 】



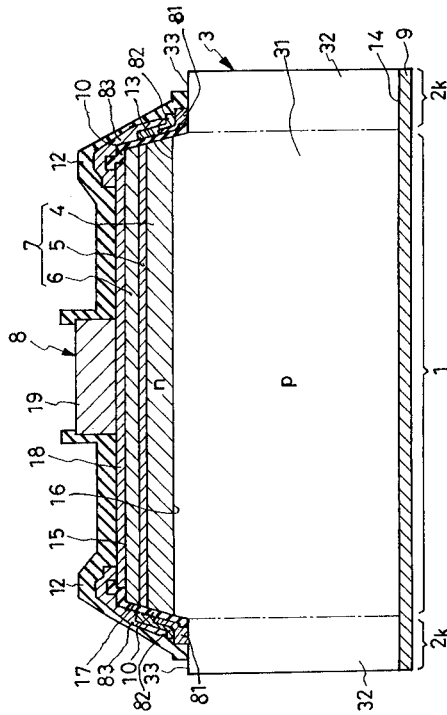
【 図 1 4 】



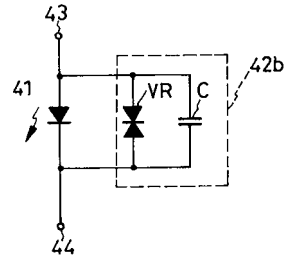
【 図 1 5 】



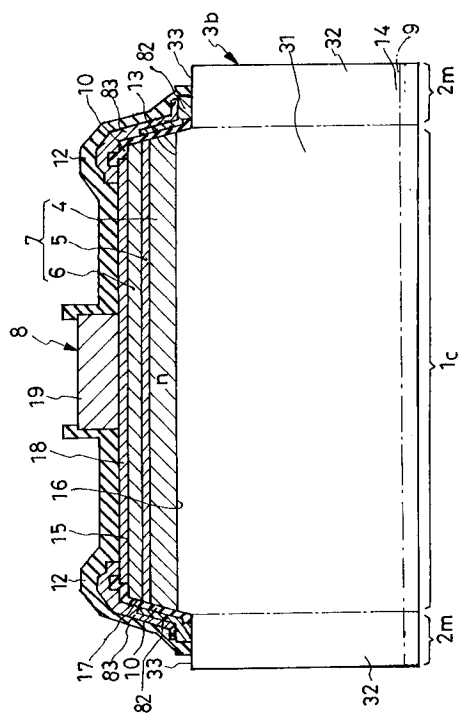
【図 16】



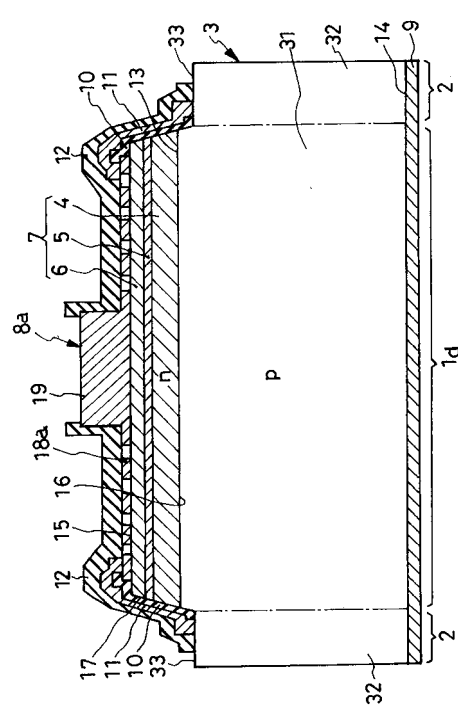
【図 17】



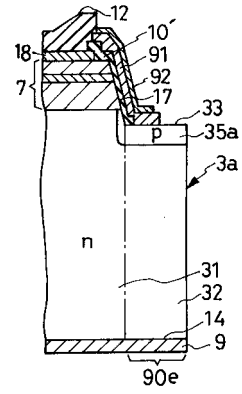
【図 18】



【図 19】



【圖 27】



The circuit diagram shows a differential amplifier with two LEDs. The input is connected to a resistor R_3 , which is connected to the non-inverting input of the first op-amp. The inverting input of the first op-amp is connected to the non-inverting input of the second op-amp. The output of the first op-amp is connected to the anode of LED R_1 (labeled r_1). The output of the second op-amp is connected to the anode of LED R_2 (labeled r_2). The cathodes of both LEDs are connected to a common ground.

フロントページの続き

- (72)発明者 丹羽 愛玲
埼玉県新座市北野三丁目6番3号 サンケン電気株式会社内
- (72)発明者 神井 康宏
埼玉県新座市北野三丁目6番3号 サンケン電気株式会社内

審査官 百瀬 正之

- (56)参考文献 特開2001-230448(JP,A)
国際公開第2004/109782(WO,A1)
特開昭62-069693(JP,A)
特開平11-298041(JP,A)
特表平11-507182(JP,A)
特開平10-065215(JP,A)
特開平10-200159(JP,A)

- (58)調査した分野(Int.Cl., DB名)
H01L 33/00 - 33/64