

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4297553号
(P4297553)

(45) 発行日 平成21年7月15日(2009.7.15)

(24) 登録日 平成21年4月24日(2009.4.24)

(51) Int.Cl.

F I

A 6 3 F 7/02 (2006.01)

A 6 3 F 7/02 3 2 8

A 6 3 F 7/02 3 2 6 Z

A 6 3 F 7/02 3 3 4

請求項の数 3 (全 16 頁)

(21) 出願番号 特願平11-112290
 (22) 出願日 平成11年4月20日(1999.4.20)
 (65) 公開番号 特開2000-300811(P2000-300811A)
 (43) 公開日 平成12年10月31日(2000.10.31)
 審査請求日 平成17年2月18日(2005.2.18)

(73) 特許権者 000132747
 株式会社ソフィア
 群馬県桐生市境野町7丁目201番地
 (74) 代理人 100096699
 弁理士 鹿嶋 英實
 (72) 発明者 井置 定男
 群馬県桐生市宮本町3-7-28

審査官 納口 慶太

(56) 参考文献 特開平10-192533(JP,A)
 特開平06-332731(JP,A)
 特開平04-158447(JP,A)
 特開平10-240519(JP,A)
 特開平10-108963(JP,A)
 最終頁に続く

(54) 【発明の名称】 遊技機

(57) 【特許請求の範囲】

【請求項1】

遊技状態を制御する遊技用演算処理装置とともに基板をケースに収納して構成された遊技制御装置が備えられた遊技機において、

前記遊技用演算処理装置は、

遊技制御を行う遊技ブロックと情報管理を行う管理ブロックとに区分けされて集積回路として形成し、

前記遊技ブロックは、

遊技プログラムを格納したプログラムROMと、

前記遊技プログラムを実行して遊技機の遊技制御を行うCPUと、

前記遊技プログラムの実行に必要な作業領域を提供するユーザーワークRAMと、

前記プログラムROM及び前記ユーザーワークRAM並びに前記CPUを接続するCPUバスと、

アドレス信号及びデータ信号を用いて当該遊技用演算処理装置の外部とインターフェース処理を行なう外部バスインターフェースと、

を含んで構成し、

前記管理ブロックは、

前記遊技用演算処理装置の電源オン時に、所定の簡易チェックを行うと共に、該簡易チェックが正常であれば前記遊技プログラムの所定のアドレスに処理を渡すブートプログラムを格納したブートROMと、

10

20

前記CPUバスの状態監視を行い、前記CPUバスが前記CPUによって使用されていないときに、前記CPUバスを介して前記プログラムROMや前記ユーザーワークRAMをアクセスし、所要のデータを管理ブロック側に取り込むバスモニタ回路と、

固有IDや製造メーカーコードが書き込まれているセキュリティメモリと、

前記バスモニタ回路を介して読み込まれた前記プログラムROMの内容や前記ユーザーワークRAMの内容を保持するための管理用ワークRAMと、

外部からの指令に基づいて、前記管理用ワークRAMに格納されている遊技ブロック側の情報を暗号化処理を施したうえで外部へ転送する外部通信制御回路と、

管理ブロック側の動作を制御すると共に、前記バスモニタ回路を介して前記CPUバスの解放期間を検出し、前記プログラムROMの内容や前記ユーザーワークRAMの内容を読み出して前記管理用ワークRAMへの書き込み、並びに、外部からの指令にตอบสนองして管理用ワークRAMの内容を外部に転送を行う制御回路と、

前記バスモニタ回路、セキュリティメモリ、管理用ワークRAM、外部通信制御回路及び制御回路を接続する管理バスと、

を有し、

更に、前記遊技ブロック側の前記CPUバスの一部を含むと共に、該CPUバスに前記ブートROM及びバスモニタ回路を接続して構成し、

前記CPUバスの解放期間に、前記プログラムROMやユーザーワークRAMの内容を読み出して前記管理用ワークRAMに書き込み、該書き込まれた内容を外部からの指令にตอบสนองして外部へ転送するとともに、

前記遊技用演算処理装置は、前記プログラムROMの書き込みモードを発生させた状態で、前記アドレス信号を順次にインクリメントしながら、前記データ信号を介して当該遊技用演算処理装置の外部から前記プログラムROMに遊技プログラムを書き込むことを特徴とする遊技機。

【請求項2】

前記遊技用演算処理装置は、前記プログラムROMへの遊技プログラム書込終了を示す書込終了コードを格納するための記録領域を備えるとともに、該記録領域は、所定ビットを物理的に切断することで前記書込終了コードを記録することを特徴とする請求項1記載の遊技機。

【請求項3】

前記遊技用演算処理装置は、当該遊技用演算処理装置の外部から入力されるMODE信号がHレベルになると、前記プログラムROMの書き込みモードが発生することを特徴とする請求項1又は2に記載の遊技機。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、遊技機に関し、特に、実行中の遊技制御情報を取得して遊技管理等に寄与するようにした遊技用演算処理装置を備えた遊技機の改良に関する。

【0002】

【従来の技術】

弾球遊技機や回胴式遊技機など（以下、遊技機という）では遊技制御部分をマイクロコンピュータで構成してワンチップ化したいわゆるアミューズメントチップを遊技基板に搭載しているが、かかる遊技機においては、遊技制御以外にも様々な周辺回路を遊技基板上に必要とするため、実装コストや信頼性の点で充分でなく、近年、幾つかの周辺回路を同チップに組み込むことによってコストの削減や信頼性の向上を図っている。

【0003】

チップに組み込まれる周辺回路の一つに遊技制御の状態監視を行うための回路がある。この回路を便宜的に“管理ブロック”と呼ぶことにすると、管理ブロックの主な役目は遊技プログラムの正当性の評価や遊技プログラム実行中の様々なデータ監視などである。

【0004】

例えば、遊技プログラムはアミューズメントチップ内のプログラムROMに格納されているため、同チップ内のCPUでプログラムを読み出して管理ブロックに渡せばよく、又は、遊技プログラム実行中のデータはアミューズメントチップ内のユーザワークRAMに格納されているため、同様にCPUでそのデータを読み出して管理ブロックに渡せばよい。

【0005】

【発明が解決しようとする課題】

しかしながら、上記の方法にあっては、アミューズメントチップ内のCPUを仲立ちとして遊技プログラムや実行中のデータを管理ブロックに渡すため、例えば、遊技中にリアルタイムにデータを取得しようとする、CPUの動作プログラム（すなわち遊技プログラム）にデータ仲介のための処理ステップを加えなければならず、このようなプログラム加工は、データ取得のためのプログラムの実行時間が余分に必要となるため、遊技機の検出を数ミリ秒といった短時間で行う必要がある遊技機のプログラムとしては適さない。つまり、遊技機の稼働中においては処理の時間的要素が遊技店の利益に直接影響するが故に、必要最低限の機能以外をプログラムに盛り込んだ際には、その実行時間が遊技店の利益にどれくらい影響するのかわ、遊技機を開発する度に検証する必要があるため、開発の効率がよくないと言える。したがって、遊技機が稼働していない状態（例えば、システムリセット直後のブートプログラムが起動しているときなど）を利用してデータを取得する以外に術はなく、リアルタイムなデータ取得を行えないという問題点がある。

【0006】

そこで、本発明は、CPUを仲立ちとせずに遊技プログラムや実行中のデータを管理ブロックに渡すことができ、以って遊技中のリアルタイムなデータ取得を可能にすることを目的とする。

【0007】

【課題を解決するための手段】

請求項1記載の発明は、遊技状態を制御する遊技用演算処理装置とともに基板をケースに収納して構成された遊技制御装置が備えられた遊技機において、

前記遊技用演算処理装置は、

遊技制御を行う遊技ブロックと情報管理を行う管理ブロックとに区分けされて集積回路として形成し、

前記遊技ブロックは、

遊技プログラムを格納したプログラムROMと、

前記遊技プログラムを実行して遊技機の遊技制御を行うCPUと、

前記遊技プログラムの実行に必要な作業領域を提供するユーザワークRAMと、

前記プログラムROM及び前記ユーザワークRAM並びに前記CPUを接続するCPUバスと、

アドレス信号及びデータ信号を用いて当該遊技用演算処理装置の外部とインターフェース処理を行なう外部バスインターフェースと、

を含んで構成し、

前記管理ブロックは、

前記遊技用演算処理装置の電源オン時に、所定の簡易チェックを行うと共に、該簡易チェックが正常であれば前記遊技プログラムの所定のアドレスに処理を渡すブートプログラムを格納したブートROMと、

前記CPUバスの状態監視を行い、前記CPUバスが前記CPUによって使用されていないときに、前記CPUバスを介して前記プログラムROMや前記ユーザワークRAMをアクセスし、所要のデータを管理ブロック側に取り込むバスモニタ回路と、

固有IDや製造メーカーコードが書き込まれているセキュリティメモリと、

前記バスモニタ回路を介して読み込まれた前記プログラムROMの内容や前記ユーザワークRAMの内容を保持するための管理用ワークRAMと、

外部からの指令に基づいて、前記管理用ワークRAMに格納されている遊技ブロック側

10

20

30

40

50

の情報を暗号化処理を施したうえで外部へ転送する外部通信制御回路と、

管理ブロック側の動作を制御すると共に、前記バスモニタ回路を介して前記CPUバスの解放期間を検出し、前記プログラムROMの内容や前記ユーザーワークRAMの内容を読み出して前記管理用ワークRAMへの書き込み、並びに、外部からの指令に应答して管理用ワークRAMの内容を外部に転送を行う制御回路と、

前記バスモニタ回路、セキュリティメモリ、管理用ワークRAM、外部通信制御回路及び制御回路を接続する管理バスと、

を有し、

更に、前記遊技ブロック側の前記CPUバスの一部を含むと共に、該CPUバスに前記ブートROM及びバスモニタ回路を接続して構成し、

前記CPUバスの解放期間に、前記プログラムROMやユーザーワークRAMの内容を読み出して前記管理用ワークRAMに書き込み、該書き込まれた内容を外部からの指令に应答して外部へ転送するとともに、

前記遊技用演算処理装置は、前記プログラムROMの書き込みモードを発生させた状態で、前記アドレス信号を順次にインクリメントしながら、前記データ信号を介して当該遊技用演算処理装置の外部から前記プログラムROMに遊技プログラムを書き込むことを特徴とする。

請求項2記載の発明は、前記遊技用演算処理装置は、前記プログラムROMへの遊技プログラム書込終了を示す書込終了コードを格納するための記録領域を備えるとともに、該記録領域は、所定ビットを物理的に切断することで前記書込終了コードを記録することを特徴とする。

請求項3記載の発明は、前記遊技用演算処理装置は、当該遊技用演算処理装置の外部から入力されるMODE信号がHレベルになると、前記プログラムROMの書き込みモードが発生することを特徴とする。

【0008】

【発明の実施の形態】

以下、本発明の実施の形態を、多数のパチンコ遊技機を設置した遊技店（以下「ホール」という）を例にして図面を参照しながら説明する。

【0009】

・ホールの全体構成

図1はホールの全体構成を示すブロック図である。図1において、1はホールであり、ホール1にはCR（カードリーダー）式の遊技機10j（jはa、b...；以下同様）が多数設置されたパチンコ島11、状態変化情報記録装置JR、補助状態変化情報記録装置JR_s、履歴処理装置12、カウンタ用コンピュータCC、FAX装置13、事務所用コンピュータHC、プリンタ14、通信制御装置15～18、玉計数機19、島金庫20、監視カメラシステム21、アナウンスシステム22及び設定・検査装置23が配置されている。なお、設定・検査装置23は常設されない。必要の都度、店内ネットワーク37に接続される。

【0010】

パチンコ島11は、情報収集BOXとも呼ばれる情報収集端末装置31a、31b（以下適宜に「情報収集端末装置31」で代表する）、遊技機10a、10b（同「遊技機10」）、カード式球貸装置32a、32b（同「カード式球貸装置32」）、球切装置33a、33b（同「球切装置33」）、パルスタンク34a、34b（同「パルスタンク34」）及びネットワーク中継装置35（例えば、ルータ）を備えている。なお、パチンコ島11はホール1に複数配置されるが、それぞれの“島”は類似（但し、島ごとに遊技機の機種が異なることが多い）の構成のため、ここでは1つのパチンコ島11について説明することにする。

【0011】

ネットワーク中継装置35は1つのパチンコ島11について、それぞれ1台ずつ配置されるが、その他の各装置（例えば、情報収集端末装置31、球切装置33、パルスタンク

10

20

30

40

50

34)は遊技機10a、10bと同数だけ(すなわち、遊技機10と対をなして)配置される。

【0012】

遊技機10は、遊技状態を制御する遊技制御装置41a、41b(以下適宜に「遊技制御装置41」で代表する)をそれぞれ有しており、遊技制御装置41は役物の制御を行う遊技用演算処理装置(図面では単に「演算処理装置」と表記している)200(これは、いわゆるアミューズチップ用のICであり、その詳細な構成は後述する)を内蔵している。遊技制御装置41は遊技制御基板やその基板を収納するケース等を含む。

【0013】

遊技機10の側方にはカード式球貸装置32が配置されており、プリペイドカード(PC)を使用した球の貸出し操作等を遊技機10で行うことが可能である。

10

【0014】

球切装置33は遊技機10の補給タンクへパチンコ島11から球を補給するもので、例えば、球が10個補給される毎に1パルスとなる信号(後述の図2に示す補給球数信号)が球切装置33から出力される。パルスタンク34は遊技機10から外部に回収された遊技終了後の球を計数するもので、パルスタンク34からは、例えば、球の10個流出(回収)ごとに1パルスとなる信号(後述の図2に示す回収球数信号)が出力される。

【0015】

情報収集端末装置31は、それぞれ、PJ1及びPJ2並びに分配回路42a、42b(以下適宜に「分配回路42」で代表する)を備えている。分配回路42は遊技機10、カード式球貸装置32、球切装置33及びパルスタンク34に接続され、これらの各装置から入出力される信号をPJ1やPJ2に分配して転送する。例えば、分配回路42は、PJ1に対して売上信号、補給球数信号、回収球数信号、大当たり信号、特図回転信号、確変信号及びアミューズ通信信号を分配して転送し、PJ2に対して打止信号、金枠開閉信号、木枠開閉信号、空皿信号(遊技機10の貯留タンクにパチンコ島11から補給される球量が少なくなったことを検出する信号)、異常信号(不正な電磁波を出す等の不正な磁気力及び電磁波を検出する信号)及び電源断信号を分配して転送する。

20

【0016】

PJ1は売上信号、補給球数信号、回収球数信号、大当たり信号、特図回転信号及び確変信号並びに遊技制御装置41から入出力されるアミューズ通信信号に基づいて、自分が受け持つ遊技機10及び遊技設備装置より出力された遊技情報と、PJ2から転送された遊技情報(状態変化情報)とを併せて演算加工し、収集した遊技情報より遊技情報の変化を検出する処理等を行うとともに、遊技用演算処理装置200の正当性判定(真偽判定)も行うもので、その詳細なブロック構成は後述する。

30

【0017】

PJ2は遊技機10及び遊技設備装置より収集した主に遊技機10を監視するための状態変化情報(例えば、金枠開放信号、空皿信号等)をPJ1へ転送する処理やPJ1から発射停止要求があった場合に遊技機10を不能動化する処理等を行う。

【0018】

ネットワーク中継装置35は、例えば、ルータ(Router)の機能を有し、島内ネットワーク36と店内ネットワーク37の各LON間を中継接続する装置である。島内ネットワーク36にはLON(米国エシャロン社によって開発されたLON(Local Operating Network:同社の登録商標)が採用されている。

40

【0019】

パチンコ島11は、島内ネットワーク36、ネットワーク中継装置35及び店内ネットワーク37を介してJR、JRs、履歴処理装置12、CC、HC、通信制御装置15~18並びに設定・検査装置23に接続されている。店内ネットワーク37には同様にLONが採用される。

【0020】

島内ネットワーク36、ネットワーク中継装置35及び店内ネットワーク37は、全体

50

としてPJ1、PJ2、JR、CC及びHCの間を接続する通信網61(「LON通信網」ということもある)を構成する。

【0021】

JRはホール1に1台ずつ設けられている。例えば、遊技機500台に対して1台設置されている。又は、複数階がある場合には各階毎に1台設置でもよい。JRは各パチンコ島11のPJ1から通報される遊技情報(状態変化情報)を遊技機毎に整理して記録し、JRsはJRをバックアップする。

【0022】

履歴処理装置12は店内ネットワーク37に接続されているPJ1、PJ2、JR、JRs等からのエラー情報を記録する装置であり、エラー履歴を事後に分析して故障の発生したノード(PJ1、PJ2、JR、JRs等が接続されたノード)を特定するためのものである。

10

【0023】

CCとしては、汎用のパーソナルコンピュータを使用することができる。CCは当日の遊技機10の状態変化情報をJR若しくはJRsをポーリングして収集し、状態変化を検出して表示する処理を行う。一般に状態変化情報の中で大当たりや確率変動は、CCで当該事象が発生した遊技機10の詳細な遊技情報も確認したい場合が普通なので、この特定の状態変化の場合は直接に該当する遊技機10のPJ1から遊技情報を収集し、先の状態変化情報と併せて詳細な遊技情報を表示する。また、JRがトラブルを起こして情報を収集できない場合は、直ちにバックアップ用のJRsに切り替えて同様の情報収集と表示を行う。

20

【0024】

さらに、CCで所望の遊技機10の遊技情報を確認したい場合は、直接該当するPJ1から遊技情報を収集して表示する機能もある。CCとHCとの間は専用のネットワークケーブル62(例えば、イーサネット)で接続されており、CCで売上や機種情報及び時系列情報等の経営情報を確認したい場合は、HCから当該情報を入手して表示できるようになっている。

【0025】

なお、CCにはFAX装置13が接続されており、CCで収集分析した情報を所定の印刷フォーマットに加工して外部に送信可能である。

30

【0026】

HCにも汎用のパーソナルコンピュータを使用することができる。HCは当日や過去の遊技情報を元にして経営判断に資する各種情報を生成するものであり、PJ1若しくはPJ2を所定間隔毎にポーリングして遊技情報を収集し、ハードディスクなどに記録するとともに、所定のフォーマットで表示したり印刷したりできるものである。また、HCで特定の遊技機10の遊技情報を確認したい場合は、直接該当するPJ1から遊技情報を収集して表示する機能もある。さらに、HCで遊技機10の状態変化情報(リアル系の情報)を確認したい場合は、ネットワークケーブル62を介してCCから当該情報を入手して表示することもできる。なお、HCにはプリンタ14が接続されており、収集した情報を所定のフォーマットで印刷可能である。CC及びHCは遊技店1の全体的な遊技情報を管理する管理装置を構成する。

40

【0027】

通信制御装置15~18は玉計数機19、島金庫20、監視カメラシステム21及びアナウンスシステム22と店内ネットワーク37との間の通信インターフェースを行う装置である。

【0028】

玉計数機19は遊技者が獲得した球(例えば、景品交換のため)の計数を行い、計数値をCC及びHCに転送するとともに、当該遊技者に対して景品交換用の計数結果紙片をプリントアウトして出力する。島金庫20はホール1に設けられた両替機や現金式球貸装置等から回収した硬貨及び紙幣を収納する装置であり、現在の収納金額をHC及びCCに逐

50

一転送する。

【 0 0 2 9 】

監視カメラシステム 2 1 はホール 1 内に配置された監視カメラを管理して、撮像された画像を記録するシステムであり、アナウンスシステム 2 2 はホール 1 内のアナウンスを手動及び自動的に行うシステムである。

【 0 0 3 0 】

設定・検査装置 2 3 には、例えばノート型のパーソナルコンピュータを使用することができる。設定・検査装置 2 3 は必要に応じて店内ネットワーク 3 7 に接続することができ、接続時に L O N 通信網のアカウントを自動取得し、任意の P J 1 に接続された遊技機 1 0 (の遊技制御装置 4 1 に内蔵されている遊技用演算処理装置 2 0 0) をアクセスして正
10

【 0 0 3 1 】

既述のとおり、設定・検査装置 2 3 は“ 必要の都度 ”、店内ネットワーク 3 7 に接続される。必要の都度とは、例えば、新台に入れ替える場合であり、入れ替え後に設定・検査装置 2 3 を店内ネットワーク 3 7 に接続し、新台の P J 1 を介してその台 (入れ換えられた遊技機 1 0) の遊技制御装置 4 1 に内蔵されている遊技用演算処理装置 2 0 0 をアクセスして正当性判定のための固有 I D を設定する。

【 0 0 3 2 】

なお、P J 1 で遊技用演算処理装置 2 0 0 の正当性を判定する場合に、上記のような固有 I D の判定に加えて、遊技プログラムを判定情報として使用してもよく、その場合には
20

【 0 0 3 3 】

・ P J 1 の構成

次に、P J 1 のブロック構成について説明する。図 2 は P J 1 のブロック図である。図 2 において、P J 1 は C P U 5 1、R O M 5 2、R A M 5 3、E E P R O M 5 4、バックアップ電源 5 5、発振回路 5 6、通信制御装置 5 7、出力インターフェース (I / F) 5 8、入力インターフェース (I / F) 5 9 及びバス 6 0 を備えている。
30

【 0 0 3 4 】

C P U 5 1 は R O M 5 2 に格納されている処理プログラムに基づいて自分が受け持つ遊技機 1 0 及び遊技設備装置より出力された遊技情報と、P J 2 より転送された遊技情報 (状態変化情報) を併せて演算加工し、収集した遊技情報より遊技情報の変化を検出する処理等を行うとともに、遊技用演算処理装置 2 0 0 の正当性判定も行う。R O M 5 2 は遊技用演算処理装置 2 0 0 の正当性判定を行う処理プログラムや遊技情報の収集・加工等のための処理プログラムを格納しており、R A M 5 3 はワークエリアとして用いられる。

【 0 0 3 5 】

E E P R O M 5 4 は当該 P J 1 に接続された遊技用演算処理装置 2 0 0 の固有 I D を記憶する。E E P R O M 5 4 への固有 I D の格納手続きは、設定・検査装置 2 3 によって行
40

【 0 0 3 6 】

バックアップ電源 5 5 は R A M 5 3 の記憶情報を停電時も保持するための電源である。発振回路 5 6 は C P U 5 1 に制御クロック信号を供給し、通信制御装置 5 7 は島内ネットワーク 3 6 を介して当該 P J 1 と他のネットワーク端末との間の通信制御を行う。また、通信制御装置 5 7 には装置毎に異なる監視装置 I D が格納されており、監視装置 I D は情報の送受信を行う際に当該 P J 1 を識別するために使用される。

【 0 0 3 7 】

出力インターフェース 5 8 は遊技機 1 0 と C P U 5 1 との間の出力インターフェース処
50

理を行うもので、出力インターフェース 58 から遊技機 10 の遊技制御装置 41 に対してアミューズ通信信号（例えば、プログラム要求コマンド）が出力される。

【0038】

入力インターフェース 59 は遊技機 10 及び遊技設備装置（球貸装置 32 等）と CPU 51 との間の入力インターフェース処理を行うもので、アミューズ通信信号、カード式の球貸装置 32C からのカードによる売上信号、現金式の球貸装置 32G からの現金による売上信号、球切装置 33 からの補給球数信号、パルスタンク 34 からの回収球数信号、遊技制御装置 41 からの特図回転信号（特図の回転を知らせる信号）、大当り信号、確変信号（確率変動中及び大当り遊技中に、それを知らせる信号）がそれぞれ入力されるようになっている。

10

【0039】

ここで、PJ1 及び PJ2 は、全体として、遊技機 10 の遊技制御装置 41 に含まれる遊技用演算処理装置 200 の固有 ID を監視して当該遊技用演算処理装置 200 の正当性を評価する監視装置を構成する。

【0040】

・遊技機の構成

図 3 は遊技機 10 を示す図であり、遊技機 10 は額縁状の前面枠 71 と、ガラスを支持する金枠（ガラス枠）72 と、遊技領域が形成された遊技盤 73 と、前面表示パネル 74 と、前面表示パネル 74 の下方に設けられた操作パネル 75 とを有している。前面枠 71 は遊技機 10 を設置している木製の機枠（図示略）に対して上部蝶番 77 及び下部蝶番 78 によって開閉可能に支持され、金枠 72 は前面枠 71 に開閉可能に支持されている。

20

【0041】

表示パネル 74 は一端側が前面枠 71 に開閉可能に支持され、賞球を受ける上皿 81 が形成されるとともに、上皿 81 の球を球貯留皿（受皿ともいう）82 に移すために両者を接続する通路を開閉するための開閉レバー 83 が設けられている。操作パネル 75 には、灰皿 84 及び前述の球貯留皿 82 が形成されるとともに、球貯留皿 82 に貯留された球を外部下方に抜くための球抜きレバー 85 が設けられている。また、操作パネル 75 の右端部側には玉発射用の操作ノブ 86 が設けられており、遊技機 10 の前面枠 71 の上部には大当り時に点灯又は点滅する大当り表示器 87 が設けられている。

【0042】

30

遊技盤 73 には前面の略円形領域をガイドレール 88 で取り囲んだ遊技領域が形成されており、この遊技領域には、複数の識別情報（いわゆる特別図柄；以下「特図」という）を複数列で変動表示する特図表示装置 89、大入賞口を有する特別変動入賞装置 90、特図始動口として機能する普通変動入賞装置 91（いわゆる普電）、普通変動入賞装置 91 に設けられた普通図柄（いわゆる普図；以下「普図」という）を表示する普図表示装置 92、スルーチャッカー形式の複数の普図始動ゲート 93、複数の一般入賞口 94、風車と呼ばれる複数の打球方向変換部材 96、左右のサイドランプ 97、98、アウト穴 99 などが備えられている。

【0043】

普通変動入賞装置 91 内の入賞流路には特図始動スイッチ 100 が設けられており、普図始動ゲート 93 内の通過流路には普図始動ゲートスイッチ 101 が設けられている。また、特別変動入賞装置 90 の大入賞口内における継続入賞流路には継続スイッチ 102 が設けられており、一般入賞流路にはカウントスイッチ 103 が設けられている（上記各スイッチは図 4 参照）。

40

【0044】

特図表示装置 89 の上部には前述した一般入賞口 94 が配置され、また、4 個の特図始動記憶表示器 105 が設けられており、普通変動入賞装置 91 には、4 個の普図始動記憶表示器 106 が設けられている。普図表示装置 92 は、例えば、一桁の数字を表示する 7 セグメントの表示部を有する液晶又は LED 等よりなる表示器であり、この場合、普通図柄（普図）は一桁の数字である。始動記憶表示器 105、106 は、特図あるいは普図の

50

始動記憶数をそれぞれ表示するものである。

【 0 0 4 5 】

特図始動スイッチ 1 0 0 は普通変動入賞装置 9 1 に玉が入賞したことを検出し、普図始動ゲートスイッチ 1 0 1 は普図始動ゲート 9 3 を玉が通過したことを検出し、カウントスイッチ 1 0 3 は特別変動入賞装置 9 0 の大入賞口に入った全ての玉を検出し、継続スイッチ 1 0 2 は大入賞口に入った玉のうち継続入賞（いわゆる V 入賞）した玉を検出する。

【 0 0 4 6 】

なお、遊技盤 7 3 の遊技領域には、天釘やヨロイ釘などと呼ばれる多数の障害釘が設けられているが、ここでは図面の輻輳を避けるために省略している。また、遊技盤 7 3 には、その他の各種装飾ランプや L E D 等が設けられていてもよい。

10

【 0 0 4 7 】

遊技盤における遊技領域の種類は、いわゆる「第 1 種」に属するものや図柄表示装置を備えた「第 3 種」に属するものを含め種々のものがあるが、本発明は何れの種類にも適用できる。要は、遊技制御を司る遊技用演算処理装置 2 0 0 を備えるものであればよい。ちなみに、本実施の形態のものは「第 1 種」に属するタイプである。

【 0 0 4 8 】

・遊技制御装置の構成

図 4 は遊技制御装置 4 1 のブロック図であり、遊技制御装置 4 1 は、パチンコ遊技等に必要の役物制御を行うマイクロコンピュータからなる遊技用演算処理装置 2 0 0 と、水晶の固有振動数を分周して所定のクロック信号を発生する発振器 1 1 1 と、そのクロック信号を更に分周して、例えば、2 m s 周期のパルス信号（リセット割込み信号 R S T ）を発生する割込み信号発生回路（図では R S T 発生器と表記）1 1 2 と、各種センサ信号を入力する入力インターフェース 1 1 3 と、各種駆動信号を出力する出力インターフェース 1 1 4 と、遊技に必要な効果音（機械音又は音声若しくはその双方）を生成するサウンドジェネレータ 1 1 5 と、サウンドジェネレータ 1 1 5 からの効果音信号を増幅して遊技機 1 0 の所定箇所に設置されたスピーカー 1 1 6 に出力するアンプ 1 1 7 と、遊技制御装置 4 1 と情報収集端末装置 3 1 j（図 1 の情報収集端末装置 3 1 a、3 1 b 参照）との間で信号の受け渡しを行う外部通信端子 1 1 8 と、を含んで構成される。

20

【 0 0 4 9 】

入力インターフェース 1 1 3 には、特図始動スイッチ 1 0 0、普図始動ゲートスイッチ 1 0 1、継続スイッチ 1 0 2、カウントスイッチ 1 0 3 及びセーフセンサ 1 0 4 からの信号が入力される。セーフセンサ 1 0 4 は入賞した遊技球を検出する。出力インターフェース 1 1 4 からは、情報収集端末装置 3 1 に遊技情報を出力するための外部情報端子 1 1 9、特図表示装置 8 9 の表示制御を行う表示制御装置 1 2 0、特別変動入賞装置 9 0 である大入賞口を開閉駆動する大入賞口ソレノイド 1 2 1、特図始動記憶表示器 1 0 5、普図表示装置 9 2、普通変動入賞装置 9 1 を駆動する普通電動役物ソレノイド 1 2 2、普図始動記憶表示器 1 0 6、入賞球に対応して賞球の排出を制御する賞球排出回路 1 2 3、各種装飾ランプ、L E D（例えばサイドランプ 9 7、9 8 等を含む装飾具）1 2 4 に制御信号が出力される。

30

【 0 0 5 0 】

・遊技用演算処理装置 2 0 0 の構成

図 5 は遊技用演算処理装置 2 0 0 のブロック図である。図 5 において、遊技用演算処理装置 2 0 0 はいわゆるアミューズチップ用の I C として製造され、遊技制御を行う遊技ブロック 2 0 0 A と情報管理を行う管理ブロック 2 0 0 B に区分される。

40

【 0 0 5 1 】

遊技ブロック 2 0 0 A は C P U コア 2 0 1（発明の要旨に記載の演算処理手段に相当）、プログラム R O M 2 0 2（発明の要旨に記載の第 1 記憶手段に相当）、ユーザワーク R A M 2 0 3（発明の要旨に記載の第 2 記憶手段に相当）、外部バスインターフェース 2 0 4、乱数生成回路 2 0 5、クロックジェネレータ 2 0 6、リセット / 割込制御回路 2 0 7、アドレスデコーダ 2 0 8、出力制御回路 2 0 9 及び C P U バス 2 1 0（発明の要旨に記

50

載のバスに相当)により構成される。

【0052】

CPUコア201は、例えば、Z80コアであり、遊技制御のための演算処理を行い、プログラムROM202はその制御プログラム(遊技プログラム)を格納するとともに、所定領域に正当性確認情報を記憶している。正当性確認情報とは、遊技用演算処理装置200の正当性の簡易チェックを行う場合の情報であり、例えば、後述の書込終了コード、初期設定情報、メーカーコード(遊技機の製造メーカー毎に割り振られた固有のコード)、認定コード及び固有IDを使用して所定の演算(例えば、各情報を加算演算したチェックサム、CRC等の演算)を行った結果値である。正当性確認情報は第三者機関あるいは遊技機の製造メーカーがプログラムROM202に遊技プログラムを書き込む際に、所定の領域に書き込まれる。なお、遊技機の製造メーカーが書き込む際には、その結果値だけが第三者機関から知らされる。

10

【0053】

遊技用演算処理装置200の簡易チェックを行う場合、遊技用演算処理装置200の電源立ち上がり時に、遊技用演算処理装置200自身が演算した演算値と、遊技プログラムが格納されているプログラムROM202の所定領域に予め書き込まれている正当性確認情報(すなわち、第三者機関等によって予め設定された結果値)とを比較判定することで、簡易的な遊技用演算処理装置200のチェックを可能にする構成になっている。

【0054】

ユーザワークRAM203は、遊技ブロック200Aにおける遊技プログラムに基づく処理を実行する際にワークエリア(作業領域)として用いられるものである。

20

【0055】

外部バスインターフェース204は、16ビットのアドレス信号A0~A15、8ビットのデータ信号D0~D7、メモリリクエスト信号MREQ、入出力リクエスト信号IORQ、メモリ書込み信号WR、メモリ読み出し信号RD及びモード信号MODEなどの外部信号とのインターフェース処理を行うものである。例えば、MODE信号を[H]レベルにした状態で、アドレス信号A0~A15を順次にインクリメントしながら、データ信号D0~D7を加えると、プログラムROM202への書き込みモードとなって遊技機の製造メーカーあるいは第三者機関による遊技プログラムの書き込みが可能になる。プログラムROM202への遊技プログラムの書き込みが終了すると、後述のパラメータメモリ213の所定領域に書込終了コードが記録(例えば、所定のコード若しくは所定ビットを物理的に切断することで記録)されるようになっており、パラメータメモリ213に書込終了コードが記録されている場合には、プログラムROM202への遊技プログラムの書き込みができないようになっている。

30

【0056】

乱数生成回路205は遊技の実行過程において遊技価値(例えば、大当たり)を付加するか否か等に係わる乱数(乱数は、大当たりの決定や停止時の図柄の決定等に使用)を生成するもので、一様性乱数を生成する数学的手法(例えば、合同法あるいはM系列法等)を利用している。本実施の形態では、機種に関連した情報を乱数生成の際における種値として利用する。

40

【0057】

クロックジェネレータ206は、発振器111からのクロック信号CLKを基に、CPUコア201を含む遊技用演算処理装置200の各ブロックに動作クロック信号を供給する。

【0058】

リセット/割込制御回路207は割り込み信号発生回路112からのリセット割り込み信号RSTなどの割り込み要求や、遊技制御装置41への電源投入を検出する回路(図示略)からの信号を検出してCPUコア201に知らせる。

【0059】

アドレスデコーダ208は内蔵デバイス及び内蔵コントロール/ステータスレジスタ群

50

のロケーションをメモリマップド I / O 方式又は I / O マップド I / O 方式によりデコードする。

【 0 0 6 0 】

出力制御回路 2 0 9 はアドレスデコーダ 2 0 8 からの信号制御を行って外部端子より 8 ビットのチップセレクト信号 (C S 0 ~ C S 7) を外部に出力する。

【 0 0 6 1 】

C P U バス 2 1 0 はデータバス、アドレスバス及びコントロールバスを含むものであり、管理ブロック 2 0 0 B まで延びている。

【 0 0 6 2 】

次に、遊技用演算処理装置 2 0 0 における情報管理を行う管理ブロック 2 0 0 B は、ブート ROM 2 1 2、パラメータメモリ 2 1 3、バスモニタ回路 2 1 4 (発明の要旨に記載の検出手段及び取得手段に相当)、セキュリティメモリ 2 1 6、管理用ワーク RAM 2 1 7、制御回路 2 1 8 (発明の要旨に記載のアドレス発生手段に相当)、外部通信制御回路 2 1 9、管理バス 2 2 0 及び遊技ブロック 2 0 0 A 側の C P U バス 2 1 0 の一部を含んで構成される。

10

【 0 0 6 3 】

ブート ROM 2 1 2 はブートプログラムを格納しており、遊技用演算処理装置 2 0 0 の電源オン時には、まず、ブートプログラムが立ち上がって、所定の簡易チェックを行い、正常であれば遊技プログラムの所定のアドレス (便宜的に「スタートアドレス」という) に処理を渡すようになっている。パラメータメモリ 2 1 3 は書込終了コード及び初期設定情報を格納している。書込終了コードとは、先にも述べたとおり、プログラム ROM 2 0 2 に遊技プログラムを書き込んだことを示す情報である。また、初期設定情報とは、遊技機の製造メーカーが遊技プログラムを書き込む際に、チップセレクト信号 C S 0 ~ C S 7 の用途 (入力用 / 出力用) を設定するための情報であり、例えば C S 0、C S 1 及び C S 2 を入力用にし、C S 3、C S 4、C S 5、C S 6 及び C S 7 を出力用にするという情報である。

20

【 0 0 6 4 】

バスモニタ回路 2 1 4 は、C P U バス 2 1 0 の状態監視を行い、C P U バス 2 1 0 が C P U コア 2 0 1 によって使用されていないときに、必要に応じて、C P U バス 2 1 0 を介して遊技ブロック 2 0 0 A のプログラム ROM 2 0 2 やユーザワーク RAM 2 0 3 をアクセスし、所要のデータ (遊技プログラムやユーザワーク RAM 2 0 3 の内容など) を管理ブロック 2 0 0 B に取り込む。

30

【 0 0 6 5 】

図 6 は、バスモニタ回路 2 1 4 を含む詳細構成図である。この図において、2 1 4 a はタイミング信号 S d に応答して C P U バス 2 1 0 のデータバス 2 1 0 a のデータをラッチし、管理バス 2 2 0 のデータバス 2 2 0 a に出力するデータレジスタ (発明の要旨に記載のデータ保持手段に相当)、2 1 4 b はタイミング信号 S a に応答して管理バス 2 2 0 のアドレスバス 2 2 0 b のアドレスをラッチし、C P U バス 2 1 0 のアドレスバス 2 1 0 b に出力するアドレスレジスタ (発明の要旨に記載のアドレス保持手段に相当)、2 1 4 c は管理ブロック 2 0 0 B の制御回路 2 1 8 から出力されるデータリクエスト信号 DATA __REQ と、遊技ブロック 2 0 0 A の C P U コア 2 0 1 から出力される C P U リフレッシュ信号 C P U __REF とに基づいて上記のタイミング信号 S a、S b を発生するリードタイミング発生部である。

40

【 0 0 6 6 】

ここで、DATA __REQ は、制御回路 2 1 8 で実行される管理シーケンスに従って適宜に又は定期的に出力される信号、若しくは、外部装置である P J 1 からの管理情報要求指令に応答して出力される信号である。また、C P U __REF は C P U コア 2 0 1 から出力される各種信号のうち C P U バス 2 1 0 の未使用状態を示す適当な信号である。例えば、Z 8 0 C P U の場合であれば、「M 1」(Machine Cycle One) 信号を利用できる。M 1 信号は、周辺回路の D R A M のリフレッシュ動作のタイミング信号に

50

用いられることが多く、ＤＲＡＭのリフレッシュ期間中は、ＣＰＵバスが解放状態（ＣＰＵコア２０１によって使用されない状態）にあるからである。なお、ＣＰＵ＿ＲＥＦに利用する信号はＭ１信号に限定されないことは言うまでもない。Ｚ８０以外のタイプのＣＰＵコアの場合であっても、要するに、そのＣＰＵコアから出力される各種信号のうちＣＰＵバスの未使用状態を示す適当な信号を利用すればよい。

【００６７】

セキュリティメモリ２１６（例えば、ＥＥＰＲＯＭで構成）には遊技用演算処理装置２００の識別や正当性の判定のために使用する固有ＩＤ、メーカーコード（遊技機の製造メーカーコード）及び認定コード（第三者機関により検査が合格した遊技機に付与される番号で認可された遊技機の認可コードである）が書き込まれている。

10

【００６８】

管理用ワークＲＡＭ２１７は、バスモニタ回路２１４を介して読み込まれた遊技ブロック２００Ａの情報（プログラムＲＡＭ２０２の内容やユーザワークＲＡＭ２０３の内容など）を保持するための記憶領域である。

【００６９】

制御回路２１８は所定のシーケンスを実行して、管理ブロック２００Ｂの動作を制御するもので、例えば、バスモニタ回路２１４を介してＣＰＵコア２０１のバス解放期間を検出し、同期中に遊技ブロック２００ＡのプログラムＲＯＭ２０２の内容やユーザワークＲＡＭ２０３の内容を読み出して管理用ワークＲＡＭ２１７へ書き込んだり、また、外部装置であるＰＪ１からの管理情報要求指令に応答して管理用ワークＲＡＭ２１７の内容を外部へ転送したりする。

20

【００７０】

外部通信制御回路２１９は前述のＰＪ１（図２参照）との通信を行うもので、例えば、外部からの指令に基づいて演算処理装置２００内に格納されている情報（例えば、状態変化情報、遊技プログラム、書込終了コード及び固有ＩＤ等）を外部へ転送する等の処理を行う。なお、外部通信制御回路２１９から外部に転送される情報に対して暗号化処理を施してもよい。

【００７１】

図７は、バスモニタ回路２１４の動作概要を示すフローチャートである。この図において、まず、制御回路２１８からのＤＡＴＡ＿ＲＥＱを受け付けると、遊技ブロック２００Ａの情報取得要求（リード要求）であると判断し（Ｓ１）、ＣＰＵコア２０１からのＣＰＵ＿ＲＥＦを待つ（Ｓ２）。そして、ＣＰＵ＿ＲＥＦが入力すると、ＣＰＵリフレッシュ期間であると判断し、アドレスレジスタ２１４ｂに対してタイミング信号Ｓａを発生した後、データレジスタ２１４ａに対してタイミング信号Ｓｄを発生する。

30

【００７２】

制御回路２１８はＤＡＴＡ＿ＲＥＱの送出に先立ち、リード要求対象データのアドレスを発生してアドレスレジスタ２１４ｂにセットする。リード要求対象データのアドレスは、例えば、リード要求対象データが遊技プログラム内の任意アドレス（便宜的に ）のデータであればその任意アドレス であり、また、リード要求対象データがユーザワークＲＡＭ２０３の任意アドレス（便宜的に ）のデータであればその任意アドレス である。

40

【００７３】

したがって、ＣＰＵ＿ＲＥＦに応答したタイミングで、リード要求対象データのアドレス（例えば 又は ）がバスモニタ回路２１４のアドレスレジスタ２１４ｂからＣＰＵバス２１０のアドレスバス２１０ｂに送出され、この送出データ、例えば、遊技プログラム内の任意アドレス のデータ又はユーザワークＲＡＭ２０３の任意アドレス のデータが、ＣＰＵバス２１０のデータバス２１０ａを介してバスモニタ回路２１４のデータレジスタ２１４ａにラッチされると共に、管理バス２２０のデータバス２２０ａに現れるから、制御回路２１８で取り込んで管理用ワークメモリ２１７に書き込めばよい。

【００７４】

以上のとおり、本実施の形態によれば、バスモニタ回路２１４でＣＰＵバス２１０の解

50

放状態を検出し、リード要求がある場合に、解放状態にあるCPUバス210を利用してプログラムROM202やユーザワークRAM203の内容を管理ブロック200Bに読み込むようにしたので、CPUコア201の動作、すなわち、遊技プログラムの動作に一切の影響を与えることなく、管理上必要な情報を遊技制御と並行して取得できるという格別の効果が得られる。

【0075】

なお、上記実施の形態では、リード要求の対象データをプログラムROM202の内容やユーザワークRAM203の内容としているが、これに限定されない。アドレスで指定可能なすべてのデータ、すなわち、CPUコア201のアドレスマップ上に存在するすべてのデータが対象データとなり得ることは言うまでもない。

10

【0076】

【発明の効果】

本発明によれば、遊技プログラムを実行して遊技機の遊技制御を行うCPUのバス使用状況をモニタし、バスの未使用期間中に該バスを利用して前記遊技プログラム又は遊技プログラム実行中のデータを取得するようにしたので、CPUを仲立ちとせずに遊技プログラムや実行中のデータを管理ブロックに渡すことができ、以って遊技中のリアルタイムなデータ取得を外部から可能にすることができる。

さらに、遊技用演算処理装置の外部からプログラムROMに遊技プログラムを書き込むことが可能となる。

20

【図面の簡単な説明】

【図1】 ホールの全体構成を示すブロック図である。

【図2】 PJ1のブロック図である。

【図3】 遊技機の正面図である。

【図4】 遊技制御装置のブロック図である。

【図5】 遊技用演算処理装置のブロック図である。

【図6】 バスモニタ回路を含む要部詳細構成図である。

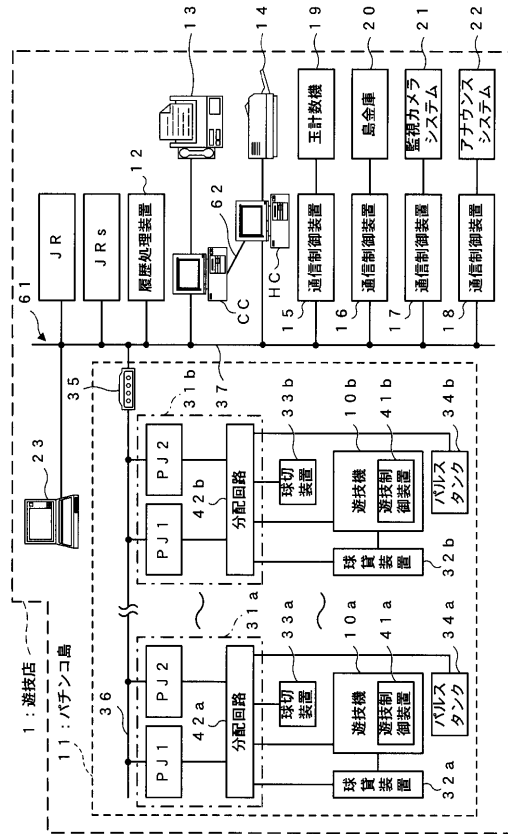
【図7】 バスモニタ回路の動作フローチャートである。

【符号の説明】

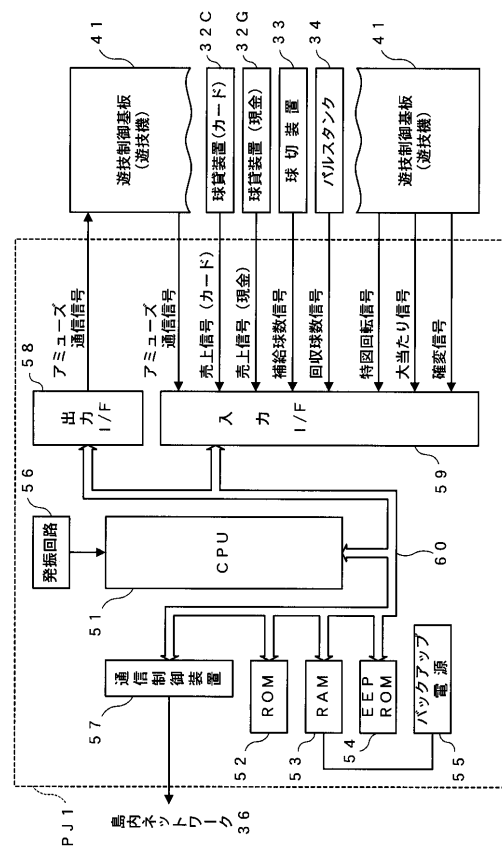
- 201 CPUコア（演算処理手段）
- 202 プログラムROM（第1記憶手段）
- 203 ユーザワークRAM（第2記憶手段）
- 210 CPUバス（バス）
- 214 バスモニタ回路（検出手段、取得手段）
- 218 制御回路（アドレス発生手段）
- 214a データレジスタ（データ保持手段）
- 214b アドレスレジスタ（アドレス保持手段）

30

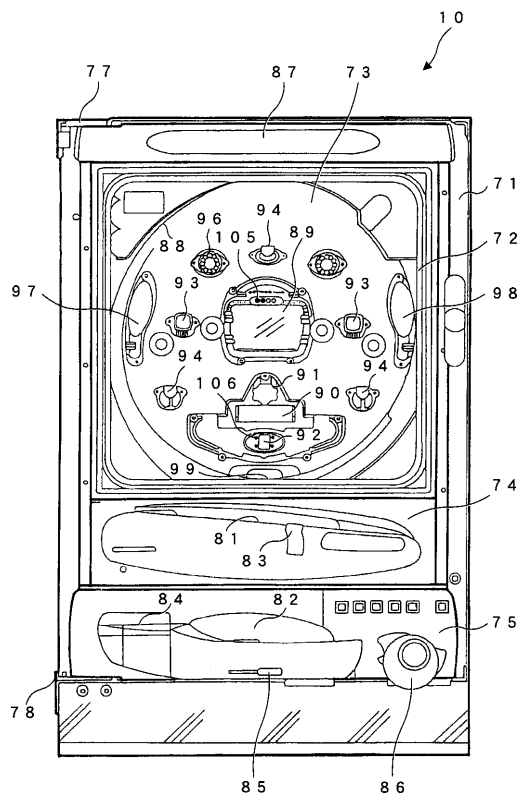
【図 1】



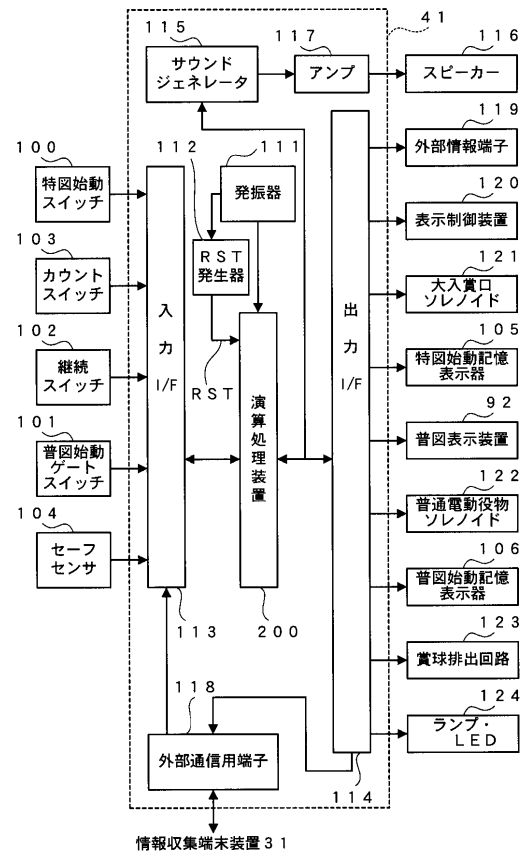
【図 2】



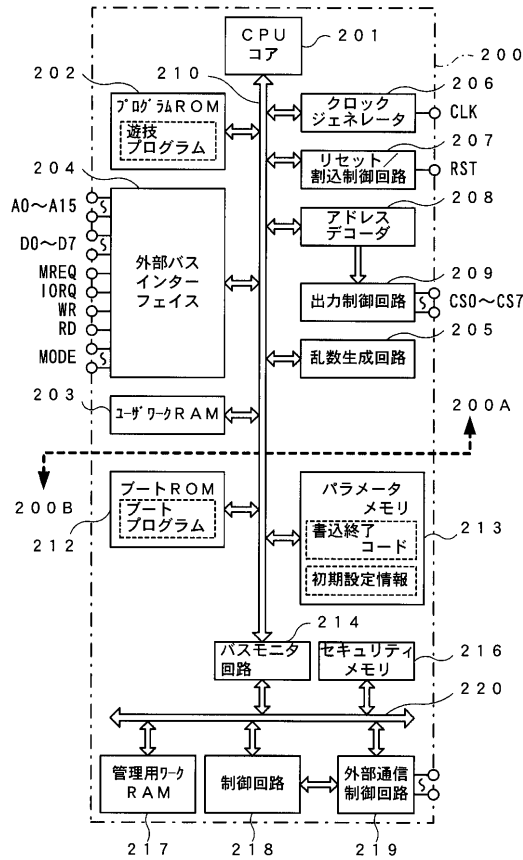
【図 3】



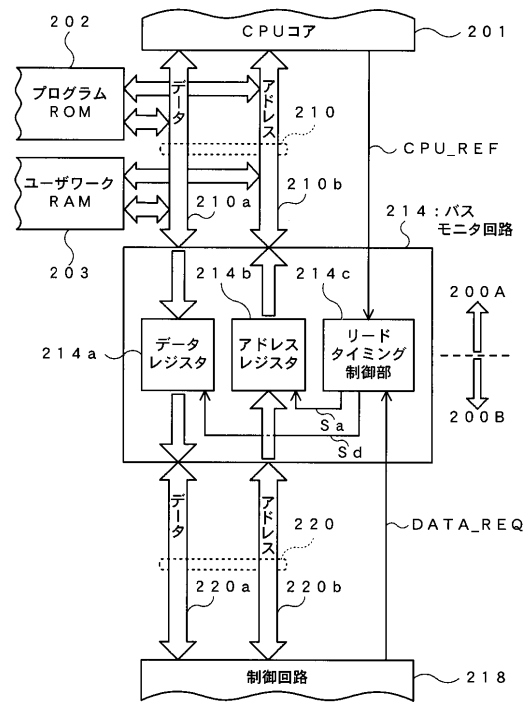
【図 4】



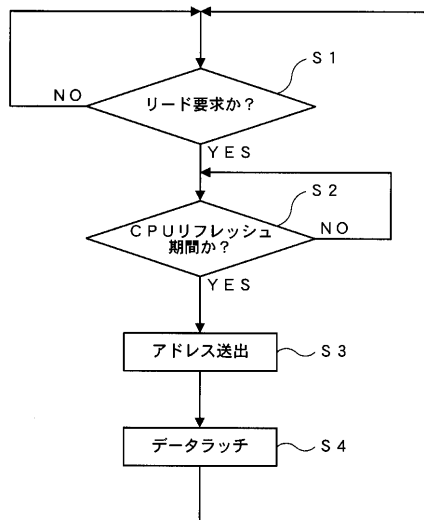
【図 5】



【図 6】



【図 7】



フロントページの続き

(58)調査した分野(Int.Cl. , D B 名)

A63F 7/02

G06F 9/06