

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号
特許第5116851号
(P5116851)

(45) 発行日 平成25年1月9日 (2013.1.9)

(24) 登録日 平成24年10月26日 (2012.10.26)

(51) Int. Cl.	F I
GO6F 3/041 (2006.01)	GO6F 3/041 320C
GO6F 3/042 (2006.01)	GO6F 3/042 472
GO9G 3/20 (2006.01)	GO9G 3/20 624A
GO9G 3/36 (2006.01)	GO9G 3/20 621A
GO2F 1/1335 (2006.01)	GO9G 3/36

請求項の数 4 (全 15 頁) 最終頁に続く

(21) 出願番号	特願2010-527727 (P2010-527727)	(73) 特許権者	000005049
(86) (22) 出願日	平成21年6月2日 (2009.6.2)		シャープ株式会社
(86) 国際出願番号	PCT/JP2009/060081		大阪府大阪市阿倍野区長池町22番22号
(87) 国際公開番号	W02010/026809	(74) 代理人	100120662
(87) 国際公開日	平成22年3月11日 (2010.3.11)		弁理士 川上 桂子
審査請求日	平成22年9月30日 (2010.9.30)	(74) 代理人	100112715
(31) 優先権主張番号	特願2008-224932 (P2008-224932)		弁理士 松山 隆夫
(32) 優先日	平成20年9月2日 (2008.9.2)	(74) 代理人	100125704
(33) 優先権主張国	日本国 (JP)		弁理士 坂根 剛
		(72) 発明者	前田 和宏
			大阪府大阪市阿倍野区長池町22番22号
			シャープ株式会社内
		(72) 発明者	白木 一郎
			大阪府大阪市阿倍野区長池町22番22号
			シャープ株式会社内

最終頁に続く

(54) 【発明の名称】 表示装置

(57) 【特許請求の範囲】

【請求項1】

アクティブマトリクス基板の画素領域に光センサを備えた表示装置であって、
前記光センサが、
入射光を受光する光検出素子と、
前記光検出素子に接続され、前記光検出素子からの出力電流によって電位が変化する蓄積ノードと、
当該光センサへリセット信号を供給するリセット信号配線と、
当該光センサへ読み出し信号を供給する読み出し信号配線と、
前記リセット信号が供給されてから前記読み出し信号が供給されるまでの間をセンシング期間とし、センシング期間に前記光検出素子で受光された光量にしたがって変化した前記蓄積ノードの電位をセンサ回路出力として出力配線へ読み出すためのセンサスイッチング素子とを備え、
前記センサ回路出力が必要でないセンサデータ不要期間の後で、かつ、前記センサ回路出力が必要とされるセンサデータ有効期間の前に、前記センシング期間の長さ以上のセンサ立ち上げ期間を有し、前記センサ立ち上げ期間中に前記リセット信号が印加された光センサからのセンサ回路出力を、前記センサデータ有効期間において読み出すことを特徴とする表示装置。

【請求項2】

前記センサ立ち上げ期間には、前記センサ回路出力を前記出力配線へ出力しない、請求

項 1 に記載の表示装置。

【請求項 3】

前記センサ立ち上げ期間とその直後のセンサデータ有効期間とを 1 センシング単位期間とし、

前記センシング単位期間を、表示動作期間内に連続的にまたは間欠的に設ける、請求項 1 に記載の表示装置。

【請求項 4】

前記アクティブマトリクス基板に対向する対向基板と、

前記アクティブマトリクス基板と対向基板との間に挟持された液晶とをさらに備えた、請求項 1 ～ 3 のいずれか一項に記載の表示装置。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、フォトダイオードまたはフォトトランジスタ等の光検出素子を有する光センサ付きの表示装置に関し、特に、画素領域内に光センサを備えた表示装置に関する。

【背景技術】

【0002】

従来、例えばフォトダイオード等の光検出素子を画素内に備えたことにより、外光の明るさを検出したり、ディスプレイに近接した物体の画像を取り込んだりすることが可能な、光センサ付き表示装置が提案されている。このような光センサ付き表示装置は、双方向通信用表示装置や、タッチパネル機能付き表示装置としての利用が想定されている。

20

【0003】

従来の光センサ付き表示装置では、アクティブマトリクス基板において、信号線および走査線、TFT (Thin Film Transistor)、画素電極等の周知の構成要素を半導体プロセスによって形成する際に、同時に、アクティブマトリクス基板上にフォトダイオード等を作り込む(特許文献 1 参照)。

【0004】

アクティブマトリクス基板上に形成される従来の光センサ(特許文献 2, 3)の一例を、図 15 に示す。図 15 に示す従来の光センサは、フォトダイオード D1、コンデンサ C2、トランジスタ M2 から構成される。フォトダイオード D1 のアノードには、リセット信号 RS を供給するための配線が接続されている。フォトダイオード D1 のカソードには、コンデンサ C2 の電極の一方と、トランジスタ M2 のゲートが接続されている。トランジスタ M2 のドレインは定電圧 V_{sup} を供給する配線に接続されている。なお、トランジスタ M2 のソースから光センサのセンサ回路出力データ SData が出力される。コンデンサ C2 の電極の他方は、読み出し信号 RW を供給するための配線に接続されている。

30

【0005】

この構成において、リセット信号 RS および読み出し信号 RW をそれぞれ所定のタイミングで供給することにより、フォトダイオード D1 で受光した光の量に応じたセンサ回路出力データ SData を得ることができる。ここで、図 16 を参照し、図 15 に示した従来の光センサの動作について説明する。なお、図 16 において、リセット信号 RS のローレベル(例えば $-4V$)を $-V_b$ 、読み出し信号 RW のハイレベル(例えば $8V$)を V_{rw} と、それぞれ表す。なお、リセット信号 RS のハイレベルを $0V$ 、読み出し信号 RW のローレベルを $0V$ とする。

40

【0006】

以下、図 15 に示した光センサのセンシングシーケンスを、(A)読み出し期間、(B)リセット期間、(C)センシング期間、の 3 つに分けて説明する。

【0007】

(A)読み出し期間

読み出し信号 RW がハイレベルである期間が、読み出し期間に相当する。読み出し信号 RW がハイレベルの間、コンデンサ C2 を介して蓄積ノードの電位 V_{INT} がプルアップさ

50

れる。なお、蓄積ノードとは、コンデンサC2と、フォトダイオードD1のカソードと、トランジスタM2のゲートとの接続点である。このとき、蓄積ノードの電位 V_{INT} は、読み出し直前の蓄積ノード電位を V_0 、コンデンサC2の容量を C_{st} 、回路内総容量を C_{total} 、読み出し信号RWの振幅を V_{rw} とすると、

$$V_{INT} = C_{st} / C_{total} \cdot V_{rw} + V_0$$

と表すことができる。

【0008】

そして、プルアップされた電位 V_{INT} がトランジスタM2の閾値を超えることにより、トランジスタM2がONされ、センサデータSDa t aが出力される。このとき、SDa t aの電位 V_{out} は、トランジスタM2の閾値を V_{th} 、定電流源の電流値をI、トランジスタM2のコンダクタンスを β とすると、

$$V_{out} = V_{INT} - V_{th} - (2I / \beta)^{1/2}$$

と表すことができる。

【0009】

(B) リセット期間

リセット信号RSがハイレベル(0V)となることにより、フォトダイオードD1に順方向電流が流れ、蓄積ノードの電位 V_{INT} が0Vにリセットされる。

【0010】

(C) センシング期間

リセット信号がハイレベルからローレベルへ戻った時点から、センシング期間が開始される。すなわち、上述のとおりリセット期間に蓄積ノードがリセットされた後に、リセット信号RSがローレベル($-V_b$)となることにより、フォトダイオードD1に逆バイアスが発生する。そして、フォトダイオードD1への入射光の光量に応じた光電流で、蓄積ノードが $-V_b$ 方向へ変化する。

【0011】

上記の(A)読み出し期間、(B)リセット期間、および、(C)センシング期間、を1サイクルとして、このサイクルを繰り返すことにより、光センサからのセンサデータの読み出しが行われる。

【先行技術文献】

【特許文献】

【0012】

【特許文献1】特開2006-3857号公報

【特許文献2】国際公開第2007/145346号パンフレット

【特許文献3】国際公開第2007/145347号パンフレット

【発明の概要】

【発明が解決しようとする課題】

【0013】

光センサを備えた表示装置は、その用途や動作モードによっては、光センサを常時駆動させる必要がない場合もある。そのような場合、例えば図17に示すように、光センサが必要な期間(センサイネーブル信号がONの期間)のみににおいて光センサを駆動させ、光センサが不要な期間(センサイネーブル信号がOFFの期間)においては、光センサを休止状態とするか、または、通常動作に比べて動作周波数が低い状態(間欠動作状態)とすれば、消費電力を低減できる点において好ましい。

【0014】

しかしながら、図17に示すように、センサイネーブル信号がONになった直後のセンサデータには、無効なデータが含まれる。これは、センサイネーブル信号がOFFの期間には、光センサに対してリセット信号RSが印加されないことによる。すなわち、センサイネーブル信号がONになった後の、最初の読み出し信号RWによって読み出されるセンサデータSDa t aは、センシング期間に対応する所定のタイミングでリセットされていないフォトダイオードD1の出力に相当するので、有効なデータとして扱うことができない

10

20

30

40

50

い。したがって、センサイネーブル信号がONになってから、有効なセンサデータが出力されるまでにタイムラグが発生し、センサデータを用いたアプリケーションの初期レスポンスが悪くなるという問題がある。

【0015】

本発明は、上記の問題を鑑み、光センサを一時的に休止状態または間欠状態とした後にセンシングを再開した直後に、センサ回路出力データとして有効データを得ることができる光センサ付き表示装置を提供することを目的とする。

【課題を解決するための手段】

【0016】

上記の課題を解決するために、本発明にかかる表示装置は、アクティブマトリクス基板の画素領域に光センサを備えた表示装置であって、前記光センサが、入射光を受光する光検出素子と、前記光検出素子に接続され、前記光検出素子からの出力電流によって電位が変化する蓄積ノードと、当該光センサへリセット信号を供給するリセット信号配線と、当該光センサへ読み出し信号を供給する読み出し信号配線と、前記リセット信号が供給されてから前記読み出し信号が供給されるまでの間をセンシング期間とし、センシング期間に前記光検出素子で受光された光量にしたがって変化した前記蓄積ノードの電位をセンサ回路出力として出力配線へ読み出すためのセンサスイッチング素子とを備え、前記センサ回路出力が必要でないセンサデータ不要期間の後で、かつ、前記センサ回路出力が必要とされるセンサデータ有効期間の前に、前記センシング期間の長さ以上のセンサ立ち上げ期間を有し、前記センサ立ち上げ期間中に前記リセット信号が印加された光センサからのセンサ回路出力を、前記センサデータ有効期間において読み出すことを特徴とする。

【発明の効果】

【0017】

本発明によれば、光センサを一時的に休止状態または間欠状態とした後にセンシングを再開した直後に、センサ回路出力データとして有効データを得ることができる光センサ付き表示装置を提供することができる。

【図面の簡単な説明】

【0018】

【図1】図1は、本発明の一実施形態にかかる表示装置の概略構成を示すブロック図である。

【図2】図2は、本発明の第1の実施形態にかかる表示装置における一画素の構成を示す等価回路図である。

【図3】図3は、第1の実施形態にかかる表示装置のロウドライバの構成例を示す等価回路図である。

【図4】図4は、ロウドライバの駆動に関する信号のタイミングチャートである。

【図5】図5は、第1の実施形態にかかる表示装置のカラムドライバの構成例を示す等価回路図である。

【図6】図6は、カラムドライバの駆動に関する信号のタイミングチャートである。

【図7】図7は、第1の実施形態にかかる表示装置のゲートドライバの構成例を示す等価回路図である。

【図8】図8は、ゲートドライバの駆動に関する信号のタイミングチャートである。

【図9】図9は、第1の実施形態にかかる表示装置のソースドライバの構成例を示す等価回路図である。

【図10】図10は、ソースドライバの駆動に関する信号のタイミングチャートである。

【図11】図11は、第1の実施形態の表示装置における表示動作のタイミングとセンシングタイミングとの関係を示すタイミングチャートである。

【図12】図12は、センサ立ち上げ期間とセンサデータ有効期間との関係を示すタイミングチャートである。

【図13】図13は、第1の実施形態の変形例であって、センサデータ有効期間(a)にのみセンサ回路出力データが出力されるようにし、センサ立ち上げ期間(b)においては

10

20

30

40

50

センサ回路出力データを出力しない様子を示すタイミングチャートである。

【図１４】図１４は、本発明の第２の実施形態にかかる表示装置の、センシングタイミングを示すタイミングチャートである。

【図１５】図１５は、アクティブマトリクス基板上に形成される従来の光センサの一例を示す等価回路図である。

【図１６】図１６は、従来の光センサにおける駆動信号の波形を示すタイミングチャートである。

【図１７】図１７は、光センサの駆動を休止させる期間を有する場合に、無効なデータが得られる期間を模式的に示す図である。

【発明を実施するための形態】

10

【００１９】

本発明の一実施形態にかかる表示装置は、アクティブマトリクス基板の画素領域に光センサを備えた表示装置であって、前記光センサが、入射光を受光する光検出素子と、前記光検出素子に接続され、前記光検出素子からの出力電流によって電位が変化する蓄積ノードと、当該光センサへリセット信号を供給するリセット信号配線と、当該光センサへ読み出し信号を供給する読み出し信号配線と、前記リセット信号が供給されてから前記読み出し信号が供給されるまでの間をセンシング期間とし、センシング期間に前記光検出素子で受光された光量にしたがって変化した前記蓄積ノードの電位をセンサ回路出力として出力配線へ読み出すためのセンサスイッチング素子とを備え、前記センサ回路出力が必要でないセンサデータ不要期間の後で、かつ、前記センサ回路出力が必要とされるセンサデータ有効期間の前に、前記センシング期間の長さ以上のセンサ立ち上げ期間を有し、前記センサ立ち上げ期間中に前記リセット信号が印加された光センサからのセンサ回路出力を、前記センサデータ有効期間において読み出す。

20

【００２０】

上記の構成は、特に、センサ回路出力が必要とされるセンサデータ有効期間の前に、前記センシング期間の長さ以上のセンサ立ち上げ期間を有し、前記センサ立ち上げ期間中に前記リセット信号が印加された光センサからのセンサ回路出力を、前記センサデータ有効期間において読み出す点に特徴がある。これにより、センサデータ有効期間の最初に読み出されるセンサ回路出力も、センシング期間に対応する所定のタイミングでリセットされた光検出素子から得られたものであるため、有効なセンサ回路出力として利用することができる。したがって、光センサを一時的に休止状態または間欠状態とした後にセンシングを再開した直後に、センサ回路出力データとして有効データを得ることができる光センサ付き表示装置を提供することができる。

30

【００２１】

上記表示装置は、前記センサ立ち上げ期間に、前記センサ回路出力を前記出力配線へ出力しないことが好ましい。これにより、センサ回路出力を出力配線へ出力するための消費電力を削減することができる。

【００２２】

上記表示装置は、前記センサ立ち上げ期間とその直後のセンサデータ有効期間とを１センシング単位期間とし、前記センシング単位期間を、表示動作期間内に連続的にまたは間欠的に設けることが好ましい。この構成によれば、センシングの間引き動作が可能となるため、必要とされるセンサ回路出力の頻度等に応じてセンシングを行うことができ、かつ、各センサデータ有効期間の前にセンサ立ち上げ期間が設けられていることにより、全てのセンサデータ有効期間において、最初から有効なセンサ回路出力を得ることができる。

40

【００２３】

上記の表示装置は、前記アクティブマトリクス基板に対向する対向基板と、前記アクティブマトリクス基板と対向基板との間に挟持された液晶とをさらに備えた液晶表示装置として実施することができる。

【００２４】

以下、本発明のより具体的な実施形態について、図面を参照しながら説明する。なお、

50

以下の実施形態は、本発明にかかる表示装置を液晶表示装置として実施する場合の構成例を示したものであるが、本発明にかかる表示装置は液晶表示装置に限定されず、アクティブマトリクス基板を用いる任意の表示装置に適用可能である。なお、本発明にかかる表示装置は、光センサを有することにより、画面に近接する物体を検知して入力操作を行うタッチパネル付き表示装置や、表示機能と撮像機能とを具備した双方向通信用表示装置等としての利用が想定される。

【0025】

また、以下で参照する各図は、説明の便宜上、本発明の実施形態の構成部材のうち、本発明を説明するために必要な主要部材のみを簡略化して示したものである。従って、本発明にかかる表示装置は、本明細書が参照する各図に示されていない任意の構成部材を備え得る。また、各図中の部材の寸法は、実際の構成部材の寸法および各部材の寸法比率等を忠実に表したものではない。

【0026】

[第1の実施形態]

最初に、図1および図2を参照しながら、本発明の第1の実施形態にかかる液晶表示装置が備えるアクティブマトリクス基板の構成について説明する。

【0027】

図1は、本発明の一実施形態にかかる液晶表示装置が備えるアクティブマトリクス基板100の概略構成を示すブロック図である。図1に示すように、アクティブマトリクス基板100は、ガラス基板上に、画素領域1、ゲート(gate)ドライバ2、ソース(source)ドライバ3、カラム(column)ドライバ4、および、ロウ(row)ドライバ5を少なくとも備えている。なお、図示はしていないが、画素領域1内の光検出素子(後述)で取り込まれた画像信号を処理するための信号処理回路が、FPC6を介して、アクティブマトリクス基板100に接続されている。

【0028】

ゲートドライバ2およびソースドライバ3は、外部より入力される同期信号(Vsync, Hsync)に応じて、画素領域1の表示画素へ、同じく外部から入力される映像信号を書き込むための走査を行う。一方、カラムドライバ4およびロウドライバ5は、画素領域1の光センサに対して、センサ駆動に必要な各種の信号(後述する読み出し信号およびリセット信号等)を供給すると共に、読み出されたセンサ回路出力データを表示装置外へ順次出力するためのドライバである。

【0029】

なお、図1に示した各種のドライバの配置は、あくまでも一例であり、各種ドライバをどのように実装するかは任意の設計事項である。また、アクティブマトリクス基板100上の上記の構成部材は、半導体プロセスによってガラス基板上にモノリシックに形成することも可能である。あるいは、上記の構成部材のうちのアンプやドライバ類を、例えばCOG(Chip On Glass)技術等によってガラス基板上に実装した構成としても良い。あるいは、図1においてアクティブマトリクス基板100上に示した上記の構成部材の少なくとも一部が、FPC上に実装されることも考えられる。アクティブマトリクス基板100は、全面に対向電極が形成された対向基板(図示せず)と貼り合わされ、その間隙に液晶材料が封入される。

【0030】

画素領域1は、画像を表示するために、複数の画素が形成された領域である。本実施形態では、画素領域1における各画素内には、画像を取り込むための光センサ(センサ回路81)が設けられている。図2は、画素領域1における画素とセンサ回路81との配置を示す等価回路図である。図2の例では、1つの画素が、R(赤)、G(緑)、B(青)の3色の絵素によって形成され、この3絵素で構成される1つの画素内に、フォトダイオードD1とコンデンサC2と薄膜トランジスタM2とによって構成される1つのセンサ回路81が設けられている。すなわち、本実施形態の構成では、画素領域1は、L行×M列のマトリクス状に配置された画素と、N行×O列のマトリクス状に配置されたセンサ回路8

10

20

30

40

50

1とを有する。なお、本実施形態においては、ゲート線GLの行方向の本数(L)は、センサ回路81の行方向の個数(N)に等しく、列方向の画素数(M)はセンサ回路81の列方向の個数(O)に等しい。画素領域1の全体の絵素数は、 $(L \times 3M)$ 個である。

【0031】

図2に示すように、画素領域1は、画素用の配線として、マトリクス状に配置されたゲート線GLおよびソース線SLを有している。ゲート線GLは、ゲートドライバ2に接続されている。ソース線SLは、ソースドライバ3に接続されている。なお、ゲート線GLは、画素領域1内にL行設けられている。以下、個々のゲート線GLを区別して説明する必要がある場合は、GL(1)のように表記する。1は、1~Lの自然数である。一方、ソース線SLは、上述のとおり、1つの画素内の3絵素にそれぞれ画像データを供給するために、1画素につき3本ずつ設けられている。ソース線SLを個々に区別して説明する必要がある場合は、SLr(m)、SLg(m)、SLb(m)のように表記する。mは1~Mの自然数である。

10

【0032】

ゲート線GLとソース線SLとの交点には、画素用のスイッチング素子として、薄膜トランジスタ(TFT)M1が設けられている。なお、図2では、赤色、緑色、青色のそれぞれの絵素に設けられている薄膜トランジスタM1を、M1r、M1g、M1bと表記している。薄膜トランジスタM1のゲート電極はゲート線GLへ、ソース電極はソース線SLへ、ドレイン電極は図示しない画素電極へ、それぞれ接続されている。これにより、図2に示すように、薄膜トランジスタM1のドレイン電極と対向電極(VCOM)との間に液晶容量CLCが形成される。また、ドレイン電極とTFTCOMとの間に補助容量C1が形成されている。

20

【0033】

図2において、1本のゲート線GLと1本のソース線SLrとの交点に接続された薄膜トランジスタM1rによって駆動される絵素は、この絵素に対応するように赤色のカラーフィルタが設けられ、ソース線SLrを介してソースドライバ3から赤色の画像データが供給されることにより、赤色の絵素として機能する。また、ゲート線GLとソース線SLgとの交点に接続された薄膜トランジスタM1gによって駆動される絵素は、この絵素に対応するように緑色のカラーフィルタが設けられ、ソース線SLgを介してソースドライバ3から緑色の画像データが供給されることにより、緑色の絵素として機能する。さらに、ゲート線GLiとソース線SLbとの交点に接続された薄膜トランジスタM1bによって駆動される絵素は、この絵素に対応するように青色のカラーフィルタが設けられ、ソース線SLbを介してソースドライバ3から青色の画像データが供給されることにより、青色の絵素として機能する。

30

【0034】

なお、図2の例では、光センサは、画素領域1において、1画素(3絵素)に1つの割合で設けられている。ただし、画素と光センサの配置割合は、この例のみに限定されず、任意である。例えば、1絵素につき1つの光センサが配置されていても良いし、複数画素に対して1つの光センサが配置された構成であっても良い。

【0035】

ここで、ロウドライバ5の構成と駆動方法について、図3および図4を参照しながら説明する。図3に示すように、ロウドライバ5は、RSSPをスタートパルス信号とし、クロック信号RCKに同期して、順次信号を生成して転送するN個のフリップフロップからなるシフトレジスタ51と、RWS Pをスタートパルス信号とし、クロック信号RCKに同期して、順次信号を生成して転送するN個のフリップフロップからなるシフトレジスタ52とを有している。シフトレジスタ51は、その出力SRRSON($n=1 \sim N$)により、リセット信号用アナログスイッチRSn($n=1 \sim N$)の開閉を制御する。シフトレジスタ52は、その出力SRRWOn($n=1 \sim N$)により、読み出し信号用アナログスイッチRWn($n=1 \sim N$)の開閉を制御する。

40

【0036】

50

このように、リセット信号用アナログスイッチ RS_n と読み出し信号用アナログスイッチ RW_n とが順次開閉制御されることにより、リセット信号 RS と読み出し信号 RW とが、画素領域 1 に配置されているセンサ回路 81 のそれぞれの行へ、順次供給される（図 4 参照）。なお、図 3 の構成においては、リセット信号制御用のシフトレジスタ 51 と読み出し信号制御用のシフトレジスタ 52 とを独立に設けたことにより、それぞれのスタートパルス $RSSP$ 、 $RWSP$ のタイミング変更により、読み出しとリセットのタイミングを独立にコントロールすることができる。

【0037】

次に、図 5 および図 6 を参照し、カラムドライバ 4 の構成と動作について説明する。

【0038】

カラムドライバ 4 は、図 5 に示すように、 O 個のフリップフロップからなるシフトレジスタ 41 と、保持容量 42 と、出力回路 43 と、アナログスイッチ 44 とを有する。シフトレジスタ 41 は、 CSP をスタートパルスとして、クロック信号 CLK に同期して、順次信号を生成して転送する。保持容量 42 は、読み出し信号 RW によってセンサ回路出力データ $SDat_o$ ($o = 1 \sim O$) をサンプリングして保持する。出力回路 43 は、シフトレジスタ 41 の出力 SRO_o ($o = 1 \sim O$) によってイネーブルされ、保持容量 42 のデータを出力ライン Ds_o （図 1 参照）へ出力する。アナログスイッチ 44 は、読み出し信号 RW によって制御され、片方の端子が電源線 $Vsup$ へ接続されている。

【0039】

図 5 の構成により、図 6 に示すように、読み出し信号 RW によって 1 行分一括してセンサ回路出力データ $SDat_o$ を保持容量 42 にサンプリング保持した後、順次シフトされるシフトレジスタ 41 の出力 SRO_o に応じて、保持データが、時分割で出力ライン Ds_o へ出力される。また、読み出し信号 RW により、センサ回路へ電源線 $Vsup$ を介して、センサ回路 81 へ電源 VDD からの定電圧が供給される。

【0040】

次に、図 7 および図 8 を参照し、ゲートドライバ 2 の構成と動作について説明する。ゲートドライバ 2 は、 L 個のフリップフロップからなるシフトレジスタ 21 と、出力回路 22 とを有する。シフトレジスタ 21 は、 GSP をスタートパルスとし、クロック信号 GCK に同期して、順次信号を生成転送する。出力回路 22 は、シフトレジスタ 21 の出力 SRO_l ($l = 1 \sim L$) の出力信号を整形・増幅する。出力回路 22 の出力が、行選択信号として、画素領域 1 のゲート線 GL_l ($l = 1 \sim L$) へ順次出力される。

【0041】

さらに、図 9 および図 10 を参照し、ソースドライバ 3 の構成と動作の一例について説明する。ソースドライバ 3 は、シリアル／パラレル変換回路 31 と、 D/A 変換回路 32 と、増幅器 33 とを有している。シリアル／パラレル変換回路 31 は、外部から入力される同期信号 ($Vsync$, $Hsync$, CK 等) に同期して、同じく外部からデジタル入力されるシリアル映像信号をパラレルデータに変換する。 D/A 変換回路 32 は、デジタル映像信号をアナログ映像信号に変換する。増幅器 33 は、 SSW に同期し、 D/A 変換回路 32 の出力を増幅してソース線 SL_m ($m = 1 \sim M$) へ出力する。

【0042】

ここで、図 11 を参照し、画素領域 1 の画素の表示動作と、光センサの動作とのタイミングについて説明する。図 11 に示すように、本実施形態では、水平走査期間の帰線期間に読み出し信号 RW を ON にして、センサ回路出力データ Ds_o を読み出している。

【0043】

以上のように、本実施形態にかかる表示装置は、通常の動作時には、上述の動作により光センサからセンサ回路出力データ Ds_o を読み出すが、センサ駆動休止時には、センサイネーブル信号をローレベルにすることにより、ロウドライバ 5 とカラムドライバ 4 へ供給される読み出し信号 RW とリセット信号 RS の両方がローレベルに維持される。これにより、センサ駆動休止時には、光センサのリセッターセンシングー読み出しのセンシングシーケンスは実行されない。

10

20

30

40

50

【0044】

そして、本実施形態にかかる表示装置は、図12に示すように、センサデータが必要な期間（図12に示す「データ必要期間」）に先立って、「センサ立ち上げ期間」を有することを特徴とする。なお、データ必要期間とは、本実施形態にかかる表示装置において、光センサ出力を利用する動作モードまたはアプリケーションにおいて、センサ回路出力データが有意なデータとして利用される期間である。センサ立ち上げ期間は、データ不要期間からデータ必要期間へ切り替わる際に、データ必要期間の直前に設けられる。センサ立ち上げ期間とは、センサ必要期間に先立って、センサ必要期間の開始時点直後から有効なセンサ回路出力データが得られるように、センサ必要期間に先立って光センサの駆動を開始する期間である。センサ立ち上げ期間は、データ必要期間の最初の読み出しタイミングから、少なくとも通常時のセンシングに必要な期間の長さだけさかのぼった時点から開始する。すなわち、図12に示す例では、データ必要期間の開始時点 t_1 の前に、開始時点 t_0 からセンサ立ち上げ期間が設けられている。センサ立ち上げ期間の開始時点 t_0 は、読み出し信号RW1で読み出されるフォトダイオードD1に対するリセット信号RS1が立ち上がる時点である。この開始時点 t_0 に、センサイネーブル信号がONになることにより、センサ立ち上げ期間が開始され、リセット信号RS1がセンサ回路へ入力されてフォトダイオードD1がリセットされる。これにより、データ必要期間の最初の読み出し信号RW1によって読み出されるセンサ回路出力データ Ds_o は有効なデータであるので、データ必要期間の最初からセンサ回路出力データを利用することができる。なお、センサ立ち上げ期間の開始時点は、 t_0 よりも前であっても良い。

10

20

【0045】

なお、図12の例では、センサ立ち上げ期間中も読み出し信号RW2、RW3がONになることにより、センサ回路出力データ Ds_o が出力されるようになっているが、このセンサ立ち上げ期間中に得られるセンサ回路出力データ Ds_o は、いずれも無効なデータである。したがって、図13(a)および(b)にそれぞれ示すように、センサデータ有効期間においてのみセンサ回路出力データ Ds_o が出力されるようにし、センサ立ち上げ期間中はセンサ回路出力データ Ds_o が出力されないようにしても良い。

【0046】

これを実現するためには、例えば、カラムドライバ4およびロウドライバ5の少なくともいずれか一方が動作しないようにすれば良い。このようにドライバが動作しないようにすることにより、消費電力を抑制することができるという利点もある。なお、カラムドライバ4が動作しないようにするためには、カラムスタートパルスCSPまたはクロック信号CCK（図6参照）をカラムドライバ4へ入力しないようにすれば良い。また、ロウドライバ5が動作しないようにするためには、読み出しスタートパルスRWSまたは読み出し信号RW（図4参照）をロウドライバ5へ入力しないようにすれば良い。

30

【0047】

以上のとおり、本実施形態によれば、センサデータが不要な期間からセンサデータが必要な期間への遷移過程において、フォトダイオードD1をリセットしてセンシングを行わせるためのセンサ立ち上げ期間を設けることにより、光センサを一時的に休止状態または間欠状態とした後で、センサイネーブル信号がONになった直後のレスポンスが向上された光センサ付き表示装置を提供することができる。

40

【0048】

[第2の実施形態]

以下、本発明の第2の実施形態について説明する。第1の実施形態において説明した構成と同様の機能を有する構成については、第1の実施形態と同じ参照符号を付記し、その詳細な説明を省略する。

【0049】

図14に示すように、第2の実施形態にかかる表示装置では、1つのセンサデータ有効期間と、その直前に設けられたセンサ立ち上げ期間とを、センシングの1単位期間とし、当該単位期間を、パネルの表示動作期間内に連続的または間欠的に設ける。例えば、図1

50

4の例では、センサデータ有効期間（すなわち1画面分のセンサ回路出力データを得る期間）が1垂直期間であるものとし、立ち上げ期間の長さも1垂直期間に等しいものとする。この場合、センシングの1単位期間は、2垂直期間に相当する。そして、このセンシングの1単位期間を連続的に設けることにより、表示速度比において $1/2$ の速度でセンシングを行うことができる。また、センシングの1単位期間を、その1単位期間と同じ間隔において間欠的に設けることにより、表示速度比において $1/4$ の速度でセンシングを行うことができる。さらに、センシングの1単位期間を、その3単位期間分の間隔において間欠的に設けることにより、表示速度比において $1/8$ の速度でセンシングを行うことができる。また、1つの単位期間における立ち上げ期間がその前の単位期間のセンサデータ有効期間に重なってもよい。例えば、立ち上げ期間と直前のセンサデータ有効期間とを完全に重複させることにより、表示速度比において $1/1$ の速度でセンシングを行うことができる。

10

【0050】

このように、センサ立ち上げ期間とセンサデータ有効期間とからなるセンシングの1単位期間を、連続的または間欠的に設けることにより、センシングの間引き動作が可能となる。例えば、本実施形態の表示装置をタッチパネル付き表示装置として用いる場合には、タッチペン等を用いてタッチパネル上で文字入力を行う場合は、表示速度比が高い（例えば上記の $1/1$ ）センシングを行い、指タッチでコマンド入力等を受け付ける場合は、表示速度比が比較的低い（例えば上記の $1/8$ や $1/4$ など）センシングを行うことが想定される。

20

【0051】

また、上記のようにセンシングの間引き動作を行う場合に、本実施形態にかかる表示装置は、センサデータ有効期間の前にセンサ立ち上げ期間を有していることにより、センサデータ有効期間の開始時点の直後からセンサ回路出力データを有効データとして取り扱うことができる。

【0052】

以上、本発明についての第1および第2の実施形態を説明したが、本発明は上述の各実施形態にのみ限定されず、発明の範囲内で種々の変更が可能である。

【0053】

例えば、上述の実施形態では、光センサに接続された配線VDD、VSSおよびOUTが、ソース配線SLと共用されている構成を例示した。この構成によれば、画素開口率が高いという利点がある。しかしながら、この構成は、光センサ用の配線がソース配線SLを共用しているので、画素表示のための映像信号がソース配線SLに印加されている間は、センサ回路出力データの読み出しができない。そのため、図11に示したように、帰線期間にセンサ回路出力データの読み出し信号を印加することが必要となる。そこで、光センサ用の配線VDD、VSSおよびOUTをソース配線SLとは別個に設けた構成としても良い。この構成によれば、画素開口率は低くなるが、光センサ用の配線をソース配線SLとは別個に駆動することができるので、画素表示のタイミングと関係なく、センサ回路出力データの読み出しを行うことができるという利点がある。

30

【0054】

また、上記の各実施形態では、蓄積用の容量としてコンデンサC2を備えたセンサ回路81を例示したが、センサ回路81内に蓄積用の容量に相当する回路素子に有していなくても、蓄積ノードに自ずと発生する寄生容量を、蓄積用の容量として用いることも可能である。したがって、コンデンサC2は必須ではない。

40

【産業上の利用可能性】**【0055】**

本発明は、アクティブマトリクス基板の画素領域内に光センサを有する表示装置として、産業上利用可能である。

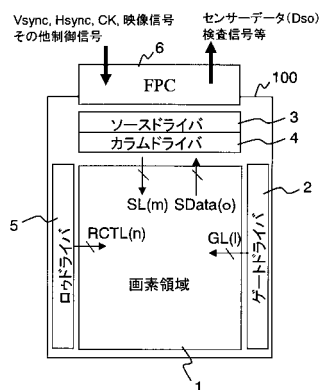
【符号の説明】**【0056】**

50

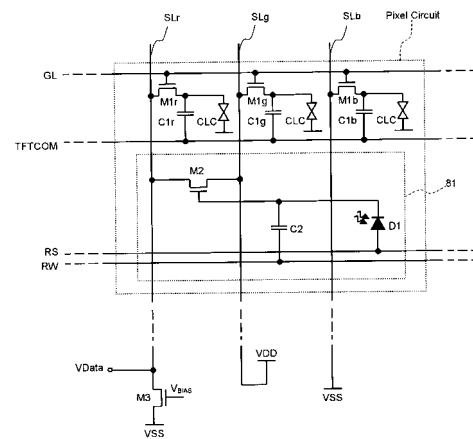
- 1 画素領域
- 2 ゲートドライバ
- 2 1 シフトレジスタ
- 2 2 出力回路
- 3 ソースドライバ
- 3 1 シリアル／パラレル変換回路
- 3 2 D／A変換回路
- 3 3 増幅器
- 4 カラムドライバ
- 4 1 シフトレジスタ
- 4 2 保持容量
- 4 3 出力回路
- 4 4 アナログスイッチ
- 5 ロウドライバ
- 5 1 シフトレジスタ
- 5 2 シフトレジスタ
- 6 F P C
- 1 0 0 アクティブマトリクス基板

10

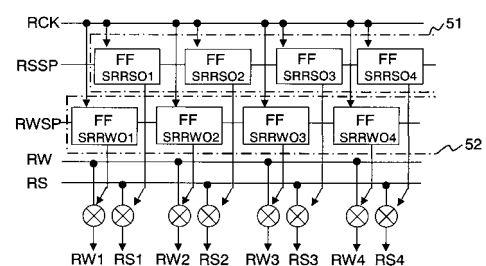
【図 1】



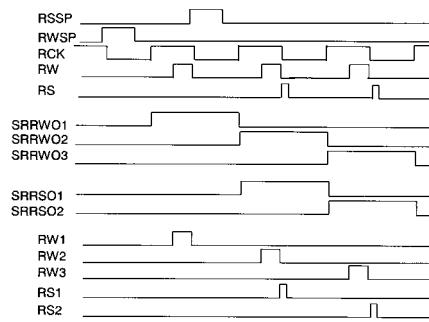
【図 2】



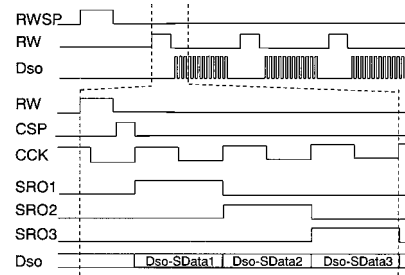
【図 3】



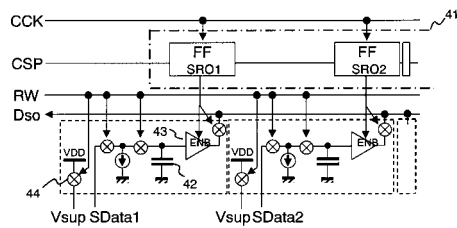
【図 4】



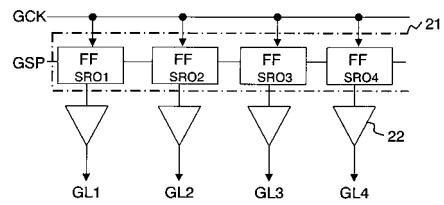
【図 6】



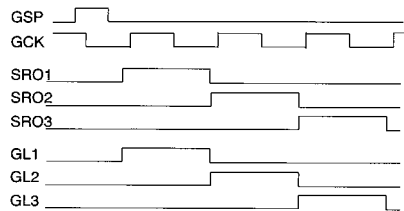
【図 5】



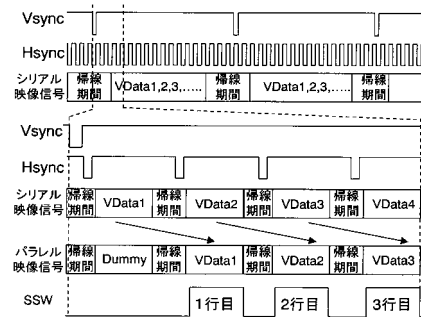
【図 7】



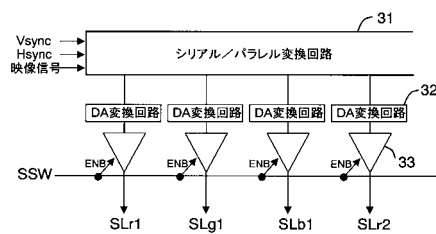
【図 8】



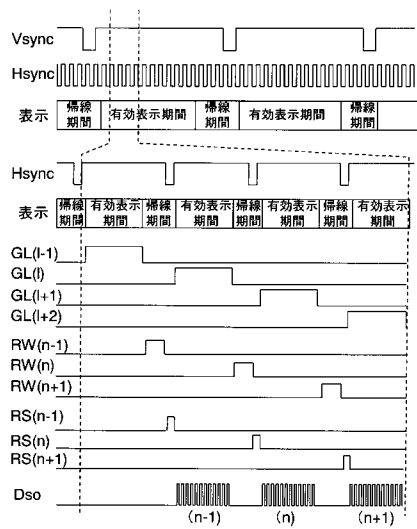
【図 10】



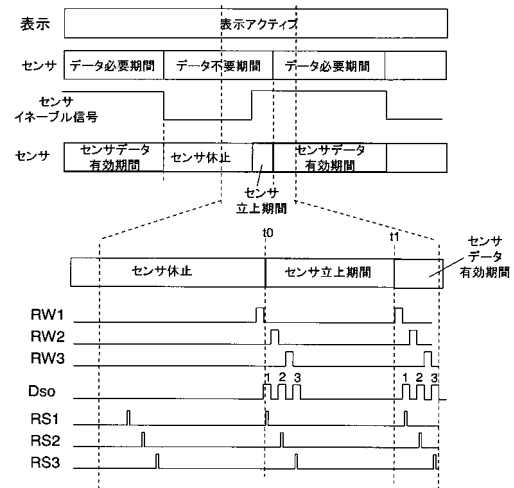
【図 9】



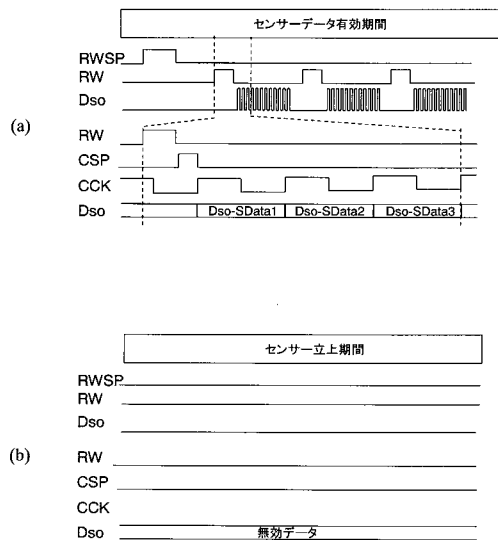
【図 1 1】



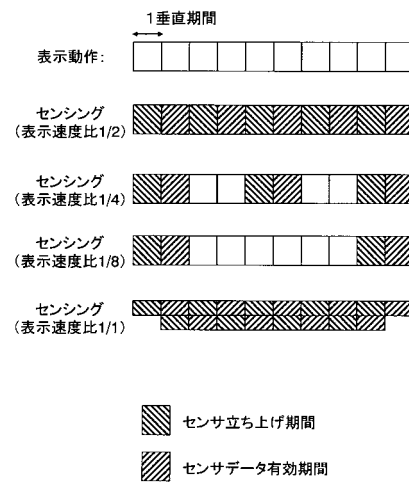
【図 1 2】



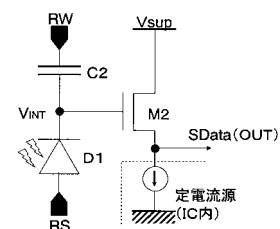
【図 1 3】



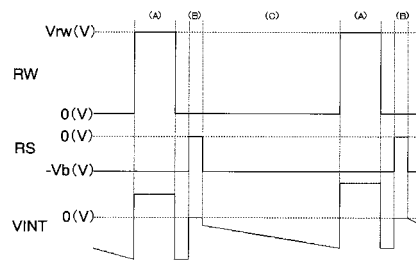
【図 1 4】



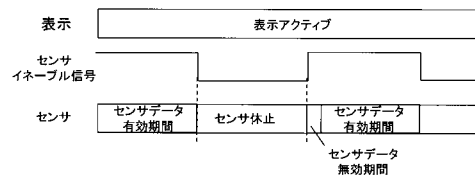
【図 1 5】



【図 16】



【図 17】



フロントページの続き

(51)Int.Cl. F I
G 0 2 F 1/133 (2006.01) G 0 9 G 3/20 6 1 2 S
G 0 9 G 3/20 6 9 1 D
G 0 9 G 3/20 6 9 1 E
G 0 2 F 1/1335
G 0 2 F 1/133 5 5 0

(72)発明者 加藤 浩巳
大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

(72)発明者 熊田 浩二
大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

審査官 森田 充功

(56)参考文献 特開 2 0 0 7 - 3 1 0 6 2 8 (J P, A)
特開 2 0 0 6 - 0 7 9 5 8 9 (J P, A)

(58)調査した分野(Int.Cl., D B名)

G06F 3/041

G06F 3/042