



ÚŘAD PRO VYNÁLEZY  
A OBJEVY

# POPIS VYNÁLEZU 199 921

## K AUTORSKÉMU OSVĚDČENÍ

(11) (B1)

(61)

(23) Výstavní priorita  
(22) Přihlášeno 07 12 77  
(21) PV 8160-77

(51) Int. Cl.<sup>3</sup> G 01 R 31/02  
G 08 B 29/00

(40) Zveřejněno 30 11 79  
(45) Vydáno 30 09 82

(75)  
Autor vynálezu

ŠTROBLOVÁ MILADA ing., PLZEŇ  
MERTLOVÁ JIŘINA ing.CSc., PLZEŇ  
HAVLÍČEK KAREL ing., ZDICE  
ČERVENÝ JINDŘICH ing., PRAHA  
KROUPA JAN ing., PRAHA

(54) Zapojení vyhodnocovacího obvodu zpětné signalizace stavu elektrických přístrojů

1

Vynález se týká zapojení vyhodnocovacího obvodu zpětné signalizace stavu elektrických přístrojů, u něhož se řeší vyhodnocení stále stejným obvodem na základě vždy dvou vstupních veličin, takže lze rozeznat a vyloučit jeden chybný vstupní signál.

V současné době se signalizace stavu elektrických přístrojů vyhodnocuje pro stav zapnuto a vypnuto buď vždy z jediného vstupního signálu pro oba stavy. Mezipoloha se vyhodnocuje samostatným obvodem, sérioparalelním řazením pomocných kontaktů. Tato zapojení mají některé nevýhody, jako především nižší spolehlivost, složitější propojovací kabeláž, velké nároky na počty pomocných kontaktů s méně dokonalou funkcí. Tyto nevýhody vedou jednak k větším nákladům na výstavbu i na údržbu a vzhledem k nižší spolehlivosti jsou příčinou častějších poruch v rozvodné soustavě a zanedbatelných národohospodářských škod.

Uvedené nevýhody odstraňuje zapojení vyhodnocovacího obvodu podle vynálezu, sestávající ze čtyř invertorů, pěti součinných obvodů s negací a jednoho časového obvodu. Jeho podstata spočívá v tom, že výstup třetího invertoru je spojen s prvním vstupem čtvrtého součinného obvodu s negací, jehož výstup je spojen se čtvrtým vstupem zapojení. Pátý výstup zapojení je spojen s výstupem pátého součinného obvodu s negací, jehož první vstup je spojen jednak s druhým vstupem čtvrtého součinného obvodu s negací a jednak s pátým vstupem zapojení. Třetí výstup zapojení je spojen jednak se vstupem třetího invertoru a jednak s výstupem prvního součinného obvodu s negací, jehož první vstup je spojen jednak se

vstupem druhého invertoru a jednak s prvním vstupem zapojení. Druhý vstup zapojení je spojen jednak s druhým vstupem druhého součinnového obvodu s negací a jednak se vstupem prvního invertoru, jehož vstup je spojen jednak s druhým vstupem prvního součinnového obvodu s negací a jednak s prvním vstupem třetího součinnového obvodu s negací. Výstup třetího součinnového obvodu s negací je spojen s prvním výstupem zapojení, jehož šestý výstup je spojen jednak se vstupem čtvrtého invertoru a jednak s výstupem druhého součinnového obvodu s negací. První vstup druhého součinnového obvodu s negací je spojen jednak s výstupem druhého invertoru a jednak s druhým vstupem třetího součinnového obvodu s negací. Vstup čtvrtého invertoru je spojen s druhým vstupem pátého součinnového obvodu s negací a čtvrtý vstup zapojení je spojen s druhým vstupem časového obvodu.

Výhodou zapojení podle vynálezu je, že používá stále stejného a přitom jednoduchého zapojení, které vyhovuje pro všechny typy elektrických přístrojů, používaných v elektrických stanicích. Je možno ho s výhodou konstrukčně spojit s jinými opakovanými typy zapojení v jeden výměnný blok. Tím se velmi zjednoduší projekční práce, výroba, montáž i údržba. Také spolehlivost se zvyšuje, což je v důležitých elektrických stanicích výhodou velmi podstatnou.

Zapojení je použitelné pro všechny druhy elektrických přístrojů, používaných v elektrických stanicích. Vyhovuje pro dvouhodnotovou zpětnou signalizaci, takže ztráta či objevení se jednoho nesprávného signálu se vyhodnotí jako mezipoloha nebo porucha a nemůže dojít k nesprávnému působení. Dále zajišťuje časové zpoždění zpětné signalizace pro potřeby automatického ovládání, tj. prodlužuje povel a potřebný čas.

Příklad zapojení vyhodnocovacího obvodu podle vynálezu je na připojeném výkresu. Jednotlivé prvky zapojení lze charakterizovat takto:

První až čtvrtý invertor 1 až 4 jsou běžné logické invertory, které mění jednotlivý logický signál na nulový a naopak. Realizují se dnes nejčastěji s použitím integrovaných obvodů.

První až pátý součinnový obvod s negací 5 až 9 jsou součinnové logické obvody s inverzním výstupem, které při jednotkových logických signálech na všech vstupech dávají na výstupu nulový logický signál a při všech ostatních stavech logických signálů na vstupech dávají na výstupu jednotkový logický signál. Realizují se dnes běžně jako integrované obvody.

Časový obvod 10 je časový obvod, který zpožďuje začátek výstupního signálu o nastavený čas, přičemž počátek časování je určen okamžikem, kdy se na obou jeho vstupech objeví jednotkové logické signály. Realizují se buď s použitím tranzistorů s RC obvodů nebo také s použitím speciálních integrovaných obvodů.

U naznačeného příkladu zapojení vyhodnocovacího obvodu je výstup 40 třetího invertoru 3 spojen s prvním vstupem 32 čtvrtého součinnového obvodu s negací 8, jehož výstup 45 je spojen se čtvrtým vstupem 19 zapojení. Pátý výstup 20 zapojení je spojen s výstupem 46 pátého součinnového obvodu s negací 9, jehož první vstup 34 je spojen jednak s druhým vstupem 33 čtvrtého součinnového obvodu s negací 8 a jednak s pátým vstupem 15 zapojení. Třetí vstup 13 zapojení je spojen s prvním vstupem 36 časového obvodu 10, jehož výstup 47 je

spojen s druhým výstupem 17 zapojení. Třetí výstup 18 zapojení je spojen jednak se vstupem 24 třetího invertoru 3 a jednak s výstupem 42 prvního součinnového obvodu s negací 5, jehož první vstup 26 je spojen jednak se vstupem 23 druhého invertoru 2 a jednak s prvním vstupem 11 zapojení. Druhý vstup 12 zapojení je spojen jednak s druhým vstupem 29 druhého součinnového obvodu s negací 6 a jednak se vstupem 22 prvního invertoru 1.

Výstup 38 prvního invertoru 1 je spojen jednak s druhým vstupem 27 prvního součinnového obvodu s negací 5 a jednak s prvním vstupem 30 třetího součinnového obvodu s negací 7, jehož výstup 44 je spojen s prvním výstupem 16 zapojení. Šestý výstup zapojení 24 je spojen jednak se vstupem 25 čtvrtého invertoru 4 a jednak s výstupem 43 druhého součinnového obvodu s negací 6, jehož první vstup 28 je spojen jednak s výstupem 39 druhého invertoru 2 a jednak s druhým vstupem 31 třetího součinnového obvodu s negací 7. Výstup 41 čtvrtého invertoru 4 je spojen s druhým vstupem 35 pátého součinnového obvodu s negací 2 a čtvrtý vstup 14 zapojení je spojen s druhým vstupem 37 časového obvodu 10.

Zapojení pracuje takto: Na první vstup 11 zapojení a na druhý vstup 12 zapojení přicházejí signály o stavu elektrického přístroje. Jestliže elektrický přístroj právě přešel do zapnutého stavu, přichází na první vstup 11 zapojení signál "log 1" a na druhý vstup 12 zapojení přichází signál "log 0". Na prvním vstupu 26 prvního součinnového obvodu s negací 5 je signál "log 1". Na jeho druhém vstupu 27 prvního součinnového obvodu s negací 5 je rovněž signál "log 1", který přichází z výstupu 38 prvního invertoru 1. Na výstupu 42 prvního součinnového obvodu s negací 5 i na třetím výstupu 18 zapojení, který dává informaci o zapnutém stavu přístroje, je signál "log 0". Na všech ostatních výstupech zapojení je signál "log 1".

Jestliže elektrický přístroj právě přešel do vypnutého stavu, potom je na prvním vstupu 11 zapojení signál "log 0" a na druhém vstupu 12 zapojení je signál "log 1". Na prvním vstupu 28 druhého součinnového obvodu s negací 6 je působením druhého invertoru 2 signál "log 1" a na druhém vstupu 29 druhého součinnového obvodu s negací 6 je rovněž signál "log 1". Na šestém výstupu 21 zapojení, který udává vypnutý stav elektrického přístroje, je signál "log 0". Na všech ostatních výstupech zapojení je signál "log 1".

Jestliže je elektrický přístroj v mezipoloze, je na prvním vstupu 11 zapojení i na druhém vstupu 12 zapojení signál "log 0", který je také na prvním vstupu 26 prvního součinnového obvodu s negací 5 a na druhém vstupu 29 druhého součinnového obvodu 6. Na výstupu 42 prvního součinnového obvodu s negací 5, na výstupu 43 druhého součinnového obvodu s negací 6 a také na třetím výstupu 18 zapojení i na šestém výstupu 21 zapojení je signál "log 1". V tomto případě působením prvního invertoru 1 a druhého invertoru 2 je na obou vstupech 30 a 31 třetího součinnového obvodu s negací 7 signál "log 1", takže na výstupu 44 třetího součinnového obvodu s negací 7 i na prvním výstupu 16 zapojení je signál "log 0", udávající stav mezipolohy elektrického přístroje bez zpoždění. Na všech ostatních výstupech zapojení, s výjimkou výstupu 47 časového obvodu 10, který není buzen a tedy také na druhém výstupu 17 zapojení, je signál "log 1".

Propojí-li se první výstup 16 zapojení s třetím vstupem 13 zapojení a připojí-li se na čtvrtý vstup 14 zapojení trvale signál "log 1", pak při každé změně stavu elektrického

přístroje do stavu zapnuto nebo vypnuto se objeví po nastaveném čase na výstupu 47 časového obvodu 10 i na druhém výstupu 17 zapojení signál " log 1 ". Propojí-li se ještě druhý výstup 17 zapojení s pátým vstupem 15 zapojení, pak po nastaveném čase se objeví při každé změně stavu elektrického přístroje do stavu zapnuto nebo vypnuto signál " log 0 " buď na výstupu 45 čtvrtého součinnového obvodu s negací 8 nebo na výstupu 46 pátého součinnového obvodu s negací 2, stejný signál je také buď na čtvrtém výstupu 19 zapojení nebo na pátém výstupu 20 zapojení. Tyto dva výstupy dávají informaci o dosažení nového stavu elektrického přístroje s nastaveným zpožděním.

Jestliže je porucha ve vstupních signálech, potom je na prvním vstupu 11 zapojení i druhého vstupu 12 zapojení signál " log 1 ". Působením prvního invertoru 1 a druhého invertoru 2 je na druhém vstupu 27 prvního součinnového obvodu s negací 5 i na prvním vstupu 29 druhého součinnového obvodu s negací 6 signál " log 0 ". Potom na výstupech 42 a 43 obou těchto součinnových obvodů s negací 5, 6 je signál " log 1 ", který je i na třetím výstupu 18 zapojení a na šestém výstupu 21 zapojení. V tomto případě působením třetího invertoru 3 a čtvrtého invertoru 4 je na prvním vstupu 32 čtvrtého součinnového obvodu s negací 8, na a na druhém vstupu 35 pátého součinnového obvodu s negací 8, na výstupu 46 pátého součinnového obvodu s negací 2 i na čtvrtém výstupu 19 zapojení a pátém výstupu 20 zapojení je signál " log 1 ". Signál " log 0 " je v tomto případě i na prvním výstupu 16 zapojení a druhém výstupu 17 zapojení.

Vynálezu se využije u výměnných jednotek pro automatizaci a pro elektrické blokování v elektrických stanicích.

#### P R E D M Ě T V Y N Á L E Z U

Zapojení vyhodnocovacího obvodu zpětné signalizace stavu elektrických přístrojů, sestávající z invertorů, součinnových obvodů s negací časového obvodu, vyznačené tím, že výstup /40/ třetího invertoru /3/ je spojen s prvním výstupem /32/ čtvrtého součinnového obvodu s negací /8/, jehož výstup /45/ je spojen se čtvrtým výstupem /19/ zapojení, jehož pátý výstup /20/ je spojen s výstupem /46/ pátého součinnového obvodu s negací /9/, jehož první vstup /34/ je spojen jednak s druhým vstupem /33/ čtvrtého součinnového obvodu s negací /8/ a jednak s pátým vstupem /15/ zapojení, jehož třetí vstup /13/ je spojen s prvním vstupem /36/ časového obvodu /10/, jehož výstup /47/ je spojen s druhým výstupem /17/ zapojení, jehož třetí výstup /18/ je spojen jednak se vstupem /24/ třetího invertoru /3/ a jednak s výstupem /42/ prvního součinnového obvodu s negací /5/, jehož první výstup /26/ je spojen jednak se vstupem /23/ druhého invertoru /2/ a jednak s prvním vstupem /11/ zapojení, jehož druhý vstup /12/ je spojen jednak s druhým vstupem /29/ druhého součinnového obvodu s negací /6/ a jednak se vstupem /22/ prvního invertoru /1/, jehož výstup /38/ je spojen jednak s druhým vstupem /27/ prvního součinnového obvodu s negací /5/ a jednak s prvním vstupem /30/ třetího součinnového obvodu s negací /7/, jehož výstup /44/ je spojen s prvním výstupem /16/

zapojení, jehož šestý výstup /21/ je spojen jednak se vstupem /25/ čtvrtého invertoru /4/ a jednak s výstupem /43/ druhého součinnového obvodu s negací /6/, jehož první vstup /28/ je spojen jednak s výstupem /39/ druhého invertoru /2/ a jednak s druhým vstupem /31/ třetího součinnového obvodu s negací /7/, přičemž výstup /41/ čtvrtého invertoru /4/ je spojen s druhým vstupem /35/ pátého součinnového obvodu s negací /9/ a čtvrtý vstup /14/ zapojení je spojen s druhým vstupem /37/ časového obvodu /10/.

1 výkres

