

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2020年12月24日(24.12.2020)



(10) 国際公開番号

WO 2020/255485 A1

- (51) 国際特許分類:
G09G 3/20 (2006.01) *G09G 3/36* (2006.01)
G09G 3/34 (2006.01)
- (21) 国際出願番号: PCT/JP2020/006919
- (22) 国際出願日: 2020年2月20日(20.02.2020)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2019-112019 2019年6月17日(17.06.2019) JP
- (71) 出願人:株式会社ジャパンディスプレイ(JAPAN DISPLAY INC.) [JP/JP]; 〒1050003 東京都港区西新橋三丁目7番1号 Tokyo (JP).
- (72) 発明者:小橋 淳二(KOBASHI, Junji); 〒1050003 東京都港区西新橋三丁目7番1号 株式会社ジャパンディスプレイ内 Tokyo (JP).
- (74) 代理人:特許業務法人スズエ国際特許事務所(S & S INTERNATIONAL PPC); 〒1050001 東

京都港区虎ノ門一丁目12番9号 スズエ・アンド・スズエビル Tokyo (JP).

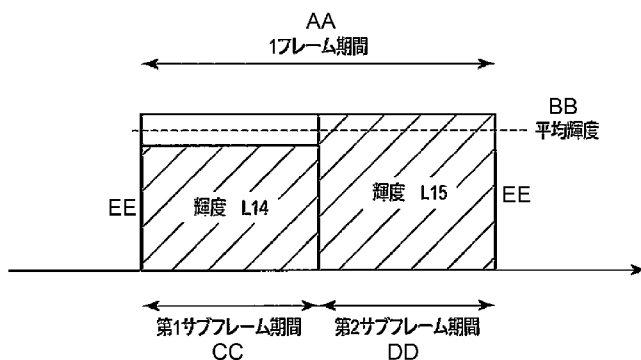
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ,

(54) Title: DISPLAY DEVICE AND METHOD

(54) 発明の名称: 表示装置及び方法

[図7]



AA... ONE FRAME PERIOD
BB... AVERAGE LUMINANCE
CC... FIRST SUBFRAME PERIOD
DD... SECOND SUBFRAME PERIOD
EE... LUMINANCE

(57) **Abstract:** A display device according to one embodiment of the present invention is equipped with: a display panel to which pixels are provided; and a display control unit that drives the pixels on the basis of a pixel signal for displaying an image at a prescribed gradation, thereby displaying the image. The display control unit drives the pixels at a first luminance in a first subframe period among a plurality of subframe periods into which one frame period for displaying the image is divided, and drives the pixels at a second luminance in a second subframe period differing from the first subframe period among the plurality of subframe periods, thereby displaying the image at the prescribed gradation. The luminance difference between the first luminance and the second luminance is less than or equal to a preset value.

[続葉有]

DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT,
LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS,
SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM,
GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

- 一 国際調査報告（条約第21条(3)）

(57) 要約：実施形態に係る表示装置は、画素が設けられた表示パネルと、所定の階調で画像を表示するための画素信号に基づいて画素を駆動することによって当該画像を表示する表示制御部とを具備する。表示制御部は、画像を表示する1フレーム期間を分割した複数のサブフレーム期間のうちの第1サブフレーム期間において画素を第1輝度で駆動し、かつ、複数のサブフレーム期間のうちの第1サブフレーム期間とは異なる第2サブフレーム期間において画素を第2輝度で駆動することによって、所定の階調で画像を表示する。第1輝度と第2輝度との輝度差は、予め定められた値以下である。

明 細 書

発明の名称：表示装置及び方法

技術分野

[0001] 本発明の実施形態は、表示装置及び方法に関する。

背景技術

[0002] 画像を表示するための表示装置として、例えば高分子分散型液晶（P D L C : Polymer Dispersed Liquid Crystal）を適用した高い透過率を有する液晶表示装置（透明ディスプレイ）が知られている。

[0003] このような表示装置においては、画像を表示する際に比較的高い電圧（駆動電圧）を画素に印加する必要がある。

[0004] このため、例えば画像を表示するための制御を行う表示制御コントローラ（ドライバ）が実装されるチップサイズを抑えた場合には、限られた階調でしか画像を表示することができない。

先行技術文献

特許文献

[0005] 特許文献1：特開平 1 0 - 1 6 1 6 1 0 号公報

特許文献2：国際公開第 2 0 0 7 / 0 4 3 2 1 4 号

発明の概要

発明が解決しようとする課題

[0006] そこで、本発明が解決しようとする課題は、画像を表示する際に表現可能な階調数を増加させることが可能な表示装置及び方法を提供することにある。

課題を解決するための手段

[0007] 実施形態に係る表示装置は、画素が設けられた表示パネルと、所定の階調で画像を表示するための画素信号に基づいて前記画素を駆動することによって当該画像を表示する表示制御部とを具備する。前記表示制御部は、前記画像を表示する 1 フレーム期間を分割した複数のサブフレーム期間のうちの第

1 サブフレーム期間において前記画素を第1輝度で駆動し、かつ、前記複数のサブフレーム期間のうちの前記第1サブフレーム期間とは異なる第2サブフレーム期間において前記画素を第2輝度で駆動することによって、前記所定の階調で前記画像を表示する。前記第1輝度と前記第2輝度との輝度差は、予め定められた値以下である。

図面の簡単な説明

[0008] [図1]図1は、実施形態に係る表示装置の構成例を示す平面図である。

[図2]図2は、表示装置の断面構造の一例を示す図である。

[図3]図3は、表示装置の概略構成について説明するための図である。

[図4]図4は、画素に印加される電圧と当該画素の輝度との対応関係の一例を示す図である。

[図5]図5は、表示制御コントローラが表現可能な階調の一例を説明するための図である。

[図6]図6は、1フレーム期間中に一定の輝度で画素を駆動する場合について説明するための図である。

[図7]図7は、1フレーム期間が分割された2つのサブフレーム期間毎に異なる輝度で画素を駆動する場合について説明するための図である。

[図8]図8は、画素信号の変換について説明するための図である。

[図9]図9は、第1及び第2サブフレーム期間における画素の輝度の組み合わせの一例を示す図である。

[図10]図10は、フィールドシーケンシャル駆動について説明するための図である。

[図11]図11は、各階調に対応する輝度の具体例を示す図である。

[図12]図12は、各階調を表現するための第1及び第2サブフレーム期間の各々における画素の輝度の分布を示す図である。

[図13]図13は、第1及び第2サブフレーム期間における画素の平均輝度と当該平均輝度に対応する階調との対応関係を示す図である。

[図14]図14は、第1サブフレーム期間における画素の輝度と第2サブフレ

ーム期間における画素の輝度と組み合わせに応じて表現される階調の一例を示す図である。

[図15]図15は、FRCを利用した構成について説明するための図である。

[図16]図16は、FRCを利用した構成において表現可能な階調の一例を示す図である。

[図17]図17は、FRCを利用した構成において画素毎に輝度のパターンを変更する場合について説明するための図である。

[図18]図18は、1フレーム期間を3つのサブフレーム期間に分割した場合の各階調に対応する輝度の具体例を示す図である。

[図19]図19は、1フレーム期間を3つのサブフレーム期間に分割した場合の当該3つのサブフレーム期間の各々における画素の輝度の分布を示す図である。

発明を実施するための形態

[0009] 以下、本実施形態について、図面を参照しながら説明する。なお、開示はあくまで一例に過ぎず、当業者において、発明の主旨を保つての適宜変更について容易に想到し得るものについては、当然に本発明の範囲に含有される。また、図面は、説明をより明確にするため、実際の態様に比べて、各部の幅、厚さ、形状等について模式的に表される場合があるが、あくまで一例であって、本発明の解釈を限定するものではない。また、本明細書と各図において、既出の図に関して前述したものと同一または類似した機能を発揮する構成要素には同一の参照符号を付し、重複する詳細な説明を適宜省略することがある。

[0010] 図1は、本実施形態の表示装置DSPの構成例を示す平面図である。本実施形態においては、表示装置DSPの一例として、高分子分散型液晶（PDL C : Polymer Dispersed Liquid Crystal）を適用した液晶表示装置について説明する。なお、高分子分散型液晶を適用した液晶表示装置は、高い透過率を有する透明ディスプレイとして使用される。

[0011] 図1において、第1方向X、第2方向Y及び第3方向Zは、互いに直行し

ているが、 90° 以外の角度で交差していてもよい。第1方向X及び第2方向Yは、表示装置DSPを構成する基板の主面と平行な方向に相当する。第3方向Zは、表示装置DSPの厚さ方向に相当する。本実施形態においては、第1方向X及び第2方向Yで規定されるX-Y平面を見ることを平面視という。

[0012] 図1に示す表示装置DSPは、表示パネルPNL、配線基板1、表示制御コントローラ2及び複数の発光素子LDを備える。

[0013] 表示パネルPNLは、第1基板SUB1、第2基板SUB2、液晶層LC及びシールSE等を備える。第1基板SUB1及び第2基板SUB2は、X-Y平面と平行な平板状に形成されている。第1基板SUB1及び第2基板SUB2は、互いに対向する位置に配置され、シールSEによって接着されている。液晶層LCは、第1基板SUB1と第2基板SUB2との間に保持（配置）され、シールSEによって封止されている。

[0014] 図1において拡大して模式的に示すように、液晶層LC（高分子分散型液晶）は、ポリマー31及び液晶分子32を含む。

[0015] ポリマー31は、筋状構造の液晶性ポリマーである。具体的には、ポリマー31は、第1方向Xに沿って延出した筋状に形成され、第2方向Yに並んでいる。液晶分子32は、ポリマー31の隙間に分散され、その長軸が第1方向Xに沿うように配向される。ポリマー31及び液晶分子32の各々は、光学異方性あるいは屈折率異方性を有している。ポリマー31の電界に対する応答性は、液晶分子32の電界に対する応答性より低い。

[0016] また、ポリマー31の配向方向は、電界の有無にかかわらずほとんど変化しない。一方、液晶分子32の配向方向は、液晶層LCにしきい値以上の高い電圧が印加された状態では、電界に応じて変化する。液晶層LCに電圧が印加されていない状態では、ポリマー31及び液晶分子32のそれぞれの光軸は互いに平行であり、液晶層LCに入射した光は、当該液晶層LC内でほとんど散乱されることなく透過する（透明状態）。液晶層LCに電圧が印加された状態では、ポリマー31及び液晶分子32のそれぞれの光軸が互いに

交差し、液晶層LCに入射した光は、当該液晶層LC内で散乱される（散乱状態）。

[0017] 表示パネルPNLは、画像を表示する表示領域DA及び当該表示領域DAを囲む額縁状の非表示領域NDAを備える。シールSEは、非表示領域NDAに位置している。表示領域DAは、第1方向X及び第2方向Yにマトリクス状に配列された画素PXを備えている。画素PXは、スイッチング素子等を備える。スイッチング素子は、例えば薄膜トランジスタ（TFT：Thin Film Transistor）によって構成され、走査線G及び信号線Sと電氣的に接続される。

[0018] 配線基板1は、第1基板SUB1の延出部Exに実装されている。延出部Exは、第1基板SUB1のうち第2基板SUB2と重畳しない部分に相当する。配線基板1は、例えば折り曲げ可能なフレキシブルプリント回路基板である。この配線基板1には、表示制御コントローラ2が実装されている。表示制御コントローラ2は、例えばICチップとして実現されており、所定の階調で画像を表示するための画素信号に基づいて画素PXを駆動する。表示制御コントローラ2は、このように画素PXを駆動することによって、画像を表示パネルPNL（表示領域DA）に表示する。なお、表示制御コントローラ2（ICチップ）は、延出部Exに実装されていてもよい。

[0019] 複数の発光素子（光源）LDは、平面視で延出部Exに重畳する位置に配置されている。複数の発光素子LDの各々は、例えば発光ダイオード（LED：Light Emitting Diode）であり、第1方向Xに沿って間隔をおいて並んでいる。また、複数の発光素子LDは、発光色が異なる発光素子を備えている。具体的には、複数の発光素子LDは、例えば赤色を発光する赤色発光素子（赤色光源）、緑色を発光する緑色発光素子（緑色光源）及び青色を発光する青色発光素子（青色光源）を備える。複数の発光素子LDは、第2基板SUB2の端部E21に沿って配置され、当該端部E21に向けて光を出射する。端部E21は、平面視において、第1方向Xに沿って延出している。なお、複数の発光素子LDとしては、例えばレーザダイオード（LD：Laser

Diode) 等が用いられてもよい。

[0020] 図2は、本実施形態の表示装置DSPの断面構造の一例を示す。なお、図2において、表示パネルPNLは主要部のみが示されている。

[0021] 第1基板SUB1は、透明基板10及び画素電極PEを備える。画素電極PEは、画素PX毎に設けられている。

[0022] 第2基板SUB2は、透明基板20及び共通電極CEを備える。共通電極CEは、複数の画素PXに亘って配置され、第3方向Zにおいて複数の画素電極PEと対向している。

[0023] 第1基板SUB1及び第2基板SUB2の間には、シールSEによって封止された液晶層LCが位置している。

[0024] なお、図2においては、画素PXが備えるスイッチング素子、当該スイッチング素子に接続される走査線及び信号線、画素電極PEを覆う配向膜及び共通電極CEを覆う配向膜等については省略されている。

[0025] 表示パネルPNLは、更に、透明基板30を備えている。透明基板30は、透明な接着層ADにより透明基板20に接着されている。なお、透明基板30は、省略してもよい。

[0026] 透明基板10、透明基板20及び透明基板30は、ガラス基板やプラスチック基板等の絶縁基板であり、同等の屈折率を有している。また、接着層ADは、透明基板10、透明基板20及び透明基板30と同等の屈折率を有している。

[0027] 透明基板10は側面10Cを有し、透明基板20は側面20Cを有し、透明基板30は側面30Cを有している。側面20Cは、図1に示した第2基板SUB2の端部E21に相当する。延出部Exは、第2方向Yに沿って側面10Cと側面20Cとの間の領域に相当する。側面30Cは、側面20Cの直上に位置している。

[0028] 発光素子LDは、図2に示すように、第2方向Yにおいて側面20C及び側面30Cと対向している。発光素子LDは、配線基板Fに電氣的に接続されている。なお、発光素子LDと、側面20C及び側面30Cとの間には、

透明な導光体が配置されてもよい。

[0029] 次に、発光素子LDから出射される光Lについて説明する。図2に示すように、発光素子LDは、側面20C及び側面30Cに向けて光Lを出射する。発光素子LDから出射された光Lは、第2方向Yを示す矢印の向きに沿って進行し、側面20Cから透明基板20に入射するとともに、側面30Cから透明基板30に入射する。透明基板20及び透明基板30に入射した光Lは、繰り返し反射されながら、表示パネルPNLの内部を進行する。電圧が印加されていない液晶層LCに入射した光Lは、ほとんど散乱されることなく液晶層LCを透過する。また、電圧が印加された液晶層LCに入射した光Lは、液晶層LCで散乱される。

[0030] すなわち、高分子分散型液晶を適用した液晶表示装置（表示装置DSP）が透明基板10側または透明基板30側から観察された場合、液晶層LC（画素電極PE及び共通電極CE）に所定の電圧が印加されていない状態（電圧無印加状態）では、透明基板10、液晶層LC、透明基板20及び透明基板30を透過した光が視認される。一方、液晶層LC（画素電極PE及び共通電極CE）に所定の電圧が印加されている状態（電圧印加状態）では、液晶層LCが高い散乱性を得ることによって、当該液晶層LCにおいて散乱されて射出された発光素子LDからの光が視認される。

[0031] ここでは、電圧印加状態で液晶層LCが高い散乱性を得るものとして説明したが、例えば電圧印加状態でポリマー31及び液晶分子32のそれぞれの光軸が互いに平行となるようにしておくことで、電圧無印加状態で液晶層LCが高い散乱性を得るような構成とすることも可能である。

[0032] 次に、図3を参照して、本実施形態に係る表示装置DSPの概略構成について説明する。

[0033] 図3に示すように、表示装置DSPは上記した表示領域DAを有し、当該表示領域DAには、複数の画素PXがマトリクス状に配置（配列）されている。

[0034] また、表示装置DSPは、走査回路41、信号出力回路42、共通電極駆

動回路43及び光源(LED)駆動回路44を備える。

[0035] 更に、表示領域DAには、複数の画素PXの行方向に沿って延伸する複数の走査線(ゲート線)Gと、当該複数の画素PXの列方向に沿って延伸する複数の信号線(ソース線)Sと、当該複数の走査線Gと並行して延伸する電源線Pが更に配置されている。

[0036] 複数の画素PXの各々は、複数の走査線Gの各々と複数の信号線Sの各々との交点に配置されている。

[0037] ここで、画素PXの構成について説明する。図3に示すように、画素PXは、画素トランジスタ(スイッチング素子)SW及び液晶素子LE等を備える。

[0038] 画素トランジスタSWのゲート電極は、対応する走査線Gと電氣的に接続されている。画素トランジスタSWのソース電極及びドレイン電極の一方は、対応する信号線Sと電氣的に接続されている。画素トランジスタSWのソース電極及びドレイン電極の他方は、対応する液晶素子LEと電氣的に接続されている。以下の説明においては、信号線Sに画素トランジスタSWのソース電極が接続されており、液晶素子LEに画素トランジスタSWのドレイン電極が接続されているものとする。

[0039] なお、図3においては示されていないが、液晶素子LEは、液晶層LC、画素電極PE及び共通電極CEを有する。画素電極PEは画素トランジスタSWのドレイン電極と接続され、共通電極CEは電源線Pと接続されている。また、本実施形態において液晶層LCは高分子分散型液晶を含み、液晶素子LE(表示素子)は、例えば180Hz程度のリフレッシュレート(フレームレート)で画像(映像)を表示するような高速駆動が可能であるものとする。

[0040] 画素PX(液晶素子LE)は、画素電極PE及び共通電極CEに所定の電圧が印加されることにより当該画素電極PEと当該共通電極CEとの間に生じる電界によって駆動される。容量CSは、例えば共通電極CEと同電位の電極及び画素電極PEと同電位の電極の間に形成される。

- [0041] 走査回路41は、複数の走査線Gと接続される。走査回路41は、各走査線Gを介して、当該走査線Gに電氣的に接続された画素トランジスタSWのゲート電極にオン電圧オフ電圧を印加する。画素トランジスタSWのゲート電極にオン電圧が印加された場合、当該画素トランジスタSWのソース電極ードレイン電極間が導通する。
- [0042] 信号出力回路42は、複数の信号線Sと接続される。信号出力回路42は、各信号線Sを介して、各画素PXに画素信号（出力信号）を供給する。これにより、画素信号は、ソース電極ードレイン電極間が導通した画素トランジスタSWを介して、画素PXに書き込まれる。
- [0043] 共通電極駆動回路43は、電源線Pと接続される。共通電極駆動回路43は、共通電極CEに駆動信号を供給する。
- [0044] 光源駆動回路44は、上記した表示装置DSPにおいて光源として用いられる複数の発光素子LDと接続され、当該複数の発光素子LDの各々を駆動する。なお、複数の発光素子LDには、上記した赤色発光素子、緑色発光素子及び青色発光素子が含まれる。
- [0045] なお、図3には示されていないが、上記した表示制御コントローラ2は、表示装置DSPの動作を制御するために、走査回路41、信号出力回路42、共通電極駆動回路43及び光源駆動回路44等の駆動を制御する。
- [0046] 以下、本実施形態に係る表示装置DSPの動作について説明する。本実施形態に係る表示装置DSPは例えば高分子分散型液晶を適用した液晶表示装置（透明ディスプレイ）であるが、このような表示装置DSPは、他の表示装置と比較して、画素PX（液晶素子LE）に印加される電圧が高い。このため、小型化等を実現するために表示制御コントローラ2（ICチップ）が実装されるチップサイズを抑制した場合には、例えば4ビット等の限られた階調でしか画像を表示することができない。そこで、本実施形態に係る表示装置DSP（表示制御コントローラ2）は、画像を表示する際に表現可能な階調数を増加させるために以下に説明するように動作するものとする。
- [0047] まず、本実施形態に係る表示装置DSPの画像を表示する際の動作の概要

について説明する。

[0048] ここで、画素信号に基づいて画素P X（液晶素子L E）に印加される電圧をV、当該電圧Vが印加された場合の画素P Xの輝度（画素P Xから出力される輝度）をLとする。この場合、電圧Vと輝度Lとは、例えば図4に示す関係を有する。これにより、本実施形態に係る表示装置D S Pにおいては、画素信号に基づいて画素P X（液晶層L C）に印加される電圧Vを変化させることによって、当該画素P Xを異なる輝度Lで駆動することができる。表示装置D S Pにおいては、複数の画素P Xの各々を画素信号に基づいて駆動することによって画像を表示する。

[0049] なお、本実施形態に係る表示装置D S Pにおいて、表示制御コントローラ2は、予め定められている複数の輝度Lで画素P Xを駆動可能なように構成されている。具体的には、表示制御コントローラ2は、例えば電圧V 0、V 1、…、V 14、V 15の各々に応じた輝度L 0、L 1、…、L 14、L 15で画素P Xを駆動することができるものとする。

[0050] また、画素P Xの輝度Lは、画像を表示する際に表現可能な階調に対応している。このため、上記した表示制御コントローラ2によれば、図5に示すように、輝度L 0、L 1、…、L 14、L 15の各々に対応する0～15の階調（つまり、4ビットの階調）を表現可能である。

[0051] ここで、このような表示制御コントローラ2が画素信号に基づいて1フレーム期間に画像を表示する場合を想定する。例えば図6に示すように、画素信号に基づいて1フレーム期間中に輝度L 15（電圧V 15）で画素P Xを駆動した場合、当該画素P Xにおいては上記した0～15の階調のうち当該輝度L 15に対応する15階調目を表現することができる。図示されていないが、輝度L 15以外の輝度Lで画素P Xを駆動した場合も同様である。すなわち、1フレーム期間中に一定の輝度Lで画素P Xを駆動した場合には、当該1フレーム期間において表現可能な階調数は16である。

[0052] これに対して、本実施形態に係る表示装置D S Pにおいては、図7に示すように、1フレーム期間を例えば2つのサブフレーム期間（第1サブフレー

ム期間及び第2サブフレーム期間)に分割し、表示制御コントローラ2は、当該サブフレーム期間毎に例えば異なる輝度L(電圧V)で画素PXを駆動する。これによれば、サブフレーム期間毎の画素PXの輝度Lの平均値(平均輝度)に対応する階調を表現することができる。

[0053] 具体的には、図6に示すように1フレーム期間中に一定の輝度Lで画素PXを駆動した場合には、例えば輝度L15に対応する15階調目または輝度L14に対応する14階調目の階調を表現することしかできない。これに対して、図7に示す例では、第1サブフレーム期間において画素PXを輝度L14(第1輝度)で駆動し、第2サブフレーム期間において画素PXを輝度L15(第2輝度)で駆動することによって、当該輝度L14及び輝度L15の平均輝度に対応する階調(つまり、15階調目と14階調目の間の階調)を表現することができる。なお、第1サブフレーム期間及び第2サブフレーム期間の両方において画素PXを輝度L15で駆動すれば、当該輝度L15に対応する階調(つまり、表示制御コントローラ2が表現可能な15階調目)を表現することもできる。同様に、第1サブフレーム期間及び第2サブフレーム期間の両方において画素PXを輝度L14で駆動すれば、当該輝度L14に対応する階調(つまり、表示制御コントローラ2が表現可能な14階調目)を表現することもできる。

[0054] このように本実施形態においては、表示制御コントローラ2が本来表現可能な0~15の階調に加えて、各サブフレーム期間における複数の輝度Lの組み合わせ(平均輝度)に対応する階調を表現することによって、画像を表示する際に表現可能な階調数を増加させるものとする。

[0055] なお、本実施形態において、表示制御コントローラ2は、所定の階調で画像を表示するための画素信号として例えば8ビットの画素信号を入力する。この場合、表示制御コントローラ2は、図8に示すように、8ビットの画素信号(入力信号)を、当該画素信号に基づいて表示すべき画像の階調に従って第1サブフレーム期間において画素PXを駆動するための4ビットの画素信号(出力信号)と第2サブフレーム期間において画素PXを駆動するため

の4ビットの画素信号（出力信号）に変換し、当該変換された画素信号に基づいて第1及び第2サブフレーム期間において画素PXを駆動するものとする。図8においては、8ビットの画素信号の赤色成分（R）、緑色成分（G）及び青色成分（B）が、第1サブフレーム期間用の4ビットの画素信号の赤色成分（ V_{R1} ）、緑色成分（ V_{G1} ）及び青色成分（ V_{B1} ）と、第2サブフレーム期間用の4ビットの画素信号の赤色成分（ V_{R2} ）、緑色成分（ V_{G2} ）及び青色成分（ V_{B2} ）とに変換されることが示されている。

[0056] 以下、上記した第1サブフレーム期間における画素PXの輝度と第2サブフレーム期間における画素PXの輝度との組み合わせについて説明する。

[0057] ここでは、上記した図5に示すように、表示制御コントローラ2が画素PXを輝度 $L_0 \sim L_{15}$ で駆動可能に構成されているものとし、第1サブフレーム期間における画素PXの輝度を L_i 、第2サブフレーム期間における画素PXの輝度を L_j として説明する。

[0058] この場合において、第1及び第2サブフレーム期間の各々が十分短いものとする、1フレーム期間において観測（視認）される輝度は $(L_i + L_j) / 2$ （つまり、輝度 L_i 及び L_j の平均値）となる。すなわち、本実施形態における画素PXにおいて表現される階調は、第1サブフレーム期間における画素PXの輝度 L_i （印加電圧 V_i ）と第2サブフレーム期間における画素PXの輝度 L_j （印加電圧 V_j ）との組み合わせ（平均輝度）によって決まる。

[0059] ところで、画素PXにおいて表現される階調は人間の目の特性を考慮した上で滑らかに見えるように調整することがあるため、例えば表示制御コントローラ2によって表現可能な0階調目に対応する輝度 L_0 と2階調目に対応する輝度 L_2 との平均値（つまり、 $(L_0 + L_2) / 2$ ）は、1階調目に相当する輝度 L_1 と1階調目に相当する輝度 L_1 との平均値、つまり、 $(L_1 + L_1) / 2 = L_1$ とは異なる。

[0060] このため、異なる平均輝度（階調）を得るための第1サブフレーム期間における画素PXの輝度 L_i 及び第2サブフレーム期間における画素PXの輝

度 L_j （階調）の組み合わせは、 ${}_{16}C_2 + 16 = 136$ 通りとなる。具体的には、 $L_i \neq L_j$ の場合の重複を除いた組み合わせが ${}_{16}C_2$ 通りであり、 $L_i = L_j$ の場合の組み合わせが16通りである。

[0061] ここで、上記したように136通り存在する輝度 L_i 及び L_j の組み合わせの中には、当該組み合わせにおける輝度の平均値が近い値となり、十分な階調差を得ることができない（つまり、階調が目減りし、適切に階調を表現することができない）ものがある。

[0062] また、最も極端な例として0階調目に対応する輝度 L_0 と15階調目に対応する輝度 L_{15} とを選択した場合には、輝度差が大きいため、フリッカ（ちらつき）が視認される可能性が高い。

[0063] そこで、本実施形態においては、輝度 L_i 及び L_j の全ての組み合わせのうち、当該組み合わせにおける平均輝度が重複せず、かつ、フリッカを避けることができる程度の輝度差（つまり、階調間の輝度差）となるように、輝度 L_i 及び L_j （の組み合わせ）を選択（決定）する。輝度 L_i 及び L_j の組み合わせは、表現すべき階調毎に選択される。

[0064] 具体的には、各階調を表現するための輝度 L_i 及び L_j は、当該輝度 L_i 及び L_j の平均値が当該階調以外の階調で画像を表示する際の第1及び第2サブフレーム期間の各々における画素 P_X の輝度の平均値と重複しない（つまり、十分な階調差を維持することができる程度に予め定められた値以上の差がある）ように選択される。

[0065] 更に、第1サブフレーム期間における画素 P_X の輝度 L_i と第2サブフレーム期間における画素 P_X の輝度 L_j との輝度差は、表示制御コントローラ2が表現可能な0階調目に対応する輝度 L_0 （最小輝度）と15階調目に対応する輝度 L_{15} （最大輝度）との輝度差（つまり、最大輝度差）の20%以下、より好ましくは5%以下となるようにする。この条件を満たすためには、例えば第1サブフレーム期間における画素 P_X の輝度 L_i に対応する階調と第2サブフレーム期間における画素 P_X の輝度 L_j に対応する階調との階調差は2以下とすることが望ましい。

[0066] これによれば、第1サブフレーム期間における画素P Xの輝度 L_i 及び第2サブフレーム期間における画素P Xの輝度 L_j は、例えば図9に示すように選択される。図9に示す例では、本実施形態に係る表示装置D S Pにおいて表現可能な例えば0階調目を表現する輝度 L_i 及び L_j としては、輝度 L_0 及び L_0 が選択されている。また、本実施形態に係る表示装置D S Pにおいて表現可能な例えば1階調目を表現する輝度 L_i 及び L_j としては、輝度 L_0 及び L_1 が選択されている。他の階調については、図9に示す通りであるので、その詳しい説明を省略する。また、図9においては、第1サブフレーム期間において画素P Xに印加される電圧を電圧1、第2サブフレーム期間において画素P Xに印加される電圧を電圧2と表記している。

[0067] なお、図9に示すような輝度 L_i 及び L_j の組み合わせを採用した場合には、表示装置D S P（画素P X）において、0～63の階調（つまり、6ビットの階調）を表現することができる。図9においては、第1サブフレーム期間における画素P Xの輝度 L_i と第2サブフレーム期間における画素P Xの輝度 L_j とを互いに1段階ずつ増加させていく例が示されているが、6ビットの階調を実現するためには、例えば2階調差に対応する輝度 L_i 及び L_j （例えば、 $L_i = L_0$ 、 $L_j = L_2$ 等）の組み合わせを適宜選択してもよい。

[0068] 更に、本実施形態においては、画像の疑似的な振動を避けるために、第1サブフレーム期間と第2サブフレーム期間との間の輝度変化を揃えるものとする。具体的には、例えば1フレーム期間において後に位置するサブフレーム期間（第2サブフレーム期間）における画素P Xの輝度は、当該1フレーム期間において前に位置するサブフレーム期間（第1サブフレーム期間）における画素P Xの輝度以上とする。他の1フレーム期間についても同様である。すなわち、表示装置D S Pにおいて表現される0～63の各階調においては、「第1サブフレーム期間における画素P Xの輝度 $L_i \leq$ 第2サブフレーム期間における画素P Xの輝度 L_j 」の関係が常に成り立つように輝度 L_i 及び L_j が選択されるものとする。

[0069] なお、第1サブフレーム期間における画素P Xの輝度 L_i と第2サブフレーム期間における画素P Xの輝度 L_j との関係は、例えば「第1サブフレーム期間における画素P Xの輝度 $L_i \geq$ 第2サブフレーム期間における画素P Xの輝度 L_j 」であってもよい。

[0070] ここで、本実施形態においては、表示制御コントローラ2が0～15階調を表現可能に構成されているものとして説明したが、例えば当該表示制御コントローラ2が表現可能な最大階調（ここでは、15階調目）に対応する輝度を L_M とした場合における、当該最大階調よりも1つ下の階調に相当する輝度 L_{M-1} は、以下の式（1）を用いて式（2）のように表すことができる。

[数1]

$$\left(\frac{(N-1)L_M + L_{M-1}}{N} \right)^{\frac{1}{\gamma}} = \frac{M'-1}{M'} \quad \cdots \text{式(1)}$$

[数2]

$$L_{M-1} = N * \left(\frac{M'-1}{M'} \right)^{\gamma} - (N-1)L_M \quad \cdots \text{式(2)}$$

[0071] なお、式（1）及び式（2）において、Nは1フレーム期間を分割した複数のサブフレーム期間の数（ここでは、2）、 M' は1フレーム期間を複数のサブフレーム期間に分割することによって本実施形態に係る表示装置DSPにおいて表現可能な最大階調（ここでは、63階調目）を表す。なお、表示制御コントローラ2が表現可能な最大階調に対応する輝度 $L_M = 1$ とする。また、ここではガンマカーブ 2.2 で調整された電圧を利用するものとし、 $\gamma = 2.2$ とする。これによれば、式（2）を用いて、輝度 L_{M-1} を算出し、当該輝度 L_{M-1} を用いて表示制御コントローラ2が表現可能な14階調目に対応する輝度を決定することができる。上記した式（2）で表される L_{M-1} は、 ± 0.05 または ± 0.03 等の範囲（つまり、数%の範囲）で変動しても構わない。

[0072] 更に、輝度 L_{M-1} に対応する階調よりも下の階調に対応する輝度 L_{M-2} につ

いては、以下の式（３）を満たす範囲内の値となるように決定する。

[数3]

$$N * \left(\frac{-1 + (N+1) * L_{M-1}^{\frac{1}{\gamma}}}{N} \right)^{\gamma} - (N-1) \pm 0.05 \quad \dots \text{式(3)}$$

[0073] ここでは、輝度 L_{M-2} について説明したが、輝度 L_{M-2} に対応する階調よりも下の階調に対応する輝度 L_{M-3} 以降についても同様に決定することができる。

[0074] 本実施形態においては、上記したように表示すべき画像の階調に対応する輝度 L_i 及び L_j を適切に選択し、第１サブフレーム期間において画素 P_X を当該輝度 L_i で駆動し、第２サブフレーム期間において画素 P_X を当該輝度 L_j で駆動することによって、当該輝度 L_i 及び L_j の組み合わせ（つまり、平均輝度）に対応する階調を表現することができる。各階調に対応する輝度 L_i 及び L_j は予め選択（決定）されていてもよいし、画素信号に応じて表示制御コントローラ２が動的に選択（決定）してもよい。

[0075] なお、本実施形態においては、１フレーム期間が２つのサブフレーム期間（第１及び第２サブフレーム期間）に分割される場合について説明したが、当該１フレーム期間が分割されるサブフレーム期間の数（つまり、式（１）～（３）における N ）は３以上であってもよい。この場合であっても、３以上のサブフレーム期間の各々における画素 P_X の輝度の平均値に対応する階調を表現することが可能となる。

[0076] ここで、本実施形態においては、画素信号に基づく画像を表示する際の表示装置 DSP の駆動方式として、フィールドシーケンシャル駆動（方式）が採用されているものとする。フィールドシーケンシャル駆動とは、各画素 P_X における赤色、緑色及び青色の発光を時分割で切り替えることにより、カラー表示を実現する駆動方式である。

[0077] 本実施形態に係る表示装置 DSP は、上記したように複数の発光素子 LD として赤色発光素子、緑色発光素子及び青色発光素子 LD を備えており、当

該赤色発光素子、緑色発光素子及び青色発光素子を順次駆動することによって、フィールドシーケンシャル駆動を実現する。

[0078] 図10を参照して、本実施形態に係る表示装置DSPにおけるフィールドシーケンシャル駆動について簡単に説明する。

[0079] 本実施形態においては1フレーム期間が例えば第1及び第2サブフレーム期間に分割されているところ、図10に示すフレーム信号は、表示装置DSPの表示領域DAに画像を表示する1フレーム期間及び当該1フレーム期間が分割されたサブフレーム期間を切り替えるための信号である。また、フィールド信号は、上記したフィールドシーケンシャル駆動におけるフィールドを切り替えるための信号である。

[0080] この場合、フレーム信号に基づく例えば第1サブフレーム期間は、フィールド信号に基づいて、赤色成分の画像（赤色のフィールド）を表示するための期間（以下、R期間と表記）、緑色成分の画像（緑色のフィールド）を表示するための期間（以下、G期間と表記）及び青色成分の画像（青色のフィールド）を表示するための期間（以下、B期間と表記）に分けられる。

[0081] 更に、上記したR期間、G期間及びB期間はそれぞれ、画素信号を画素PXに書き込むための期間（以下、書込期間と表記）と当該画素信号を画素PXに保持させる期間（以下、保持期間と表記）とを含む。書込期間においては、上記した走査線Gを順次走査し、信号線Sに画素信号を印加することによって、当該画素信号が画素PXに書き込まれる。また、保持期間においては、画素信号が書き込まれた状態を画素PXが保持し、対応する発光素子LDを発光（点灯）させる。

[0082] 具体的には、例えば赤色発光素子を発光させた場合、液晶層LCには赤色発光素子からの光（赤色の入射光）が入射される。ここで、画素PXに保持されている画素信号に基づいて液晶素子LE（画素電極PE及び共通電極CE）に電圧が印加されることにより、液晶層LC内は散乱状態となり、赤色の入射光の散乱光が射出される。これにより、赤色のフィールドを表示することができる。

[0083] ここでは、R期間において赤色のフィールドを表示する場合について説明したが、G期間において緑色発光素子を発光させて緑色のフィールドを表示する場合及びB期間において青色発光素子を発光させて青色のフィールドを表示する場合についても同様である。

[0084] すなわち、第1サブフレーム期間においては、R期間で画素信号（赤色成分）に基づいて画素P Xが輝度 L_i で駆動され、G期間で画素信号（緑色成分）に基づいて画素P Xが輝度 L_i で駆動され、B期間で画素信号（青色成分）に基づいて画素P Xが輝度 L_i で駆動される。なお、R期間、G期間及びB期間の各々で画素P Xが駆動される際の輝度 L_i は、画素信号における赤色成分、緑色成分及び青色成分に応じて異なる。また、この第1サブフレーム期間において画素P Xを駆動するための画素信号は、上記した8ビットの画素信号から変換された第1サブフレーム期間用の4ビットの画素信号である。

[0085] ここでは、第1サブフレーム期間について説明したが、第2サブフレーム期間についても同様である。第2サブフレーム期間においては、R期間で画素信号（赤色成分）に基づいて画素P Xが輝度 L_j で駆動され、G期間で画素信号（緑色成分）に基づいて画素P Xが輝度 L_j で駆動され、B期間で画素信号（青色成分）に基づいて画素P Xが輝度 L_j で駆動される。なお、R期間、G期間及びB期間の各々で画素P Xが駆動される際の輝度 L_j は、画素信号における赤色成分、緑色成分及び青色成分に応じて異なる。また、この第2サブフレーム期間において画素P Xを駆動するための画素信号は、上記した8ビットの画素信号から変換された第2サブフレーム期間用の4ビットの画素信号である。

[0086] 本実施形態においては、上記したように第1サブフレーム期間において赤色のフィールド、緑色のフィールド及び青色のフィールドを順次表示する（つまり、各色成分に基づいて画素P Xを順次駆動する）とともに、第2サブフレーム期間において赤色のフィールド、緑色のフィールド及び青色のフィールドを順次表示する（つまり、各色成分に基づいて画素P Xを順次駆動す

る) ことによって、色毎に画素 $P \times$ から出力される輝度 L_i 及び L_j の平均値に対応する階調を表現する。

[0087] なお、液晶は交流駆動を行わなければならないため、液晶素子 L_E に印加される電圧（以下、液晶印加電圧と表記）の極性は、サブフレーム（期間）毎に反転されるものとする。この場合、正極性（プラス極性）の各フィールドを順に表示した後、液晶印加電圧の極性を反転して、負極性（マイナス極性）の各フィールドを順に表示する反転駆動が実行される。このとき、共通電極 C_E に印加される駆動信号は、上記した液晶印加電圧の極性に応じて、サブフレーム期間毎に反転する。

[0088] ここではサブフレーム毎に液晶印加電圧の極性が反転するものとして説明したが、当該極性はフレーム毎に反転してもよいし、表示ライン毎に反転してもよい。

[0089] 図 10 においては各色のフィールドを表示する第 1 サブフレーム期間の後に同様に各色のフィールドを表示する第 2 サブフレーム期間が設けられるものとして説明したが、例えば赤色のフィールドを表示する第 1 サブフレーム期間の後に赤色のフィールドを表示する第 2 サブフレーム期間を設け、緑色のフィールドを表示する第 1 サブフレーム期間の後に緑色のフィールドを表示する第 2 サブフレーム期間を設け、青色のフィールドを表示する第 1 サブフレーム期間の後に青色のフィールドを表示する第 2 サブフレーム期間を設けるようにしてもよい。

[0090] また、ここでは赤色のフィールド、緑色のフィールド及び青色のフィールドの順に表示する例について説明したが、表示するフィールドの色の順番（つまり、各色の発光素子の点灯順）は、適宜、入れ替えられても構わない。

[0091] 以下、本実施形態の具体例について説明する。図 11 は、表示制御コントローラ 2 が表現可能な 0 ～ 15 の階調の各々に対応する輝度の一例を示している。なお、図 11 において、輝度は、0 階調目に対応する輝度を 0（％）とし、15 階調目に対応する輝度を 100（％）とした場合における他の階調に対応する輝度（％）を示している。

- [0092] 図 1 1 に示す階調及び輝度は、例えば一般的なガンマカーブ 2. 2 から離れ、適切な 1 6 階調分の輝度（電圧）を決定したものであるが、当該ガンマカーブ 2. 2 で調整された輝度（電圧）を利用しても構わない。
- [0093] ここで、図 1 2 は、本実施形態に係る表示装置 D S P において例えば 0 ～ 6 3 の階調を表現するために選択された第 1 及び第 2 サブフレーム期間の各々における画素 P X の輝度の分布を示している。上記したように第 1 サブフレーム期間における画素 P X の輝度と第 2 サブフレーム期間における画素 P X の輝度とは、当該輝度差が小さくなり、かつ、各階調に対応する輝度（平均輝度）が重複しないように選択される。
- [0094] 図 1 3 は、図 1 2 に示す第 1 及び第 2 サブフレーム期間における画素 P X の平均輝度（平均値）と当該平均輝度に対応する階調との対応関係を示している。
- [0095] 図 1 3 の上段は各階調に対応する平均輝度を示しているが、この階調と平均輝度との対応関係に対してガンマ補正を施すことによって、図 1 3 の下段に示すような階調を得ることができる。
- [0096] また、図 1 4 は、図 1 2 に示す第 1 サブフレーム期間における画素 P X の輝度（階調）と第 2 サブフレーム期間における画素 P X の輝度（階調）との組み合わせに応じて表現される階調の一例を示している。
- [0097] 図 1 4 においては、ハッチングが施されている部分が、本実施形態において画像を表示する際に表現される階調の階調値（つまり、各階調を表現するために選択された輝度の組み合わせ）を表している。具体的には、図 1 4 に示す例では、例えば第 1 サブフレーム期間における画素 P X の輝度を L 1 5、第 2 サブフレーム期間における画素 P X の輝度を L 1 5 とすることにより、上記した 0 ～ 6 3 の階調のうちの 6 3 階調目を表現することが示されている。また、例えば第 1 サブフレーム期間における画素 P X の輝度を L 1 1、第 2 サブフレーム期間における画素 P X の輝度を L 1 0 とすることにより、上記した 0 ～ 6 3 の階調のうちの 5 0 階調目を表現することが示されている。なお、例えば第 1 サブフレーム期間における画素 P X の輝度を L 1 0、第

2サブフレーム期間における画素P Xの輝度をL 1 0とした場合の階調値は4 9. 1であるが、この場合には4 9階調目を表現するものとする。他の階調についても同様である。

[0098] また、図1 4に示す階調値のうち、ハッチングが施されていない部分の階調値（第1サブフレーム期間における画素P Xの輝度及び第2サブフレーム期間における画素P Xの輝度の組み合わせ）は、第1及び第2サブフレーム期間における画素P Xの輝度間の輝度差が大きい、または他の階調値と重複する等の理由によって利用（採用）されない階調値である。

[0099] なお、図1 4に示す本実施形態において画像を表示する際に表現される階調（値）は、例えば上位階調（高階調）を優先して第1及び第2サブフレーム期間の各々における画素P Xの輝度（つまり、輝度の組み合わせ）を選択（決定）したものである。なお、例えば発光素子L Dの最大輝度等によっては、下位階調（低階調）を優先して輝度を選択する場合もあり得る。

[0100] ここで、上記したように上位階調を優先して第1及び第2サブフレーム期間における画素P Xの輝度を決定した場合、図1 3及び図1 4に示すように、下位階調においては表現することができない部分（階調）が存在する。

[0101] このような場合には、表現可能な階調数を更に増加させるために、F R C（Frame Rate Control）を利用するものとする。なお、F R Cは、複数の1フレーム期間で1つの階調を表現する手法である。

[0102] このF R Cを利用した場合、図1 5に示すように、例えば2つの1フレーム期間（つまり、2組の第1及び第2サブフレーム期間）で1つの階調を表現することができる。

[0103] 具体的には、図1 5に示す例では、1フレーム期間を分割した第1サブフレーム期間において画素P Xを輝度L 1（第1輝度）で駆動し、第2サブフレーム期間において画素P Xを輝度L 1（第2輝度）で駆動するとともに、当該1フレーム期間の次の1フレーム期間を分割した第1サブフレーム期間（第3サブフレーム期間）において画素P Xを輝度L 1（第3輝度）で駆動し、第2サブフレーム期間（第4サブフレーム期間）において画素P Xを輝

度 L_2 （第4輝度）で駆動することによって、画素信号に基づく所定の階調で画像を表示する。

[0104] これによれば、1フレーム期間（第1及び第2サブフレーム期間）のみでは輝度 L_1 及び L_2 の平均輝度（つまり、 $(L_1 + L_2) / 2$ ）に対応する階調を表現することしかできないが、2つの1フレーム期間で1つの階調を表現する場合には、輝度 L_1 、 L_1 、 L_1 及び L_2 の平均輝度（つまり、 $(L_1 + L_1 + L_1 + L_2) / 4$ ）に対応する階調を表現することができる。

[0105] 上記したようにFRCを利用した構成を採用した場合には、図13に示す階調と比較して、図16に示すような階調を表現することができる。

[0106] すなわち、本実施形態においては、例えば画素信号に基づいて表示すべき画像の階調が下位階調である（つまり、1フレーム期間では表現できない予め定められた範囲内にある）場合には、FRCを利用することによって複数の1フレーム期間で1つの階調を表現するように動作してもよい。なお、階調を表現する1フレーム期間の数は、3以上であっても構わない。

[0107] なお、例えば階調を表現する1フレーム期間の数が4つである場合には、例えば 4×4 画素単位で画素の各々を駆動する際の輝度のパターンを変更するようにしてもよい。ここで、例えば第1サブフレーム期間において画素 P_X を輝度 L_1 で駆動し、第2サブフレーム期間において画素 P_X を輝度 L_1 で駆動する輝度のパターンを第1輝度パターンとする。また、例えば第1サブフレーム期間において画素 P_X を輝度 L_1 で駆動し、第2サブフレーム期間において画素 P_X を輝度 L_2 で駆動する輝度のパターンを第2輝度パターンとする。

[0108] この場合には、各画素 P_X を、例えば図17においてハッチングが付されている1フレーム期間（第1及び第2サブフレーム期間）においては第1輝度パターンで駆動し、ハッチングが付されていない1フレーム期間（第1及び第2サブフレーム期間）においては第2輝度パターンで駆動するようにしてもよい。

[0109] 具体的には、例えば図17に示す 4×4 画素のうちの左上に位置する画素

PXについては、第1輝度パターン、第2輝度パターン、第2輝度パターン、第2輝度パターンの順に駆動されている。一方、図17に示す4×4画素のうちのうちの右下の画素PXについては、第2輝度パターン、第2輝度パターン、第1輝度パターン、第2輝度パターンの順に駆動されている。

[0110] また、表示色が複数ある場合には、色によって輝度パターンの位相を変更してもよい。これによれば、輝度のばらつきを平滑化させることができる。

[0111] ここでは、階調を表現する1フレーム期間の数が4つである場合について説明したが、当該1フレーム期間の数や輝度パターンは異なってもよい。

[0112] ここで、本実施形態において、画素信号に基づいて表示すべき画像の階調に応じて各サブフレーム期間において画素PXが駆動される際の輝度は上記したように予め選択（決定）されていればよいが、例えば表示装置DSPの周辺の環境も考慮し、フリッカが目立たない（つまり、フリッカが視認されにくい）場合にのみ上記したFRCを利用する構成としてもよい。

[0113] 具体的には、表示装置DSPの周辺が十分に明るい場合には下位階調においてはフリッカが目立ちにくい。このため、例えば画素信号に基づいて表示すべき画像の階調が予め定められた範囲内（つまり、下位階調）にあり、かつ、照度センサ等によって計測された表示装置DSPの周辺の照度が予め定められた範囲内にある（つまり、十分に明るい）場合に、FRCを利用する構成とすることができる。なお、画素信号に基づいて表示すべき画像の階調が予め定められた範囲内でない場合、または表示装置DSPの周辺の照度が予め定められた範囲内でない場合には、上記したように1フレーム期間（第1及び第2サブフレーム期間）において当該階調を表現すればよい。

[0114] 上記した構成の場合、照度センサは、例えば表示装置DSPの内部に組み込まれていてもよいし、当該表示装置DSPの外部に設けられていてもよい。

[0115] また、表示装置DSPの周辺が十分に明るい場合には下位階調においてはフリッカが目立ちにくいとして説明したが、フリッカが目立ちにくい階調は

、他の観点から予め定められていてもよい。

[0116] また、ここではF R Cを利用する場合について説明したが、例えばディザリング処理等を更に実行するようにしてもよい。

[0117] 上記したように本実施形態において、表示制御コントローラ2は、画像を表示する1フレーム期間を分割した複数のサブフレーム期間のうちの第1サブフレーム期間において画素P Xを第1輝度で駆動し、かつ、当該複数のサブフレーム期間のうちの第2サブフレーム期間において画素P Xを第2輝度で駆動することによって、画素信号に基づく所定の階調で画像を表示する。また、第1サブフレーム期間における画素P Xの第1輝度と第2サブフレーム期間における画素P Xの第2輝度との輝度差は予め定められた値以下である。

[0118] すなわち、本実施形態においては、例えば2つのサブフレーム期間における画素P Xの輝度の平均値に対応した階調を1フレーム期間において表現することができるため、画像を表示する際に表現可能な階調数を増加させることが可能となる。更に、第1輝度と第2輝度との輝度差を予め定められた値以下（例えば、2階調以下）とすることにより、当該輝度差に基づくフリッカが視認されることを回避することができる。

[0119] また、例えば温度変化により、電圧と輝度との対応関係（電圧－輝度特性）が変化することが考えられる。しかしながら、本実施形態においては、上記した第1輝度と第2輝度との輝度差を小さくすることにより、階調反転を生じにくくすることができるとともに、各構成要素の個体差の影響等を少なくすることも可能である。

[0120] なお、本実施形態において、上記した第1輝度と第2輝度との平均値は、画素信号に基づいて表現される画像の所定の階調以外の階調で画像を表示する際の第1及び第2サブフレーム期間における画素P Xの輝度の平均値とは重複しない（つまり、第1及び第2輝度は平均値が他の組み合わせと重複しないように選択される）。これにより、本実施形態においては、表現可能な階調数を適切に増加させることができる。

[0121] 更に、本実施形態において、表示制御コントローラ 2 は、画素信号に基づいて表示すべき画像の階調が下位階調のような予め定められた範囲内にある場合、当該画像を表示する 1 フレーム期間を分割した第 1 サブフレーム期間において画素 P X を第 1 輝度で駆動し、当該 1 フレーム期間を分割した第 2 サブフレーム期間において画素 P X を第 2 輝度で駆動し、当該 1 フレーム期間の次の 1 フレーム期間を分割した複数のサブフレーム期間のうちの第 3 サブフレーム期間において画素 P X を第 3 輝度で駆動し、当該次の 1 フレーム期間を分割した第 4 サブフレーム期間において画素 P X を第 4 輝度で駆動する。

[0122] すなわち、本実施形態においては、例えば画素信号に基づいて表示すべき画像の階調が例えば適切に表現できない階調（例えば、上位階調を優先して輝度を選択した際の下位階調等）である場合には、F R C を利用して複数の 1 フレーム期間で 1 つの階調を表現するように動作することにより、より表現可能な階調数を増加させることが可能となる。なお、F R C を利用する場合であっても、フリッカを避けるために、複数の 1 フレーム期間が分割されたサブフレーム期間の各々における画素 P X の輝度の輝度差は予め定められた値となるようにする。

[0123] ところで、F R C を利用した場合にはフリッカが目立つ（フリッカが視認されやすい）場合があるため、例えば画素信号に基づいて表示すべき画像の階調が予め定められた範囲内にあり、かつ、照度センサによって計測された表示装置 D S P の周辺の照度が予め定められた範囲（つまり、フリッカが目立たない範囲）内にある場合に、上記した F R C を利用する構成としてもよい。このような構成によれば、表示装置 D S P の周囲の環境をも考慮して、フリッカが目立たない（フリッカが視認されにくい）階調においてのみ F R C を利用することができる。一方、例えば最大階調に対応する輝度（表示最大輝度）に対して表示装置 D S P の周囲の環境が十分に明るい場合には、下位階調側の階調数が少なくても影響が小さい場合が多いため、F R C を利用しない構成とすることができる。

- [0124] また、本実施形態において、表示制御コントローラ 2 は、画素 P X を複数の輝度で駆動可能なように構成されており、当該複数の輝度のうちの第 1 輝度で画素 P X を駆動し、かつ、当該複数の輝度のうちの第 2 輝度で画素 P X を駆動することによって、当該第 1 及び第 2 輝度の組み合わせに応じた階調で画像を表示する。なお、表示制御コントローラ 2 は、例えば 5 ビット以下の階調に対応する複数の輝度で画素 P X を駆動可能なように構成されていればよい。
- [0125] 本実施形態においては表示制御コントローラ 2 が例えば 4 ビットの階調を表現可能である（0～15 の階調に対応する輝度で画素 P X を駆動可能である）ものとして説明したが、本実施形態によれば、このような表示制御コントローラ 2 を利用した場合であっても、例えば 6 ビット相当の階調を表現することが可能となる。
- [0126] また、本実施形態においては、1 つ目の 1 フレーム期間を分割した第 1 サブフレーム期間において画素 P X を第 1 輝度で駆動し、当該 1 つ目の 1 フレーム期間を分割した第 2 サブフレーム期間において画素 P X を第 2 輝度で駆動し、次の 1 フレーム期間（2 つ目の 1 フレーム期間）を分割した第 3 サブフレーム期間において画素 P X を第 3 輝度で駆動し、当該次の 1 フレーム期間を分割した第 4 サブフレーム期間において画素 P X を第 4 輝度で駆動した場合、第 2 輝度は第 1 輝度以上であり、第 4 輝度は第 3 輝度以上であるものとする。本実施形態においては、このように各 1 フレーム期間におけるサブフレーム期間の間の輝度変化（大小関係）を揃えることにより、画像の疑似的な振動を避けることができる。
- [0127] ここで、本実施形態においては、第 1 輝度と第 2 輝度との輝度差が予め定められた値以下であるものとして説明したが、当該輝度差が予め定められた値以下（例えば、2 階調差以内）となるような第 1 輝度及び第 2 輝度を選択するのは、画素信号に基づいて表示すべき画像の階調がフリッカが目立つ階調である場合のみとしてもよい。なお、フリッカが目立つ階調は、予め定められていてもよいし、上記した照度センサによって計測される照度等に基づ

く表示装置DSPの周囲の環境に基づいて判別されてもよい。画素信号に基づいて表示すべき画像の階調がフリッカが目立つ階調であるか否かの判別処理、及び当該画素信号に基づいて画素PXを駆動する際の輝度（の組み合わせ）の選択処理は、例えば当該画素信号が入力された際に表示制御コントローラ2によって実行されればよい。このような構成によれば、フリッカが目立つ階調においては第1輝度と第2輝度との輝度差を小さくすることで当該フリッカが視認されることを抑制することができる。また、フリッカが目立たない階調においては、第1及び第2輝度の組み合わせの選択肢が増えるため、より適切な階調表現を実現することができ、画質の向上が期待される。

[0128] なお、本実施形態においては1フレーム期間を2つのサブフレーム期間（第1及び第2サブフレーム期間）に分割するものとして説明したが、当該1フレーム期間は3以上のサブフレーム期間に分割されても構わない。

[0129] ここで、図18は、1フレーム期間を3つのサブフレーム期間に分割した場合の表示制御コントローラ2が表現可能な0～15の階調の各々に対応する輝度の一例を示している。また、図19は、1フレーム期間を3つのサブフレーム期間（第1～第3サブフレーム期間）に分割した場合において、各階調を表現するために選択された第1～第3サブフレーム期間の各々における画素PXの輝度の分布を示している。図17及び図18に示す例によれば、1フレーム期間を3つのサブフレーム期間に分割した場合には、例えば0～80以上の階調（つまり、6～7ビット相当の階調）を表現することが可能となる。

[0130] このように1フレーム期間を分割したサブフレーム期間の数を増加させた場合には、更に階調数を増加させることが可能となる。

[0131] なお、サブフレーム期間の数を増加させた場合であっても、例えば上記したFRCを利用した構成とすることは可能である。

[0132] また、本実施形態においては筋状構造のポリマー31を含む液晶層LCを有する（高分子分散型液晶が適用された）表示装置DSPについて説明したが、本実施形態は、他の液晶層を有する表示装置（液晶表示装置）に適用さ

れてもよい。

[0133] 更に、本実施形態は、1フレーム期間を複数のサブフレーム期間に分割し、当該サブフレーム期間の各々において画素PXを駆動することによって、表現可能な階調数を増加させるものであれば、液晶表示装置以外の表示装置（例えば、有機EL表示装置及びLED表示装置）等に適用されても構わない。

[0134] 以下、本実施形態に係る発明を付記する。

[C 1]

画素が設けられた表示パネルと、

所定の階調で画像を表示するための画素信号に基づいて前記画素を駆動することによって当該画像を表示する表示制御部と

を具備し、

前記表示制御部は、前記画像を表示する1フレーム期間を分割した複数のサブフレーム期間のうちの第1サブフレーム期間において前記画素を第1輝度で駆動し、かつ、前記複数のサブフレーム期間のうちの前記第1サブフレーム期間とは異なる第2サブフレーム期間において前記画素を第2輝度で駆動することによって、前記所定の階調で前記画像を表示し、

前記第1輝度と前記第2輝度との輝度差は、予め定められた値以下である

表示装置。

[C 2]

前記第1輝度と前記第2輝度との平均値は、前記所定の階調以外の階調で画像を表示する際の前記第1及び第2サブフレーム期間の各々における前記画素の輝度の平均値とは重複しない[C 1]記載の表示装置。

[C 3]

前記表示制御部は、前記画素信号に基づいて表示すべき画像の階調が予め定められた範囲内にある場合、前記画像を表示する1フレーム期間を分割した複数のサブフレーム期間のうちの第1サブフレーム期間において前記画素

を第1輝度で駆動し、前記複数のサブフレーム期間のうちの前記第1サブフレーム期間とは異なる第2サブフレーム期間において前記画素を第2輝度で駆動し、当該1フレーム期間の次の1フレーム期間を分割した複数のサブフレーム期間のうちの第3サブフレーム期間において前記画素を第3輝度で駆動し、前記次の1フレーム期間を分割した複数のサブフレーム期間のうちの第3サブフレーム期間とは異なる第4サブフレーム期間において前記画素を第4輝度で駆動することによって、当該階調で前記画像を表示し、

前記第1輝度、前記第2輝度、前記第3輝度及び前記第4輝度の各々の輝度差は、前記予め定められた値以下である

[C1] 記載の表示装置。

[C4]

前記表示制御部は、

前記画素信号に基づいて表示すべき画像の階調が予め定められた第1範囲内にあり、かつ、照度センサによって計測された前記表示装置の周辺の照度が予め定められた第2範囲内にある場合、前記第1サブフレーム期間において前記画素を前記第1輝度で駆動し、前記第2サブフレーム期間において前記画素を前記第2輝度で駆動し、前記第3サブフレーム期間において前記画素を前記第3輝度で駆動し、前記第4サブフレーム期間において前記画素を前記第4輝度で駆動し、

前記画素信号に基づいて表示すべき画像の階調が前記第1範囲内にない場合、または前記照度センサによって計測された前記表示装置の周辺の照度が前記第2範囲内にない場合、前記第1サブフレーム期間において前記画素を前記第1輝度で駆動し、前記第2サブフレーム期間において前記画素を前記第2輝度で駆動する

[C3] 記載の表示装置。

[C5]

前記表示制御部は、前記画素を複数の輝度で駆動可能なように構成されており、前記複数の輝度のうちの第1輝度で前記画素を駆動し、かつ、前記複

数の輝度のうちの第2輝度で前記画素を駆動することによって、前記第1輝度及び前記第2輝度の組み合わせに応じた階調で前記画像を表示する〔C1〕記載の表示装置。

〔C6〕

前記表示制御部は、5ビット以下の階調に対応する複数の輝度で前記画素を駆動可能なように構成されている〔C5〕記載の表示装置。

〔C7〕

前記表示パネルは、第1基板と、前記第1基板に対向する位置に配置された第2基板と、前記第1基板と前記第2基板との間に配置された液晶層とを含み、

前記表示制御部は、前記液晶層に電圧を印加することによって前記画素を駆動する

〔C6〕記載の表示装置。

〔C8〕

前記液晶層は、筋状構造のポリマーを含む〔C7〕記載の表示装置。

〔C9〕

発光色が異なる複数の発光素子と、

前記複数の発光素子からの光を前記液晶層に入射させるように、当該複数の発光素子を時分割で順次発光させる光源駆動部と

を更に具備し、

前記表示制御部は、前記液晶層に入射された光を射出するように前記画素を駆動する

〔C8〕記載の表示装置。

〔C10〕

複数の画素が設けられた表示パネルと、

所定の階調で画像を表示するための画素信号に基づいて前記複数の画素を駆動することによって当該画像を表示する表示制御部と

を具備し、

前記表示制御部は、

第1階調で第1画像を表示するための画素信号に基づいて、前記第1画像を表示する1フレーム期間を分割した複数のサブフレーム期間のうちの第1サブフレーム期間において前記複数の画素の各々を第1輝度で駆動し、かつ、前記第1画像を表示する1フレーム期間を分割した複数のサブフレーム期間のうちの前記第1サブフレーム期間とは異なる第2サブフレーム期間において前記複数の画素の各々を第2輝度で駆動することによって、前記第1階調で前記第1画像を表示し、

第2階調で第2画像を表示するための画素信号に基づいて、前記第2画像を表示する1フレーム期間を分割した複数のサブフレーム期間のうちの第3サブフレーム期間において前記複数の画素の各々を第3輝度で駆動し、かつ、前記第2画像を表示する1フレーム期間を分割した複数のサブフレーム期間のうちの前記第3サブフレーム期間とは異なる第4サブフレーム期間において前記複数の画素の各々を第4輝度で駆動することによって、前記第2階調で前記第1画像を表示し、

前記第1輝度と前記第2輝度との輝度差は、予め定められた値以下であり、

前記第3輝度と前記第4輝度との輝度差は、前記予め定められた値以下であり、

前記第2サブフレーム期間が前記第1サブフレーム期間よりも後に位置する場合における前記第1輝度と前記第2輝度との大小関係は、前記第4サブフレーム期間が前記第3サブフレーム期間よりも後に位置する場合における前記第3輝度と前記第4輝度との大小関係と同一である

表示装置。

[C 1 1]

画素が設けられた表示パネルと、所定の階調で画像を表示するための画素信号に基づいて前記画素を駆動することによって当該画像を表示する表示制御部とを備える表示装置が実行する方法であって、

前記画像を表示する1フレーム期間を分割した複数のサブフレーム期間のうちの第1サブフレーム期間において前記画素を第1輝度で駆動するステップと、

前記画素信号に基づいて、前記複数のサブフレーム期間のうちの前記第1サブフレーム期間とは異なる第2サブフレーム期間において前記画素を第2輝度で駆動するステップと、

前記第1輝度及び前記第2輝度に対応する前記所定の階調で前記画像を表示するステップと

を具備し、

前記第1輝度と前記第2輝度との輝度差は、予め定められた値以下である

方法。

[C 1 2]

前記第1輝度と前記第2輝度との平均値は、前記所定の階調以外の階調で画像を表示する際の前記第1及び第2サブフレーム期間の各々における前記画素の輝度の平均値とは重複しない[C 1 1]記載の方法。

[C 1 3]

前記画素信号に基づいて表示すべき画像の階調が予め定められた範囲内にある場合、前記画像を表示する1フレーム期間を分割した複数のサブフレーム期間のうちの第1サブフレーム期間において前記画素を第1輝度で駆動し、前記複数のサブフレーム期間のうちの前記第1サブフレーム期間とは異なる第2サブフレーム期間において前記画素を前記第2輝度で駆動し、当該1フレーム期間の次の1フレーム期間を分割した複数のサブフレーム期間のうちの第3サブフレーム期間において前記画素を第3輝度で駆動し、前記次の1フレーム期間を分割した複数のサブフレーム期間のうちの第3サブフレーム期間とは異なる第4サブフレーム期間において前記画素を第4輝度で駆動するステップを具備し、

前記第1輝度、前記第2輝度、前記第3輝度及び前記第4輝度の各々の輝

度差は、前記予め定められた値以下である

[C 1 1] 記載の方法。

[C 1 4]

前記駆動するステップは、

前記画素信号に基づいて表示すべき画像の階調が予め定められた第 1 範囲内にあり、かつ、照度センサによって計測された前記表示装置の周辺の照度が予め定められた第 2 範囲内にある場合、前記第 1 サブフレーム期間において前記画素を前記第 1 輝度で駆動し、前記第 2 サブフレーム期間において前記画素を前記第 2 輝度で駆動し、前記第 3 サブフレーム期間において前記画素を前記第 3 輝度で駆動し、前記第 4 サブフレーム期間において前記画素を前記第 4 輝度で駆動するステップと、

前記画素信号に基づいて表示すべき画像の階調が前記第 1 範囲内にない場合、または前記照度センサによって計測された前記表示装置の周辺の照度が前記第 2 範囲内にない場合、前記第 1 サブフレーム期間において前記画素を前記第 1 輝度で駆動し、前記第 2 サブフレーム期間において前記画素を前記第 2 輝度で駆動するステップと

を含む

[C 1 3] 記載の方法。

[C 1 5]

前記表示制御部は、前記画素を複数の輝度で駆動可能なように構成されており、

前記画素を第 1 輝度で駆動するステップは、前記複数の輝度のうちの第 1 輝度で前記画素を駆動するステップを含み、

前記画素を第 2 輝度で駆動するステップは、前記複数の輝度のうちの第 2 輝度で前記画素を駆動するステップを含み、

前記表示するステップは、前記第 1 輝度及び前記第 2 輝度の組み合わせに応じた階調で前記画像を表示するステップを含む

[C 1 1] 記載の方法。

[C 1 6]

前記表示制御部は、5ビット以下の階調に対応する複数の輝度で前記画素を駆動可能なように構成されている [C 1 5] 記載の方法。

[C 1 7]

前記表示パネルは、第1基板と、前記第1基板に対向する位置に配置された第2基板と、前記第1基板と前記第2基板との間に配置された液晶層とを含み、

前記画素を駆動するステップは、前記液晶層に電圧を印加することによって前記画素を駆動するステップを含む

[C 1 6] 記載の方法。

[C 1 8]

前記液晶層は、筋状構造のポリマーを含む [C 1 7] 記載の方法。

[C 1 9]

前記表示装置は、発光色が異なる複数の発光素子を備え、

前記複数の発光素子からの光を前記液晶層に入射させるように、当該複数の発光素子を時分割で順次発光させるステップを更に具備し、

前記画素を駆動するステップは、前記液晶層に入射された光を射出するように前記画素を駆動するステップを含む

[C 1 8] 記載の方法。

[C 2 0]

複数の画素が設けられた表示パネルと、所定の階調で画像を表示するための画素信号に基づいて前記複数の画素を駆動することによって当該画像を表示する表示制御部とを備える表示装置が実行する方法であって、

第1階調で第1画像を表示するための画素信号に基づいて、前記第1画像を表示する1フレーム期間を分割した複数のサブフレーム期間のうちの第1サブフレーム期間において前記複数の画素の各々を第1輝度で駆動するステップと、

前記第1階調で前記第1画像を表示するための画素信号に基づいて、前記

第1画像を表示する1フレーム期間を分割した複数のサブフレーム期間のうちの前記第1サブフレーム期間とは異なる第2サブフレーム期間において前記複数の画素の各々を第2輝度で駆動するステップと、

前記第1輝度及び前記第2輝度に対応する前記第1階調で前記画像を表示するステップと、

第2階調で第2画像を表示するための画素信号に基づいて、前記第2画像を表示する1フレーム期間を分割した複数のサブフレーム期間のうちの第3サブフレーム期間において前記複数の画素の各々を第3輝度で駆動するステップと、

前記第2階調で前記第2画像を表示するための画素信号に基づいて、前記第2画像を表示する1フレーム期間を分割した複数のサブフレーム期間のうちの前記第3サブフレーム期間とは異なる第4サブフレーム期間において前記複数の画素の各々を第4輝度で駆動するステップと、

前記第3輝度及び前記第4輝度に対応する前記第2階調で前記画像を表示するステップと

を具備し、

前記第1輝度と前記第2輝度との輝度差は、予め定められた値以下であり、

前記第3輝度と前記第4輝度との輝度差は、前記予め定められた値以下であり、

前記第2サブフレーム期間が前記第1サブフレーム期間よりも後に位置する場合における前記第1輝度と前記第2輝度との大小関係は、前記第4サブフレーム期間が前記第3サブフレーム期間よりも後に位置する場合における前記第3輝度と前記第4輝度との大小関係と同一である

方法。

[0135] 本発明のいくつかの実施形態を説明したが、これらの実施形態は、例として提示したものであり、発明の範囲を限定することは意図していない。これら実施形態は、その他の様々な形態で実施されることが可能であり、発明の

要旨を逸脱しない範囲で、種々の省略、置き換え、変更を行うことができる。これら実施形態やその変形は、発明の範囲や要旨に含まれると同様に、特許請求の範囲に記載された発明とその均等の範囲に含まれるものである。

符号の説明

[0136] D S P…表示装置、P N L…表示パネル、P X…画素、L C…液晶層、S U B 1…第1基板、S U B 2…第2基板、L D…発光素子、P E…画素電極、C E…共通電極、L E…液晶素子、2…表示制御コントローラ（表示制御部）、3 1…ポリマー、3 2…液晶分子、4 1…走査回路、4 2…信号出力回路、4 3…共通電極駆動回路、4 4…光源駆動回路（光源駆動部）。

請求の範囲

- [請求項1] 画素が設けられた表示パネルと、
所定の階調で画像を表示するための画素信号に基づいて前記画素を駆動することによって当該画像を表示する表示制御部と
を具備し、
前記表示制御部は、前記画像を表示する1フレーム期間を分割した複数のサブフレーム期間のうちの第1サブフレーム期間において前記画素を第1輝度で駆動し、かつ、前記複数のサブフレーム期間のうちの前記第1サブフレーム期間とは異なる第2サブフレーム期間において前記画素を第2輝度で駆動することによって、前記所定の階調で前記画像を表示し、
前記第1輝度と前記第2輝度との輝度差は、予め定められた値以下である
表示装置。
- [請求項2] 前記第1輝度と前記第2輝度との平均値は、前記所定の階調以外の階調で画像を表示する際の前記第1及び第2サブフレーム期間の各々における前記画素の輝度の平均値とは重複しない請求項1記載の表示装置。
- [請求項3] 前記表示制御部は、前記画素信号に基づいて表示すべき画像の階調が予め定められた範囲内にある場合、前記画像を表示する1フレーム期間を分割した複数のサブフレーム期間のうちの第1サブフレーム期間において前記画素を第1輝度で駆動し、前記複数のサブフレーム期間のうちの前記第1サブフレーム期間とは異なる第2サブフレーム期間において前記画素を第2輝度で駆動し、当該1フレーム期間の次の1フレーム期間を分割した複数のサブフレーム期間のうちの第3サブフレーム期間において前記画素を第3輝度で駆動し、前記次の1フレーム期間を分割した複数のサブフレーム期間のうちの第3サブフレーム期間とは異なる第4サブフレーム期間において前記画素を第4輝度

で駆動することによって、当該階調で前記画像を表示し、

前記第1輝度、前記第2輝度、前記第3輝度及び前記第4輝度の各々の輝度差は、前記予め定められた値以下である

請求項1記載の表示装置。

[請求項4]

前記表示制御部は、

前記画素信号に基づいて表示すべき画像の階調が予め定められた第1範囲内にあり、かつ、照度センサによって計測された前記表示装置の周辺の照度が予め定められた第2範囲内にある場合、前記第1サブフレーム期間において前記画素を前記第1輝度で駆動し、前記第2サブフレーム期間において前記画素を前記第2輝度で駆動し、前記第3サブフレーム期間において前記画素を前記第3輝度で駆動し、前記第4サブフレーム期間において前記画素を前記第4輝度で駆動し、

前記画素信号に基づいて表示すべき画像の階調が前記第1範囲内でない場合、または前記照度センサによって計測された前記表示装置の周辺の照度が前記第2範囲内でない場合、前記第1サブフレーム期間において前記画素を前記第1輝度で駆動し、前記第2サブフレーム期間において前記画素を前記第2輝度で駆動する

請求項3記載の表示装置。

[請求項5]

前記表示制御部は、前記画素を複数の輝度で駆動可能なように構成されており、前記複数の輝度のうちの第1輝度で前記画素を駆動し、かつ、前記複数の輝度のうちの第2輝度で前記画素を駆動することによって、前記第1輝度及び前記第2輝度の組み合わせに応じた階調で前記画像を表示する請求項1記載の表示装置。

[請求項6]

前記表示制御部は、5ビット以下の階調に対応する複数の輝度で前記画素を駆動可能なように構成されている請求項5記載の表示装置。

[請求項7]

前記表示パネルは、第1基板と、前記第1基板に対向する位置に配置された第2基板と、前記第1基板と前記第2基板との間に配置された液晶層とを含み、

前記表示制御部は、前記液晶層に電圧を印加することによって前記画素を駆動する

請求項 6 記載の表示装置。

[請求項8] 前記液晶層は、筋状構造のポリマーを含む請求項 7 記載の表示装置。

[請求項9] 発光色が異なる複数の発光素子と、
前記複数の発光素子からの光を前記液晶層に入射させるように、当該複数の発光素子を時分割で順次発光させる光源駆動部と

を更に具備し、

前記表示制御部は、前記液晶層に入射された光を射出するように前記画素を駆動する

請求項 8 記載の表示装置。

[請求項10] 複数の画素が設けられた表示パネルと、
所定の階調で画像を表示するための画素信号に基づいて前記複数の画素を駆動することによって当該画像を表示する表示制御部と

を具備し、

前記表示制御部は、

第 1 階調で第 1 画像を表示するための画素信号に基づいて、前記第 1 画像を表示する 1 フレーム期間を分割した複数のサブフレーム期間のうちの第 1 サブフレーム期間において前記複数の画素の各々を第 1 輝度で駆動し、かつ、前記第 1 画像を表示する 1 フレーム期間を分割した複数のサブフレーム期間のうちの前記第 1 サブフレーム期間とは異なる第 2 サブフレーム期間において前記複数の画素の各々を第 2 輝度で駆動することによって、前記第 1 階調で前記第 1 画像を表示し、

第 2 階調で第 2 画像を表示するための画素信号に基づいて、前記第 2 画像を表示する 1 フレーム期間を分割した複数のサブフレーム期間のうちの第 3 サブフレーム期間において前記複数の画素の各々を第 3 輝度で駆動し、かつ、前記第 2 画像を表示する 1 フレーム期間を分割

した複数のサブフレーム期間のうちの前記第3サブフレーム期間とは異なる第4サブフレーム期間において前記複数の画素の各々を第4輝度で駆動することによって、前記第2階調で前記第1画像を表示し、

前記第1輝度と前記第2輝度との輝度差は、予め定められた値以下であり、

前記第3輝度と前記第4輝度との輝度差は、前記予め定められた値以下であり、

前記第2サブフレーム期間が前記第1サブフレーム期間よりも後に位置する場合における前記第1輝度と前記第2輝度との大小関係は、前記第4サブフレーム期間が前記第3サブフレーム期間よりも後に位置する場合における前記第3輝度と前記第4輝度との大小関係と同一である

表示装置。

[請求項11]

画素が設けられた表示パネルと、所定の階調で画像を表示するための画素信号に基づいて前記画素を駆動することによって当該画像を表示する表示制御部とを備える表示装置が実行する方法であって、

前記画像を表示する1フレーム期間を分割した複数のサブフレーム期間のうちの第1サブフレーム期間において前記画素を第1輝度で駆動するステップと、

前記画素信号に基づいて、前記複数のサブフレーム期間のうちの前記第1サブフレーム期間とは異なる第2サブフレーム期間において前記画素を第2輝度で駆動するステップと、

前記第1輝度及び前記第2輝度に対応する前記所定の階調で前記画像を表示するステップと

を具備し、

前記第1輝度と前記第2輝度との輝度差は、予め定められた値以下である

方法。

[請求項12] 前記第1輝度と前記第2輝度との平均値は、前記所定の階調以外の階調で画像を表示する際の前記第1及び第2サブフレーム期間の各々における前記画素の輝度の平均値とは重複しない請求項11記載の方法。

[請求項13] 前記画素信号に基づいて表示すべき画像の階調が予め定められた範囲内にある場合、前記画像を表示する1フレーム期間を分割した複数のサブフレーム期間のうちの第1サブフレーム期間において前記画素を第1輝度で駆動し、前記複数のサブフレーム期間のうちの前記第1サブフレーム期間とは異なる第2サブフレーム期間において前記画素を前記第2輝度で駆動し、当該1フレーム期間の次の1フレーム期間を分割した複数のサブフレーム期間のうちの第3サブフレーム期間において前記画素を第3輝度で駆動し、前記次の1フレーム期間を分割した複数のサブフレーム期間のうちの第3サブフレーム期間とは異なる第4サブフレーム期間において前記画素を第4輝度で駆動するステップを具備し、

前記第1輝度、前記第2輝度、前記第3輝度及び前記第4輝度の各々の輝度差は、前記予め定められた値以下である

請求項11記載の方法。

[請求項14] 前記駆動するステップは、

前記画素信号に基づいて表示すべき画像の階調が予め定められた第1範囲内にあり、かつ、照度センサによって計測された前記表示装置の周辺の照度が予め定められた第2範囲内にある場合、前記第1サブフレーム期間において前記画素を前記第1輝度で駆動し、前記第2サブフレーム期間において前記画素を前記第2輝度で駆動し、前記第3サブフレーム期間において前記画素を前記第3輝度で駆動し、前記第4サブフレーム期間において前記画素を前記第4輝度で駆動するステップと、

前記画素信号に基づいて表示すべき画像の階調が前記第1範囲内に

ない場合、または前記照度センサによって計測された前記表示装置の周辺の照度が前記第2範囲内にない場合、前記第1サブフレーム期間において前記画素を前記第1輝度で駆動し、前記第2サブフレーム期間において前記画素を前記第2輝度で駆動するステップと

を含む

請求項13記載の方法。

[請求項15] 前記表示制御部は、前記画素を複数の輝度で駆動可能なように構成されており、

前記画素を第1輝度で駆動するステップは、前記複数の輝度のうちの第1輝度で前記画素を駆動するステップを含み、

前記画素を第2輝度で駆動するステップは、前記複数の輝度のうちの第2輝度で前記画素を駆動するステップを含み、

前記表示するステップは、前記第1輝度及び前記第2輝度の組み合わせに応じた階調で前記画像を表示するステップを含む

請求項11記載の方法。

[請求項16] 前記表示制御部は、5ビット以下の階調に対応する複数の輝度で前記画素を駆動可能なように構成されている請求項15記載の方法。

[請求項17] 前記表示パネルは、第1基板と、前記第1基板に対向する位置に配置された第2基板と、前記第1基板と前記第2基板との間に配置された液晶層とを含み、

前記画素を駆動するステップは、前記液晶層に電圧を印加することによって前記画素を駆動するステップを含む

請求項16記載の方法。

[請求項18] 前記液晶層は、筋状構造のポリマーを含む請求項17記載の方法。

[請求項19] 前記表示装置は、発光色が異なる複数の発光素子を備え、
前記複数の発光素子からの光を前記液晶層に入射させるように、当該複数の発光素子を時分割で順次発光させるステップを更に具備し、
前記画素を駆動するステップは、前記液晶層に入射された光を射出

するように前記画素を駆動するステップを含む

請求項 18 記載の方法。

[請求項20]

複数の画素が設けられた表示パネルと、所定の階調で画像を表示するための画素信号に基づいて前記複数の画素を駆動することによって当該画像を表示する表示制御部とを備える表示装置が実行する方法であって、

第1階調で第1画像を表示するための画素信号に基づいて、前記第1画像を表示する1フレーム期間を分割した複数のサブフレーム期間のうちの第1サブフレーム期間において前記複数の画素の各々を第1輝度で駆動するステップと、

前記第1階調で前記第1画像を表示するための画素信号に基づいて、前記第1画像を表示する1フレーム期間を分割した複数のサブフレーム期間のうちの前記第1サブフレーム期間とは異なる第2サブフレーム期間において前記複数の画素の各々を第2輝度で駆動するステップと、

前記第1輝度及び前記第2輝度に対応する前記第1階調で前記画像を表示するステップと、

第2階調で第2画像を表示するための画素信号に基づいて、前記第2画像を表示する1フレーム期間を分割した複数のサブフレーム期間のうちの第3サブフレーム期間において前記複数の画素の各々を第3輝度で駆動するステップと、

前記第2階調で前記第2画像を表示するための画素信号に基づいて、前記第2画像を表示する1フレーム期間を分割した複数のサブフレーム期間のうちの前記第3サブフレーム期間とは異なる第4サブフレーム期間において前記複数の画素の各々を第4輝度で駆動するステップと、

前記第3輝度及び前記第4輝度に対応する前記第2階調で前記画像を表示するステップと

を具備し、

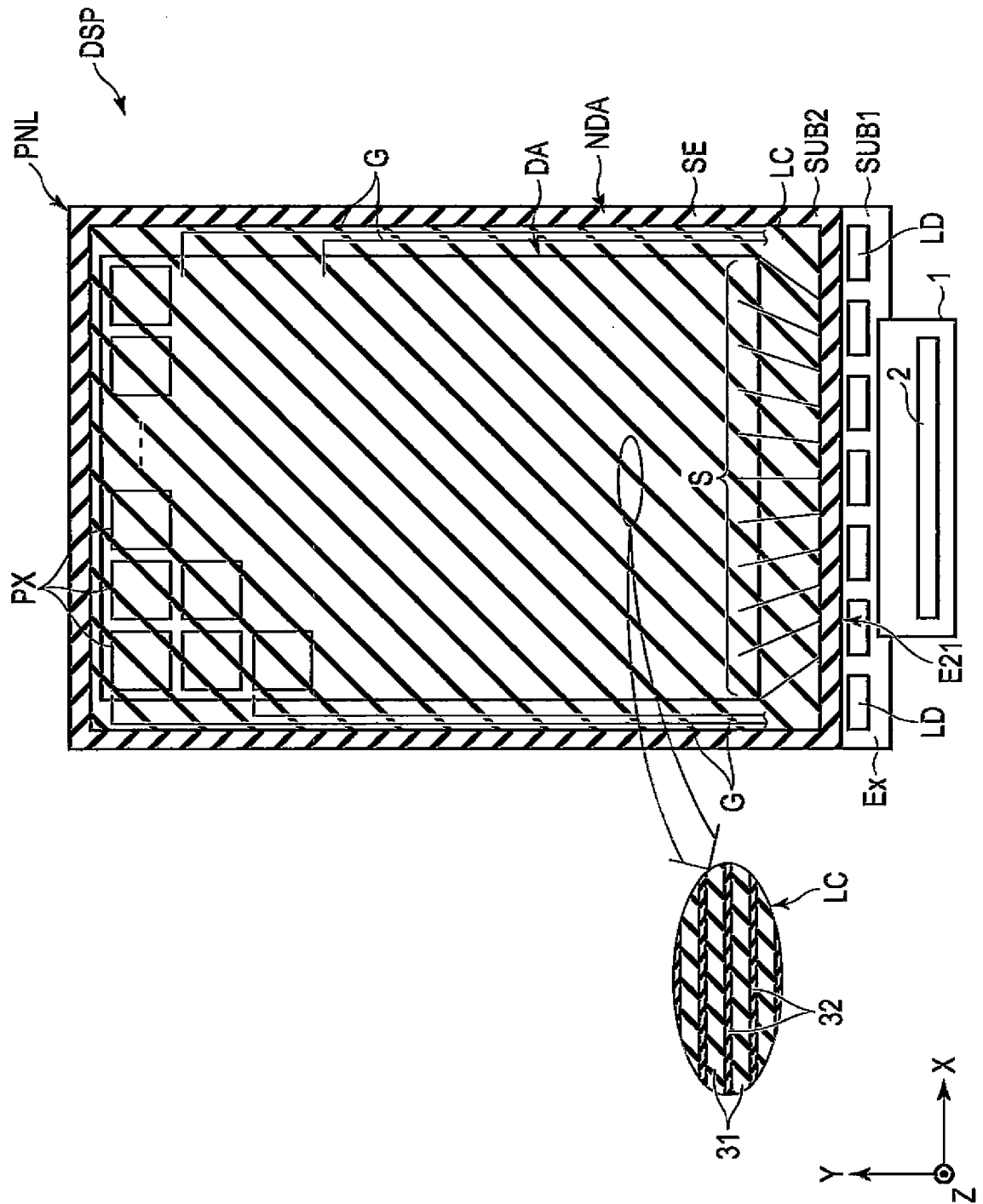
前記第 1 輝度と前記第 2 輝度との輝度差は、予め定められた値以下であり、

前記第 3 輝度と前記第 4 輝度との輝度差は、前記予め定められた値以下であり、

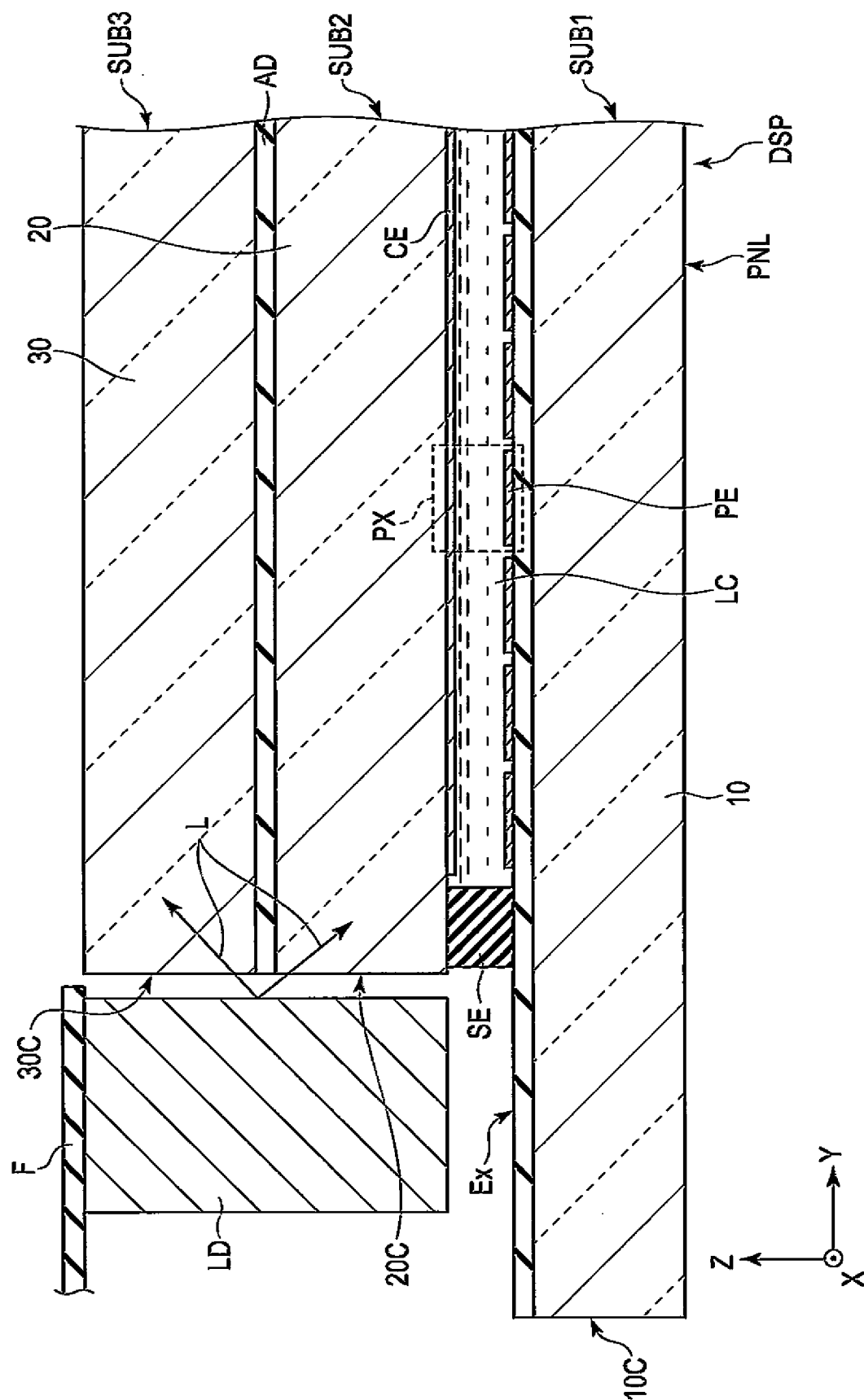
前記第 2 サブフレーム期間が前記第 1 サブフレーム期間よりも後に位置する場合における前記第 1 輝度と前記第 2 輝度との大小関係は、前記第 4 サブフレーム期間が前記第 3 サブフレーム期間よりも後に位置する場合における前記第 3 輝度と前記第 4 輝度との大小関係と同一である

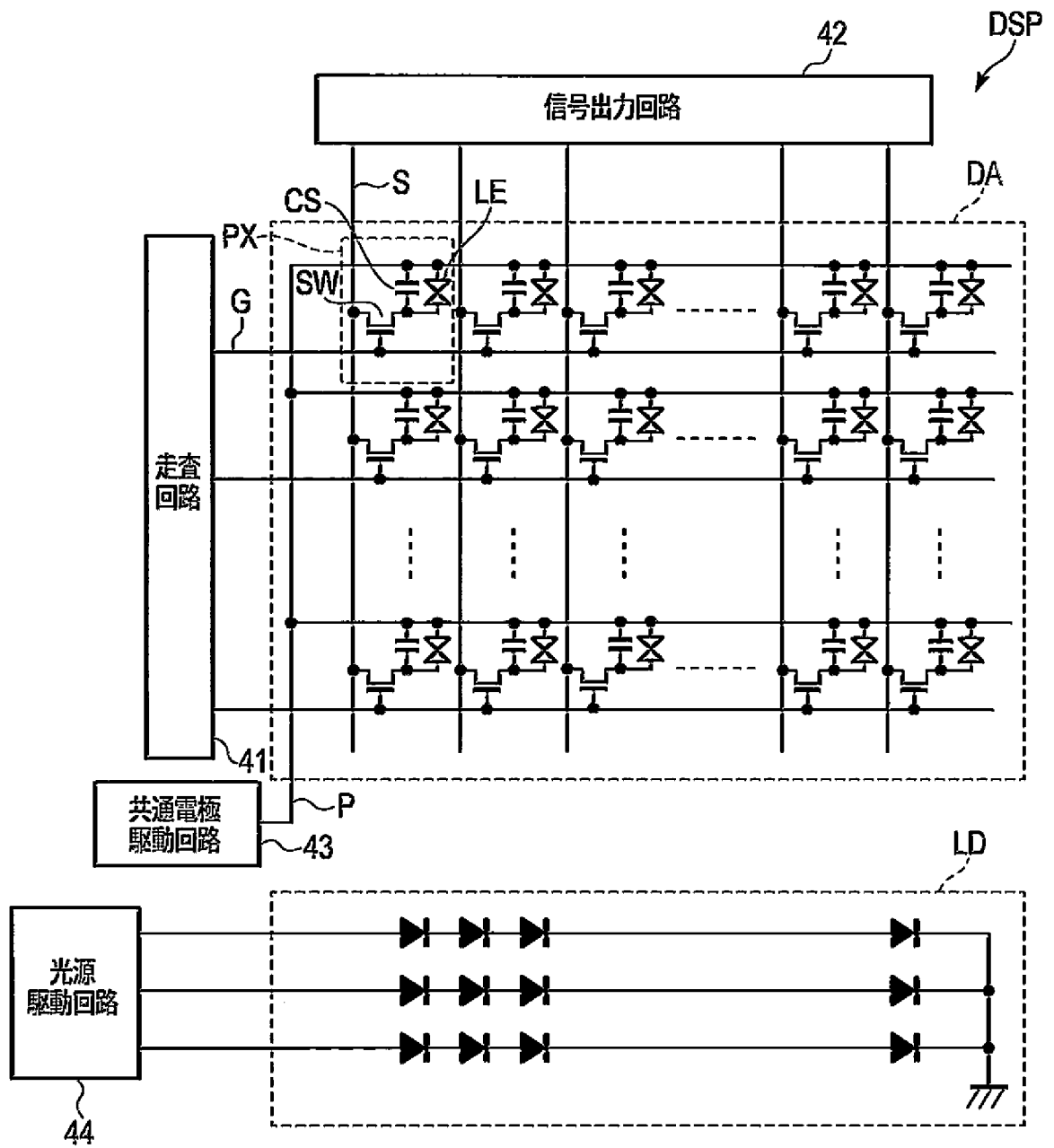
方法。

[図1]

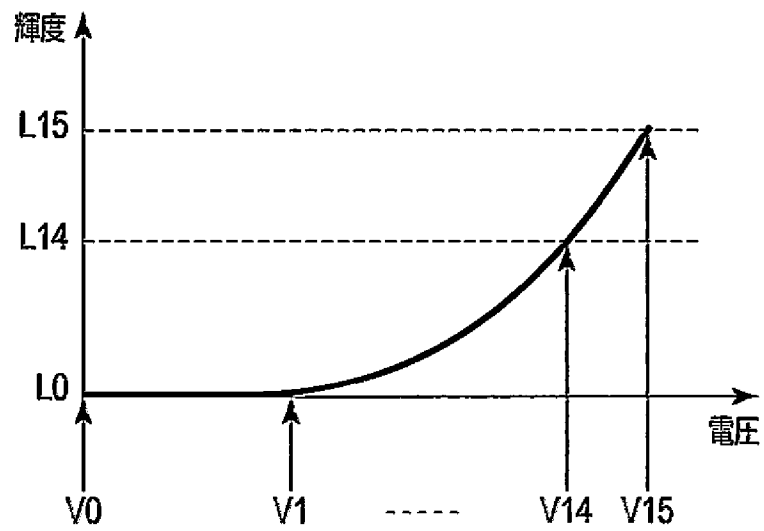


[図2]





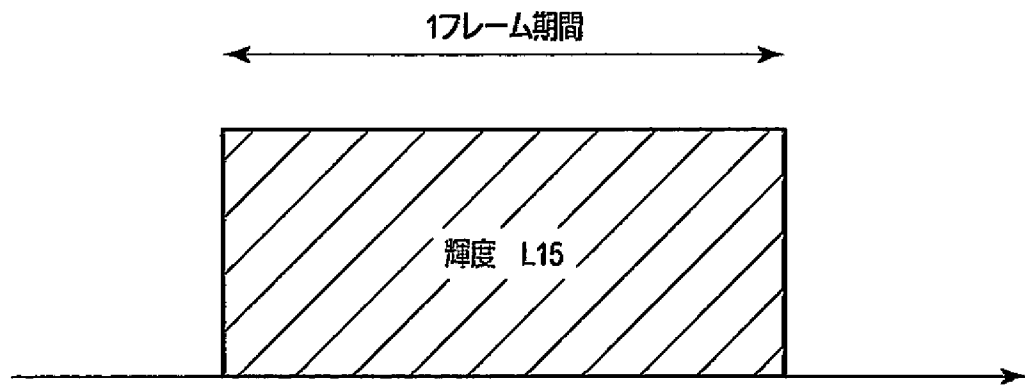
[図4]



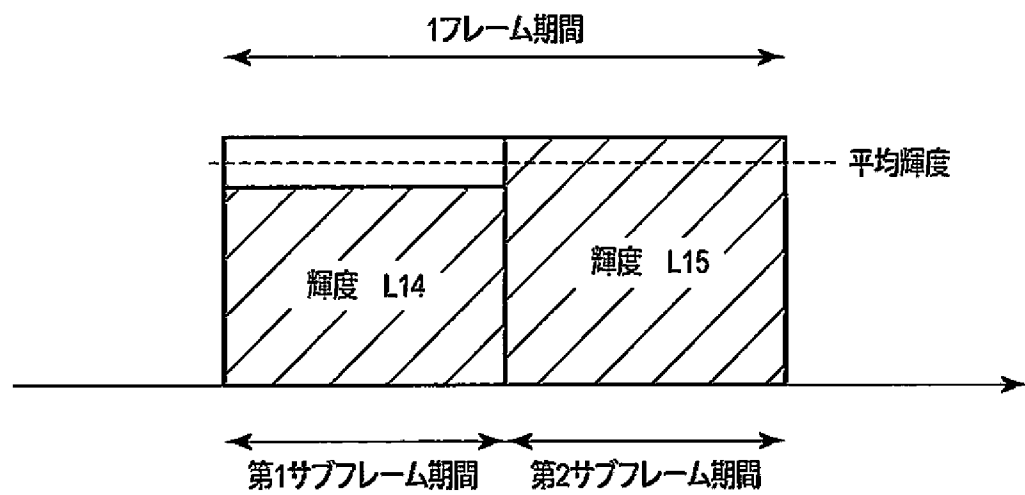
[図5]

階調	輝度	電圧
0	L0	V0
1	L1	V1
⋮	⋮	⋮
14	L14	V14
15	L15	V15

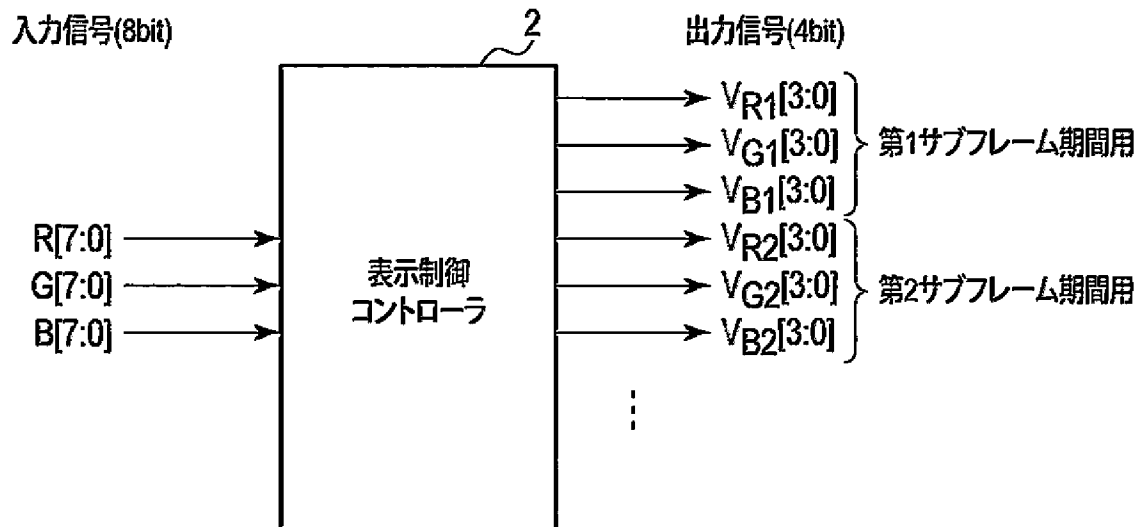
[図6]



[図7]



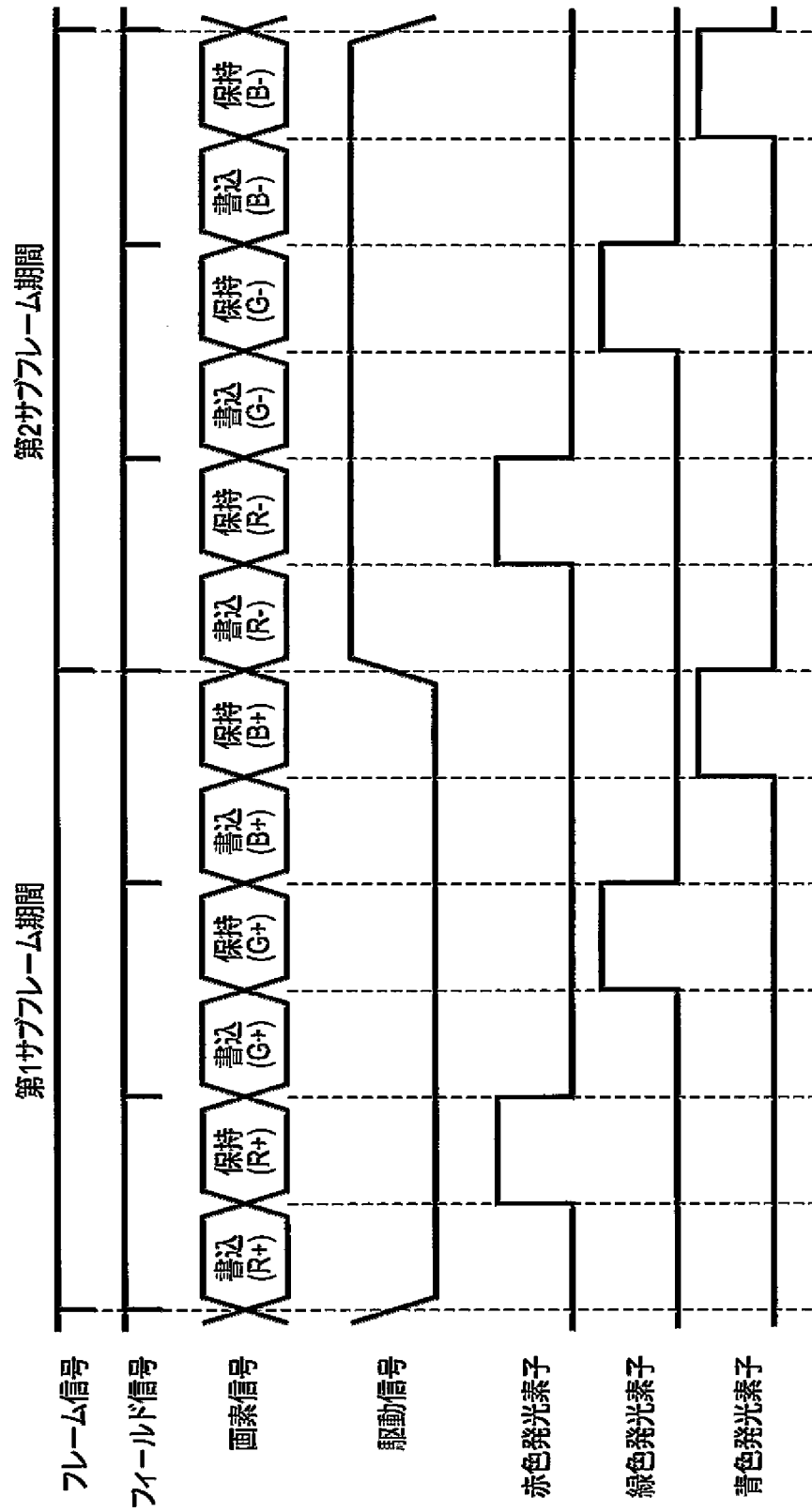
[図8]



[図9]

階調	輝度	電圧1	電圧2
0	$(L0+L0)/2$	V0	V0
1	$(L0+L1)/2$	V0	V1
2	$(L1+L1)/2$	V1	V1
⋮	⋮	⋮	⋮
62	$(L14+L15)/2$	V14	V15
63	$(L15+L15)/2$	V15	V15

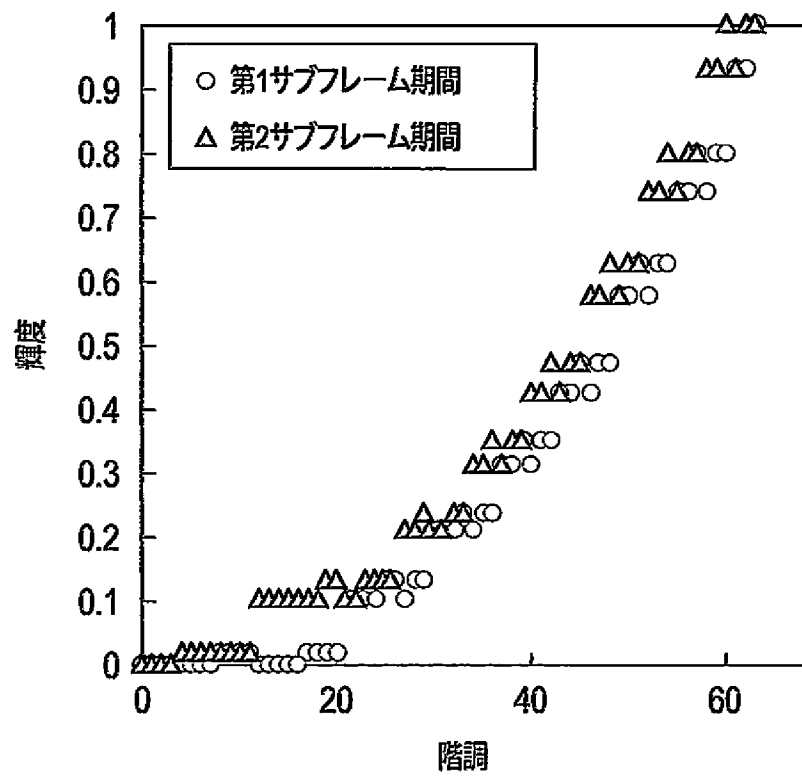
[図10]



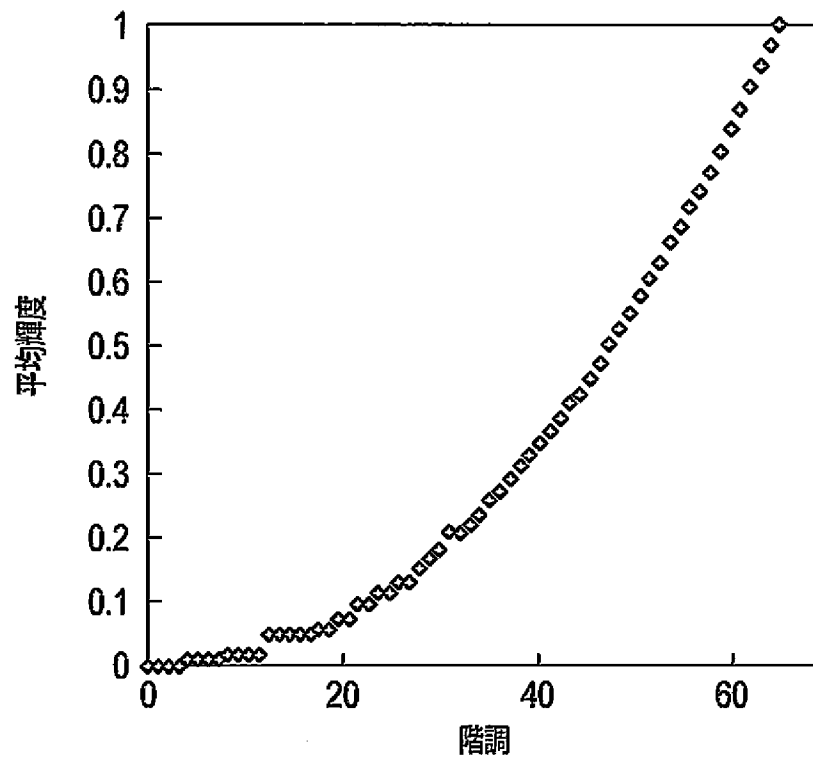
[図11]

階調	輝度(%)
0	0.0%
1	1.9%
2	9.9%
3	13.0%
4	20.8%
5	23.6%
6	31.2%
7	34.8%
8	42.4%
9	47.2%
10	57.7%
11	62.8%
12	74.0%
13	80.0%
14	93.1%
15	100.0%

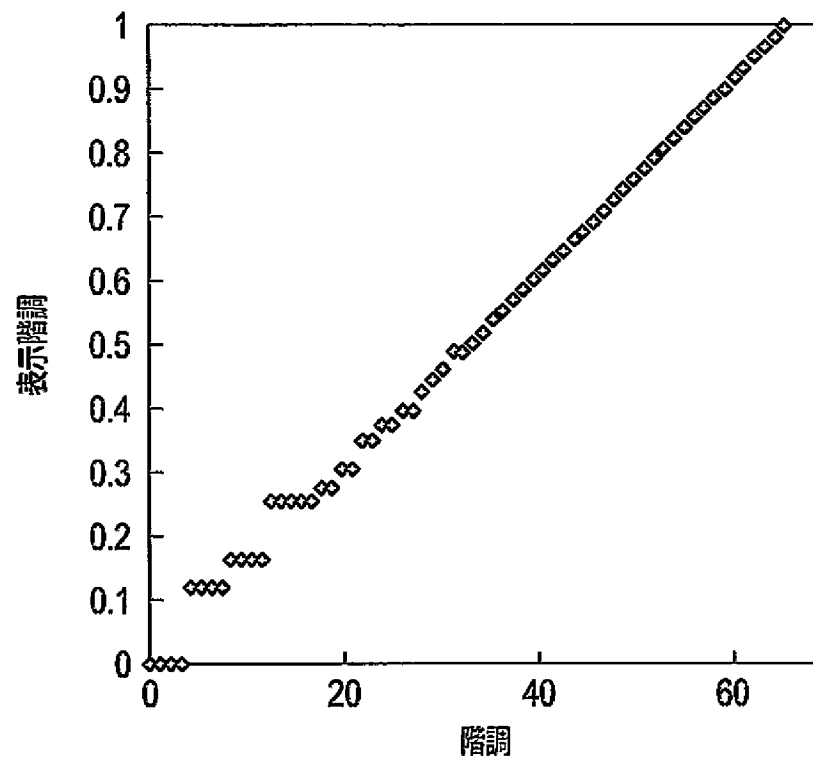
[図12]



[図13]



ガンマ補正

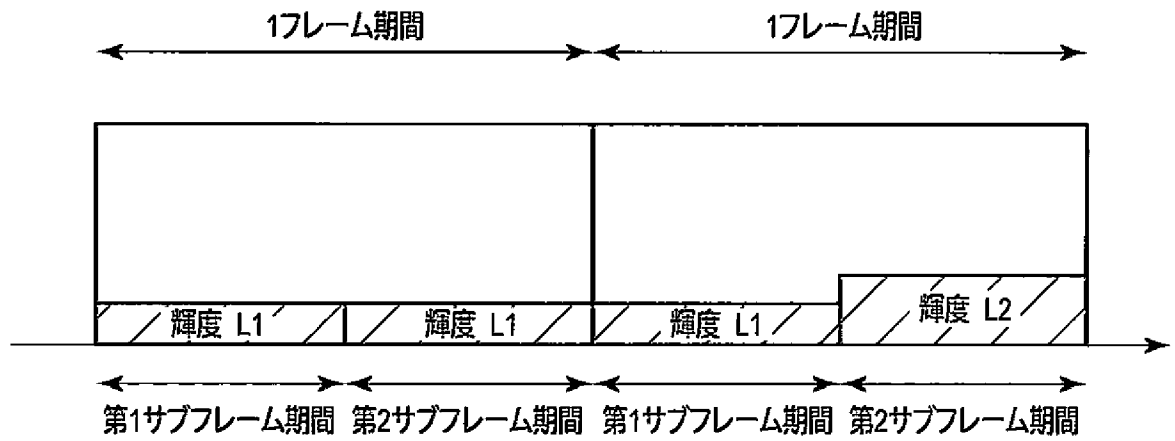


[図14]

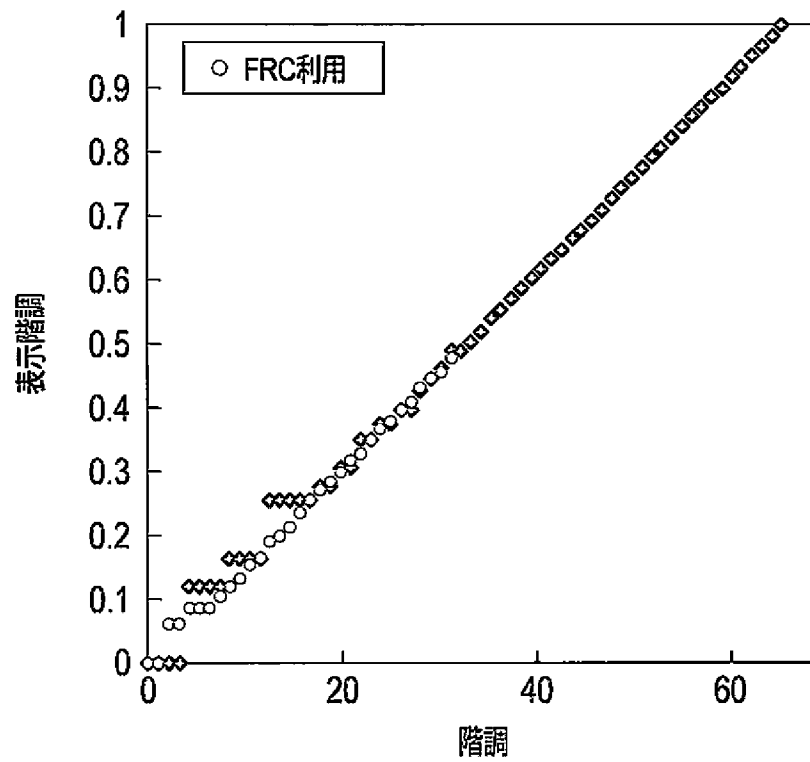
L15	46.0	46.4	48.0	48.6	50.1	50.6	52.0	52.7	54.0	54.8	56.6	57.4	59.1	60.1	62.0	63.0
L14	44.5	44.9	46.6	47.2	48.8	49.3	50.8	51.4	52.8	53.6	55.4	56.3	58.1	59.0	61.0	62.0
L13	41.5	42.0	43.8	44.5	46.1	46.7	48.2	48.9	50.4	51.3	53.2	54.1	55.9	56.9	59.0	60.1
L12	40.1	40.5	42.4	43.1	44.9	45.5	47.0	47.8	49.3	50.2	52.1	53.0	54.9	55.9	58.1	59.1
L11	37.2	37.7	39.8	40.5	42.4	43.0	44.7	45.5	47.0	48.0	50.0	51.0	53.0	54.1	56.3	57.4
L10	35.8	36.3	38.5	39.3	41.2	41.8	43.6	44.4	46.0	47.0	49.1	50.0	52.1	53.2	55.4	56.6
L9	32.7	33.3	35.6	36.5	38.6	39.3	41.2	42.0	43.7	44.8	47.0	48.0	50.2	51.3	53.6	54.8
L8	31.1	31.8	34.2	35.2	37.3	38.1	40.0	40.9	42.7	43.7	46.0	47.0	49.3	50.4	52.8	54.0
L7	28.5	29.2	31.9	32.9	35.2	36.0	38.1	39.0	40.9	42.0	44.4	45.5	47.8	48.9	51.4	52.7
L6	27.1	27.8	30.7	31.7	34.2	35.0	37.1	38.1	40.0	41.2	43.6	44.7	47.0	48.2	50.8	52.0
L5	23.8	24.7	28.0	29.1	31.8	32.7	35.0	36.0	38.1	39.3	41.8	43.0	45.5	46.7	49.3	50.6
L4	22.5	23.4	26.9	28.1	30.8	31.8	34.2	35.2	37.3	38.6	41.2	42.4	44.9	46.1	48.8	50.1
L3	18.2	19.4	23.5	24.9	28.1	29.1	31.7	32.9	35.2	36.5	39.3	40.5	43.1	44.5	47.2	48.6
L2	16.1	17.4	22.0	23.5	26.9	28.0	30.7	31.9	34.2	35.6	38.5	39.8	42.4	43.8	46.6	48.0
L1	7.6	10.4	17.4	19.4	23.4	24.7	27.8	29.2	31.8	33.3	36.3	37.7	40.5	42.0	44.9	46.4
L0	0.0	7.6	16.1	18.2	22.5	23.8	27.1	28.5	31.1	32.7	35.8	37.2	40.1	41.5	44.5	46.0
	L0	L1	L2	L3	L4	L5	L6	L7	L8	L9	L10	L11	L12	L13	L14	L15

第1サブフレーム期間

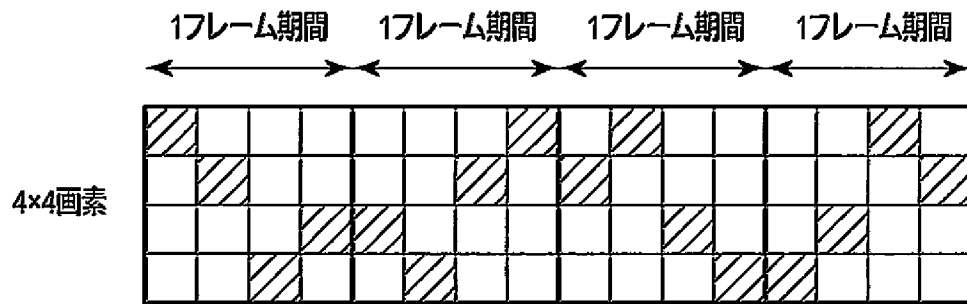
[図15]



[図16]



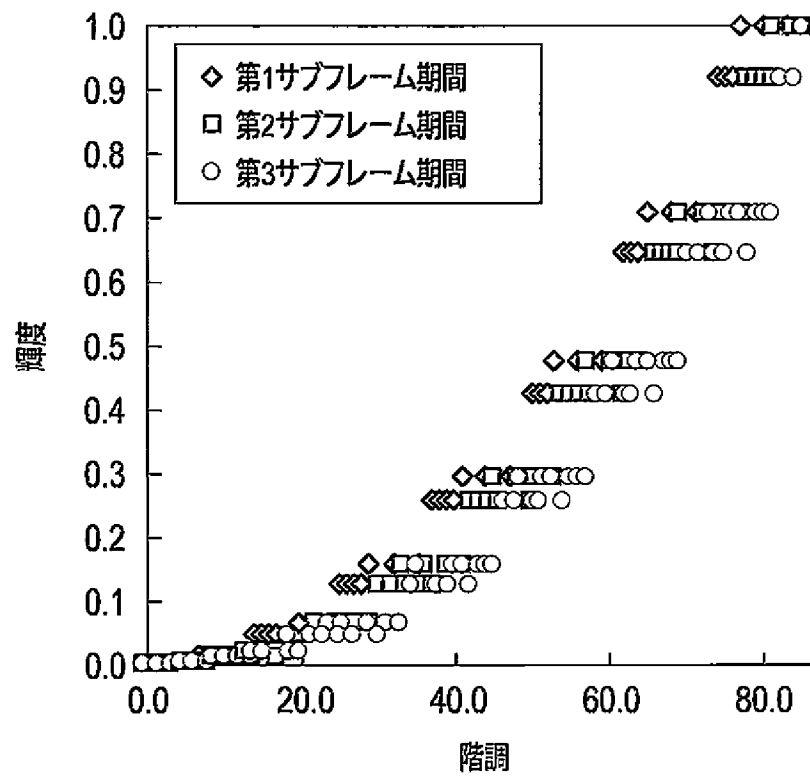
[図17]



[図18]

階調	輝度(%)
0	0.0%
1	0.3%
2	1.2%
3	1.7%
4	4.6%
5	6.2%
6	12.8%
7	15.6%
8	25.6%
9	29.3%
10	42.5%
11	47.9%
12	64.7%
13	71.2%
14	92.3%
15	100.0%

[図19]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2020/006919

A. CLASSIFICATION OF SUBJECT MATTER

G09G 3/20 (2006.01) i; G09G 3/34 (2006.01) i; G09G 3/36 (2006.01) i

FI: G09G3/36; G09G3/20 641E; G09G3/20 642F; G09G3/34 J; G09G3/20 641C; G09G3/20 641K; G09G3/20 611E; G09G3/20 650J

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G3/20; G09G3/34; G09G3/36

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2020

Registered utility model specifications of Japan 1996-2020

Published registered utility model applications of Japan 1994-2020

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2011-17936 A (CANON INC.) 27.01.2011 (2011-01-27) paragraphs [0025]-[0135], fig. 1-10	1-6, 10-16, 20 7-9, 17-19
Y	JP 2018-13718 A (JAPAN DISPLAY INC.) 25.01.2018 (2018-01-25) paragraphs [0009]-[0048], [0089]-[0093], fig. 1-8, 22	7-9, 17-19
A	JP 2013-92780 A (CASIO COMPUTER CO., LTD.) 16.05.2013 (2013-05-16) paragraphs [0002]-[0006], [0068]-[0077], fig. 1, 5(A)-5(B)	1-20
A	JP 2018-44984 A (JAPAN DISPLAY INC.) 22.03.2018 (2018-03-22) paragraphs [0016], [0020], fig. 3	4, 14
A	JP 2018-194592 A (JAPAN DISPLAY INC.) 06.12.2018 (2018-12-06) entire text, all drawings	1-20
A	KR 10-2009-0045631 A (SAMSUNG SDI CO., LTD.) 08.05.2009 (2009-05-08) entire text, all drawings	1-20



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

12 May 2020 (12.05.2020)

Date of mailing of the international search report

26 May 2020 (26.05.2020)

Name and mailing address of the ISA/

Japan Patent Office

3-4-3, Kasumigaseki, Chiyoda-ku,

Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2020/006919

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2010-145488 A (RENESAS ELECTRONICS CORP.) 01.07.2010 (2010-07-01) entire text, all drawings	1-20

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No.

PCT/JP2020/006919

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
JP 2011-17936 A	27 Jan. 2011	US 2011/0007213 A1 paragraphs [0038]- [0140], fig. 1-10 CN 101950551 A	
JP 2018-13718 A	25 Jan. 2018	US 2018/0025692 A1 paragraphs [0039]- [0090], [0149]- [0155], fig. 1-8, 22 (Family: none)	
JP 2013-92780 A	16 May 2013	US 2018/0074356 A1 paragraphs [0033], [0042], fig. 3A-3B	
JP 2018-44984 A	22 Mar. 2018	US 2018/0330681 A1 entire text, all drawings (Family: none)	
JP 2018-194592 A	06 Dec. 2018	US 2010/0164922 A1 entire text, all drawings CN 101751866 A	
KR 10-2009-0045631 A	08 May 2009		
JP 2010-145488 A	01 Jul. 2010		

A. 発明の属する分野の分類（国際特許分類（IPC）） G09G 3/20(2006.01)i; G09G 3/34(2006.01)i; G09G 3/36(2006.01)i FI: G09G3/36; G09G3/20 641E; G09G3/20 642F; G09G3/34 J; G09G3/20 641C; G09G3/20 641K; G09G3/20 611E; G09G3/20 650J		
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） G09G3/20; G09G3/34; G09G3/36 最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2020年 日本国実用新案登録公報 1996-2020年 日本国登録実用新案公報 1994-2020年 国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2011-17936 A (キヤノン株式会社) 27.01.2011 (2011-01-27) [0025]-[0135], 図1-10	1-6, 10-16, 20
Y		7-9, 17-19
Y	JP 2018-13718 A (株式会社ジャパンディスプレイ) 25.01.2018 (2018-01-25) [0009]-[0048], [0089]-[0093], 図1-8, 22	7-9, 17-19
A	JP 2013-92780 A (カシオ計算機株式会社) 16.05.2013 (2013-05-16) [0002]-[0006], [0068]-[0077], 図1, 5(A)-5(B)	1-20
A	JP 2018-44984 A (株式会社ジャパンディスプレイ) 22.03.2018 (2018-03-22) [0016], [0020], 図3	4, 14
A	JP 2018-194592 A (株式会社ジャパンディスプレイ) 06.12.2018 (2018-12-06) 全文全図	1-20
A	KR 10-2009-0045631 A (SAMSUNG SDI CO., LTD) 08.05.2009 (2009-05-08) 全文全図	1-20
☒ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的な技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日 12.05.2020		国際調査報告の発送日 26.05.2020
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） 橋本 直明 21 9707 電話番号 03-3581-1101 内線 3273

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2010-145488 A (ルネサスエレクトロニクス株式会社) 01.07.2010 (2010 - 07 - 01) 全文全図	1-20

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2020/006919

引用文献			公表日	パテントファミリー文献	公表日
JP	2011-17936	A	27.01.2011	US 2011/0007213 A1 [0038]-[0140], FIGS. 1-10 CN 101950551 A	
JP	2018-13718	A	25.01.2018	US 2018/0025692 A1 [0039]-[0090], [0149]- [0155], FIGS. 1-8, 22	
JP	2013-92780	A	16.05.2013	(ファミリーなし)	
JP	2018-44984	A	22.03.2018	US 2018/0074356 A1 [0033], [0042], FIGS. 3A-3B	
JP	2018-194592	A	06.12.2018	US 2018/0330681 A1 全文全図	
KR	10-2009-0045631	A	08.05.2009	(ファミリーなし)	
JP	2010-145488	A	01.07.2010	US 2010/0164922 A1 全文全図 CN 101751866 A	