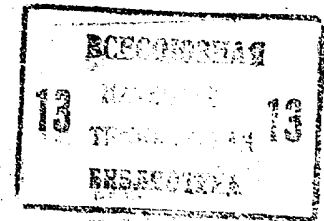




ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР  
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ



# ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

- (21) 3613462/24-24  
(22) 24.05.83  
(46) 15.06.85. Бюл. № 22  
(72) Е.И.Глинкин, Ю.Л.Муромцев,  
М.Е.Беспалов и В.А.Потехин  
(71) Тамбовский институт химического  
машиностроения  
(53) 681.325(088.8)  
(56) 1. Авторское свидетельство СССР  
№ 983188, кл. Н 03 К 13/20, 1981.  
2. Авторское свидетельство СССР  
№ 999939, кл. Н 03 К 23/02, 1981  
(прототип).  
(54)(57) 1. ПРЕОБРАЗОВАТЕЛЬ КОДА В  
ЧАСТОТУ ИМПУЛЬСОВ, содержащий  $n$ -раз-  
рядный блок ключей, информационные  
входы которого соединены с соответ-  
ствующими шинами входного кода, а  
выходы подключены к соответствующим  
входам  $n$ -разрядного регистра, от-  
личающийся тем, что, с це-  
лью повышения надежности преобразова-  
ния, в него введены вентиль управле-  
ния и  $n$ -разрядный блок задержки и  
блок сравнения, первые входы которо-  
го соединены с соответствующими выхо-  
дами  $n$ -разрядного блока задержки, а  
вторые входы - с соответствующими  
входами  $n$ -разрядного блока задержки  
и выходами  $n$ -разрядного регистра,

при этом управляющие входы  $n$ -раз-  
рядного блока ключей объединены и со-  
единены с выходом вентиля управления,  
первый вход которого подключен к им-  
пульсной шине, а второй и третий вхо-  
ды соединены соответственно с  $n$ -м  
выходом  $n$ -разрядного регистра и вы-  
ходом  $n$ -разрядного блока сравнения,  
причем  $n$ -й выход  $n$ -разрядного блока  
сравнения соединен с выходной шиной,  
а  $(i+1)$ -й информационный вход  $n$ -раз-  
рядного блока ключей соединен с  $i$ -м  
выходом  $n$ -разрядного блока задержки,  
где  $i=1,2,\dots,n-1$ ,  $n$ -й выход кото-  
рого соединен с первым информаци-  
онным входом  $n$ -разрядного блока ключ-  
ей.

2. Преобразователь по п.1, от-  
личающийся тем, что вен-  
тиль управления выполнен на элемен-  
те И и триггере, установочный и  
счетный входы которого подключены со-  
ответственно к первому и второму вхо-  
дам вентиля управления, а выход сое-  
динен с первым входом элемента И,  
второй вход которого подключен к  
третьему входу вентиля управления,  
а выход - к выходу вентиля управле-  
ния.

Изобретение относится к специализированным устройствам измерительной техники и может быть использовано для преобразования число-импульсного кода.

Известен двоичный преобразователь код - частота, содержащий двоичный делитель частоты, блок формирования частотных компонент, выполненный на D-триггерах, С-входы которых соединены с соответствующими выходами двоичного делителя частоты, R-входы с входом двоичного делителя частоты и выходом генератора эталонной частоты, а выход - с соответствующими входами элемента ИЛИ, сглаживающий делитель частоты, элемент задержки, элемент И и выполненный на триггерах регистр входного кода [1].

Наиболее близким по технической сущности к данному является преобразователь кода в частоту импульсов, содержащий n-разрядный блок ключей, информационные входы которых соединены с соответствующими шинами входного кода, выходы подключены к соответствующим установочным входам n-разрядного счетчика, а управляющие входы объединены и подключены к выходу n-разрядного счетчика, счетные входы которого соединены с выходом блока И-ИЛИ, причем поразрядные выходы счетчика подключены к входам соответствующего элемента И блока И-ИЛИ [2].

Недостатком данного устройства является относительно низкая надежность и соответственно помехозащищенность. Это вызвано относительно высокой вероятностью отказа, обусловленной последовательным объединением i-х цепей следящей обратной связи в каждом цикле. Каждый цикл работы состоит из i тактов, где  $i = 1, 2, \dots, N$ , причем i-му такту соответствует i-я цепь следящей обратной связи: выходы i-го триггера счетчика - i-й элемент совпадения - элемент сборки - i-й и (i+1)-й триггеры счетчика.

Вероятность безотказной работы прототипа ( $P_1$ ) за 1 цикл в предположении, что надежность цепей следящей обратной связи равновероятна, выражается соотношением:

$$P_1 = \prod_{i=1}^N P_i = P^N,$$

где  $P_i = P_{i+1}$  - вероятность безотказной работы i-й и (i+1)-й цепи.

Вероятность безотказной работы прототипа уменьшается с ростом тактов и для  $N = 10^4$  при  $P_i = 0,9999 - P_i = 0,36$ , т.е. надежность прототипа значительно ниже нормы.

Цель изобретения - повышение надежности преобразования. Поставленная цель достигается тем, что в преобразователь кода в частоту импульсов, содержащий n-разрядный блок ключей, информационные входы которого соединены с соответствующими шинами входного кода, а выходы подключены к соответствующим входам n-разрядного регистра, дополнительно введены вентиль управления и n-разрядный блок задержки и блок сравнения, первые входы которого соединены с соответствующими выходами n-разрядного блока задержки, а вторые входы с соответствующими входами n-разрядного блока задержки и выходами n-разрядного регистра, при этом управляющие входы n-разрядного блока ключей объединены и соединены с выходом вентиля управления, первый вход которого подключен к импульсной шине, а второй и третий входы соединены соответственно с n-м выходом n-разрядного регистра и выходом n-разрядного блока сравнения, причем n-й выход n-разрядного блока сравнения соединен с выходной шиной, а (i+1)-й информационный вход n-разрядного блока ключей соединен с i-м выходом n-разрядного блока задержки ( $i = 1, 2, \dots, n-1$ ), n-й выход которого соединен с первым информационным входом n-разрядного блока ключей.

Вентиль управления выполнен на элементе И и триггере, установочный и счетный входы которого подключены соответственно к первому и второму входам вентиля управления, а выход соединен с первым входом элемента И, второй вход которого подключен к третьему входу вентиля управления, а выход - к выходу вентиля управления.

На фиг. 1 приведена структурная схема преобразователя; на фиг. 2 - временные диаграммы; на фиг. 3 - структурная схема вентиля управления.

Преобразователь кода в частоту импульсов содержит блок 1 ключей, состоящий из разрядов (1-1)-(1-n),

регистр 2, выполненный на R5-триггерах (2-1)-(2-n), блок 3 задержки с ячейками (3-1)-(3-n), блок 4 сравнения из n-разрядов (4-1)-(4-n), вентиль 5 управления, импульсную шину 6, входы вентиля 7, 8 и выход 9, шины входного кода 10, выходную шину 11 и шины (12-1)-(12-n).

Вентиль 5 управления содержит триггер 5-1 и элемент 5-2И.

Шины входного кода 10 подключены к соответствующим информационным входам блока 1, выходы которого соединены с соответствующими входами регистра 2, выходы которого подключены к соответствующим входам блока 3, выходы которого соединены с соответствующими входами блока 4, выход которого соединен с выходной шиной 11 и входом 8 вентиля 5. Вторые входы блока 4 соответственно соединены с выходами регистра. Каждый (i+1)-й информационный вход блока 1 соединен с i-м выходом блока 3 (где i=1, 2, ..., n-1), а n-й выход блока 3 соединен с первым информационным входом блока 1. Первый вход вентиля 5 соединен с импульсной шиной 6, а входы 6, 7 - с n-м выходом регистра и выходом блока сравнения соответственно.

При этом входы триггера 5-1, вентиля 5 соответственно соединены с импульсной шиной 6 и входом 7, а выход - с первым входом элемента 5-2, второй вход которого подключен к третьему входу вентиля 5, а выход - к выходу 9.

Преобразователь работает следующим образом.

В исходном состоянии регистр 2 обнулен (фиг.2б), вентиль 5 закрыт нулевым потенциалом, присутствующим на импульсном входе 6 (фиг.2а), ключи блока 1 закрыты нулевым потенциалом, поступающим с выхода вентиля 5 (фиг.2ж). На выходе блока 4 сравнения сформирован единичный потенциал (фиг.2з). Блок 4 при равенстве кодов на первых и вторых входах формирует на выходе потенциал "1", в противном случае (при неравенстве кодов) на его выходе появляется "0".

Вентиль 5 работает таким образом, что при поступлении (фиг.3) на первый вход 6 (прямой установочный вход Т-триггера) импульса триггер 5-1 переключается в единичное состояние, элемент 5-2 открывается. При этом

импульсы с третьего входа 8 поступают на выход 9 вентиля. В момент появления сигнала по входу 7 (счетный вход Т-триггера) триггер переключается в исходное состояние до поступления управляющего импульса на вход 6, а элемент 5-2 закрывается.

Коэффициент умножения в коде вводится в регистр 2 (фиг.2б) через блок ключей 1 в начале работы устройства при появлении единичного потенциала (первого импульса) по входу 6 (фиг.2а). На выходе вентиля 4 формируется единичный потенциал (фиг.2ж), так как выход блока 4 коммутируется с управляющими входами ключей 1. В регистр 2 вводится одиночный позиционный код (в виде нулей и одной единицы в (n-1-i)-м разряде). В j-м такте работы преобразователя на информационные входы блока 1 поступает структурно сдвинутый на один шаг код с выходов блока задержки (фиг.2е) 3. Ключи в этот момент открыты, так как коды на первых и вторых входах блока сравнения равны. При записи в j-м такте кода в регистр 2 наступает разбаланс на первых и вторых входах блока 4 сравнения (фиг.2г,е), что приводит к появлению нуля на управляющих входах ключей 1. Равенство кодов на входах блока 4 наступит через время задержки, определяемое блоком 3. В реальных устройствах блок 3 может отсутствовать для повышения быстродействия преобразователя, а функцию задержки кода выполняют параметрические элементы задержки базовых элементов. В моменты равенства кодов на входах блока 4 формируется единичный потенциал, наступает (j+1)-й такт работы, идентичный j-му такту. Структурно сдвинутый на один шаг код с выходов блока 3 поступает через ключи блока 1 в регистр 2, и в момент несовпадения кодов на входах блока 4 на его выходе формируется импульс и т.д. Сдвиг в каждом такте кода на один шаг вправо моделирует алгоритм вычитания, уменьшение численного значения кода на единицу. В i-м такте, когда i = N "1" появляется на выходе триггера 2-n (фиг.2б) регистра 2, вентиль 5 блокируется и тактовые импульсы с выхода блока 4 не поступают на управляющие входы ключей. На входах управления блока 1 появится потенциал, разрешающий запись кода в регистр

2, после формирования короткого нулевого импульса на входе 6. После появления второго единичного импульса на входе 6 начинается следующий цикл работы устройства, аналогичный первому.

В каждом цикле на выходной шине 11 преобразователя формируется число импульсов, равное коду, вводимому в регистр 2. Коэффициент умножения можно изменять при введении необходимого кода по информационным входам блока 1 из внешнего по отношению к преобразователю устройства. Таким образом, на выходе преобразователя кода в частоту импульсов потока  $m$  импульсов на импульсной шине 6 соответствует  $m \cdot N$  импульсов. Для исключения погрешности при умножении период следования импульсов на импульсной шине 6 должен быть больше или равен времени формирования  $N$  импульсов.

Вероятность безотказной работы предлагаемого устройства в  $i$ -м такте, определяется надежностью для параллельного объединения цепей следящей обратной связи

$$P_i = 1 - \prod_{k=1}^N [1 - P_k] = 1 - (1 - P)^N,$$

где  $P_k = P_{k+1}$  - вероятность безотказной работы  $k$ -й и  $(k+1)$ -й цепи. За один цикл, состоящий из  $i$  тактов, выражение для надежности предлагаемого устройства запишется

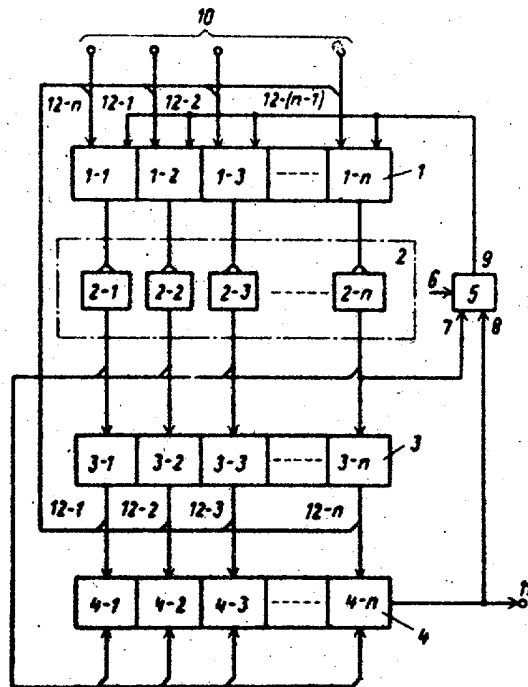
$$P_2 = \prod_{i=1}^N P_i = P_1^N = [1 - (1 - P)^N]^N.$$

Из данного выражения следует, что вероятность безотказной работы  $P_2$  при увеличении  $N$  стремится к единице, например, для  $N=10$  при  $P_1 = 0,9999 - P_2 = 1$ , более того, для плохих элементов с вероятностью  $P_1 = 0,1$  для  $N=10^2 - P_2 = 0,9989$ , т.е. устройство надежно функционирует при ненадежных элементах в цепи обратной связи.

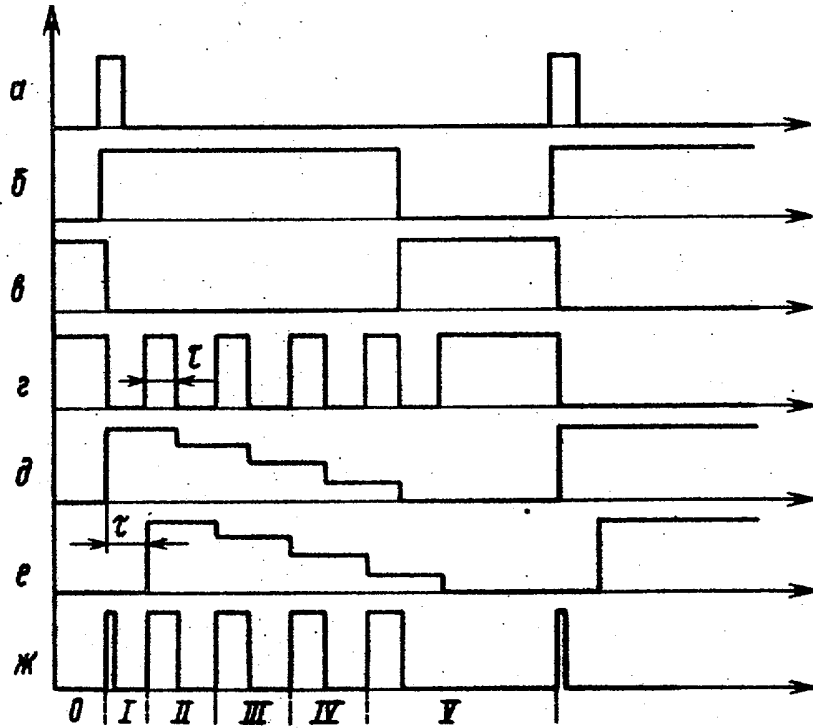
Технической эффект от использования предлагаемого устройства по сравнению с базовым объектом (прототипом) заключается в повышении надежности

устройства в  $M = \frac{P_2}{P_1} = \left[ \frac{1 - (1 - P)^N}{P} \right]^N$  раз,

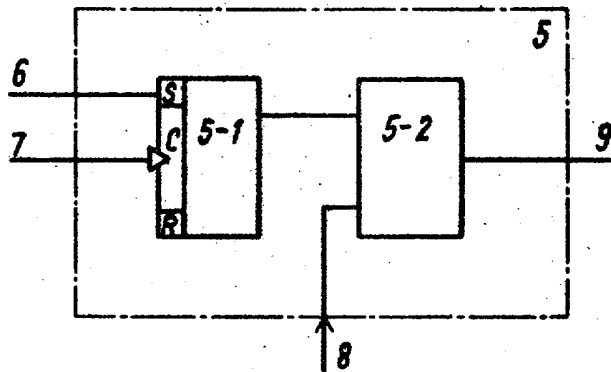
что повышает помехозащищенность преобразователя.



Фиг. 1



Фиг. 2



Фиг. 3

Составитель В.Войтов

Редактор О.Колесникова Техред М.Пароцай

Корректор В.Гирняк

Заказ 3977/56

Тираж 872

Подписное

ВНИИПИ Государственного комитета СССР

по делам изобретений и открытий

113035, Москва, Ж-35, Раушская наб., д.4/5

Филиал ИПИ "Патент", г.Ужгород, ул.Проектная, 4