

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4550774号
(P4550774)

(45) 発行日 平成22年9月22日 (2010.9.22)

(24) 登録日 平成22年7月16日 (2010.7.16)

(51) Int. Cl.		F I	
HO 1 L 23/12	(2006.01)	HO 1 L 23/12	B
HO 5 K 3/46	(2006.01)	HO 5 K 3/46	Q
HO 1 G 2/06	(2006.01)	HO 1 L 23/12	N
		HO 1 G 1/035	Z

請求項の数 11 (全 19 頁)

(21) 出願番号	特願2006-168458 (P2006-168458)	(73) 特許権者	000004547
(22) 出願日	平成18年6月19日 (2006.6.19)		日本特殊陶業株式会社
(65) 公開番号	特開2007-96265 (P2007-96265A)		愛知県名古屋市瑞穂区高辻町14番18号
(43) 公開日	平成19年4月12日 (2007.4.12)	(74) 代理人	100077849
審査請求日	平成21年2月18日 (2009.2.18)		弁理士 須山 佐一
(31) 優先権主張番号	特願2005-251953 (P2005-251953)	(72) 発明者	佐藤 元彦
(32) 優先日	平成17年8月31日 (2005.8.31)		愛知県名古屋市瑞穂区高辻町14番18号
(33) 優先権主張国	日本国(JP)		日本特殊陶業株式会社内
早期審査対象出願		(72) 発明者	林 計宏
			愛知県名古屋市瑞穂区高辻町14番18号
			日本特殊陶業株式会社内
		(72) 発明者	土佐 晃文
			愛知県名古屋市瑞穂区高辻町14番18号
			日本特殊陶業株式会社内

最終頁に続く

(54) 【発明の名称】 配線基板内蔵用コンデンサ、配線基板、積層体、コンデンサ集合体、配線基板内蔵用コンデンサ製造方法

(57) 【特許請求の範囲】

【請求項1】

積層された複数の誘電体層と、
互いに異なる前記誘電体層間に配置された複数の内部電極層と、
前記誘電体層間にかつ前記内部電極層より前記誘電体層の外周側に、前記内部電極層と所定の間隔をおいて前記内部電極層を取り囲むように配置されたダミー電極層とを具備し、
前記ダミー電極層の外周面は、前記誘電体層間から露出していることを特徴とする配線基板内蔵用コンデンサ。

【請求項2】

前記内部電極層は、第1の内部電極層と、前記誘電体層を介して前記第1の内部電極層と交互に配置された第2の内部電極層とを備えており、
前記ダミー電極層は、前記第1の内部電極層と同一平面に配置された第1のダミー電極層と、前記第2の内部電極層と同一平面に配置された第2のダミー電極層とを備えており、
前記第1の内部電極層と前記第1のダミー電極層との間の第1の隙間と、前記第2の内部電極層と前記第2のダミー電極層との間の第2の隙間とは、前記誘電体層の積層方向において重なり合っていないことを特徴とする請求項1記載の配線基板内蔵用コンデンサ。

【請求項3】

前記第1の隙間の幅及び前記第2の隙間の幅は、それぞれ50µm以上であることを特徴とする請求項2記載の配線基板内蔵用コンデンサ。

【請求項 4】

前記第 1 のダミー電極層と前記第 2 のダミー電極層、及び前記第 1 のダミー電極層と前記第 2 の内部電極層又は前記第 2 のダミー電極と前記第 1 の内部電極層は、前記誘電体層の積層方向において一部が重なり合っており、

前記誘電体層の積層方向における前記第 1 のダミー電極層と前記第 2 のダミー電極層との重なり部分の幅は、前記誘電体層の積層方向における前記第 1 のダミー電極層と前記第 2 の内部電極層との重なり部分の幅又は前記第 2 のダミー電極層と前記第 1 の内部電極層との重なり部分の幅以上であることを特徴とする請求項 2 又は 3 記載の配線板内蔵用コンデンサ。

【請求項 5】

前記第 1 のダミー電極層と前記第 2 のダミー電極層は、前記誘電体層の積層方向において一部が重なり合っており、

前記誘電体層の積層方向における前記第 1 のダミー電極層と前記第 2 のダミー電極層との重なり部分の幅は、100 μm 以上であることを特徴とする請求項 2 乃至 4 のいずれか 1 項に記載の配線板内蔵用コンデンサ。

【請求項 6】

前記内部電極層は、第 1 の内部電極層と、前記誘電体層を介して前記第 1 の内部電極層と交互に配置された第 2 の内部電極層とを備えており、

前記ダミー電極層は、前記第 1 の内部電極層及び前記第 2 の内部電極層のうちいずれか一方と同一平面となるように配置されていることを特徴とする請求項 1 に記載の配線基板内蔵用コンデンサ。

【請求項 7】

少なくとも 1 つの前記誘電体層を前記誘電体層の厚さ方向に貫通し、かつ少なくとも 1 つの前記内部電極層に電気的に接続されたビア導体をさらに備えることを特徴とする請求項 1 乃至 6 のいずれか 1 項に記載の配線基板内蔵用コンデンサ。

【請求項 8】

請求項 1 乃至 7 のいずれか 1 項に記載の配線基板内蔵用コンデンサを内蔵したことを特徴とする配線基板。

【請求項 9】

隣接する第 1、第 2 のコンデンサ形成領域において積層された複数の誘電体シートと、前記第 1 のコンデンサ形成領域中の前記誘電体シート間に配置された複数の第 1 領域内部電極パターンと、

前記第 2 のコンデンサ形成領域中の前記誘電体シート間に配置された複数の第 2 領域内部電極パターンと、

前記第 1 領域内部電極パターンおよび、第 2 領域内部電極パターンと所定の間隔を置いて、かつ前記第 1、第 2 のコンデンサ形成領域の境界及び外周に沿って前記誘電体シート間に配置されたダミー電極パターンと、

前記積層された誘電体シートの前記第 1、第 2 のコンデンサ形成領域の境界に沿って配置される溝部と

を具備することを特徴とする積層体。

【請求項 10】

隣接する第 1、第 2 のコンデンサ形成領域において積層された誘電体層と、

前記第 1 のコンデンサ形成領域中の前記誘電体層間に配置された複数の第 1 領域内部電極層と、

前記第 2 のコンデンサ形成領域中の前記誘電体層間に配置された複数の第 2 領域内部電極層と、

前記第 1 領域内部電極層および、第 2 領域内部電極層と所定の間隔を置いて、かつ前記第 1、第 2 のコンデンサ形成領域の境界及び外周に沿って前記誘電体層間に配置されたダミー電極層と、

前記誘電体層の前記第 1、第 2 のコンデンサ形成領域の境界に沿って配置される溝部と

10

20

30

40

50

を具備することを特徴とするコンデンサ集合体。

【請求項 1 1】

第 1 のコンデンサ形成領域内に配置される第 1 領域内部電極パターンと、前記第 1 のコンデンサ形成領域に隣接する第 2 のコンデンサ形成領域内に配置される第 2 領域内部電極パターンと、前記第 1 領域内部電極パターンおよび、第 2 領域内部電極パターンと所定の間隔を置いて、かつ前記第 1、第 2 のコンデンサ形成領域の境界及び外周に沿って配置されるダミー電極パターンとを具備する誘電体シートを積層するステップと、

前記積層された誘電体シートを加圧して積層体を形成するステップと、

前記積層体の前記第 1、第 2 のコンデンサ形成領域の境界に沿って溝部を形成するステップと、

前記積層体を焼成するステップと、

前記焼成された積層体を前記溝部に沿って切断して前記第 1、第 2 のコンデンサ形成領域それぞれに対応するコンデンサを形成すると共に、前記ダミー電極パターンの外周面を前記誘電体シート間から露出させるステップと

を具備することを特徴とする配線基板内蔵用コンデンサ製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、配線基板内蔵用コンデンサ、配線基板、積層体、コンデンサ集合体、配線基板内蔵用コンデンサ製造方法に関する。

【背景技術】

【0002】

近年、集積回路技術の進歩によりますます半導体チップの動作が高速化している。それに伴い、電源配線等にノイズが重畳されて、誤動作を引き起こすことがある。そこで、半導体チップを搭載する配線基板の上面或いは下面にコンデンサを搭載して、ノイズの除去を図っている。

【0003】

しかしながら、上記の手法では、配線基板の完成後に、別途コンデンサを搭載する必要があるため、プロセス数が多くなってしまふ。また、配線基板にコンデンサを搭載する領域を予め確保する必要があり、他の電子部品の自由度を低下させてしまふ。さらに、他の配線等に制限されることによりコンデンサと半導体チップとの配線距離が長くなり、配線が有する抵抗やインダクタンスが大きくなってしまふ。

【0004】

このようなことから、配線基板にコンデンサを内蔵させることが提案されている。配線基板にコンデンサの内蔵させる手法としては、例えば配線基板の中核を成すコア基板に開口を設け、この開口内にコンデンサを収容する手法がある。

【0005】

この手法においては、コア基板にコンデンサを固定する必要があるため、コア基板の開口内にコンデンサが配置された状態で、コア基板とコンデンサとの間の隙間に樹脂充填材を充填している。具体的には、コア基板の裏面に粘着テープを貼り付けるとともに、コンデンサの裏面が粘着テープに貼り付けられるようにコア基板の開口内にコンデンサを配置して、粘着テープによりコア基板に対するコンデンサの位置を固定した状態で、樹脂充填材を充填する。

【0006】

しかしながら、従来のコンデンサの端部の厚さは他の部分の厚さより薄くなっているために、コンデンサの端部付近には段差が形成されている。このため、樹脂充填材を充填すると、樹脂充填材がコンデンサの裏面側に入り込んでしまふ。その結果、コンデンサの裏面に配置されている外部端子に樹脂充填材が接触してしまひ、導通不良を引き起こすおそれやその充填樹脂を取り除く工程が必要となってしまう。

【0007】

10

20

30

40

50

なお、内部電極層の外周面がセラミック層間から露出したコンデンサが開示されている（例えば特許文献1参照）が、内部電極層の片側の外周面しか露出していないので、上記段差は十分に緩和されていないものと考えられる。

【特許文献1】特開2004-228190号公報

【発明の開示】

【発明が解決しようとする課題】

【0008】

本発明は、上記課題を解決するためになされたものである。即ち、配線基板に内蔵させた場合における同通不良を低減させることが可能な配線基板内蔵用コンデンサ、これを備えた配線基板、積層体、コンデンサ集合体、配線基板内蔵用コンデンサ製造方法を提供することを目的とする。

10

【課題を解決するための手段】

【0009】

本発明の一の態様によれば、積層された複数の誘電体層と、互いに異なる前記誘電体層間に配置された複数の内部電極層と、前記誘電体層間にかつ前記内部電極層より前記誘電体層の外周側に、前記内部電極層と所定の間隔をおいて配置されたダミー電極層とを具備し、前記ダミー電極層の外周面は、前記誘電体層間から露出していることを特徴とする配線基板内蔵用コンデンサが提供される。

【0011】

本発明の他の態様によれば、請求項1乃至7のいずれか1項に記載の配線基板内蔵用コンデンサを内蔵したことを特徴とする配線基板が提供される。

20

【発明の効果】

【0012】

本発明の一及び他の態様の配線基板内蔵用コンデンサによれば、配線基板内蔵用コンデンサの端部付近の段差が十分に緩和されているので、配線基板内蔵用コンデンサを配線基板に内蔵させた場合における導通不良を低減させることができる。また、本発明の他の態様の配線基板によれば、導通不良が低減された配線基板を提供することができる。

【発明を実施するための最良の形態】

【0013】

（第1の実施の形態）

30

以下、図面を参照しながら本発明の第1の実施の形態を説明する。図1は本実施の形態に係る配線基板内蔵用コンデンサの模式的な縦断面図であり、図2(a)及び図2(b)は本実施の形態に係る配線基板内蔵用コンデンサの模式的な横断面図である。図3は本実施の形態に係る配線基板内蔵用コンデンサの模式的な平面図である。

【0014】

図1～図3に示されるコンデンサ1は、直方体状に形成された積層コンデンサである。コンデンサ1は、コンデンサ1の中核を成すコンデンサ本体2を備えている。コンデンサ本体2は、上下方向に積層された複数のセラミック層3（誘電体層）と、セラミック層3間に配置された複数の内部電極層4, 5とから構成されている。

【0015】

40

セラミック層3は、例えばチタン酸バリウム（BaTiO₃）のような高誘電率セラミック等のセラミック材料から構成されている。

【0016】

内部電極層4（第1の内部電極層）及び内部電極層5（第2の内部電極層）は、セラミック層3の積層方向においてセラミック層3を介して交互に配置されている。内部電極層4と内部電極層5とはセラミック層3で電氣的に絶縁されている。内部電極層4, 5の総数は約100層程度となっている。内部電極層4, 5は主にNi等の導電性材料から構成されているが、セラミック層3を構成するセラミック材料と同様のセラミック材料を含有していても良い。内部電極層4, 5の厚さは例えば2μm以下となっている。

【0017】

50

コンデンサ本体 2 の表面及び裏面には、例えば電源供給用端子或いはグランド接続用端子として使用される複数の外部端子 6 ~ 9 が形成されている。なお、外部端子 6 ~ 9 は、必ずしもコンデンサ本体 2 の表面及び裏面の両方に形成されている必要はなく、表面及び裏面のいずれか一方に形成されていてもよい。

【 0 0 1 8 】

外部端子 6 ~ 9 は、主に Ni 等の導電性材料から構成されているが、外部端子 6 ~ 9 はセラミック層 3 を構成するセラミック材料と同様のセラミック材料を含有している。このようなセラミック材料をそれぞれ外部端子 6 ~ 9 に含ませることにより、セラミック層 3 と外部端子 6 ~ 9 との密着性を高めることができる。なお、外部端子 6 ~ 9 にこのようなセラミック材料を含有させなくともよい。

10

【 0 0 1 9 】

外部端子 6 ~ 9 の表面上には、後述する絶縁層 4 3 やビア導体 6 0 等との密着性を向上させるための第 1 のめっき膜（図示せず）が形成されている。第 1 のめっき膜は、外部端子 6 ~ 9 の酸化防止という機能をも有している。第 1 のめっき膜は例えば Au、或いは Cu 等の導電性材料から構成されている。

【 0 0 2 0 】

外部端子 6 ~ 9 と第 1 のめっき膜との間には、外部端子 6 ~ 9 と第 1 のめっき膜との密着性の低下を抑制するための第 2 のめっき膜（図示せず）が形成されている。詳細に説明すると、上記のように外部端子 6 ~ 9 にセラミック材料を含有させると、セラミック材料が外部端子 6 ~ 9 の表面に露出してしまい、外部端子 6 ~ 9 と第 1 のめっき膜との密着性が低下するおそれがある。このようなことを抑制するために第 2 のめっき膜が形成されている。第 2 のめっき膜は、例えば、外部端子 6 ~ 9 の主成分である導電性材料と同一の導電性材料から構成されていることが好ましい。なお、セラミック材料を添加した外部端子 6 ~ 9 に直接めっき処理ができ、密着強度も高い場合には、上記第 2 のめっき膜を形成させなくともよい。

20

【 0 0 2 1 】

コンデンサ本体 2 内には、コンデンサ本体 2 の表面から裏面にかけてコンデンサ本体 2 を貫通したビア導体 1 0 , 1 1 が形成されている。なお、ビア導体 1 0 , 1 1 は少なくとも 1 つのセラミック層 3 をセラミック層 3 の厚さ方向に貫通していればよく、必ずしもコンデンサ本体 2 を貫通していなくともよい。

30

【 0 0 2 2 】

ビア導体 1 0 , 1 1 は、上面が外部端子 6 , 7 に接続され、下面が外部端子 8 , 9 に接続され、側面が内部電極層 4 , 5 に接続されている。ここで、図 2 (a) に示されるように内部電極層 4 にはビア導体 1 1 が貫通する領域にクリアランスホール 4 a が形成されており、内部電極層 4 とビア導体 1 1 とは電氣的に絶縁されている。また、同様に図 2 (b) に示されるように内部電極層 5 にはビア導体 1 0 が貫通する領域にクリアランスホール 5 a が形成されており、内部電極層 5 とビア導体 1 0 とは電氣的に絶縁されている。

【 0 0 2 3 】

ビア導体 1 0 , 1 1 は、主に Ni 等の導電性材料から構成されているが、セラミック層 3 を構成するセラミック材料と同様のセラミック材料を含有している。このようなセラミック材料をそれぞれビア導体 1 0 , 1 1 に含ませることにより、セラミック層 3 とビア導体 1 0 , 1 1 との密着性を高めることができる。なお、ビア導体 1 0 , 1 1 にこのようなセラミック材料を含有させなくともよい。

40

【 0 0 2 4 】

コンデンサ本体 2 内には、電極としては機能しないダミー電極層 1 2 , 1 3 が配置されている。具体的には、ダミー電極層 1 2 , 1 3 は、セラミック層 3 間にかつ内部電極層 4 , 5 よりセラミック層 3 の外周側に、内部電極層 4 , 5 と所定の間隔をおいて配置されている。

【 0 0 2 5 】

ダミー電極層 1 2 (第 1 のダミー電極層) は内部電極層 4 とほぼ同一平面に配置されて

50

おり、ダミー電極層 1 3 (第 2 のダミー電極層) は内部電極層 5 とほぼ同一平面に形成されている。具体的には、ダミー電極層 1 2 は内部電極層 4 が配置されたセラミック層 3 間と同一の層間に配置されており、ダミー電極層 1 3 は内部電極層 5 が配置されたセラミック層 3 間と同一の層間に配置されている。なお、ダミー電極層 1 2, 1 3 は、内部電極層 4, 5 が配置されたセラミック層 3 間とは異なる層間に形成されていてもよい。

【 0 0 2 6 】

内部電極層 4 とダミー電極層 1 2、及び内部電極層 5 とダミー電極層 1 3 は、それぞれ電氣的に絶縁されている。なお、内部電極層 4, 5 とダミー電極層 1 2, 1 3 との間の隙間 S_1 , S_2 にはそれぞれセラミック層 3 が入り込んでおり、内部電極層 4, 5 とダミー電極層 1 2, 1 3 とは確実に電氣的に絶縁されている。

10

【 0 0 2 7 】

内部電極層 4 とダミー電極層 1 2 との間の隙間 S_1 (第 1 の隙間) と、内部電極層 5 とダミー電極層 1 3 との間の隙間 S_2 (第 2 の隙間) とは、セラミック層 3 の積層方向においてずれた位置関係にあり、重なり合っていない。なお、内部電極層 4 とダミー電極層 1 2 との間の隙間 S_1 同士はそれぞれセラミック層 3 の積層方向において揃っており、内部電極層 5 とダミー電極層 1 3 との間の隙間 S_2 同士はそれぞれセラミック層 3 の積層方向において揃っている。

【 0 0 2 8 】

隙間 S_1 (後述する隙間 S_{1a} 及び隙間 S_{1b} を含む。) の幅 w_1 (後述する幅 w_{1a} 及び幅 w_{1b} を含む。) 及び隙間 S_2 (後述する隙間 S_{2a} 及び隙間 S_{2b} を含む。) の幅 w_2 (後述する幅 w_{2a} 及び幅 w_{2b} を含む。) は、それぞれ $50 \mu\text{m}$ 以上であることが好ましい。隙間 S_1 の幅 w_1 及び隙間 S_2 の幅 w_2 を上記のように規定したのは、 $50 \mu\text{m}$ 未満であると、後述するセラミックグリーンシート 2 3, 2 6 の積層時に隙間 S_1 , S_2 にセラミックグリーンシート 2 3, 2 6 が充填されず、デラミネーションが生ずるおそれがあるからである。

20

【 0 0 2 9 】

ダミー電極層 1 2, 1 3 は内部電極層 4, 5 を取り囲むように形成されている。ここで、ダミー電極層 1 2 は、後述するようにスクリーン印刷等の印刷方法を用いて形成されるが、隙間 S_1 のうちダミー電極層 1 2 の印刷方向と直交する方向に延びる隙間 S_{1a} の幅 w_{1a} 及びダミー電極層 1 2 の印刷方向と平行な方向に延びる隙間 S_{1b} の幅 w_{1b} はそれぞれ $50 \sim 350 \mu\text{m}$ となっており、かつ隙間 S_{1a} の幅 w_{1a} は隙間 S_{1b} の幅 w_{1b} 以上であることが好ましい。隙間 S_{1a} の幅 w_{1a} 及び隙間 S_{1b} の幅 w_{1b} をそれぞれ $50 \sim 350 \mu\text{m}$ としたのは、 $50 \mu\text{m}$ 未満であると、印刷時に隙間 S_{1a} 及び隙間 S_{1b} に印刷にじみが生じる場合があり、その場合に信頼性を確保することができなくなる可能性があるからであり、また、 $350 \mu\text{m}$ を超えると、コンデンサを形成する面積が小さくなり、電気特性が劣化してしまうからである。また、隙間 S_{1a} の幅 w_{1a} を隙間 S_{1b} の幅 w_{1b} 以上としたのは、印刷の特性上、にじみ等の少ないパターンを形成するためである。

30

【 0 0 3 0 】

ダミー電極層 1 3 も、後述するようにスクリーン印刷等の印刷方法を用いて形成されるが、上記と同様の理由から隙間 S_2 のうちダミー電極層 1 3 の印刷方向と直交する方向に延びる隙間 S_{2a} の幅 w_{2a} 及びダミー電極層 1 3 の印刷方向と平行な方向に延びる隙間 S_{2b} の幅 w_{2b} はそれぞれ $50 \sim 350 \mu\text{m}$ となっており、かつ隙間 S_{2a} の幅 w_{2a} は隙間 S_{2b} の幅 w_{2b} 以上であることが好ましい。

40

【 0 0 3 1 】

ダミー電極層 1 2, 1 3 の外周面 1 2 a, 1 3 a はセラミック層 3 間から露出している。ここで、コンデンサ 1 の端部付近に形成される段差の緩和を考慮すると、ダミー電極層 1 2, 1 3 における全ての外周面 1 2 a, 1 3 a がセラミック層 3 間から露出していることが好ましいが、一部の外周面 1 2 a, 1 3 a のみ露出していてもよい。ダミー電極層 1 2, 1 3 の外周の長さは、セラミック層 3 の外周の長さの 80% 以上であることが好まし

50

い。

【 0 0 3 2 】

ダミー電極層 1 2 の一部は、セラミック層 3 の積層方向においてダミー電極層 1 3 及び内部電極層 5 の一部と重なり合っている。ここで、セラミック層 3 の積層方向におけるダミー電極層 1 2 とダミー電極層 1 3 との重なり部分の幅 w_3 は、セラミック層 3 の積層方向におけるダミー電極層 1 2 と内部電極層 5 との重なり部分の幅 w_4 以上となっていることが好ましい。なお、本実施の形態では、ダミー電極層 1 2 の一部が、セラミック層 3 の積層方向において内部電極層 5 の一部と重なり合っている例について説明しているが、ダミー電極層 1 3 の一部が、セラミック層 3 の積層方向において内部電極層 4 の一部と重なり合っている例についてもよい。この場合には、セラミック層 3 の積層方向におけるダミー電極層 1 2 とダミー電極層 1 3 との重なり部分の幅は、セラミック層 3 の積層方向におけるダミー電極層 1 3 と内部電極層 4 との重なり部分の幅以上となっていることが好ましい。

10

【 0 0 3 3 】

セラミック層 3 の積層方向におけるダミー電極層 1 2 とダミー電極層 1 3 との重なり部分の幅 w_3 は、 $100\ \mu\text{m}$ 以上となっていることが好ましい。幅 w_3 を上記のように規定したのは、 $100\ \mu\text{m}$ 未満であると、コンデンサの端部が急激に盛り上がった形状となり、コンデンサの端部に形成される段差が十分に緩和されず、樹脂充填材がコンデンサ裏面側に入り込んでしまうおそれがあるからである。

【 0 0 3 4 】

ダミー電極層 1 2 , 1 3 の総数は、コンデンサ 1 の端部付近に形成される段差の緩和を考慮すると、内部電極層 4 , 5 の総数の半分 (約 50 層程度) 以上であることが好ましく、内部電極層 4 , 5 の総数とほぼ同数 (約 100 層程度) であることがより好ましい。

20

【 0 0 3 5 】

ダミー電極層 1 2 , 1 3 は導電性材料から構成されているが、ダミー電極層 1 2 , 1 3 を構成する導電性材料は、後述するセラミックグリーンシート 2 3 , 2 6 等の焼成時の影響や形成工程を考慮すると、内部電極層 4 , 5 を構成する導電性材料と同じ材料であることが好ましい。また、同様の理由からダミー電極層 1 2 , 1 3 の厚さは内部電極層 4 , 5 の厚さとほぼ同じ厚さ (例えば $2\ \mu\text{m}$ 以下) となっていることが好ましい。

【 0 0 3 6 】

なお、コンデンサ 1 の外周面 1 a の 4 箇所 (図 3 に示されるように) の角部には、図 3 に示されるように面取り寸法 C_1 が $0.6\ \text{mm}$ 以上の平面状の面取り部 1 b が形成されている。ここで、コンデンサ 1 の外周面 1 a とは、コンデンサ 1 における外部端子 6 ~ 9 が形成される面以外の側面であり、具体的には、コンデンサ 1 の外周面 1 a は、セラミック層 3 の外周面 3 a とダミー電極層 1 2 , 1 3 の外周面 1 2 a , 1 3 a とから構成されている。面取り寸法 C_1 とは、図 3 に示される長さである。面取り寸法 C_1 は、実際に測定してもよいが、C 面長 C_2 から求めることも可能である。C 面長 C_2 とは図 3 に示されるような線分の長さであり、C 面長 C_2 を 2 で割った値が面取り寸法 C_1 である。

30

【 0 0 3 7 】

面取り寸法 C_1 は、コンデンサ製作上の観点から $0.8\ \text{mm}$ 以上 $1.2\ \text{mm}$ 以下であることが望ましい。なお、面取り部 1 b の代わりに或いは面取り部 1 b とともに、曲率半径が $0.6\ \text{mm}$ 以上の丸み部がコンデンサ 1 の外周面 1 a の少なくとも 1 箇所の角部に形成されていてもよい。この場合、丸み部の曲率半径は、コンデンサ製作上の観点から $0.8\ \text{mm}$ 以上 $1.2\ \text{mm}$ 以下であることが望ましい。

40

【 0 0 3 8 】

コンデンサ 1 は、例えば、以下の手順により作製することが可能である。なお、本実施の形態では、複数のコンデンサ 1 を一度に作製するプロセスについて説明する。図 4 (a) 及び図 4 (b) は本実施の形態に係る配線基板内蔵用コンデンサの製造工程を模式的に示した断面図及び平面図であり、図 5 (a) 及び図 5 (b) は本実施の形態に係る配線基板内蔵用コンデンサの製造工程を模式的に示した断面図及び平面図であり、図 6 (a) 及び図 6 (b) は本実施の形態に係る配線基板内蔵用コンデンサの製造工程を模式的に示し

50

た断面図であり、図 7 (a) 及び図 7 (b) は本実施の形態に係る配線基板内蔵用コンデンサの製造工程を模式的に示した平面図である。

【 0 0 3 9 】

まず、それぞれ表面に例えばスクリーン印刷により焼成後内部電極層 4 となる内部電極パターン 2 1 及び焼成後ダミー電極層 1 2 となるダミー電極パターン 2 2 が形成され、焼成後セラミック層 3 となる複数のセラミックグリーンシート 2 3 (誘電体シート) を用意する (図 4 (a) 及び図 4 (b)) 。

【 0 0 4 0 】

また、それぞれ表面に例えばスクリーン印刷により焼成後内部電極層 5 となる内部電極パターン 2 4 及び焼成後ダミー電極層 1 3 となるダミー電極パターン 2 5 が形成され、焼成後セラミック層 3 となる複数のセラミックグリーンシート 2 6 (誘電体シート) を用意する (図 5 (a) 及び図 5 (b)) 。

10

【 0 0 4 1 】

本実施の形態では、複数のコンデンサ 1 を一度に作製するので、各セラミックグリーンシート 2 3 の表面には複数の内部電極パターン 2 1 及び複数のダミー電極パターン 2 2 が形成されているとともに、各セラミックグリーンシート 2 6 には複数の内部電極パターン 2 4 及び複数のダミー電極パターン 2 5 が形成されている。ここで、図 4 (b) 及び図 5 (b) に示される破線は、個々のコンデンサの境界線を表しているが、ダミー電極パターン 2 2 , 2 5 の外周はこの境界線まで形成されている。なお、ダミー電極パターン 2 2 , 2 5 は隣り合うダミー電極パターン 2 2 , 2 5 と一体的に形成されている。

20

【 0 0 4 2 】

内部電極パターン 2 1 , 2 4 は、図 4 (b) 及び図 5 (b) に示される破線で囲まれる領域 (以下、この領域を「コンデンサ形成領域」と称する。) R 内にそれぞれ形成されている。内部電極パターン 2 1 , 2 4 には、クリアランスホール 4 a , 5 a となるクリアランスホール 2 1 a , 2 4 a が形成されている。

【 0 0 4 3 】

ダミー電極パターン 2 2 , 2 5 は、内部電極パターン 2 1 , 2 4 よりセラミックグリーンシート 2 3 , 2 6 の外周側に、内部電極パターン 2 1 , 2 4 と所定の間隔をおいて内部電極パターン 2 1 , 2 4 を取り囲むように形成されている。なお、ダミー電極パターン 2 2 , 2 5 の内周はコンデンサ形成領域 R 内に位置している。

30

【 0 0 4 4 】

ダミー電極パターン 2 2 , 2 5 は、内部電極パターン 2 1 , 2 4 を形成する工程と別の工程で形成してもよいが、効率の面から内部電極パターン 2 1 , 2 4 を形成する工程と同じ工程で形成することが好ましい。

【 0 0 4 5 】

次いで、所定枚のセラミックグリーンシートを積層して形成されたカバー層 2 7 上に、内部電極パターン 2 1 等が形成されたセラミックグリーンシート 2 3 と、内部電極パターン 2 4 等が形成されたセラミックグリーンシート 2 6 とを交互に積層し、さらにその上にカバー層 2 7 と同様の手順により形成されたカバー層 2 8 を積層し、加圧して、積層体 2 9 を形成する。その後、積層体 2 9 の表面から裏面にかけて貫通するビアホールを形成し、ビアホールに導電性ペーストを圧入して、焼成後ビア導体 1 0 , 1 1 となるビア導体ペースト 3 0 を形成する (図 6 (a)) 。

40

【 0 0 4 6 】

次いで、ビア導体ペースト 3 0 が形成された積層体 2 9 上に、同様の手順により形成された積層体 2 9 を重ねて、加圧して、積層体 3 1 を形成する。その後、積層体 3 1 の表面及び裏面に、例えばスクリーン印刷等によりビア導体ペースト 3 0 に接続された焼成後外部端子 6 ~ 9 となる外部端子パターン 3 2 を形成する (図 6 (b)) 。

【 0 0 4 7 】

外部端子パターン 3 2 を形成した後、例えばパンチング等により、コンデンサ 1 の角部となる箇所のセラミックグリーンシート 2 3 , 2 6 とダミー電極パターン 2 2 , 2 5 の部

50

分を矩形状に打ち抜き、面取り部 1 b となる部分 3 1 a を形成する (図 7 (a)) 。また、レーザ等により図 7 (a) に示される破線に沿ったブレイク溝を形成する。

【 0 0 4 8 】

その後、これらを脱脂し、さらに所定温度で所定時間焼成する。この焼成により、これにより、セラミックグリーンシート 2 3 等が焼結して、セラミック層 3 が形成されるとともに、内部電極パターン 2 1 等が焼結して、内部電極層 4 等が形成される。

【 0 0 4 9 】

焼成後、外部端子 6 ~ 9 の表面に例えば無電解めっき等により第 2 のめっき膜を形成し、さらに第 2 のめっき膜の表面に例えば無電解めっき等により第 1 のめっき膜を形成する。なお、セラミック材料を添加した外部端子 6 ~ 9 に直接めっき処理ができ、密着強度も高い場合には、上記第 2 のめっき膜を形成させなくても良い。

10

【 0 0 5 0 】

そして、最後に、図 7 (a) に示される破線に沿って隣り合うコンデンサ 1 を切り離す (図 7 (b)) 。これにより、図 1 に示されるコンデンサ 1 が複数作製される。

【 0 0 5 1 】

コンデンサ 1 は、配線基板に内蔵されて使用される。以下、コンデンサ 1 を内蔵した配線基板について説明する。図 8 は本実施の形態に係る配線基板内蔵用コンデンサが内蔵された配線基板の模式的な縦断面図である。

【 0 0 5 2 】

図 8 に示される配線基板 4 0 は、直方体状に形成されたオーガニック基板である。配線基板 4 0 は、例えばセラミック粒子或いは繊維をフィラーとして強化された高分子材料を主体に構成されている。

20

【 0 0 5 3 】

配線基板 4 0 は、配線基板 4 0 の中核を成す配線基板本体としての例えばコア基板 4 1 を備えている。コア基板 4 1 は、例えばガラス - エポキシ樹脂複合材料等から形成されたコア材 4 1 a 、及びコア材 4 1 a の両面に形成され、所望のパターンを有する例えば Cu 等の配線層 4 1 b 等から構成されている。

【 0 0 5 4 】

コア基板 4 1 には、コア基板 4 1 の上下方向に貫通した複数のスルーホールが形成されており、スルーホールには配線層 4 1 b に電氣的に接続されたスルーホール導体 4 1 c が形成されている。

30

【 0 0 5 5 】

コア基板 4 1 の中央部には、コンデンサ 1 を収容するためのコンデンサ収容部としての例えば開口 4 1 d が形成されている。開口 4 1 d は、コンデンサ 1 より大きな例えば直方体状に形成されており、開口 4 1 d 内にはコンデンサ 1 が収容されている。なお、コア基板 4 1 のコンデンサ収容部は、開口 4 1 d に限らず、凹部であってもよい。

【 0 0 5 6 】

コア基板 4 1 の内側面 4 箇所隅部には、曲率半径が 0 . 1 mm 以上 2 mm 以下の丸み部或いは面取り寸法が 0 . 1 mm 以上 2 mm 以下の面取り部が形成されている。

【 0 0 5 7 】

コア基板 4 1 とコンデンサ 1 との間の隙間には、充填材としての例えば高分子材料等からなる樹脂充填材 4 2 が充填されており、この樹脂充填材 4 2 を介してコンデンサ 1 がコア基板 4 1 に対して固定されている。

40

【 0 0 5 8 】

ここで、コア基板 4 1 とコンデンサ 1 との間の隙間への樹脂充填材 4 2 の充填は、例えば、コア基板 4 1 の裏面に粘着テープを貼り付けるとともに、コンデンサ 4 1 の裏面が粘着テープに貼り付けられるようにコア基板 4 1 の開口 4 1 d 内にコンデンサ 1 を配置して、粘着テープによりコア基板 4 1 に対するコンデンサ 1 の位置を固定した状態で、行われる。なお、樹脂充填材 4 2 は、コア基板 4 1 とコンデンサ 1 との面内方向及び厚さ方向の熱膨張差を自身の弾性変形により吸収する作用をも有する。

50

【 0 0 5 9 】

コア基板 4 1 及びコンデンサ 1 の表面の上方、及びコア基板 4 1 及びコンデンサ 1 の裏面の下方には、ビルドアップ配線層が形成されている。ビルドアップ配線層は、例えばエポキシ樹脂等の熱硬化性樹脂から構成された絶縁層 4 3 ~ 4 9 を備えている。絶縁層 4 3 , 4 4 間等には、例えば Cu 等の導電性材料から構成された配線層 5 0 ~ 5 5 が形成されている。

【 0 0 6 0 】

絶縁層 4 6 の表面及び絶縁層 4 9 の裏面は、例えば感光性樹脂組成物等からなるソルダーレジスト 5 6 , 5 7 により覆われている。ソルダーレジスト 5 6 , 5 7 には開口が形成されており、開口から半導体チップ（図示せず）に電氣的に接続するための端子 5 8 及び例えば主基板（図示せず）等に接続するための端子 5 9 が露出している。端子 5 8 にはビア導体 6 0 等を介して外部端子 6 , 7 及び配線層 4 1 b 等が電氣的に接続されており、端子 5 9 にはビア導体 6 1 を介して外部端子 8 , 9 及び配線層 4 1 b 等が電氣的に接続されている。

【 0 0 6 1 】

本実施の形態では、内部電極層 4 , 5 よりセラミック層 3 の外周側にダミー電極層 1 2 , 1 3 を形成しているため、コンデンサ 1 の端部の厚さを厚くすることができ、コンデンサの端部付近に形成される段差が緩和されたコンデンサ 1 を提供することができる。これにより、樹脂充填材 4 2 をコア基板 4 1 とコンデンサ 1 との隙間に充填する際に、樹脂充填材 4 2 がコンデンサ 1 の裏面側へ入り込み難くなる。その結果、樹脂充填材 4 2 がコンデンサ 1 の裏面に配置された外部端子 8 , 9 と接触し難くなるので、導通不良を低減させることができる。なお、例えば外部端子 6 , 7 の表面から外部端子 8 , 9 の裏面までの距離が 0 . 8 7 mm である場合、ダミー電極層 1 2 , 1 3 を形成していない場合には、コンデンサの端部付近の段差は 4 0 ~ 5 0 μ m であったのに対し、ダミー電極層 1 2 , 1 3 を形成した場合には、コンデンサの端部付近の段差は 1 0 μ m 程度まで緩和されていた。

【 0 0 6 2 】

本実施の形態では、内部電極層 4 , 5 と所定の間隔をおいてダミー電極層 1 2 , 1 3 を形成しているため、外部端子 6 ~ 9 に第 1 及び第 2 のめっき膜を形成する際に、ダミー電極層 1 2 , 1 3 にめっき液が付着した場合であっても、内部電極層 4 , 5 にはめっき液が付着し難い。これにより、内部電極層 4 , 5 間が電氣的に短絡し難く、導通不良を低減することができる。

【 0 0 6 3 】

内部電極層 4 とダミー電極層 1 2 との間の隙間 S_1 と、内部電極層 5 とダミー電極層 1 3 との間の隙間 S_2 とがセラミック層 3 の積層方向において重なり合っている場合には、セラミック層 3 の積層方向において内部電極層 4 , 5 及びダミー電極層 1 2 , 1 3 の両方が存在しない部分が存在してしまう。このような部分は、内部電極層 4 , 5 及びダミー電極層 1 2 , 1 3 が存在しないので、他の部分より厚さが薄くなってしまい、局部的に凹んだ形状となる。この凹みがコンデンサ 1 の外周から比較的近い箇所に形成された場合には、樹脂充填材 4 2 がコンデンサ 1 の裏面側へ入り込んでしまうおそれがある。これに対し、本実施の形態では、内部電極層 4 とダミー電極層 1 2 との間の隙間 S_1 と、内部電極層 5 とダミー電極層 1 3 との間の隙間 S_2 とがセラミック層 3 の積層方向において重なり合っていないので、このような局所的な凹みが形成され難くなり、導通不良をより低減させることができる。

【 0 0 6 4 】

本実施の形態では、コンデンサ 1 の外周面 1 a の角部に面取り寸法 C_1 が 0 . 6 mm 以上の面取り部 1 b が形成されているため、樹脂充填材 4 2 のコンデンサ 1 側の隅部に熱応力が集中し難く、樹脂充填材 4 2 のコンデンサ 1 側の隅部におけるクラックの発生を抑制することができる。なお、コンデンサ 1 の外周面 1 a の角部に曲率半径が 0 . 6 mm 以上の丸み部 1 c が形成されている場合であっても、面取り部 1 b と同様の効果が得られる。

【 0 0 6 5 】

本実施の形態では、コンデンサ 1 の外周面 1 a の角部に面取り部 1 b や丸み部が形成されているので、面取り部 1 b や丸み部が形成されていない場合に比べて、コンデンサ 1 の角部付近に存在する信号線からセラミック層 4 までの距離が大きくなる。これにより、コンデンサ 1 の角部付近に存在する信号線の信号遅延を低減させることができる。

【 0 0 6 6 】

(第 2 の実施の形態)

以下、図面を参照しながら本発明の第 2 の実施の形態を説明する。本実施の形態では、第 1 の内部電極層及び第 2 の内部電極層のうちいずれか一方とほぼ同一平面となるようにダミー電極層が配置されている例について説明する。なお、本実施の形態及びそれ以降の実施の形態においては、第 1 の実施の形態で説明した部材と同一の部材には同一の符号が付してあるとともに、第 1 の実施の形態で説明した内容と重複する内容は省略することができる。図 9 は本実施の形態に係る配線基板内蔵用コンデンサの模式的な縦断面図である。

10

【 0 0 6 7 】

図 9 に示されるように、本実施の形態のコンデンサ 7 0 は、ダミー電極層 1 2 は配置されているが、第 1 の実施の形態のダミー電極層 1 3 に該当する電極層は配置されていない。なお、内部電極層 5 の外周面はセラミック層 3 間から露出していない。

【 0 0 6 8 】

本実施の形態では、内部電極層 4 の外周側にダミー電極層 1 2 を配置しているので、第 1 の実施の形態で説明した効果と同様の効果が得られる。なお、図 9 に示すダミー電極層 1 2 を配置せずに第 1 の実施の形態に該当するダミー電極層 1 3 を配置してもよく、この場合においても、本実施の形態と同様の効果が得られる。

20

【 0 0 6 9 】

(第 3 の実施の形態)

以下、図面を参照しながら本発明の第 3 の実施の形態を説明する。本実施の形態では、ダミー電極層を形成せずに、ほぼ全ての内部電極層において内部電極層の全ての外周面をセラミック層間から露出させた例について説明する。図 1 0 は本実施の形態に係る配線基板内蔵用コンデンサの模式的な縦断面図であり、図 1 1 (a) 及び図 1 1 (b) は本実施の形態に係る配線基板内蔵用コンデンサの模式的な横断面図である。

【 0 0 7 0 】

図 1 0 ~ 図 1 1 (b) に示されるように、本実施の形態のコンデンサ 8 0 は、ほぼ全ての内部電極層 4 , 5 におけるほぼ全ての外周面 4 b , 5 b がセラミック層間 3 から露出している。また、本実施の形態においても、コンデンサ 8 0 の外周面 8 0 a には、面取り部 8 0 b が形成されているが、本実施の形態においては、コンデンサ 8 0 の外周面 8 0 a は、セラミック層 3 の外周面 3 a と内部電極層 4 , 5 の外周面 4 b , 5 b とから構成されている。

30

【 0 0 7 1 】

コンデンサ 8 0 は、例えば、以下の手順により作製することが可能である。図 1 2 (a) 及び図 1 2 (b) は本実施の形態に係る配線基板内蔵用コンデンサの製造工程を模式的に示した平面図である。

【 0 0 7 2 】

本実施の形態のコンデンサ 8 0 は、上記第 1 の実施の形態で説明した手順とほぼ同様の手順により作製することが可能であるが、図 1 2 (a) 及び図 1 2 (b) に示されるように各セラミックグリーンシート 2 3 , 2 6 の表面には第 1 の実施の形態でのダミー電極パターン 2 2 , 2 5 が形成されていないとともに、内部電極パターン 2 1 , 2 4 の外周はコンデンサの境界線まで形成されている。なお、内部電極パターン 2 1 , 2 4 は隣り合う内部電極パターン 2 1 , 2 4 と一体的に形成されている。

40

【 0 0 7 3 】

本実施の形態では、ほぼ全ての内部電極層 4 , 5 においてほぼ全ての外周面 4 b , 5 b をセラミック層 3 間から露出させているので、第 1 の実施の形態で説明した効果と同様の効果が得られる。

50

【 0 0 7 4 】

(第 4 の実施の形態)

以下、図面を参照しながら本発明の第 4 の実施の形態を説明する。本実施の形態では、内部電極パターンが形成されるセラミックグリーンシートとは異なるセラミックグリーンシートの表面にかつクリアランスホールに対応する位置にセラミックパターンを形成する例について説明する。

【 0 0 7 5 】

以下、コンデンサを作製するプロセスについて説明する。図 1 3 (a) 及び図 1 3 (b) は本実施の形態に係るセラミックパターンが形成されたセラミックグリーンシートの側面図及び平面図であり、図 1 4 は本実施の形態に係る配線基板内蔵用コンデンサの製造工程を模式的に示した断面図である。

10

【 0 0 7 6 】

まず、カバー層 2 7 , 2 8 を構成し、セラミックパターン 3 5 (誘電体パターン) が形成されたセラミックグリーンシート 3 6 (誘電体シート) を複数枚用意する (図 1 3 (a) 及び図 1 3 (b)) 。なお、本実施の形態では、セラミックパターン 3 5 は、カバー層 2 7 , 2 8 を構成するセラミックグリーンシート 2 6 の表面に形成されているが、内部電極パターン 2 1 , 2 4 が形成されるセラミックグリーンシート 2 3 , 2 6 の表面にかつクリアランスホール 2 1 a , 2 4 a 内に形成してもよい。

【 0 0 7 7 】

セラミックパターン 3 5 は、クリアランスホール 2 1 a , 2 4 a に対応する位置に形成されている。セラミックパターン 3 5 を構成する材料は、セラミックグリーンシート 3 6 を構成するセラミック材料と同じ材料であることが好ましい。

20

【 0 0 7 8 】

セラミックグリーンシート 3 6 等を用意した後、セラミックパターン 3 5 が形成されたセラミックグリーンシート 3 6 と、内部電極パターン 2 1 等が形成されていない所定枚のセラミックグリーンシートとを積層して、カバー層 2 7 を作製する。そして、カバー層 2 7 上に内部電極パターン 2 1 及びダミー電極パターン 2 2 が形成されたセラミックグリーンシート 2 3 と内部電極パターン 2 4 及びダミー電極パターン 2 5 が形成されたセラミックグリーンシート 2 6 とを交互に積層し、さらにその上に同様の手順により形成したカバー層 2 8 を積層する。その後、これらを加圧して、積層体 9 0 を形成する。積層体 9 0 を形成した後、積層体 9 0 の表面から裏面にかけて貫通するビアホールを形成し、ビアホールに導電性ペーストを圧入して、焼成後ビア導体 1 0 , 1 1 となるビア導体ペースト 3 0 を形成する (図 1 4) 。以下の製造工程は、第 1 の実施の形態と同様であるので、説明を省略する。

30

【 0 0 7 9 】

通常、クリアランスホールが存在する部分のコンデンサ本体の厚さは一方の内部電極層が存在しないため、コンデンサ本体の他の部分の厚さより薄くなる。これに対し、本実施の形態では、クリアランスホール 2 1 a , 2 4 a に対応する位置のカバー層 2 7 , 2 8 にセラミックパターン 3 5 を形成しているので、クリアランスホール 2 1 a , 2 4 a が存在する部分のコンデンサ本体 2 の厚さを厚くすることができ、コンデンサ本体 2 の他の部分の厚さとほぼ同じ厚さにすることができる。なお、セラミックパターン 3 5 を内部電極パターン 2 1 , 2 4 が形成されるセラミックグリーンシート 2 3 , 2 6 の表面にかつクリアランスホール 2 1 a , 2 4 a 内に形成した場合であっても、上記と同様の効果が得られる。

40

【 0 0 8 0 】

内部電極パターン 2 1 , 2 4 が形成されるセラミックグリーンシート 2 3 , 2 6 の表面にかつクリアランスホール 2 1 a , 2 4 a 内に、厚さが内部電極パターン 2 1 , 2 4 より厚いセラミックパターンを形成すると、セラミックグリーンシート 2 3 等を積層する際にセラミックパターンが変形して、内部電極パターン 2 1 , 2 4 が位置ズレを起こすおそれがある。これに対し、本実施の形態では、内部電極パターン 2 1 , 2 4 が形成されるセラ

50

ミックグリーンシート 23, 26 とは異なるセラミックグリーンシート 36 の表面にかつクリアランスホール 21a, 24a に対応する位置にセラミックパターン 35 を形成している。内部電極パターン 21, 24 の厚さより厚いセラミックパターン 35 を形成し、セラミックパターン 35 が多少変形した場合であっても、セラミックグリーンシート 36 には内部電極パターン 21, 24 が形成されていないので、セラミックグリーンシート 23 等を積層する際における内部電極パターン 21, 24 の位置ズレが生じ難い。

【0081】

(第5の実施の形態)

以下、図面を参照しながら本発明の第5の実施の形態を説明する。本実施の形態では、コンデンサをコア基板上の絶縁層内に配置させた例について説明する。図15は本実施の形態に係る配線基板内蔵用コンデンサが内蔵された配線基板の模式的な縦断面図である。

10

【0082】

図15に示されるように、配線基板100のコア基板41には開口が形成されておらず、コンデンサ110はコア基板41上の絶縁層44内に配置されている。本実施の形態のコンデンサ110は内部電極層4, 5の総数が約10層程度となっており、第1~第3の実施の形態で説明したコンデンサ1, 70, 80の厚さより薄くなっている。なお、本実施の形態では、コンデンサ110は第1の実施の形態で説明したコンデンサ1と同様の構造であるが、第2, 第3の実施の形態で説明したコンデンサ70, 80と同様の構造であってもよい。

【0083】

20

コンデンサ110は、例えば以下の手順により、絶縁層44内に配置することが可能である。まず、コア基板41上に形成された絶縁層43上に、ダミー電極層12, 13が形成されたコンデンサ本体2を配置する。その後、コンデンサ本体2上に絶縁層44を載置し、これらを加熱しながら加圧する。これにより、コンデンサ本体2上の絶縁層44がコンデンサ本体2の側方に流動して、絶縁層44内にコンデンサ本体2が配置される。さらにその後、配線層41bの直上に、絶縁層43, 44及びコンデンサ本体2を貫通したビアホールを形成し、このビアホール内に配線層41bに接続されたビア導体10, 11を形成するとともに、コンデンサ本体2の表面に外部端子6, 7を形成して、コンデンサ110を完成させる。

【0084】

30

コンデンサの厚さが極めて薄い場合、コンデンサの機械的強度が低下するとともにコンデンサに反りが発生してしまうおそれがある。これに対し、本実施の形態では、ダミー電極12, 13を備えているので、コンデンサ110の機械的強度を向上させることができるとともにコンデンサ110に発生する反りを低減させることができる。なお、本実施の形態のコンデンサ110として第2, 第3の実施の形態で説明したコンデンサ70, 80を使用した場合にも同様の効果が得られる。

【0085】

本実施の形態では、コア基板41上に形成された絶縁層44内にコンデンサ110を配置しているので、コンデンサ110と半導体チップとの距離をより短くすることができる。これにより、配線抵抗やインダクタンスをより低減させることができる。

40

【0086】

なお、第2の実施の形態において、内部電極層4の外周側にダミー電極層12を配置している場合は、内部電極層5の少なくとも一部の外周面がセラミック層3から露出しているてもよい。また、内部電極層5の外周側にダミー電極層13を配置している場合は、内部電極層4の少なくとも一部の外周面がセラミック層3から露出しているてもよい。外周付近の誘電体層間の一部において、ダミー電極層に該当する電極層が配置されていないことによる段差を緩和することができる。

【0087】

本発明は上記実施の形態の記載内容に限定されるものではなく、構造や材質、各部材の配置等は、本発明の要旨を逸脱しない範囲で適宜変更可能である。

50

【図面の簡単な説明】

【0088】

【図1】第1の実施の形態に係る配線基板内蔵用コンデンサの模式的な縦断面図である。

【図2】(a)及び(b)は第1の実施の形態に係る配線基板内蔵用コンデンサの模式的な横断面図である。

【図3】第1の実施の形態に係る配線基板内蔵用コンデンサの模式的な平面図である。

【図4】(a)及び(b)は第1の実施の形態に係る配線基板内蔵用コンデンサの製造工程を模式的に示した断面図及び平面図である。

【図5】(a)及び(b)は第1の実施の形態に係る配線基板内蔵用コンデンサの製造工程を模式的に示した断面図及び平面図である。

10

【図6】(a)及び(b)は第1の実施の形態に係る配線基板内蔵用コンデンサの製造工程を模式的に示した断面図である。

【図7】(a)及び(b)は第1の実施の形態に係る配線基板内蔵用コンデンサの製造工程を模式的に示した平面図である。

【図8】第1の実施の形態に係る配線基板内蔵用コンデンサが内蔵された配線基板の模式的な縦断面図である。

【図9】第2の実施の形態に係る配線基板内蔵用コンデンサの模式的な縦断面図である。

【図10】第3の実施の形態に係る配線基板内蔵用コンデンサの模式的な縦断面図である。

【図11】(a)及び(b)は第3の実施の形態に係る配線基板内蔵用コンデンサの模式的な横断面図である。

20

【図12】(a)及び(b)は第3の実施の形態に係る配線基板内蔵用コンデンサの製造工程を模式的に示した平面図である。

【図13】(a)及び(b)は第4の実施の形態に係るセラミックパターンが形成されたセラミックグリーンシートの側面図及び平面図である。

【図14】第4の実施の形態に係る配線基板内蔵用コンデンサの製造工程を模式的に示した断面図である。

【図15】第5の実施の形態に係る配線基板内蔵用コンデンサが内蔵された配線基板の模式的な縦断面図である。

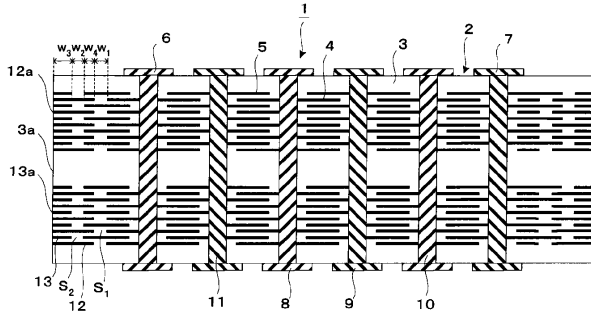
30

【符号の説明】

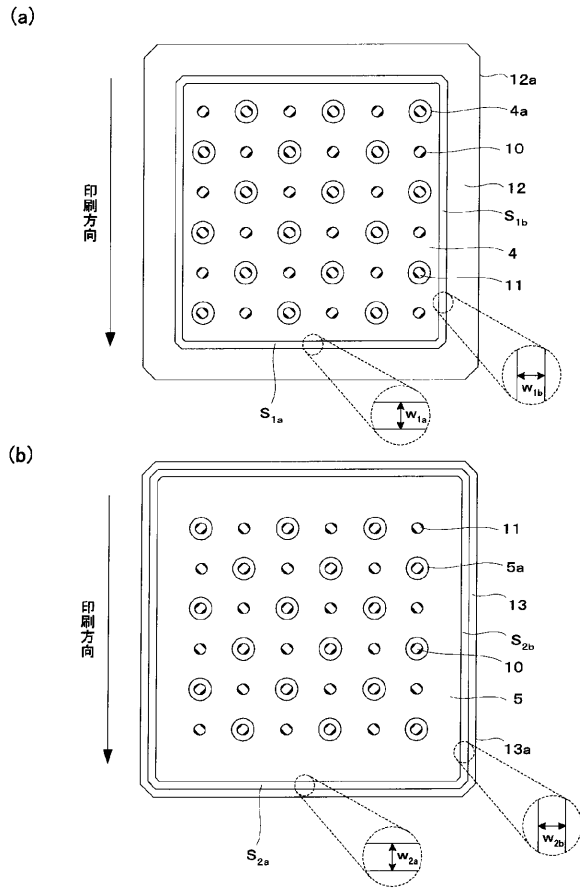
【0089】

1, 70, 80, 110 ... コンデンサ、3 ... セラミック層、4, 5 ... 内部電極層、4b, 5b ... 外周面、10, 11 ... ピア導体、12, 13 ... ダミー電極層、12a, 13a ... 外周面、40, 100 ... 配線基板、41 ... コア基板、42 ... 樹脂充填材。

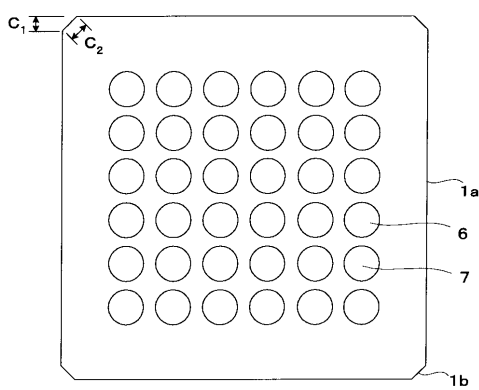
【図1】



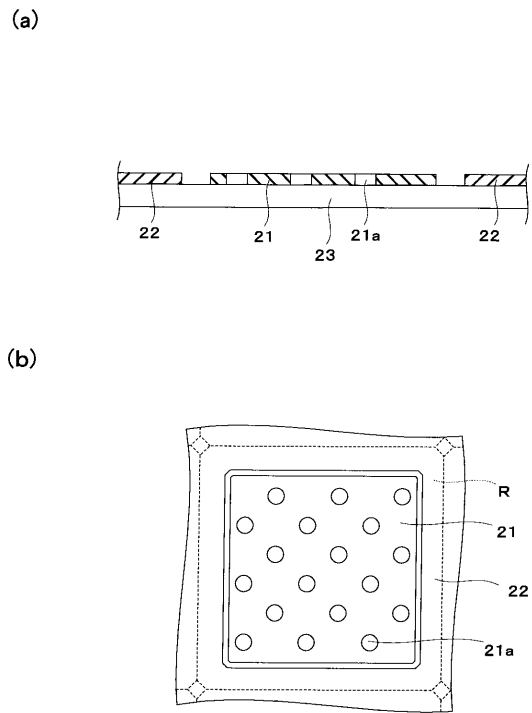
【図2】



【図3】

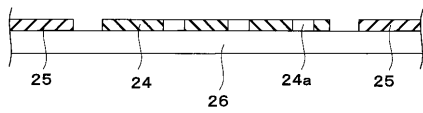


【図4】

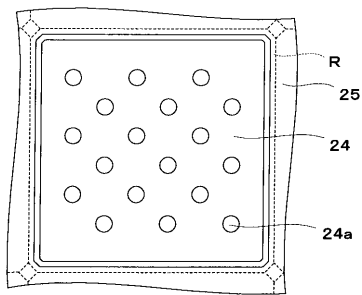


【図 5】

(a)

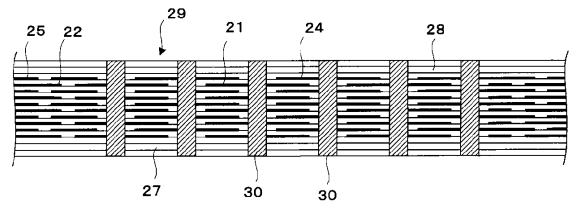


(b)

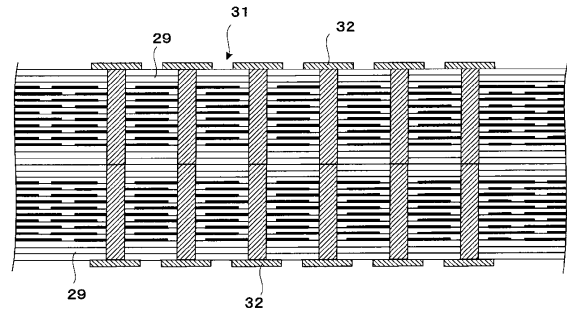


【図 6】

(a)

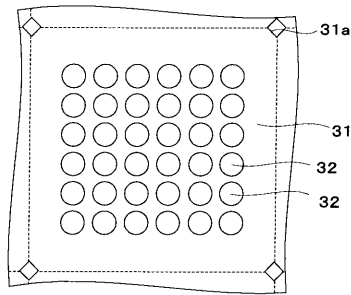


(b)

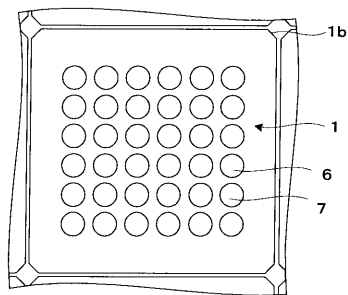


【図 7】

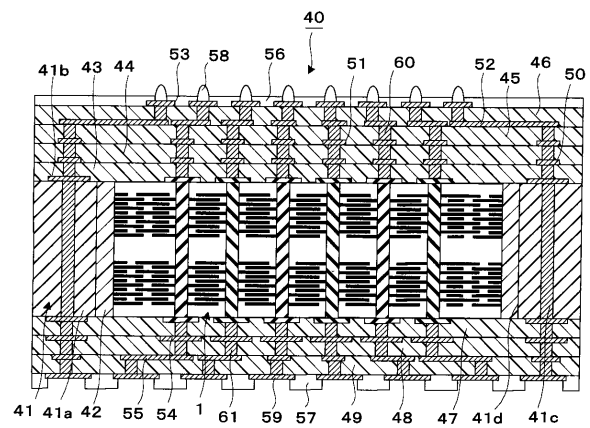
(a)



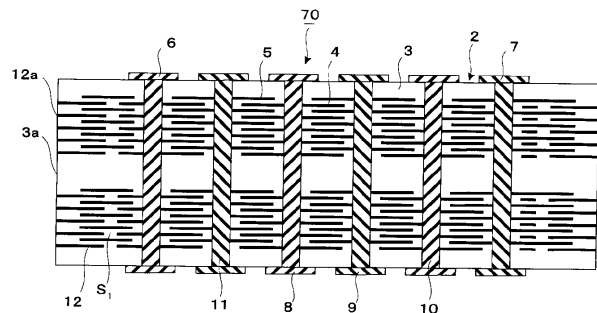
(b)



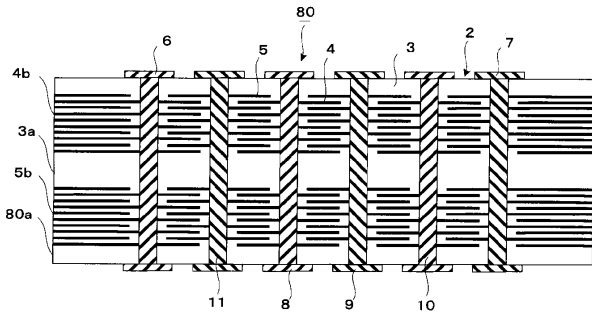
【図 8】



【図 9】

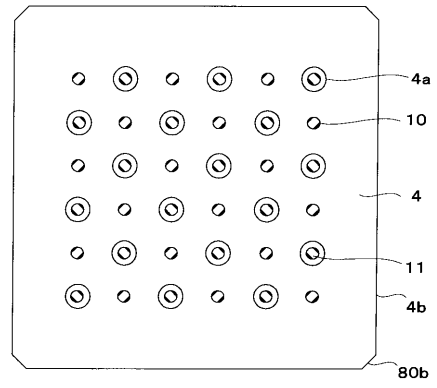


【 10 】

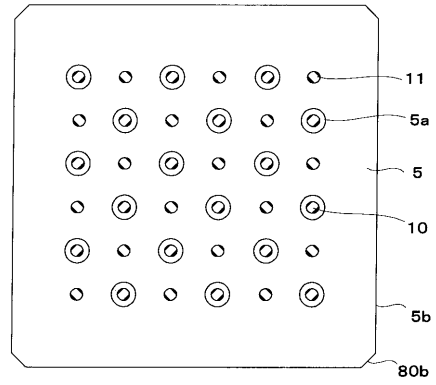


【 11 】

(a)

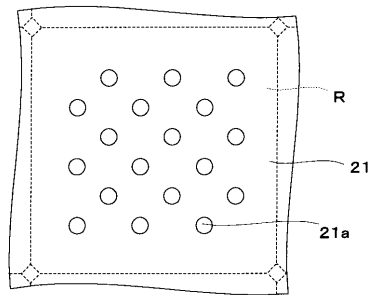


(b)

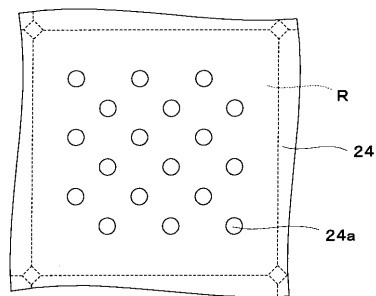


【 12 】

(a)

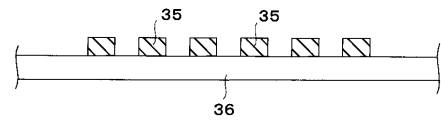


(b)

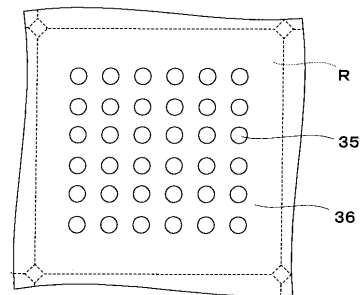


【 13 】

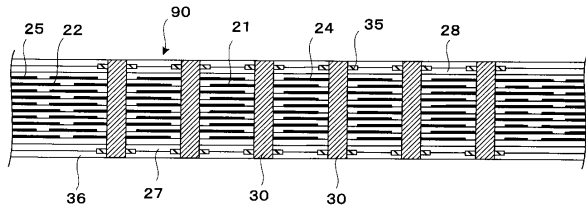
(a)



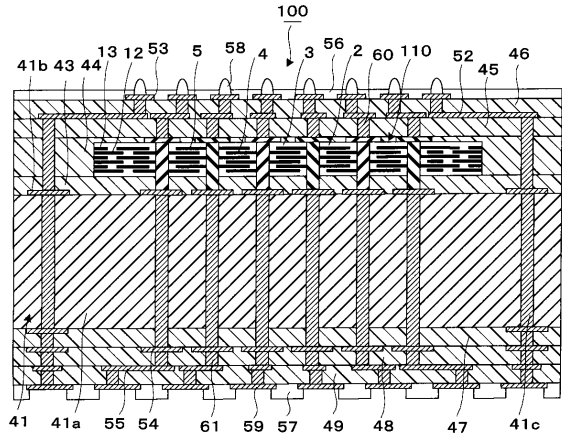
(b)



【 図 1 4 】



【 図 1 5 】



フロントページの続き

- (72)発明者 村上 健二
愛知県名古屋市瑞穂区高辻町14番18号 日本特殊陶業株式会社内
- (72)発明者 倉橋 元信
愛知県名古屋市瑞穂区高辻町14番18号 日本特殊陶業株式会社内

審査官 石野 忠志

- (56)参考文献 特開2003-198139(JP,A)
特開2005-039243(JP,A)
特開平05-175071(JP,A)
特開2004-235371(JP,A)

- (58)調査した分野(Int.Cl., DB名)
- | | |
|------|-------|
| H01L | 23/12 |
| H01G | 2/06 |
| H05K | 3/46 |