

# 發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：95100050

※申請日期：95.01.02

※IPC 分類：H01L 27/105, 43/08

G11C 11/5

## 一、發明名稱：(中文/英文)

磁性隨機存取記憶體單元、形成磁性隨機存取記憶體單元的方法、以及積體電路元件

MRAM CELL WITH REDUCED WRITE CURRENT

## 二、申請人：(共1人)

姓名或名稱：(中文/英文)

台灣積體電路製造股份有限公司

Taiwan Semiconductor Manufacturing Co., Ltd.

代表人：(中文/英文) 張忠謀/Chung-Mou Chang

住居所或營業所地址：(中文/英文)

新竹科學工業園區新竹市力行六路八號

NO.8, Li-Hsin Rd.6, Science-Based Industrial Park Hsin-Chu, Taiwan 300-77, R.O.C.

國籍：(中文/英文) 中華民國/TW

## 三、發明人：(共3人)

姓名：(中文/英文)

1. 林文欽/Wen Chin Lin

2. 鄧端理/Denny D. Tang

3. 賴理學/Li-Shyue Lai

國籍：(中文/英文)

1. 中華民國/TW

2. 中華民國/TW

3. 中華民國/TW

四、聲明事項：

主張專利法第二十二條第二項  第一款或  第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

1. 美國(US)、2005/01/06、11/030,453

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

## 九、發明說明：

### 【發明所屬之技術領域】

本發明係有關於一種半導體元件，特別是有關於一種磁阻性隨機存取記憶體元件及其製造方法。

### 【先前技術】

磁性隨機存取記憶體 (magnetic random access memory, MRAM) 單元經常是由磁穿隧接面 (magnetic tunnel junction, MTJ) 單元所組成，而 MTJ 單元則至少包含三個基本疊層：自由鐵磁性層，絕緣性穿隧障壁層，以及固定鐵磁性層。自由鐵磁性層之磁矩於外部磁場中可自由轉動，但固定鐵磁性層之磁矩則否。固定鐵磁性層可包括鐵磁性材質及反鐵磁性材質，該反鐵磁性材質用以固定該鐵磁性材質之磁矩。穿隧障壁則為形成於固定鐵磁性層與自由鐵磁性層之間的一極薄的絕緣層。

為了讀取 MTJ 單元中所儲存之資料狀態，可施加一定電流 (constant current) 流過該 MTJ 單元。由於磁阻值會根據 MTJ 單元儲存之狀態而改變，可偵測跨越該 MTJ 單元兩端之壓降。若欲寫入或改變該 MTJ 單元儲存之狀態，則可施加一強度足以完全轉換自由鐵磁性層之磁矩方向的外部磁場。

一般的 MTJ 單元通常是運用穿隧磁阻效應 (tunneling magneto-resistance effect)。穿隧磁阻效應讓磁性疊層順著所受之外部磁場而改變其磁矩方向。由於利用了穿隧磁阻

效應，可改變 MTJ 單元之磁阻。所謂的磁阻為電子流過自由層、穿隧障壁、固定層之難易程度的量測值。當固定層與自由層之磁矩方向相同或「平行」時，MTJ 元件之磁阻最小。而當固定層與自由層之磁矩方向相反或「不平行」時，MTJ 元件之磁阻最大。

MRAM 單元一般而言包括一垂直於自由層之難磁化軸(較短軸)的寫入線。當欲改變自由層之磁化方向時，則於寫入線上引入一電流，以便產生足夠強度之磁場影響自由層。然而，於所有寫入線與自由層之難磁化軸的相對方向中，為了將自由層之磁化方向作最大程度之改變，寫入線之延伸方向必須與自由層之難磁化軸的方向相平行。因此，於寫入線上亦必須引入最大程度之電流。

#### 【發明內容】

為了達成上述目的，本發明至少於一實施例中提出一種 MRAM 單元，包括一 MRAM 堆疊及一用以傳輸該 MRAM 單元之寫入電流的導線，該導線自該 MRAM 堆疊之易磁化軸偏移一銳角。本發明亦提供一種 MRAM 單元，其包括(1)一 MRAM 堆疊，含有易磁化軸及第一與第二端點；(2)一電極，鄰接於該 MRAM 堆疊，用以傳輸電流，該電流方向自該 MRAM 堆疊之易磁化軸偏移一銳角；(3)一第一電晶體，偶接至第一端點；(4)一第二電晶體，耦接至第二端點，其中僅有一寫入線驅動該 MRAM 單元之寫入動作。

本發明亦於實施例中提出一種形成 MRAM 單元的方法，其中僅有一寫入線用以驅動該 MRAM 單元之寫入動作，該方法包括於鄰接於一 MRAM 堆疊處形成一電極，以便使流經該電極之電流的方向自該 MRAM 堆疊的易磁化軸偏移一銳角角度。該方法亦包括形成一耦接至該 MRAM 堆疊之一第一端點的第一電晶體，以及形成一耦接至該 MRAM 堆疊之一第二端點的第二電晶體。

本發明亦於另一實施例中介紹一種積體電路元件，包括複數之 MRAM 單元，其中每一該等複數之 MRAM 單元皆含有一易磁化軸及一電極，其中通過該電極之電流方向自該 MRAM 堆疊之易磁化軸偏移一銳角角度，而每一該等複數之 MRAM 單元僅有一與其對應之寫入線用以驅動該 MRAM 單元之寫入動作。該積體電路元件亦包括複數之第一電晶體，每一第一電晶體耦接至對應於每一該等複數之 MRAM 單元的第一端點；以及複數之第二電晶體，每一第二電晶體耦接至對應於每一該等複數之 MRAM 單元的第二端點。

#### 【實施方式】

下述將提出許多實施例或範例以達成本發明於各式實施情形下的不同功能。為了簡化本發明，下述將描述組件或配置之特定範例。這些範例僅用以舉例說明，而並非對本發明之限定。此外，本發明將於各式範例中重複述及數字與字母；這是為了說明並簡化範例，而該等數字與字母

並非用來表示各式實施例或其組態之間的關係。另外下述會述及第一特徵物形成於第二特徵物之上的情形，這可包括第一特徵物與第二特徵物直接接觸的實施情況，亦可包括有其他特徵物生成並穿插於第一特徵物與第二特徵物之間，以致於第一特徵物與第二特徵物不直接接觸之實施情況。

參考第 1 圖，此為根據本發明實施例之積體電路 50 的方塊圖。積體電路 50 包括記憶單元陣列 52，其經由介面 55 受陣列邏輯電路 54 所控制。陣列邏輯電路 54 可包括各式邏輯電路，例如行列解碼器、感測放大器，而介面 55 可包括一至數條位元線、閘極線 (gate lines)、數位線 (digit lines)、控制線 (control lines)、字元線、及其他連接記憶單元陣列 52 與陣列邏輯電路 54 之通訊線路。雖然於此處此等通訊線路被稱為位元線或字元線，而於本發明之不同應用層面中亦可能使用不同之通訊線路。該積體電路更包括諸如計數器、計時器、處理器之其他邏輯電路 56、以及諸如緩衝器、驅動電路之輸入/輸出電路 58。

參考第 2 圖，此為第 1 圖之記憶單元陣列 52 所包含的複數之磁阻性隨機存取記憶 (magnetic random access memory, MRAM) 單元 60。各 MRAM 單元 60 的結構不需要完全相同，但為了說明之故，此處將各 MRAM 單元之結構視為由一至數個磁穿隧接面 (magnetic tunneling junction, MTJ) 元件 62 以及一至數個開關元件 64 所組成。MTJ 元件 62 之各式實施型態將於下述作進一步之討論，而

開關元件之例子則包括金氧半導體(MOS)電晶體、MOS二極體、及雙極性電晶體。記憶單元 60 可儲存 1、2、3、4 或更多個位元，但為了進一步舉例說明，下述將討論儲存 2 位元之組態。此外，本發明可應用於不同阻值變化率(MR ratio)之單一或雙重接面之 MTJ 元件，後者可包含 4 種磁阻變化值。不同的阻值變化率可增進偵測至少 4 種磁阻變化值之能力，以及讓單一元件中儲存至少兩位元。

MRAM 單元 60 包括 3 個端點，分別為第一端點 66、第二端點 68、第三端點 70。舉例來說，第一端點 66 可連接至一至數條位元線，且於讀取動作時輸出電壓至該等位元線上。第二端點 68 被接至一至數條字元線，該字元線能啟動記憶單元 60 之讀寫動作。第三端點 70 類似於控制線，例如閘極線或寫入線，且該端點能產生電流以提供磁場，以便改變該磁穿隧接面(MTJ)元件 62 之狀態。我們必須了解位元線、字元線、控制線及其他訊號線的配置可隨不同的電路設計而異，而此處僅為說明之用而提供一範例。

參考第 3 圖，此處所示為依據本發明實施例之 MRAM 單元 300 的至少局部之立體圖。MRAM 單元 300 之構成成分顯示於第 3 圖中，包括通過 MRAM 堆疊 305 之寫入線 310。MRAM 堆疊 305 包括位於寫入線 310 附近或鄰接於寫入線 310 之自由層 320、鄰接於自由層 320 之穿隧障壁層 325、以及鄰接於穿隧障壁層 325 之固定層 330，其中該固定層 330 遠離寫入線 310。然而，於其他的實施型態中，固定層 330 可位於寫入線 310 之附近或鄰接於寫入線 310，

而自由層可位於寫入線 310 之遠端(亦即自由層 320 與固定層 330 之位置可互換)。MRAM 堆疊 305 有一較長軸 360，其又可被稱為易磁化軸。寫入線 310 亦有一軸線 350。

寫入線之軸 350 與 MRAM 堆疊之易磁化軸 360 相偏移一角度 340，該角度介於 MRAM 堆疊 305 與寫入線 310 兩者邊緣的投影區域之間。偏移角度 340 為介於 0 至 90 度之銳角。亦即，偏移角度既非 0 度亦非 90 度。於一實施型態中，偏移角度 340 介於 45 度至 90 度之間。於另一實施型態中，偏移角度介於 15 度至 75 度之間。於又另一實施型態中，偏移角度 340 約為 45 度。

參考第 4 圖，此處所示為第 3 圖中之 MRAM 單元 300 的另一實施例之局部立體圖，此處以 MRAM 單元 400 稱之。MRAM 單元 400 大致與 MRAM 單元 300 相似，同樣包含寫入線 310 與 MRAM 堆疊 305，其中寫入線之軸 350 與 MRAM 堆疊之易磁化軸 360 相偏移一角度 340。然而，於第 4 圖之實施例中，MRAM 堆疊 305 位於寫入線 310 上方，與第 3 圖中之寫入線 310 位於 MRAM 堆疊 305 上方之狀況相反。如同第 3 圖之 MRAM 單元 300，MRAM 單元 400 之寫入線 310 可鄰接於或位於固定層 330 或自由層 320 的附近。換句話說，第 3 圖與第 4 圖說明，寫入線 310 可位於 MRAM 堆疊 305 之上方或下方(上下方是以基材作為參考基準，而寫入線 310 與 MRAM 堆疊 305 位於基材之上)，而固定層 330 可位於自由層 320 之上方或下方。

參考第 5 圖，圖中所示為第 3 圖中之 MRAM 單元 300



的一實施型態之截面圖，此處稱之為 MRAM 單元 500。如第 5 圖中所示，寫入線 310 可包含塊材導體 (bulk conductor) 520 與披覆層 (cladding layer) 530。

固定層 330 可包括鐵磁性材質，其中之磁偶極 (magnetic dipole) 與磁矩被磁場所固定。舉例來說，於鄰接或鄰近於固定層處可包含一反鐵磁性層或反鐵磁性交換層。於一實施型態中，固定層 330 包括了 NiFe、NiFeCo、CoFe、Fe、Co、Ni、上述材質之化合物或合金、或其他鐵磁性材質。固定層 330 亦可包括複數之疊層。舉例來說，固定層 330 可包括 Ru 製分隔層 (spacer layer) 穿插於二至數個鐵磁性層之間。於是，固定層 330 可為或包括複合反鐵磁性層 (synthetic anti-ferromagnetic layer)。固定層可由化學氣象沉積法 (CVD)、電漿輔助化學氣相沉積 (PECVD)、原子層沈積 (atomic layer deposition, ALD)、物理氣相沈積 (PVD)、電化學沉積 (electro-chemical deposition)、分子操作 (molecular manipulation)、及/或其他製程所形成。

穿隧障壁 325 可包括  $\text{SiO}_x$ 、 $\text{SiN}_x$ 、 $\text{SiO}_x\text{N}_y$ 、 $\text{AlO}_x$ 、 $\text{TaO}_x$ 、 $\text{TiO}_x$ 、 $\text{AlN}_x$ 、或其他非導電性材質。於一實施型態中，穿隧障壁 325 可由 CVD、PECVD、ALD、PVD、電化學沉積、分子操作、及/或其他製程所形成。穿隧障壁 325 可將固定層 330 與自由層 320 分隔並使兩者間電絕緣，亦可能與其他疊層共同穿插於固定層 330 與自由層 320 之間。

自由層 320 可大致於組成成分及製造過程方面與固定層 330 相類似。舉例來說，自由層 320 可包括 NiFe、

NiFeCo、CoFe、Fe、Co、Ni、上述材質之合金或化合物、或其他鐵磁性材質，而其可由 CVD、PECVD、ALD、PVD、電化學沉積、分子操作、及/或其他製程所形成。然而，自由層 320 可能不會鄰接於反鐵磁性材質，因此自由層 320 之磁矩不會被固定。舉例來說，自由層 320 中之磁偶極可沿著超過一個之方向而排列。於一實施型態中，自由層 320 包含複數之疊層，例如 Ru 製分隔層，其可穿插於 2 至數個鐵磁性層之間。因此，自由層 320 可為或包括複合反鐵磁性層。

如上所述，自由層 320 與固定層 330 相對於穿隧障壁 325 之位置可互換。舉例來說，MRAM 堆疊 305 可包括位於基材 302 之上的自由層 320、位於自由層 320 之上的穿隧障壁層 325、位於穿隧障壁層 325 之上的固定層 330，其位置與第 5 圖中之實施型態相反。

基材 302 之材質可包括矽、砷化鎵、氮化鎵、張力矽晶、矽化鎳、碳化矽、碳化合物、鑽石、及/或其他材質。於一實施型態中，基材 302 包括矽絕緣層 (SOI, silicon-on-insulator) 基材，例如藍寶石矽 (silicon on sapphire) 基材、應變絕緣鎳 (silicon germanium on insulator) 基材、或其他包括於絕緣層上磊晶之半導體層的基材。基材 302 亦可包括全空乏之矽絕緣層基材，其包含一厚度在 5nm 至約 200nm 之範圍的作用層 (active layer)。基材 302 亦可包括空氣間隙 (air gap)，例如形成於空氣隙上覆矽 (silicon on nothing, SON) 結構中之空氣間隙。此外，除了圖中所示的

疊層以外之特徵物亦可穿插於基材 302 與固定層 330 之間，例如一至數個導電特徵物或介電層。

寫入線 310 可為於記憶單元陣列中或其他積體電路中導電之位元線、字元線、編程線、或數位線，而寫入線 310 可包括塊材導體(bulk conductor)520 與披覆層(cladding layer)530。塊材導體 520 可藉 CVD、PECVD、ALD、PVD、電化學沉積、分子操作、及/或其他製程所形成，而塊材導體可包括 Cu、Al、Ag、Au、W、上述材質之金屬或化合物、或其他材質。塊材導體 520 亦可包括由 Ti、Ta、TiN、TaN、WN、SiC 或其他材質所組成的擴散阻礙層(barrier layer)。

圍繞著塊材導體之主體周圍的為披覆層 530。舉例來說，於圖中的實施型態下，塊材導體 520 有 4 個邊界面，而披覆層 530 包覆了塊材導體 520 周圍 4 面中的 3 面。於其他實施型態中，披覆層 530 大致包圍住塊材導體 520 的周邊。

披覆層 530 大致於組成成分及製造過程方面與自由層 320 相類似。舉例來說，自由層 320 可包括 NiFe、NiFeCo、CoFe、Fe、Co、Ni、上述材質之合金或化合物、或其他鐵磁性材質，而其可由 CVD、PECVD、ALD、PVD、電化學沉積、分子操作、及/或其他製程所形成。

參考第 6 圖，顯示的為本發明實施例之星狀曲線(asteroid curve)610。一般而言，對應於 MRAM 單元之星狀曲線可表示當施加電流至 MRAM 單元時所產生的磁場強度。上述磁場可由流經連接至或穿過 MRAM 單元之位元

線、字元線、編程線、數位線的電流所產生。於第 6 圖中，易磁化軸平行於圖中之 x 軸。當表示所施加之磁場的向量末端延伸超出星狀曲線時，便可能發生磁化反轉 (magnetization reversal) 現象。因此若施加於 MRAM 單元之磁場方向大致平行於 MRAM 單元之易磁化軸時，例如於雙電晶體+一 MTJ 單元(2T1MTJ)之組態中，磁化反轉所需之磁場強度可以向量 620 表示。

然而，若施加於 MRAM 單元之磁場不與 MRAM 單元之易磁化軸之方向平行，如第 3 圖及第 4 圖之實施例所示，磁化反轉所需之磁場強度可減低。例如第 6 圖中之向量 630。因此施加磁場與 MRAM 單元易磁化軸間的偏移角度可降低磁化反轉所需之磁場強度。於向量 630 所表示之實施型態中，偏移角度約為 45 度，然而其他的偏移角度仍位於本發明之範疇內。

此外，縮減磁化反轉所需之磁場強度可讓所施加磁場的幅度降低，亦因此減低了產生該磁場所需的電流。因此可減低產生磁化反轉所需之低限磁場強度。此外，於 2T1MR 組態中亦可運用上述寫入線與 MRAM 單元易磁化軸之間的偏移角，以使鄰近之 MRAM 單元及導線不會受到干擾。因此運用偏移角度以降低寫入低線磁場及電流之方法不會對附近之 MRAM 單元產生干擾。

參考第 7 圖，此處所示為依據本發明實施例之積體電路 700 的電路圖。積體電路 700 包括複數之 MRAM 單元 710a-710d，其中部分之該等 MRAM 單元大致類似於第 3-5

圖中 MRAM 單元 300、400、500。MRAM 單元 710a-710d 中包括 MRAM 堆疊，其中該等 MRAM 堆疊之第一端點分別為 720a-720d、第二端點分別為 730a-730d、穿插於兩端點中之疊層為 740a-740d。每一第一端點 720a-720d 可為或包括自由層，而每一第二端點 730a-730d 可為或包括固定層。另外，每一第一端點 720a-720d 亦可為或包括固定層，而此時每一第二端點 730a-730d 亦可為或包括自由層。於每一此等實施型態中，自由層與固定層可包括複合反鐵磁性層。穿插於兩者間之疊層 740a-740d 可為或包括一至數個穿隧障壁層。

積體電路元件 700 可包括位元線與反向位元線 750a-750d、字元線與反向字元線 760a-760d，以連接該等 MRAM 單元 710a-710d。舉例來說，於圖中之實施例中，位元線 750a 將 MRAM 單元 710a、710c 之第一端點 720a、720c 連接起來。一至數條位元線與反向位元線 750a-750d 以及字元線與反向字元線 760a-760d 可如同上述之實施例般以相差一偏移角度之方向通過對應的 MRAM 單元 710a-710d。

積體電路元件 700 可包括電晶體 770a-770d 與電晶體 780a-780d。積體電路元件 700 可為或包括 2T1MTJ 組態之元件，其中 MRAM 單元 710a-710d 可包括 2 個電晶體(一個為 770a-770d，另一個為 780a-780d)以及一 MRAM 堆疊。舉例來說，MRAM 單元 710a 包括耦接介於第二端點 730a 與反向位元線 750b 之間的電晶體 770a，其中該第一電晶

體 770a 之閘極耦接至字元線 760a; 亦包括耦接介於第一端點 720a 與反向位元線 750b 之間的電晶體 780a, 其中該電晶體 780a 之閘極耦接至反向字元線 760b。於一實施型態中, 對 MRAM 單元 710a 進行「寫入」之步驟包括選取反向字元線 760b、於位元線 750a 上施加寫入電流、將反向位元線 750b 接地。同樣地, 對 MRAM 單元 710a 進行「讀取」之步驟包括選取字元線 760a、於位元線 750a 上施加讀取電流、將反向位元線 750b 接地、並偵測位元線 750a 上的電壓。當然, 一至數條其他位元線與字元線, 甚至此處未提及之其他內連線, 可於進行寫入或讀取動作時接地。

參考第 8 圖, 此處所示為依據本發明另一實施例之 MRAM 單元 800 的截面圖, 其中 MRAM 單元 800 可能運用於第 7 圖之積體電路 700 之中。MRAM 單元 800 包括通過或鄰近於 MRAM 堆疊 805 下方(於其他實施型態中亦可為上方)之電極 810。MRAM 堆疊 805 包括反鐵磁性或其他用於固定之疊層 820、亦包括於疊層 820 之上的固定層 830。於固定層 830 之上為氧化鋁材質或其他穿隧障壁層 840, 而於穿隧障壁層 840 之上為自由層 850。電極 860 位於自由層 850 之上, 而電極 860 透過介層窗 870 與外部電路相連接。另一介層窗 880 與電極 810 相連接, 而另一介層窗 890 亦與電極 810 相連接但往與介層窗 880 相反之方向延伸。

參考第 9 圖, 此處所繪為第 8 圖中之 MRAM 單元 800 之平面圖。MRAM 堆疊 805 之易磁化軸 807 自電極 810 之

軸線 815 偏移一角度 895。偏移角度 895 之範圍自 35 度至 55 度。舉例來說，於所繪出之實施型態中，偏移角度 895 約為 45 度，而於其他實施型態中，偏移角度 895 之範圍可自 35 度至 55 度。第 9 圖亦將 MRAM 堆疊 805 繪為大致為橢圓之外型，此與之前討論的實施例中將 MRAM 堆疊繪為多邊形不相同。當然，MRAM 堆疊 805 亦可以有不同於此處所示之橢圓或多邊形之外型。

於是，本發明於一實施例中介紹一種 MRAM 單元，包括 MRAM 堆疊，其含有第一與第二端點及一易磁化軸，其中第一導線耦接至該第一端點。第二導線經由第一電晶體耦接至該第一端點，並經由第二電晶體耦接至該第二端點。第三導線耦接至第一電晶體之第一閘極，第四導線耦接至第二電晶體之第二閘極。至少第一與第二導線其中之一自 MRAM 堆疊之一磁化軸偏斜一範圍自 35 度至 55 度間的角度。於一實施型態下，該偏移角度約為 45 度。

本發明亦於一實施例中介紹一積體電路元件，包含複數之 MRAM 單元，其中每一 MRAM 單元包括第一及第二端點與一易磁化軸。第一導體耦接至該等複數之 MRAM 單元的第一端點。第二導線經由部分複數之第一電晶體耦接至部分複數之 MRAM 單元的第二端點。第二導線亦經由部分複數之第二電晶體耦接至部分複數之 MRAM 單元的第二端點。第三導線耦接至部分複數之第一電晶體的第一閘極。第四導線耦接至部分複數之第二電晶體的第二閘極。第一、第二導線至少其中之一自 MRAM 堆疊之易磁化軸偏

移一範圍自 35 至 55 度之角度。

本發明亦於一實施例中提出一種 MRAM 單元，包括一 MRAM 堆疊及一用以傳輸該 MRAM 單元之寫入電流的導線，該導線自該 MRAM 堆疊之易磁化軸偏移一銳角。本發明亦提供一種 MRAM 單元，其包括(1)一 MRAM 堆疊，含有易磁化軸及第一與第二端點；(2)一電極，鄰接於該 MRAM 堆疊，用以傳輸電流，該電流方向自該 MRAM 堆疊之易磁化軸偏移一銳角；(3)一第一電晶體，耦接至第一端點；(4)一第二電晶體，耦接至第二端點，其中僅有一寫入線驅動該 MRAM 單元之寫入動作。

本發明亦於實施例中提出一種形成 MRAM 單元的方法，其中僅有一寫入線用以驅動該 MRAM 單元之寫入動作，該方法包括於鄰接於一 MRAM 堆疊處形成一電極，以便使流經該電極之電流的方向自該 MRAM 堆疊的易磁化軸偏移一銳角角度。該方法亦包括形成一耦接至該 MRAM 堆疊之一第一端點的第一電晶體，以及形成一耦接至該 MRAM 堆疊之一第二端點的第二電晶體。

本發明亦於另一實施例中介紹一種積體電路元件，包括複數之 MRAM 單元，其中每一該等複數之 MRAM 單元皆含有一易磁化軸及一電極，其中通過該電極之電流方向自該 MRAM 堆疊之易磁化軸偏移一銳角角度，而每一該等複數之 MRAM 單元僅有一與其對應之寫入線用以驅動該 MRAM 單元之寫入動作。該積體電路元件亦包括複數之第一電晶體，每一第一電晶體耦接至對應於每一該等複數之



MRAM 單元的第一端點；以及複數之第二電晶體，每一第二電晶體耦接至對應於每一該等複數之 MRAM 單元的第二端點。

上述已描述了本發明數實施例之功能。熟習此項技術者應明瞭，他們可用本發明作為設計或修改其他製程或結構之基礎，以達到與本文所介紹之實施例相同的目的或便利性。熟習此項技術者亦應明瞭，上述之等值結構物並未超越本發明之精神與範疇，即使熟習此項技術者作出各種型式之修改、替換或改變，只要仍符合本發明之精神，便仍然屬於本發明之保護範疇。

**【圖式簡單說明】**

第 1 圖為包含依據本發明之記憶單元陣列的積體電路元件的實施例之區塊圖；

第 2 圖為依據本發明運用於第 1 圖之記憶單元陣列中的記憶單元之實施例之區塊圖；

第 3 圖為依據本發明實施例之 MRAM 單元的局部立體圖；

第 4 圖為依據本發明另一實施例之 MRAM 單元的局部立體圖；

第 5 圖為第 3 圖中之 MRAM 單元的截面圖；

第 6 圖為用以說明本發明之星狀曲線(asteroid curve)；

第 7 圖為依據本發明實施例構造之積體電路元件的電路圖；

第 8 圖為可運用於第 7 圖中之積體電路元件的記憶單元之實施例的截面圖；

第 9 圖為第 8 圖中之記憶單元的平面圖。

**【主要元件符號說明】**

50~積體電路；

52~記憶單元陣列；

54~陣列邏輯電路；

55~介面；

56~其他邏輯電路；

58~輸入/輸出電路；

60~MRAM 單元；

62~MTJ 元件；

64~開關元件；

66、68、70~第一、二、三端點；

300、400、500~MRAM 單元；

305~MRAM 堆疊；

310~寫入線；

320~自由層；

325~穿隧障壁層；

330~固定層；

340~偏移角度；

350~寫入線之軸線；

360~易磁化軸；

520~塊材導體；

530~披覆層；

302~基材；

610~星狀曲線(asteroid curve)；

700~積體電路；

710a-710d~MRAM 單元；

720a-720d~MRAM 堆疊之第一端點(自由層)；

730a-730d~MRAM 堆疊之第二端點(固定層)；

740a-740d~穿隧障壁層；

750a-750d~位元線與反向位元線；

760a-760d~字元線與反向字元線；

770a-770d、780a-780d~電晶體；

800~MRAM 單元；

805~MRAM 堆疊；

807~MRAM 堆疊 805 之易磁化軸；

810、860~電極；

815~電極 810 之軸線；

820~反鐵磁性疊層；

830~固定層；

840~穿隧障壁層；

850~自由層；

870、880、890~介層窗

895~偏移角度。

### 五、中文發明摘要：

一種磁性隨機存取記憶體(magnetic random access memory, MRAM)單元，包括一磁性隨機存取記憶體堆疊，以及一導線，該導線用以傳送關於該磁性隨機存取記憶體單元之寫入電流，該寫入電流之方向為自該磁性隨機存取記憶體堆疊之易磁化軸偏移一銳角角度，例如約 45 度。

### 六、英文發明摘要：

A magnetic random access memory (MRAM) cell including an MRAM stack and a conductive line for carrying write current associated with the MRAM cell in a direction that is angularly offset from an easy axis of the MRAM stack by an acute angle, such as about 45 degrees.

### 七、指定代表圖：

(一)本案指定代表圖為：第(3)圖。

(二)本代表圖之元件符號簡單說明：

300~MRAM 單元；	305~MRAM 堆疊；
310~寫入線；	320~自由層；
325~穿隧障壁層；	330~固定層；
340~偏移角度；	350~寫入線之軸線；
360~易磁化軸。	

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

## 十、申請專利範圍：

1. 一種磁性隨機存取記憶體(magnetic random access memory, MRAM)單元，包括：

一磁性隨機存取記憶堆疊，其有一易磁化軸；以及  
一導線，用以傳送關於該磁性隨機存取記憶體單元之一寫入電流，該寫入電流之方向為自該磁性隨機存取記憶堆疊之易磁化軸偏移一銳角角度。

2. 如申請專利範圍第 1 項所述之磁性隨機存取記憶體單元，其中該導線為驅動寫入動作之唯一線路。

3. 如申請專利範圍第 1 項所述之磁性隨機存取記憶體單元，其中一第一電晶體耦接至該磁性隨機存取記憶堆疊之第一端點，而一第二電晶體耦接至該磁性隨機存取記憶堆疊之第二端點。

4. 一種磁性隨機存取記憶體(magnetic random access memory, MRAM)單元，包括：

一磁性隨機存取記憶堆疊，其有一易磁化軸、一第一端點、與一第二端點；

一電極，鄰接於該磁性隨機存取記憶堆疊，用以傳送一電流，該電流之方向為自該磁性隨機存取記憶堆疊之易磁化軸偏移一銳角角度；

一第一電晶體，耦接至該第一端點；以及

一第二電晶體，耦接至該第二端點；

其中僅有一寫入線驅動該磁性隨機存取記憶體單元之寫入動作。

5.如申請專利範圍第 4 項所述之磁性隨機存取記憶體單元，其中該銳角角度介於約 35 度至約 55 度之間。

6.如申請專利範圍第 4 項所述之磁性隨機存取記憶體單元，其中該磁性隨機存取記憶堆疊包括一固定層、一自由層、以及穿插於該固定層與該自由層間之一穿隧障壁層。

7.如申請專利範圍第 6 項所述之磁性隨機存取記憶體單元，其中該自由層包括複數之疊層。

8.如申請專利範圍第 6 項所述之磁性隨機存取記憶體單元，其中該固定層包括複數之疊層。

9.如申請專利範圍第 4 項所述之磁性隨機存取記憶體單元，其中該第一端點與該第二端點中的一端點至少非直接地耦接至一固定層與一自由層中的一疊層，而該第一端點與該第二端點中的另一端點至少非直接地耦接至該固定層與該自由層中的另一疊層。

10.如申請專利範圍第 4 項所述之磁性隨機存取記憶體單元，其中該電極用於對該磁性隨機存取記憶體單元進行讀取或寫入，該讀取或寫入方式為藉著在相對於該磁性隨機存取記憶堆疊之該易磁化軸偏移該銳角角度之方向上傳導該電流。

11.如申請專利範圍第 4 項所述之磁性隨機存取記憶體單元，其中該磁性隨機存取記憶體單元包括局部之 2 電晶體-1 磁穿隧接面元件(2T1MTJ)之組態。

12.如申請專利範圍第 4 項所述之磁性隨機存取記憶體單元，更包括：

- 一第一導線，耦接至該第一端點；以及
- 一第二導線，經由該第一電晶體耦接至該第一端點，並經由該第二電晶體耦接至該第二端點；

其中該第一導線與該第二導線中的至少一條自該磁性隨機存取記憶堆疊之易磁化軸偏移一銳角角度。

13.如申請專利範圍第 12 項所述之磁性隨機存取記憶體單元，其中至少該第一導線與該第二導線中該條偏移角度之導線包括一塊材導體(bulk conductor)層以及位於該塊材導體層之主體周圍的一磁性披覆層(cladding layer)。

14.一種形成磁性隨機存取記憶體單元的方法，包括：  
於鄰接於一磁性隨機存取記憶堆疊處形成一電極，以便使流經該電極之電流的方向自該磁性隨機存取記憶堆疊的易磁化軸偏移一銳角角度；

形成一第一電晶體，耦接至該磁性隨機存取記憶堆疊之一第一端點；以及

形成一第二電晶體，耦接至該磁性隨機存取記憶堆疊之一第二端點；

其中僅有一寫入線用以驅動該磁性隨機存取記憶體單元之寫入動作。

15.如申請專利範圍第 14 項所述之形成磁性隨機存取記憶體單元的方法，其中該銳角角度約為 45 度。

16.如申請專利範圍第 14 項所述之形成磁性隨機存取記憶體單元的方法，其中形成該磁性隨機存取記憶堆疊之步驟包括：

形成一自由層，包括複數之疊層；  
形成一穿隧障壁層，鄰接於該自由層；以及  
形成一固定層，鄰接於該穿隧障壁層，其中包括複數之疊層。

17.如申請專利範圍第 14 項所述之形成磁性隨機存取記憶體單元的方法，更包括：

形成一第一導線，耦接至該第一端點；以及

形成一第二導線，經由該第一電晶體耦接至該第一端點，並經由該第二電晶體耦接至該第二端點；

其中該第一導線與該第二導線至少其中之一自該磁性隨機存取記憶堆疊之易磁化軸偏移一銳角角度。

18.如申請專利範圍第 17 項所述之形成磁性隨機存取記憶體單元的方法，其中該第一導線與該第二導線至少其中之一包括一塊材導體(bulk conductor)層以及位於該塊材導體層之主體周圍的一磁性披覆層(cladding layer)。

19.一種積體電路元件，包括：

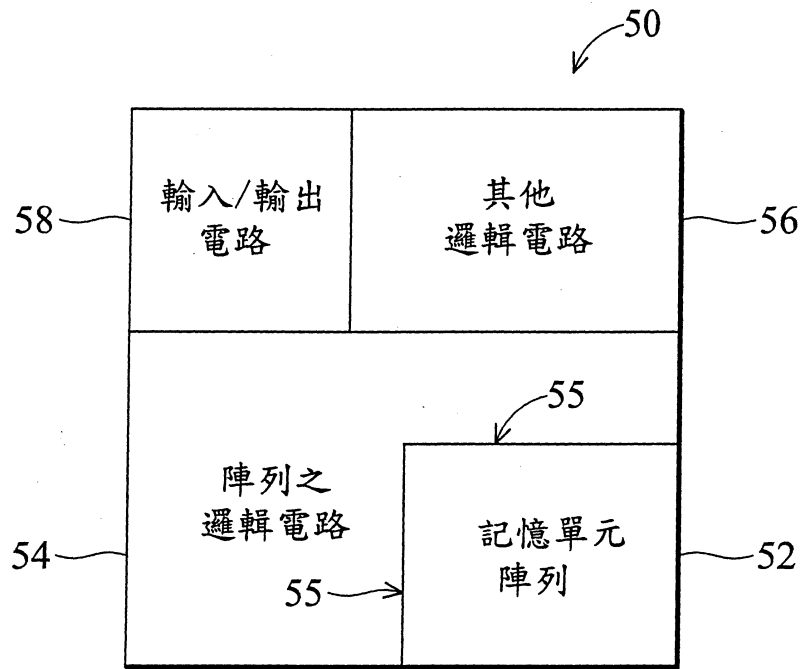
複數之磁性隨機存取記憶體單元，其中每一該等複數之磁性隨機存取記憶體單元皆含有一易磁化軸及一電極，其中通過該電極之電流方向自該磁性隨機存取記憶堆疊之易磁化軸偏移一銳角角度，而每一該等複數之磁性隨機存取記憶體單元僅有一與其對應之寫入線用以驅動該磁性隨機存取記憶體單元之寫入動作；

複數之第一電晶體，每一第一電晶體耦接至對應於每一該等複數之磁性隨機存取記憶體單元的第一端點；以及

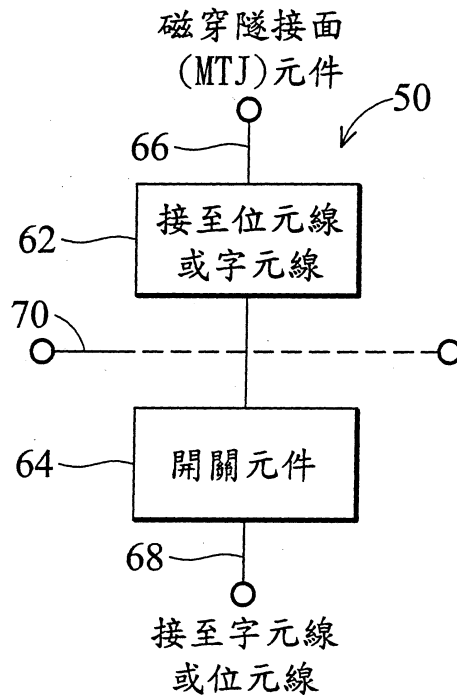


複數之第二電晶體，每一第二電晶體耦接至對應於每一該等複數之磁性隨機存取記憶體單元的第二端點。

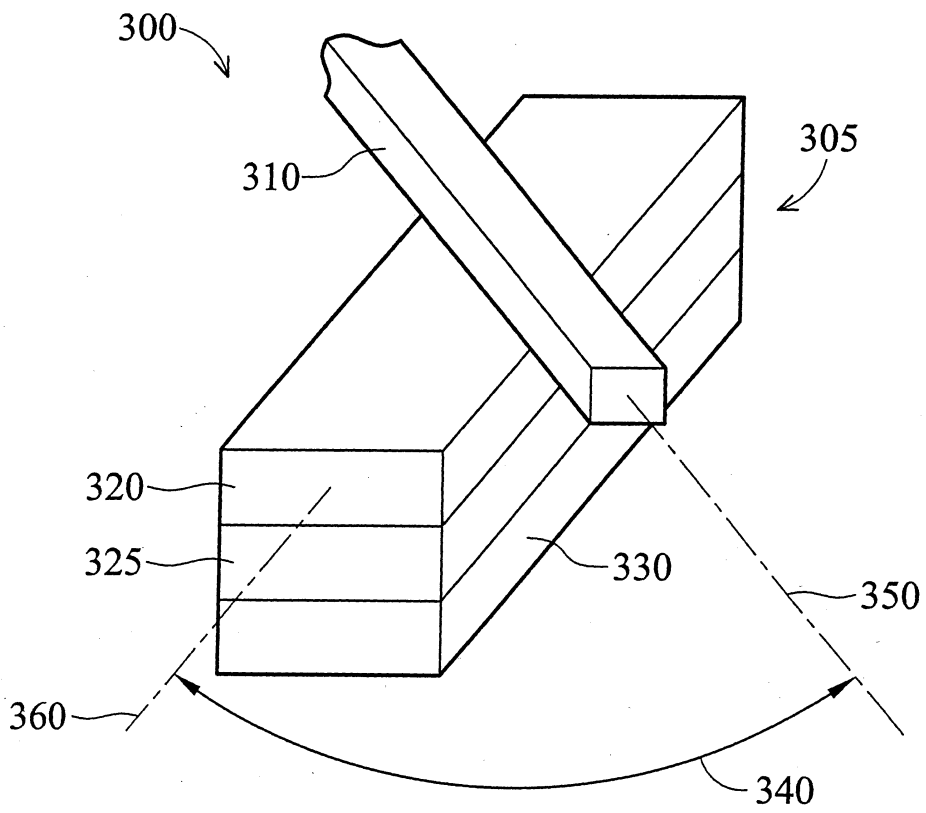
20.如申請專利範圍第 19 項所述之積體電路元件，其中該銳角角度約為 45 度。



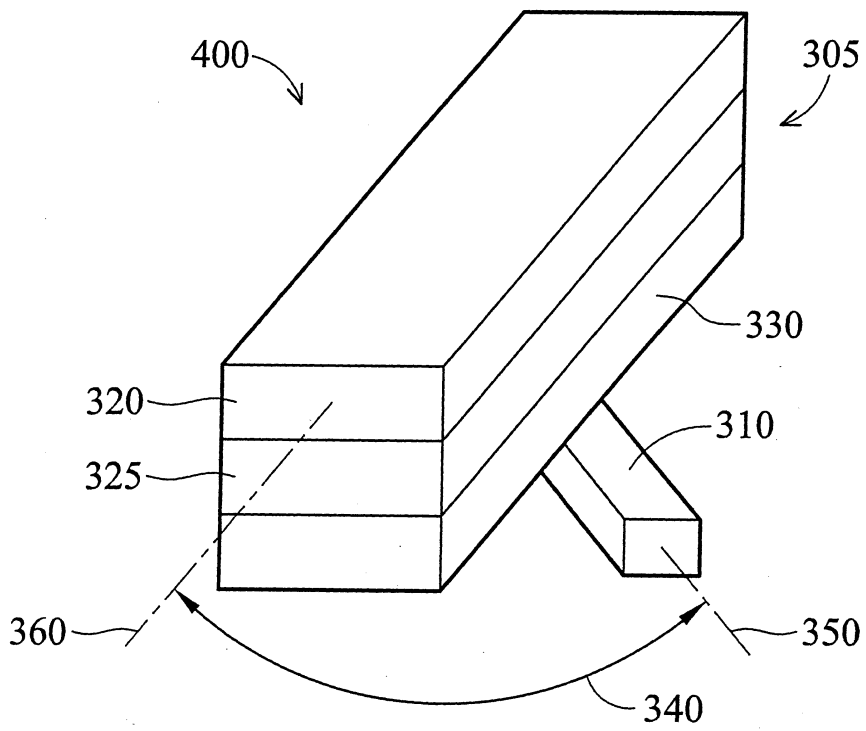
第 1 圖



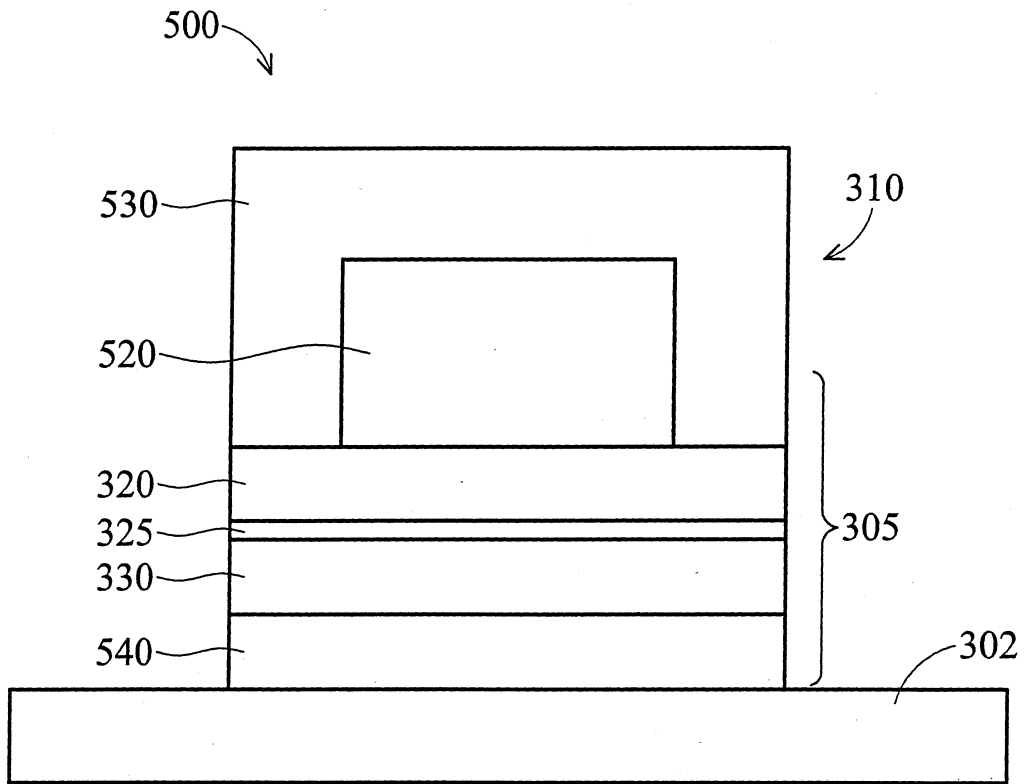
第 2 圖



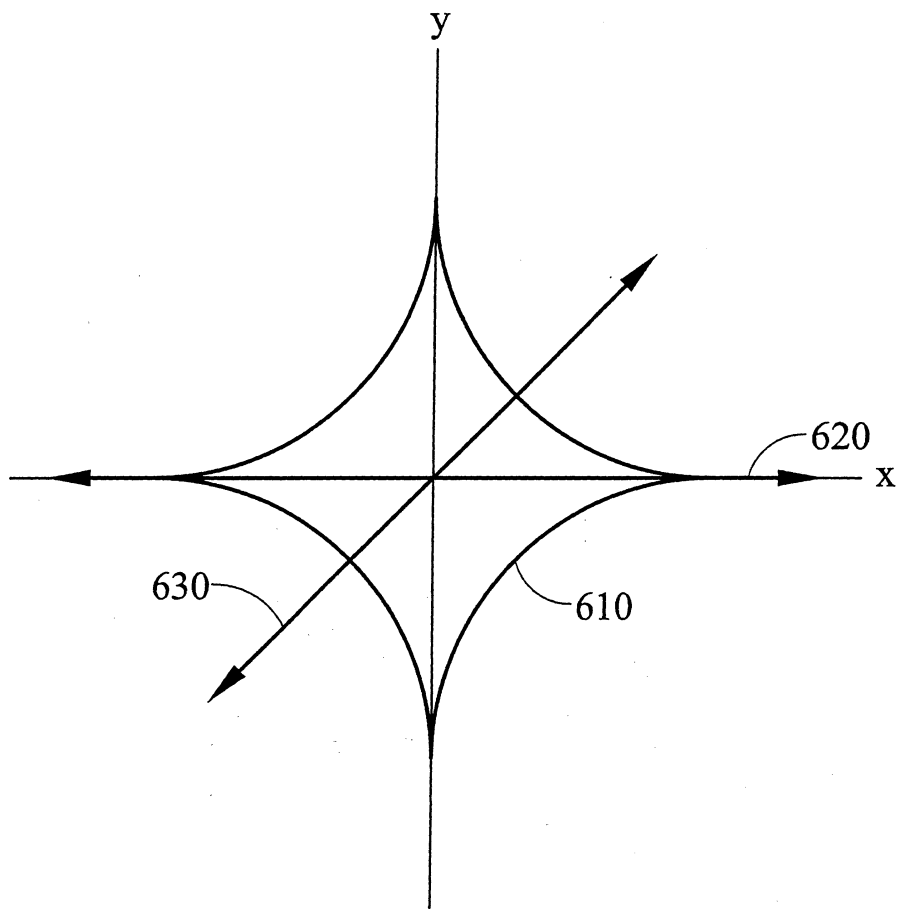
第 3 圖



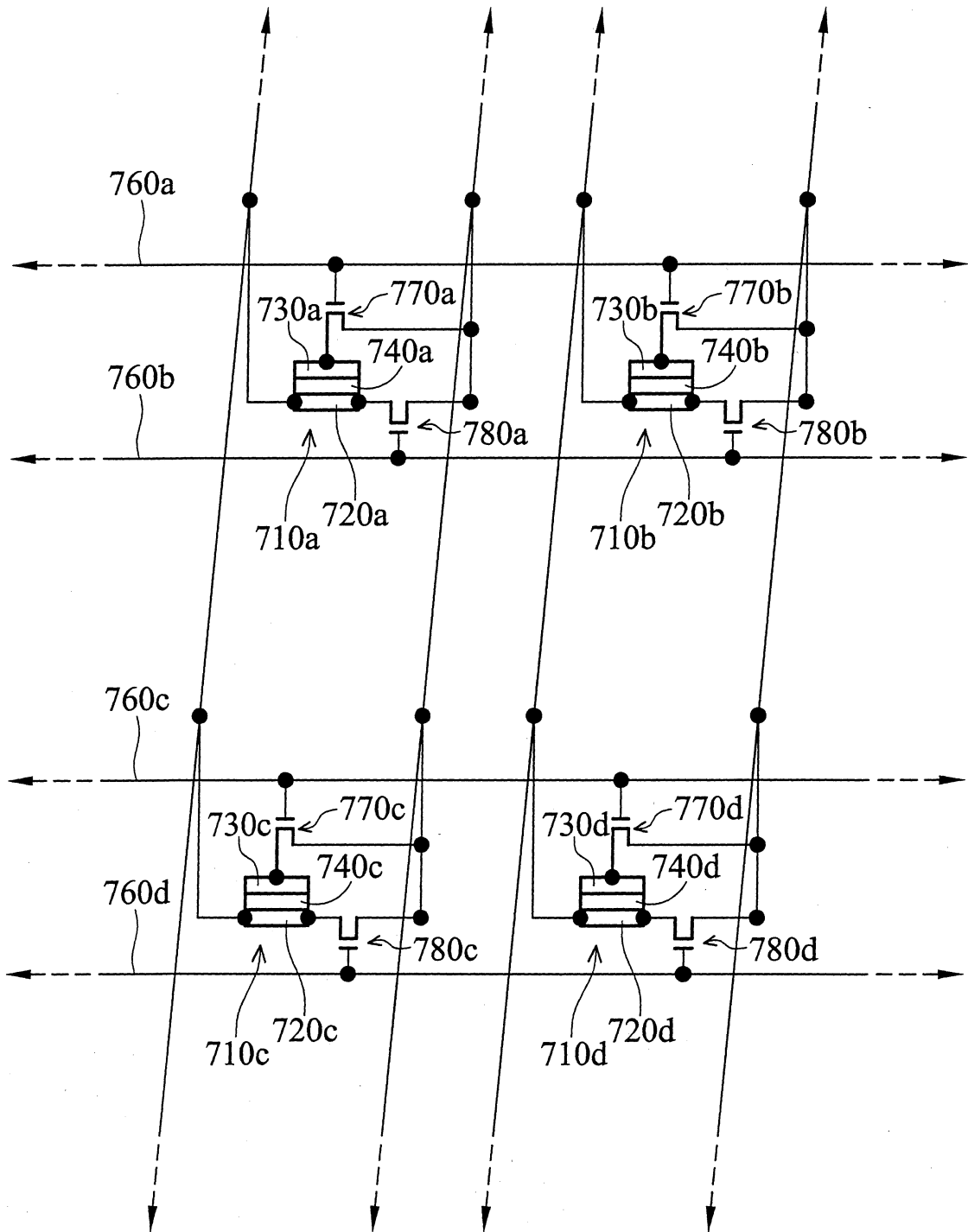
第 4 圖



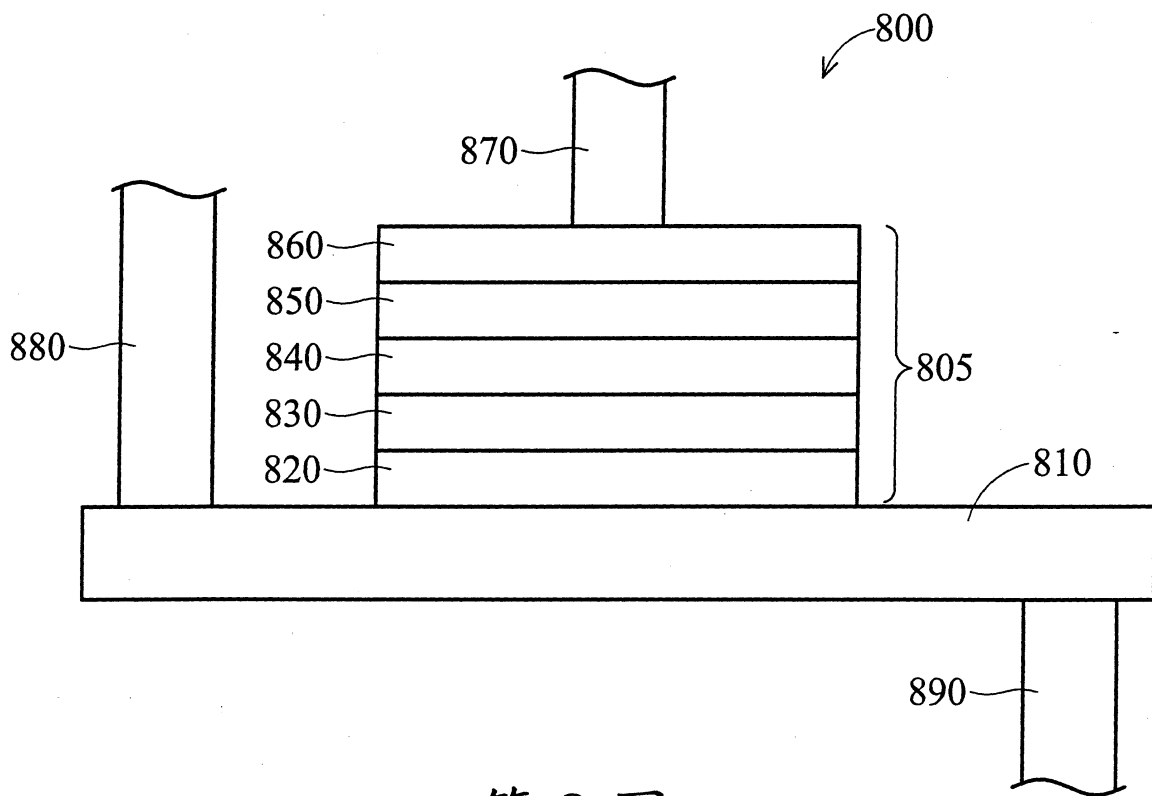
第 5 圖



第 6 圖

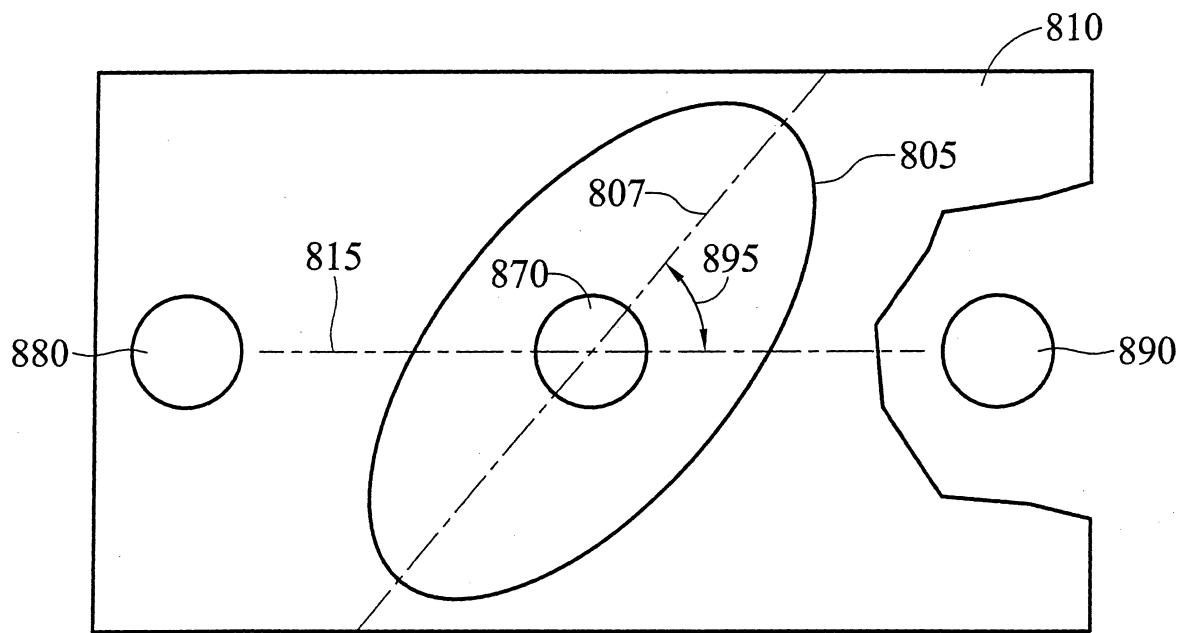


第 7 圖



第 8 圖





第 9 圖

### 五、中文發明摘要：

一種磁性隨機存取記憶體(magnetic random access memory, MRAM)單元，包括一磁性隨機存取記憶體堆疊，以及一導線，該導線用以傳送關於該磁性隨機存取記憶體單元之寫入電流，該寫入電流之方向為自該磁性隨機存取記憶體堆疊之易磁化軸偏移一銳角角度，例如約 45 度。

### 六、英文發明摘要：

A magnetic random access memory (MRAM) cell including an MRAM stack and a conductive line for carrying write current associated with the MRAM cell in a direction that is angularly offset from an easy axis of the MRAM stack by an acute angle, such as about 45 degrees.

### 七、指定代表圖：

(一)本案指定代表圖為：第(3)圖。

(二)本代表圖之元件符號簡單說明：

300~MRAM 單元；	305~MRAM 堆疊；
310~寫入線；	320~自由層；
325~穿隧障壁層；	330~固定層；
340~偏移角度；	350~寫入線之軸線；
360~易磁化軸。	

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：