



(21)申請案號：111124602

(22)申請日：中華民國 111 (2022) 年 06 月 30 日

(51)Int. Cl. : **H02M3/07 (2006.01)**

H02M3/145 (2006.01)

(71)申請人：國立中山大學(中華民國) NATIONAL SUN YAT-SEN UNIVERSITY (TW)

高雄市鼓山區蓮海路 70 號

(72)發明人：王朝欽 WANG, CHUA-CHIN (TW)；吳昕哲 WU, HSIN-CHE (TW)；林宗賢 LIN, TSUNG-HSIEN (TW)

(74)代理人：張啟威

(56)參考文獻：

TW I427905B

TW I499185B

EP 2415049B1

US 5051882A

US 9553507B1

US 2002/0000869A1

US 2005/0140426A1

US 2015/0015325A1

US 2016/0380632A1

審查人員：陳丙寅

申請專利範圍項數：10 項 圖式數：7 共 25 頁

(54)名稱

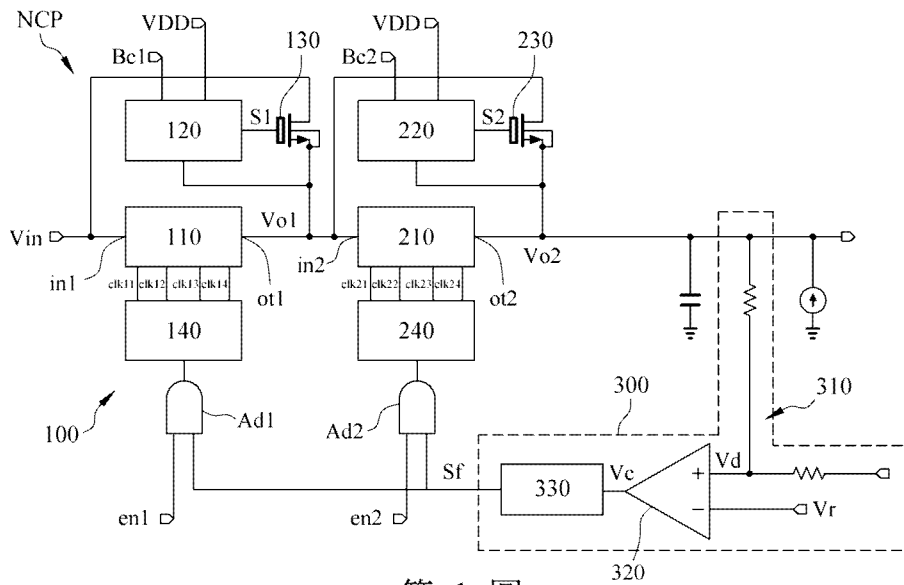
負電壓電荷幫浦系統

(57)摘要

一種負電壓電荷幫浦系統包含一第一負電壓產生單元、一第二負電壓產生單元及一回授電路，該第一負電壓產生單元及該第二負電壓產生單元用以產生負電壓，該回授電路接收負電壓並輸出一回授訊號至該第一、二負電壓產生單元進行控制，其中，該第一、二負電壓產生單元之一第一、二旁路電晶體可分別將第一、二負電壓產生單元旁路，使該負電壓電荷幫浦系統的使用更加多元。

A negative charge pump system includes a first negative voltage generating unit, a second negative voltage generating unit and a feedback circuit. The first negative voltage generating unit and the second negative voltage generating unit are used to generate negative voltage. The feedback circuit receives the negative voltage and outputs a feedback signal to the first and second negative voltage generating units for controlling, wherein the first and second bypass transistors of the first and second negative voltage generating units can be respectively bypassing the first and second negative voltage generating units, the use of the negative charge pump system is more diverse.

指定代表圖：



第 1 圖

符號簡單說明：

NCP:負電壓電荷幫浦系統

100:第一負電壓產生單元

110:第一負電壓幫浦

in1:第一電壓輸入端

ot1:第一輸出端

120:第一負電壓準位位移器

130:第一旁路電晶體

140:第一四相非交疊時脈產生器

200:第二負電壓產生單元

210:第二負電壓幫浦

in2:第二電壓輸入端

ot2:第二輸出端

220:第二負電壓準位位移器

230:第二旁路電晶體

240:第二四相非交疊時脈產生器

300:回授電路

310:分壓電路

320:比較器

330:壓控振盪器

VDD:電源電壓

Vin:輸入電壓

Vo1:第一輸出負電壓

S1:第一旁路控制電壓

Sf:回授訊號

clk11-clk14:第一時脈訊號

Vo2:第二輸出負電壓

S2:第二旁路控制電壓

Bc1:第一準位位移控制訊號

Vd:分路電壓

Vr:參考電壓

Vc:比較電壓

en1:第一啟動訊號

en2:第二啟動訊號

clk21-clk24:第二時脈
訊號



I794123

【發明摘要】

【中文發明名稱】 負電壓電荷幫浦系統

【英文發明名稱】 Negative charge pump system

【中文】

一種負電壓電荷幫浦系統包含一第一負電壓產生單元、一第二負電壓產生單元及一回授電路，該第一負電壓產生單元及該第二負電壓產生單元用以產生負電壓，該回授電路接收負電壓並輸出一回授訊號至該第一、二負電壓產生單元進行控制，其中，該第一、二負電壓產生單元之一第一、二旁路電晶體可分別將第一、二負電壓產生單元旁路，使該負電壓電荷幫浦系統的使用更加多元。

【英文】

A negative charge pump system includes a first negative voltage generating unit, a second negative voltage generating unit and a feedback circuit. The first negative voltage generating unit and the second negative voltage generating unit are used to generate negative voltage. The feedback circuit receives the negative voltage and outputs a feedback signal to the first and second negative voltage generating units for controlling, wherein the first and second bypass transistors of the first and second negative voltage generating units can be respectively bypassing the first and second negative voltage generating units, the use of the negative charge pump system is more diverse.

【指定代表圖】 第1圖

【代表圖之符號簡單說明】

NCP:負電壓電荷幫浦系統	100:第一負電壓產生單元
110:第一負電壓幫浦	in1:第一電壓輸入端
ot1:第一輸出端	120:第一負電壓準位位移器
130:第一旁路電晶體	140:第一四相非交疊時脈產生器
200:第二負電壓產生單元	210:第二負電壓幫浦
in2:第二電壓輸入端	ot2:第二輸出端
220:第二負電壓準位位移器	230:第二旁路電晶體
240:第二四相非交疊時脈產生器	300:回授電路
310:分壓電路	320:比較器
330:壓控振盪器	VDD:電源電壓
Vin:輸入電壓	Vo1:第一輸出負電壓
S1:第一旁路控制電壓	Sf:回授訊號
clk11-clk14:第一時脈訊號	Vo2:第二輸出負電壓
S2:第二旁路控制電壓	Bc1:第一準位位移控制訊號
Vd:分路電壓	Vr:參考電壓
Vc:比較電壓	en1:第一啟動訊號
en2:第二啟動訊號	clk21-clk24:第二時脈訊號

【發明說明書】

【中文發明名稱】 負電壓電荷幫浦系統

【英文發明名稱】 Negative charge pump system

【技術領域】

【0001】本發明是關於一種電荷幫浦系統，特別是關於一種負電壓電荷幫浦系統。

【先前技術】

【0002】目前廣泛使用的可攜式行動裝置，例如智慧型手機、平板及筆記型電腦都是以內建電池進行供電，但由於行動裝置中的許多電子電路需要不同電位的電壓，因此，行動裝置中設置有直流-直流轉換器將電池電壓轉換為電子電路所需之電壓大小。

【0003】直流-直流轉換器大致上可區分為使用電感元件之升壓轉換器(Boost converter)、降壓轉換器(Buck converter)、單端初級電感轉換器(SEPIC)以及使用電容元件之電荷幫浦。而在負電壓的產生中，升壓轉換器、降壓轉換器形式的負電壓轉換器通常都需要額外的負電壓參考訊號或是Off-chip的電感元件才能建立所需的輸入訊號，進而產生負電壓。相對地，電荷幫浦形式之負電壓轉換器不須額外的參考訊號而具有電路設計難度低、低製作成本及佈局面積小的優勢。

【發明內容】

【0004】本發明的主要目的在於提供負電壓電荷幫浦系統，其透過第一負電壓幫浦及第二負電壓幫浦產生負電壓，並可透過第一旁路電晶體及第二旁路電晶體分別讓第一負電壓幫浦及第二負電壓幫浦旁路，而具有更多元之應用性。

【0005】本發明之一種負電壓電荷幫浦系統包含一第一負電壓產生單元、一第二負電壓產生單元及一回授電路，該第一負電壓產生單元具有一第一負電壓幫浦、一第一負電壓準位位移器、一第一旁路電晶體及一第一四相非交疊時脈產生器，該第一負電壓幫浦之一第一電壓輸入端接收一輸入電壓，且該第一負電壓幫浦之一第一電壓輸出端輸出一第一輸出負電壓，該第一負電壓準位位移器用以產生一第一旁路控制電壓，該第一旁路電晶體之一第一輸入端電性連接該第一負電壓幫浦之該第一電壓輸入端，該第一旁路電晶體之一第一控制端電性連接該第一負電壓準位位移器以接收該第一旁路控制電壓，該第一旁路電晶體之一第一輸出端電性連接該第一負電壓幫浦之該第一電壓輸出端，該第一四相非交疊時脈產生器電性連接該第一負電壓幫浦，且該第一四相非交疊時脈產生器接收一回授訊號並輸出複數個第一時脈訊號至該第一負電壓幫浦進行控制，該第二負電壓產生單元具有一第二負電壓幫浦、一第二負電壓準位位移器、一第二旁路電晶體及一第二四相非交疊時脈產生器，該第二負電壓幫浦之一第二電壓輸入端電性連接該第一負電壓幫浦之該第一電壓輸出端以接收該第一輸出負電壓，且該第二負電壓幫浦之一第二電壓輸出端輸出一第二輸出負電壓，該第二負電壓準位位移器用以產生一第二旁路控制電壓，該第二旁路電晶體之一第二輸入端電性連接該第二負電壓幫浦之該第二電壓輸入端，該第二旁路電晶體之一第二控制端電性連接該第二負電壓準位位移器以接收該第二旁路控制電壓，該第二旁路電晶體之一第二輸出端電性連接該第二負電壓幫浦之該第二電壓

輸出端，該第二四相非交疊時脈產生器電性連接該第二負電壓幫浦，且該第二四相非交疊時脈產生器接收該回授訊號並輸出複數個第二時脈訊號至該第二負電壓幫浦進行控制，該回授電路電性連接該第一、二負電壓產生單元，該回授電路接收該第二負電壓幫浦之該第二輸出負電壓，且該回授電路輸出該回授訊號至該第一、二四相非交疊時脈產生器。

【0006】本發明藉由該第一負電壓產生單元及該第二負電壓產生單元產生負電壓，並藉由該第一旁路電晶體及該第二旁路電晶體讓迴路能夠將該第一負電壓幫浦及該第二負電壓幫浦旁路而改變輸出之負電壓的大小，增加該負電壓電荷幫浦系統的多元應用性。

【圖式簡單說明】

【0007】

第1圖：依據本發明之一第一實施例，一負電壓電荷幫浦系統的方塊圖。

第2圖：依據本發明之第一實施例，一第一負電壓幫浦的電路圖。

第3圖：依據本發明之第一實施例，一第一負電壓準位位移器的電路圖。

第4圖：依據本發明之第一實施例，該第一負電壓準位位移器之訊號的時序圖。

第5圖：依據本發明之第一實施例，一第一四相非交疊時脈產生器的電路圖。

第6圖：依據本發明之第一實施例，該第一四相非交疊時脈產生器之訊號的時序圖。

第7圖：依據本發明之一第二實施例，一負電壓電荷幫浦系統的方塊圖。

【實施方式】

【0008】請參閱第1圖，其為本發明之一第一實施例，一種負電壓電荷幫浦系統NCP的方塊圖，在本實施例中，該負電壓電荷幫浦系統NCP具有一第一負電壓產生單元100、一第二負電壓產生單元200及一回授電路300。該第一負電壓產生單元100接收一輸入電壓 V_{in} 並輸出一第一輸出負電壓 V_{o1} ，該第二負電壓產生單元200電性連接該第一負電壓產生單元100以接收該第一輸出負電壓 V_{o1} 並輸出一第二輸出負電壓 V_{o2} ，該回授電路300電性連接該第一、二負電壓產生單元100, 200，該回授電路300接收該第二負電壓幫浦210之該第二輸出負電壓 V_{o2} ，且該回授電路300輸出一回授訊號 S_f 至該第一、二負電壓產生單元100, 200。

【0009】請參閱第1圖，該第一負電壓產生單元100具有一第一負電壓幫浦110、一第一負電壓準位位移器120、一第一旁路電晶體130及一第一四相非交疊時脈產生器140，該第一負電壓幫浦110之一第一電壓輸入端 $in1$ 接收該輸入電壓 V_{in} ，且該第一負電壓幫浦110之一第一電壓輸出端 $ot1$ 輸出該第一輸出負電壓 V_{o1} 。該第一負電壓準位位移器120用以產生一第一旁路控制電壓 $S1$ ，該第一旁路電晶體130之一第一輸入端電性連接該第一負電壓幫浦110之該第一電壓輸入端 $in1$ ，該第一旁路電晶體130之一第一控制端電性連接該第一負電壓準位位移器120以接收該第一旁路控制電壓 $S1$ ，該第一旁路電晶體130之一第一輸出端電性連接該第一負電壓幫浦110之該第一電壓輸出端 $ot1$ 。該第一四相非交疊時脈產生器140電性連接該第一負電壓幫浦110及該回授電路300，且該第一四相非交疊時脈產生器140接收該回授訊號 S_f 並輸出複數個第一時脈訊號 $clk11-clk14$ 至該第一負電壓幫浦110進行控制，使該第一負電壓幫浦110輸出負電壓。

【0010】在本實施例中，該第一旁路電晶體130為一NMOS高壓電晶體，該第一旁路電晶體130之該第一輸入端為汲極，該第一旁路電晶體130之該第一控

制端為閘極，該第一旁路電晶體130之該第一輸出端為源極，且該第一輸入端僅電性連接該第一負電壓幫浦110之該第一電壓輸入端in1。

【0011】該第二負電壓產生單元200具有一第二負電壓幫浦210、一第二負電壓準位位移器220、一第二旁路電晶體230及一第二四相非交疊時脈產生器240。該第二負電壓幫浦210之一第二電壓輸入端in2電性連接該第一負電壓幫浦110之該第一電壓輸出端ot1以接收該第一輸出負電壓Vo1，且該第二負電壓幫浦210之一第二電壓輸出端ot2輸出該第二輸出負電壓Vo2。該第二負電壓準位位移器220用以產生一第二旁路控制電壓S2，該第二旁路電晶體230之一第二輸入端電性連接該第二負電壓幫浦210之該第二電壓輸入端in2，該第二旁路電晶體230之一第二控制端電性連接該第二負電壓準位位移器220以接收該第二旁路控制電壓S2，該第二旁路電晶體230之一第二輸出端電性連接該第二負電壓幫浦210之該第二電壓輸出端ot2。該第二四相非交疊時脈產生器240電性連接該第二負電壓幫浦210，且該第二四相非交疊時脈產生器240接收該回授訊號Sf並輸出複數個第二時脈訊號clk21-clk24至該第二負電壓幫浦210進行控制，使該第二負電壓幫浦210輸出負電壓。

【0012】較佳的，該第二旁路電晶體230為一NMOS高壓電晶體，該第二旁路電晶體230之該第二輸入端為汲極，該第二旁路電晶體230之該第二控制端為閘極，該第二旁路電晶體230之該第二輸出端為源極。

【0013】較佳的，由於該第一旁路電晶體130及該第二旁路電晶體230的基極(Bulk)會運作在負電壓中，因此，該第一旁路電晶體130及該第二旁路電晶體230之結構具有一深層P型井(Deep P-well)及一N型掩埋層(N+ Buried layer)做為絕緣環，以避免內部之PN介面之二極體導通。

【0014】請參閱第1及2圖，該第一負電壓幫浦110具有一第一N型電晶體111、一第一輔助電容112、一第二N型電晶體113、一第一幫浦電容114、一第三N型電晶體115、一第二輔助電容116、一第四N型電晶體117、一第二幫浦電容118及一交叉耦合電晶體對119。該第一N型電晶體111之一源極接收該輸入電壓 V_{in} ，該第一N型電晶體111之一閘極電性連接一第一節點n1，該第一N型電晶體之111一汲極電性連接一第二節點n2。該第一輔助電容112之一端接收其中之一該第一時脈訊號clk11，該第一輔助電容112之另一端電性連接該第一節點n1。該第二N型電晶體113之一閘極接收該輸入電壓 V_{in} ，該第二N型電晶體113之一源極電性連接該第一節點n1，該第二N型電晶體113之一汲極電性連接該第二節點n2。該第一幫浦電容114之一端電性連接該第二節點n2，該第一幫浦電容114之另一端接收其中之一該第一時脈訊號clk12。該第三N型電晶體115之一汲極接收該輸入電壓 V_{in} ，該第三N型電晶體115之一閘極電性連接一第三節點n3，該第三N型電晶體115之一源極電性連接一第四節點n4。該第二輔助電容116之一端接收其中之一該第一時脈訊號clk13，該第二輔助電容116之另一端電性連接該第三節點n3。該第四N型電晶體117之一閘極接收該輸入電壓 V_{in} ，該第四N型電晶體117之一汲極電性連接該第三節點n3，該第四N型電晶體117之一源極電性連接該第四節點n4。該第二幫浦電容118之一端電性連接該第四節點n4，該第二幫浦電容118之另一端接收其中之一該第一時脈訊號clk14。該交叉耦合電晶體對119電性連接該第二節點n2及該第四節點n4，且該交叉耦合電晶體對119輸出該第一輸出負電壓 V_{o1} 。

【0015】在本實施例中，該交叉耦合電晶體對119具有一第一交叉耦合電晶體119a及一第二交叉耦合電晶體119b，該第一交叉耦合電晶體119a之一源極電性

連接該第二節點n2，該第一交叉耦合電晶體119a之一閘極電性連接該第四節點n4。該第二交叉耦合電晶體119b之一汲極電性連接該第四節點n4，該第二交叉耦合電晶體119b之一閘極電性連接該第二節點n2，該第二交叉耦合電晶體119b之一源極電性連接該第一交叉耦合電晶體119a之一汲極，且該第二交叉耦合電晶體119b之該源極及該第一交叉耦合電晶體119a之該汲極輸出該第一輸出負電壓V_{o1}。

【0016】本實施例透過該些第一時脈訊號clk11-clk14的控制，讓該第一負電壓幫浦110操作在上下兩個階段，由於上下兩個階段的電路作動及訊號變化為鏡像關係，因此僅針對上階段進行說明，該些第一時脈訊號clk11-clk14的時序圖可參考第6頁。在上階段中可分為5個時段，在第1時段中，該輸入電壓V_{in}為低電位，該第一時脈訊號clk11、clk12為低電位，該第一時脈訊號clk13、clk14為高電位，此時，該第一節點n1及該第二節點n2的電位為-V_{DD}，該第三節點n3之電位為V_{DD}-V_{th}，該第四節點n4之電位為0，該第三N型電晶體115及第二交叉耦合電晶體119b導通而交換電荷，該第一N型電晶體111及該第一交叉耦合電晶體119a截止，另外，該第二N型電晶體113亦導通以確保該第一N型電晶體111及該第一交叉耦合電晶體119a完全截止。在第2時段中，該第一時脈訊號clk13降為低電位，此時，該第三節點n3之電位降為-V_{th}而截止該第三N型電晶體115，該第四N型電晶體117則稍微導通。在第3時段中，該第一時脈訊號clk14降至低電位，此時，該第三及四節點n3、n4之電位降為-V_{DD}，該第二N型電晶體113及該第四N型電晶體117導通以確保其餘之開關皆截止。在第4時段中，該第一時脈訊號clk12升至高電位，此時，該第一節點n1之電位升至-V_{th}，該第二節點n2之電位升至0。在第5時段中，該第一時脈訊號clk11升至高電位，此時，該第一節點n1之電位升至

VDD-V_{th}，該第二N型電晶體113截止，該第一N型電晶體111及該第一交叉耦合電晶體119a導通而交換電荷，藉此可讓該第一負電壓幫浦110輸出負電壓-VDD。

【0017】較佳的，由於該第一負電壓幫浦110中電晶體的基極(Bulk)都會運作在負電壓中，因此，該第一N型電晶體111、該第二N型電晶體113、該第三N型電晶體115、該第四N型電晶體117、該第一交叉耦合電晶體119a及該第二交叉耦合電晶體119b之結構具有一深層P型井(Deep P-well)及一N型掩埋層(N+ Buried layer)做為絕緣環，以避免PN介面之二極體導通。

【0018】請參閱第1圖，該第二負電壓產生單元200之該第二負電壓幫浦210的電路結構及作動皆與該第一負電壓幫浦110相同，因此不再贅述。

【0019】請參閱第1及3圖，該第一負電壓準位位移器120具有一第一高壓PMOS電晶體121、一反向器122、一第二高壓PMOS電晶體123、一第一高壓NMOS電晶體124及一第二高壓NMOS電晶體125。該第一高壓PMOS電晶體121之一源極接收一高電位電壓V_H，在本實施例中，該高電位電壓V_H為一電源電壓VDD，該第一高壓PMOS電晶體121之一閘極接收一第一準位位移控制訊號Bc1。該反向器122接收該第一準位位移控制訊號Bc1並輸出反向之該第一準位位移控制訊號Bc1，該第二高壓PMOS電晶體123之一源極接收該高電位電壓V_H，該第二高壓PMOS電晶體123之一閘極電性連接該反向器122以接收反向之該第一準位位移控制訊號。該第一高壓NMOS電晶體124之一汲極電性連接該第一高壓PMOS電晶體121之一汲極，該第一高壓NMOS電晶體124之一閘極電性連接該第二高壓PMOS電晶體123之一汲極，該第一高壓NMOS電晶體124之一源極接收一低電位電壓V_L，在本實施例中，該低電位電壓V_L為該第一負電壓幫浦110輸出之該第一輸出負電壓V_{o1}。該第二高壓NMOS電晶體125之一汲極電性連接該第二高壓

PMOS電晶體123之一汲極，第二高壓NMOS電晶體125之一閘極電性連接該第一高壓PMOS電晶體121之該汲極，該第二高壓NMOS電晶體125之一源極接收該低電位電壓VL，其中，該第二高壓PMOS電晶體123及該第二高壓NMOS電晶體125之該汲極輸出該第一旁路控制電壓S1至該第一旁路電晶體130之該閘極。

【0020】請參閱第4圖，當該第一準位位移控制訊號Bc1為高電位時，該第一高壓PMOS電晶體121及該第二高壓NMOS電晶體125截止，該第二高壓PMOS電晶體123及該第一高壓NMOS電晶體124導通，此時，輸出之該第一旁路控制電壓S1為該高電位電壓VH。而當該第一準位位移控制訊號Bc1為低電位時，該第一高壓PMOS電晶體121及該第二高壓NMOS電晶體125導通，該第二高壓PMOS電晶體123及該第一高壓NMOS電晶體124截止，此時，輸出之該第一旁路控制電壓S1為該低電位電壓VL。該第一負電壓準位位移器120用以將工作範圍由0V~VDD的該第一準位位移控制訊號Bc1轉換為工作範圍VL~VDD的該第一旁路控制電壓S1，藉此可用以控制基極(Bulk)為負電壓之該第一旁路電晶體130的導通或截止。

【0021】較佳的，由於該第一高壓NMOS電晶體124及該第二高壓NMOS電晶體125的基極(Bulk)也會運作在負電壓中，因此，該第一高壓NMOS電晶體124及該第二高壓NMOS電晶體125之結構具有一深層P型井(Deep P-well)及一N型掩埋層(N+ Buried layer)做為絕緣環，以避免PN介面之二極體導通。

【0022】請參閱第1圖，該第二負電壓產生單元200之該第二負電壓準位位移器220的電路結構及作動皆與該第一負電壓準位位移器120相同，因此不再贅述。

【0023】請參閱第1圖，透過該第一旁路控制電壓S1及該第二旁路控制電壓

S2對該第一旁路電晶體130及該第二旁路電晶體230的控制，使得該第一旁路電晶體130及該第二旁路電晶體230導通時能夠分別將該第一負電壓幫浦110及該第二負電壓幫浦210旁路，讓該負電壓電荷幫浦系統NCP能夠選擇性地使用單一個該第一負電壓幫浦110或該第二負電壓幫浦210產生負電壓，或是同時使用該第一負電壓幫浦110及該第二負電壓幫浦210產生負電壓。

【0024】請參閱第1圖，該回授電路300具有一分壓電路310、一比較器320及一壓控振盪器330，該分壓電路310電性連接該第二負電壓產生單元200以接收該第二輸出負電壓Vo2，且該分壓電路310輸出一分路電壓Vd，該比較器320電性連接該分壓電路310，該比較器320接收該分路電壓Vd及一參考電壓Vr進行比較而輸出一比較電壓Vc，該壓控振盪器330電性連接該比較器320以接收該比較電壓Vc，且該壓控振盪器330輸出該回授訊號Sf至該第一四相非交疊時脈產生器140及該第二四相非交疊時脈產生器240。透過該回授電路300之該壓控振盪器330產生之振盪訊號作為該回授訊號Sf對該第一負電壓產生單元100及該第二負電壓產生單元200進行控制能夠降低該第一負電壓幫浦110及該第二負電壓幫浦210的切換損失，而提高該負電壓電荷幫浦系統NCP的轉換效率。

【0025】請參閱第1圖，較佳的，該回授訊號Sf是分別經由一第一及閘Ad1及一第二及閘Ad2傳送至該第一四相非交疊時脈產生器140及該第二四相非交疊時脈產生器240，且該第一及閘Ad1及該第二及閘Ad2還分別接收一第一啟動訊號en1及一第二啟動訊號en2，而可透過該第一啟動訊號en1及該第二啟動訊號en2選擇性地開啟或關閉該第一負電壓產生單元100及該第二負電壓產生單元200。

【0026】請參閱第1及5圖，該第一四相非交疊時脈產生器140接收該第一及閘Ad1的輸出訊號，由於在該第一啟動訊號en1為高電位的情況下，該第一及閘

Ad1輸出訊號的電位與該回授訊號Sf相同，因此第5圖的輸入訊號由該回授訊號Sf表示。請同時參閱第6圖，藉由該第一四相非交疊時脈產生器140中的電路設計，可根據該回授訊號Sf讓該些第一時脈訊號clk11-14上緣及下緣錯開，而產生四組非交疊之該第一時脈訊號clk11-14，再由非交疊之該第一時脈訊號clk11-14控制該第一負電壓幫浦110，以避免同時導通產生的功耗。由於可達成該些第一時脈訊號clk11-14的電路設計有許多形式，因此第5圖之電路架構僅為本案之一實施例，並非本案之所限。

【0027】請參閱第7圖，其為本發明之一第二實施例，其與第一實施例的差異在於該負電壓電荷幫浦系統NCP另具有一第三負電壓產生單元400及一第四負電壓產生單元500，而可提供更大之負電壓，且透過該些旁路電晶體130、230、430、530的設置，可任意地開啟所欲使用之負電壓產生單元，讓使用上更加靈活。

【0028】本發明藉由該第一負電壓產生單元100及該第二負電壓產生單元200產生負電壓，並藉由該第一旁路電晶體130及該第二旁路電晶體230讓迴路能夠將該第一負電壓幫浦110及該第二負電壓幫浦210旁路而改變輸出之負電壓的大小，增加該負電壓電荷幫浦系統NCP的多元應用性。

【0029】本發明之保護範圍當視後附之申請專利範圍所界定者為準，任何熟知此項技藝者，在不脫離本發明之精神和範圍內所作之任何變化與修改，均屬於本發明之保護範圍。

【符號說明】

【0030】

NCP:負電壓電荷幫浦系統

100:第一負電壓產生單元

110:第一負電壓幫浦	in1:第一電壓輸入端
ot1:第一電壓輸出端	111:第一 N 型電晶體
112:第一輔助電容	113:第二 N 型電晶體
114:第一幫浦電容	115:第三 N 型電晶體
116:第二輔助電容	117:第四 N 型電晶體
118:第二幫浦電容	119:交叉耦合電晶體對
119a:第一交叉耦合電晶體	119b:第二交叉耦合電晶體
120:第一負電壓準位位移器	121:第一高壓 PMOS 電晶體
122:反向器	123:第二高壓 PMOS 電晶體
124:第一高壓 NMOS 電晶體	125:第二高壓 NMOS 電晶體
130:第一旁路電晶體	140:第一四相非交疊時脈產生器
200:第二負電壓產生單元	210:第二負電壓幫浦
in2:第二電壓輸入端	ot2:第二電壓輸出端
220:第二負電壓準位位移器	230:第二旁路電晶體
240:第二四相非交疊時脈產生器	300:回授電路
310:分壓電路	320:比較器
330:壓控振盪器	VDD:電源電壓
Vin:輸入電壓	Vo1:第一輸出負電壓
S1:第一旁路控制電壓	Sf:回授訊號
clk11-clk14:第一時脈訊號	Vo2:第二輸出負電壓
S2:第二旁路控制電壓	VH:高電位電壓
Bc1:第一準位位移控制訊號	VL:低電位電壓

n1:第一節點

n2:第二節點

n3:第三節點

n4:第四節點

Vd:分路電壓

Vr:參考電壓

Vc:比較電壓

en1:第一啟動訊號

en2:第二啟動訊號

400:第三負電壓產生單元

430:第三旁路電晶體

500:第四負電壓產生單元

530:第四旁路電晶體

clk21-clk24:第二時脈訊號

GND:接地電位

【發明申請專利範圍】

【請求項1】 一種負電壓電荷幫浦系統，其包含：

一第一負電壓產生單元，具有一第一負電壓幫浦、一第一負電壓準位位移器、一第一旁路電晶體及一第一四相非交疊時脈產生器，該第一負電壓幫浦之一第一電壓輸入端接收一輸入電壓，且該第一負電壓幫浦之一第一電壓輸出端輸出一第一輸出負電壓，該第一負電壓準位位移器用以產生一第一旁路控制電壓，該第一旁路電晶體之一第一輸入端電性連接該第一負電壓幫浦之該第一電壓輸入端，該第一旁路電晶體之一第一控制端電性連接該第一負電壓準位位移器以接收該第一旁路控制電壓，該第一旁路電晶體之一第一輸出端電性連接該第一負電壓幫浦之該第一電壓輸出端，該第一四相非交疊時脈產生器電性連接該第一負電壓幫浦，且該第一四相非交疊時脈產生器接收一回授訊號並輸出複數個第一時脈訊號至該第一負電壓幫浦進行控制；

一第二負電壓產生單元，具有一第二負電壓幫浦、一第二負電壓準位位移器、一第二旁路電晶體及一第二四相非交疊時脈產生器，該第二負電壓幫浦之一第二電壓輸入端電性連接該第一負電壓幫浦之該第一電壓輸出端以接收該第一輸出負電壓，且該第二負電壓幫浦之一第二電壓輸出端輸出一第二輸出負電壓，該第二負電壓準位位移器用以產生一第二旁路控制電壓，該第二旁路電晶體之一第二輸入端電性連接該第二負電壓幫浦之該第二電壓輸入端，該第二旁路電晶體之一第二控制端電性連接該第二負電壓準位位移器以接收該第二旁路控制電壓，該第二旁路電晶體之一第二輸出端電性連接該第二負電壓幫浦之該第二電壓輸出端，該第二四相非交疊時脈產生器電性連接該第二負電壓幫浦，且該第二四相非交疊時脈產生器接收該回授訊號並輸出複數個第二時脈訊號至該第

二負電壓幫浦進行控制；以及

一回授電路，電性連接該第一、二負電壓產生單元，該回授電路接收該第二負電壓幫浦之該第二輸出負電壓，且該回授電路輸出該回授訊號至該第一、二四相非交疊時脈產生器。

【請求項2】如請求項1之負電壓電荷幫浦系統，其中該第一旁路電晶體為一NMOS高壓電晶體，該第一旁路電晶體之該第一輸入端為汲極，該第一旁路電晶體之該第一控制端為閘極，該第一旁路電晶體之該第一輸出端為源極，且該第一輸入端僅電性連接該第一負電壓幫浦之該第一電壓輸入端。

【請求項3】如請求項2之負電壓電荷幫浦系統，其中該第二旁路電晶體為一NMOS高壓電晶體，該第二旁路電晶體之該第二輸入端為汲極，該第二旁路電晶體之該第二控制端為閘極，該第二旁路電晶體之該第二輸出端為源極。

【請求項4】如請求項3之負電壓電荷幫浦系統，其中該第一、二旁路電晶體之結構具有一深層P型井(Deep P-well)及一N型掩埋層(N+ Buried layer)。

【請求項5】如請求項1之負電壓電荷幫浦系統，其中該第一負電壓準位位移器具有一第一高壓PMOS電晶體、一反向器、一第二高壓PMOS電晶體、一第一高壓NMOS電晶體及一第二高壓NMOS電晶體，該第一高壓PMOS電晶體之一源極接收一高電位電壓，該第一高壓PMOS電晶體之一閘極接收一第一準位位移控制訊號，該反向器接收該第一準位位移控制訊號並輸出反向之該第一準位位移控制訊號，該第二高壓PMOS電晶體之一源極接收該高電位電壓，該第二高壓PMOS電晶體之一閘極電性連接該反向器以接收反向之該第一準位位移控制訊號，該第一高壓NMOS電晶體之一汲極電性連接該第一高壓PMOS電晶體之一汲極，該第一高壓NMOS電晶體之一閘極電性連接該第二高壓PMOS電晶體之一汲極。

極，該第一高壓NMOS電晶體之一源極接收一低電位電壓，該第二高壓NMOS電晶體之一汲極電性連接該第二高壓PMOS電晶體之一汲極，第二高壓NMOS電晶體之一閘極電性連接該第一高壓PMOS電晶體之該汲極，該第二高壓NMOS電晶體之一源極接收該低電位電壓，其中，該第二高壓PMOS電晶體及該第二高壓NMOS電晶體之該汲極輸出該第一旁路控制電壓。

【請求項6】如請求項5之負電壓電荷幫浦系統，其中該第一、二高壓NMOS電晶體之結構具有一深層P型井(Deep P-well)及一N型掩埋層(N+ Buried layer)。

【請求項7】如請求項1之負電壓電荷幫浦系統，其中該第一負電壓幫浦具有一第一N型電晶體、一第一輔助電容、一第二N型電晶體、一第一幫浦電容、一第三N型電晶體、一第二輔助電容、一第四N型電晶體、一第二幫浦電容及一交叉耦合電晶體對，該第一N型電晶體之一源極接收該輸入電壓，該第一N型電晶體之一閘極電性連接一第一節點，該第一N型電晶體之一汲極電性連接一第二節點，該第一輔助電容之一端接收其中之一該第一時脈訊號，該第一輔助電容之另一端電性連接該第一節點，該第二N型電晶體之一閘極接收該輸入電壓，該第二N型電晶體之一源極電性連接該第一節點，該第二N型電晶體之一汲極電性連接該第二節點，該第一幫浦電容之一端電性連接該第二節點，該第一幫浦電容之另一端接收其中之一該第一時脈訊號，該第三N型電晶體之一汲極接收該輸入電壓，該第三N型電晶體之一閘極電性連接一第三節點，該第三N型電晶體之一源極電性連接一第四節點，該第二輔助電容之一端接收其中之一該第一時脈訊號，該第二輔助電容之另一端電性連接該第三節點，該第四N型電晶體之一閘極接收該輸入電壓，該第四N型電晶體之一汲極電性連接該第三節點，該第四N型電晶體之一源極電性連接該第四節點，該第二幫浦電容之一端電性連接該第四節點，

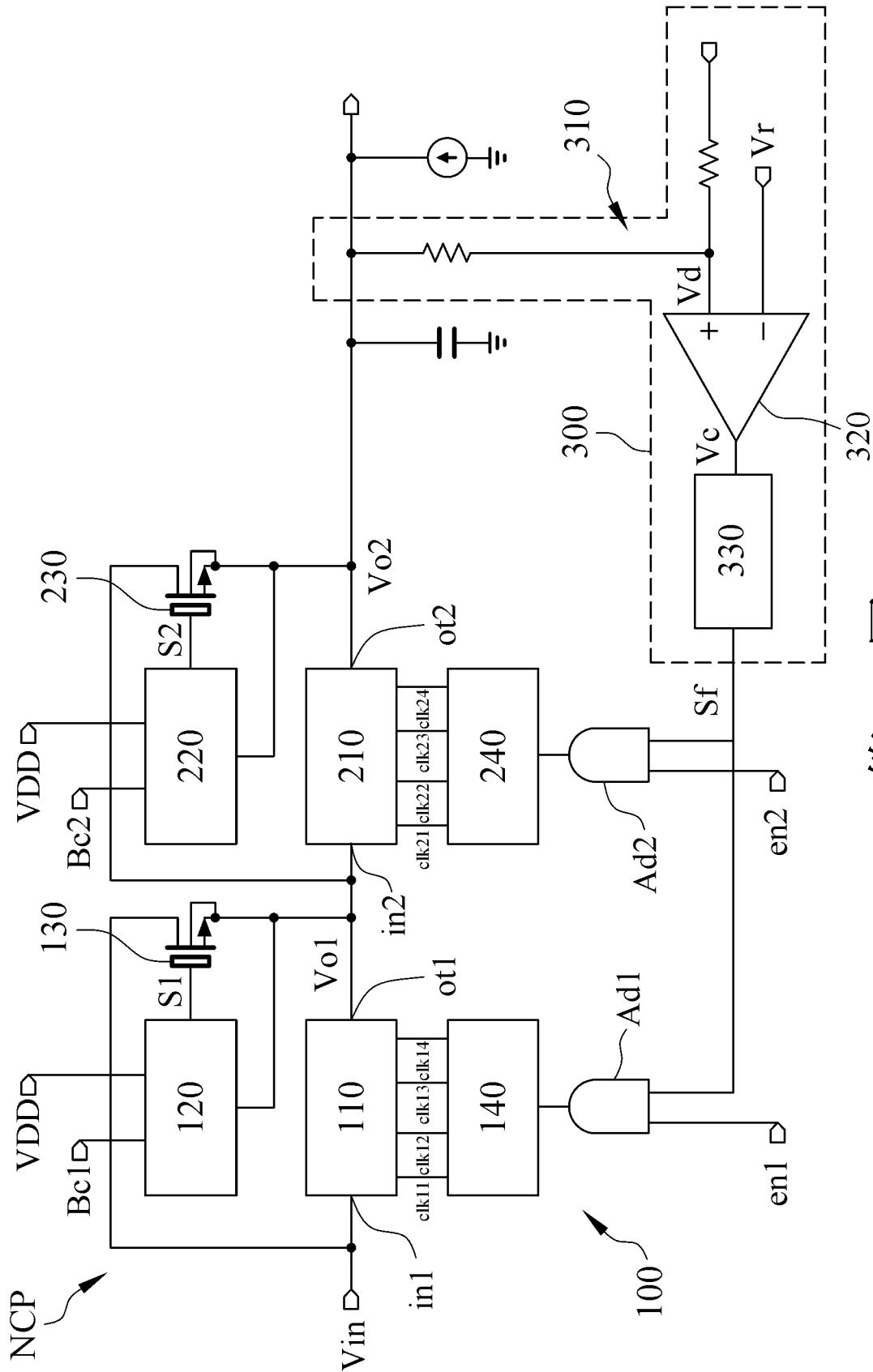
該第二幫浦電容之另一端接收其中之一該第一時脈訊號，該交叉耦合電晶體對電性連接該第二節點及該第四節點，且該交叉耦合電晶體對輸出該第一輸出負電壓。

【請求項8】如請求項7之負電壓電荷幫浦系統，其中該交叉耦合電晶體對具有一第一交叉耦合電晶體及一第二交叉耦合電晶體，該第一交叉耦合電晶體之一源極電性連接該第二節點，該第一交叉耦合電晶體之一閘極電性連接該第四節點，該第二交叉耦合電晶體之一汲極電性連接該第四節點，該第二交叉耦合電晶體之一閘極電性連接該第二節點，該第二交叉耦合電晶體之一源極電性連接該第一交叉耦合電晶體之一汲極，且該第二交叉耦合電晶體之該源極及該第一交叉耦合電晶體之該汲極輸出該第一輸出負電壓。

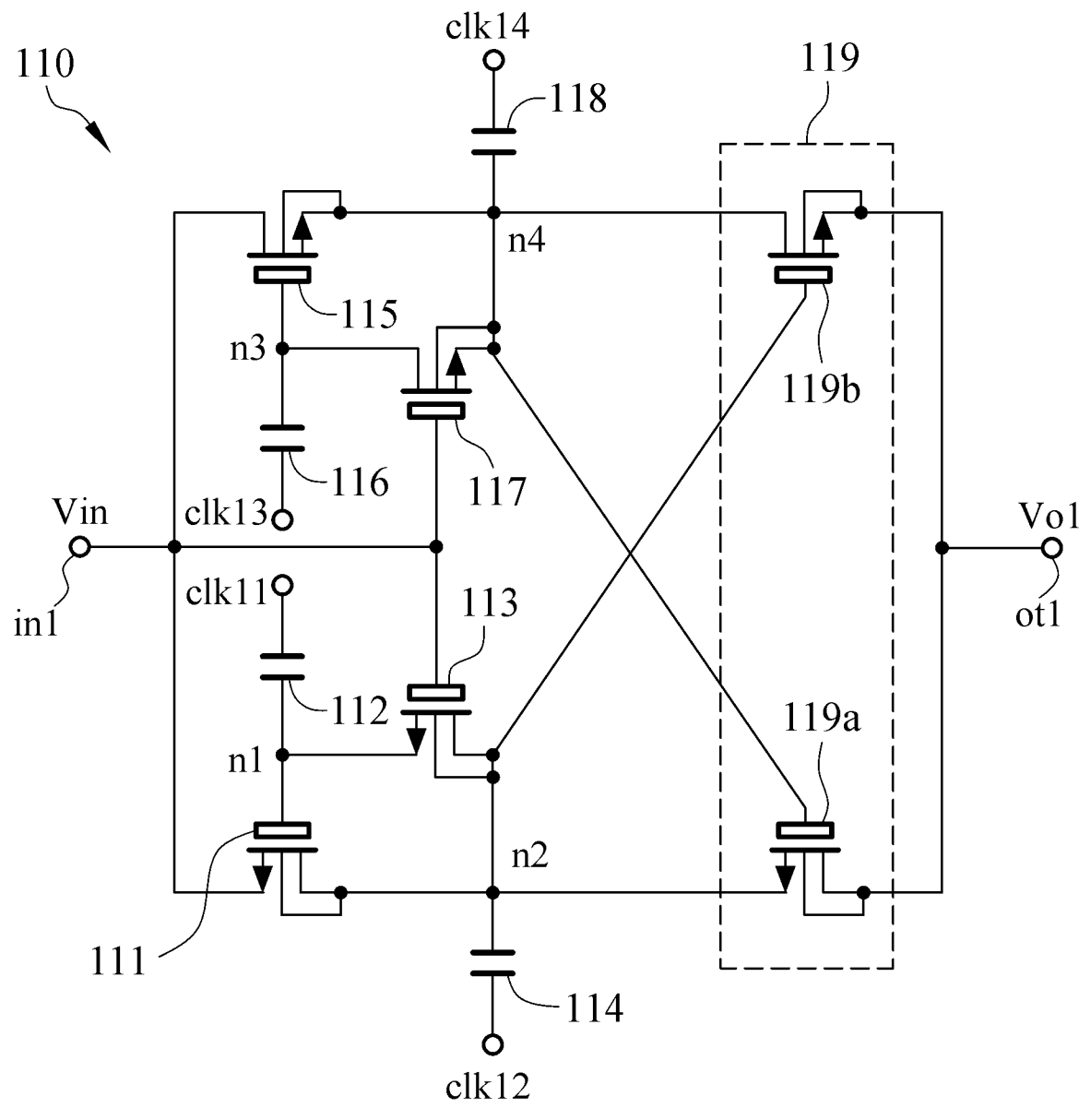
【請求項9】如請求項1之負電壓電荷幫浦系統，其中該回授電路具有一分壓電路、一比較器及一壓控振盪器，該分壓電路電性連接該第二負電壓產生單元以接收該第二輸出負電壓，且該分壓電路輸出一分路電壓，該比較器電性連接該分壓電路，該比較器接收該分路電壓及一參考電壓進行比較而輸出一比較電壓，該壓控振盪器電性連接該比較器以接收該比較電壓，且該壓控振盪器輸出該回授訊號至該第一四相非交疊時脈產生器及該第二四相非交疊時脈產生器。

【請求項10】如請求項9之負電壓電荷幫浦系統，其中該第一四相非交疊時脈產生器根據該回授訊號產生四組非交疊之該第一時脈訊號。

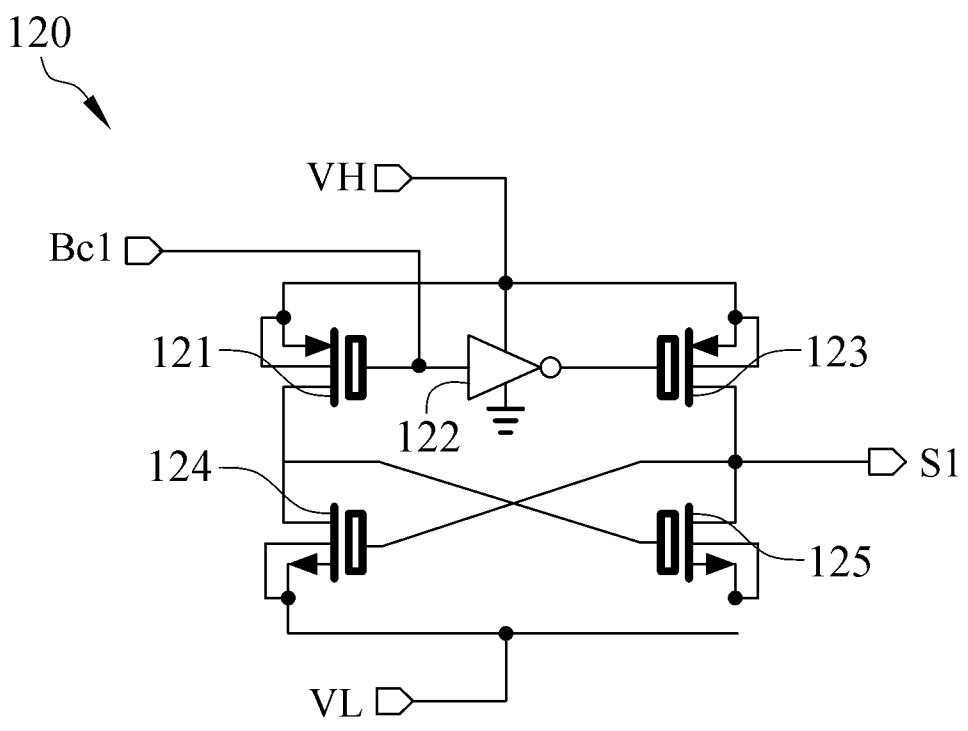
【發明圖式】



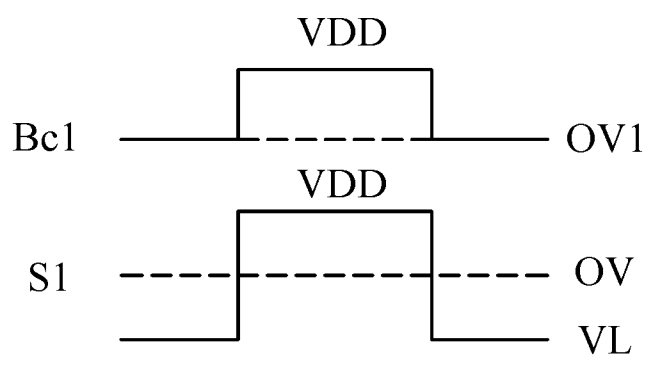
第 1 圖



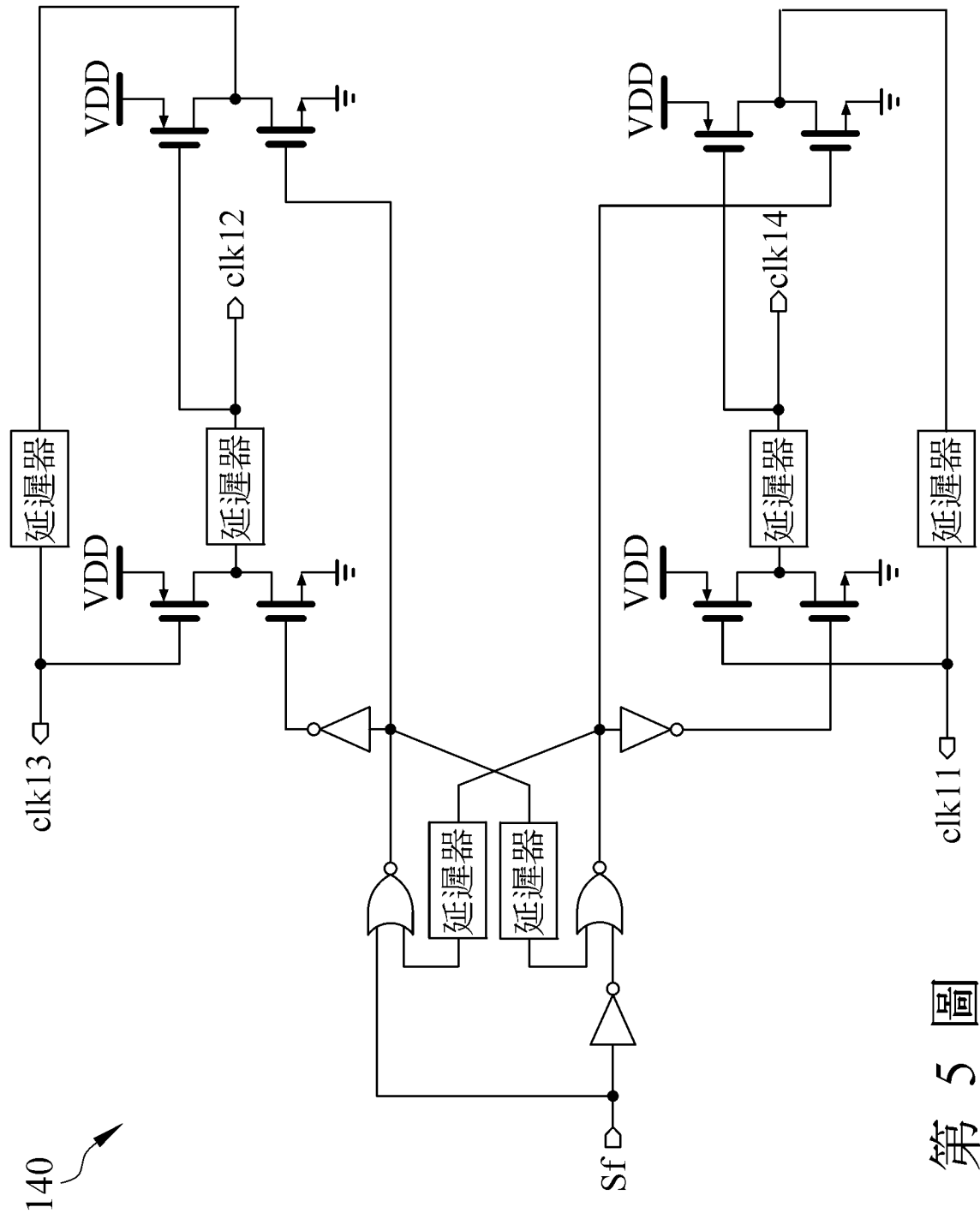
第 2 圖



第 3 圖

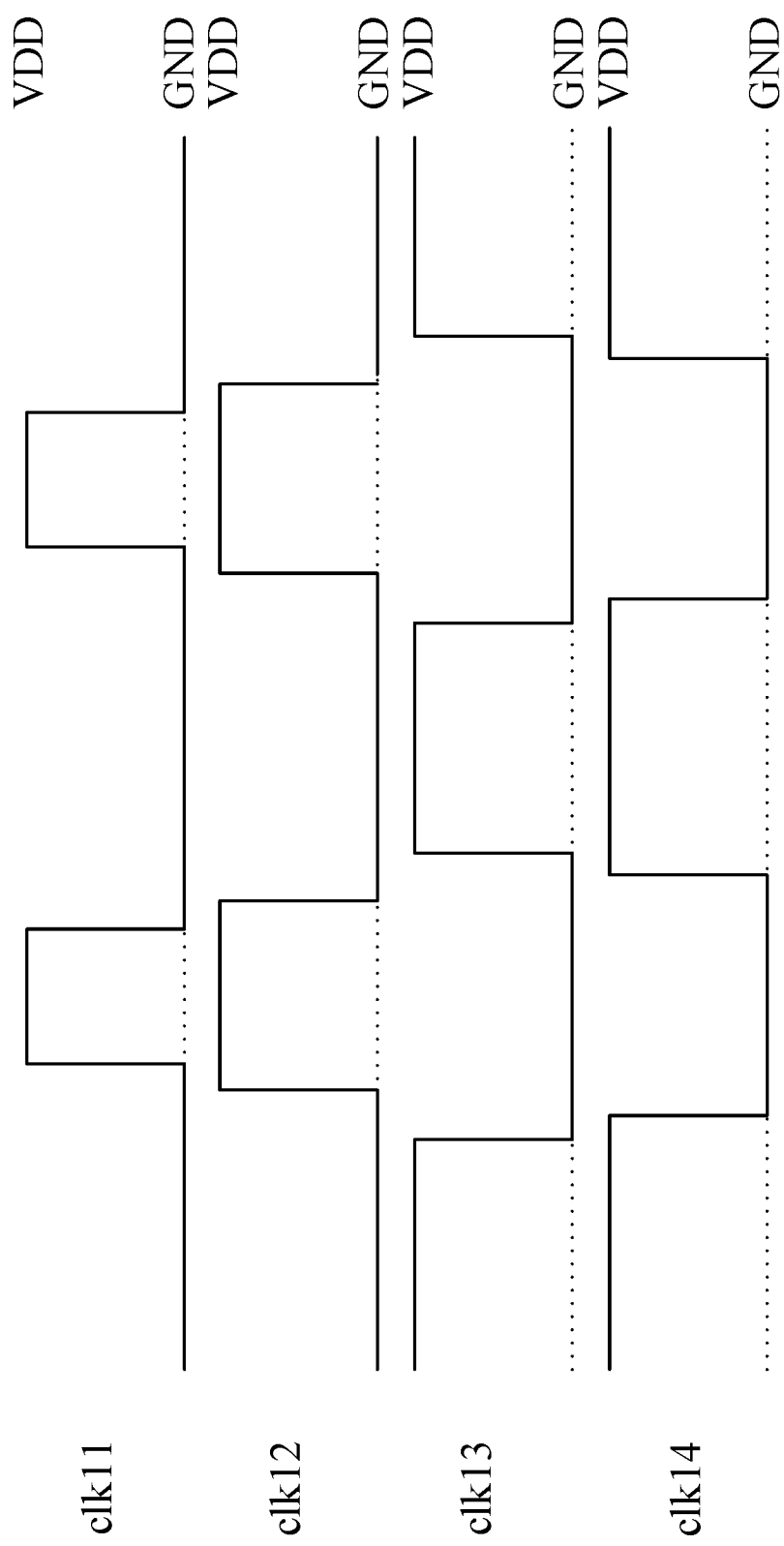


第 4 圖

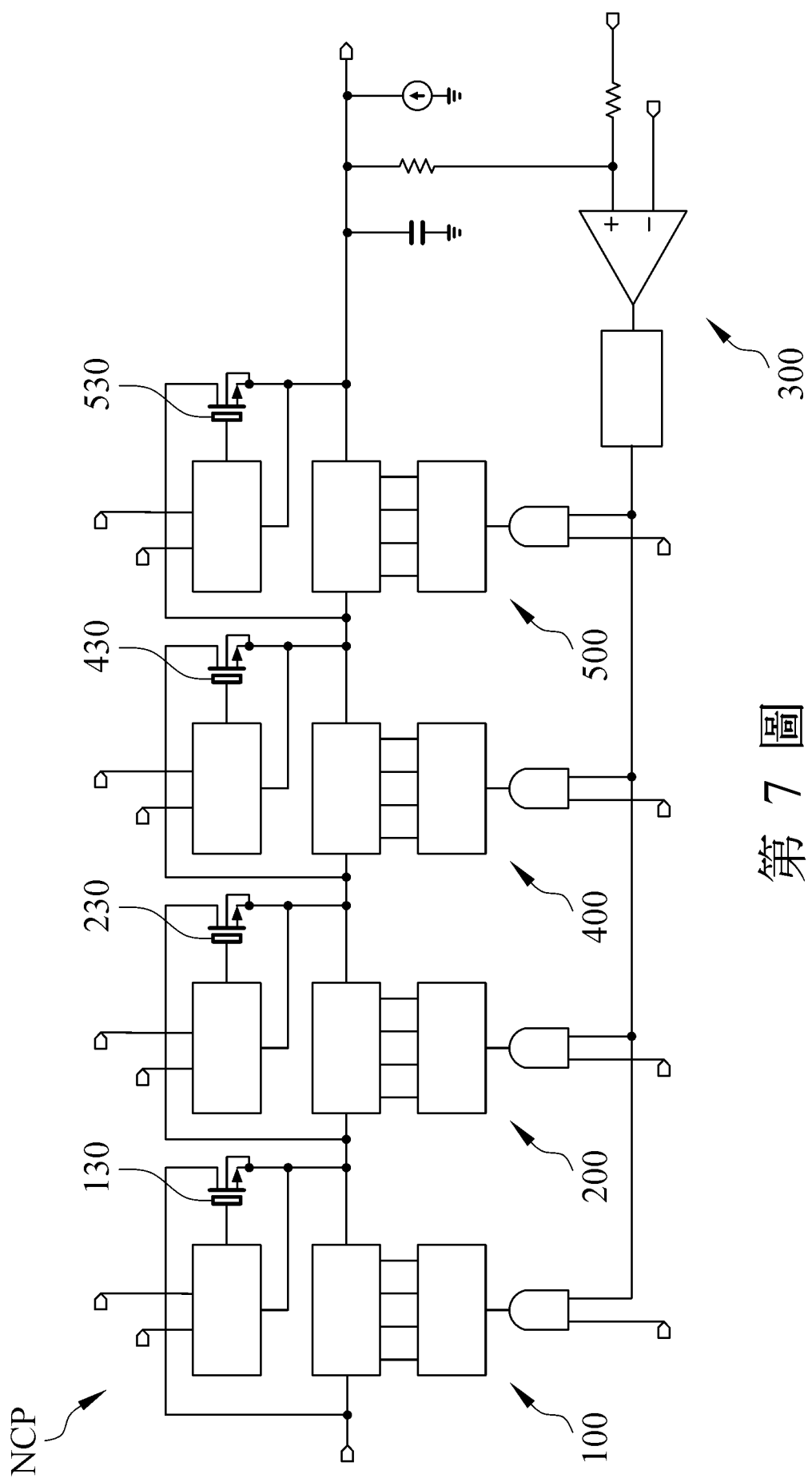


第 5 圖

140 ↗



第 6 圖



第 7 圖