

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局

(43) 国際公開日  
2024年7月25日(25.07.2024)



(10) 国際公開番号

WO 2024/154421 A1

(51) 国際特許分類:

G01B 7/16 (2006.01)

G01B 7/28 (2006.01)

京都港区西新橋三丁目7番1号 株式会社ジャパンディスプレイ内 Tokyo (JP).

(21) 国際出願番号:

PCT/JP2023/040752

(74) 代理人: 弁理士法人スズエ国際特許事務所(S & S INTERNATIONAL PPC); 〒1050001 東京都港区虎ノ門一丁目12番9号 スズエ・アンド・スズエビル Tokyo (JP).

(22) 国際出願日:

2023年11月13日(13.11.2023)

(25) 国際出願の言語:

日本語

(26) 国際公開の言語:

日本語

(30) 優先権データ:

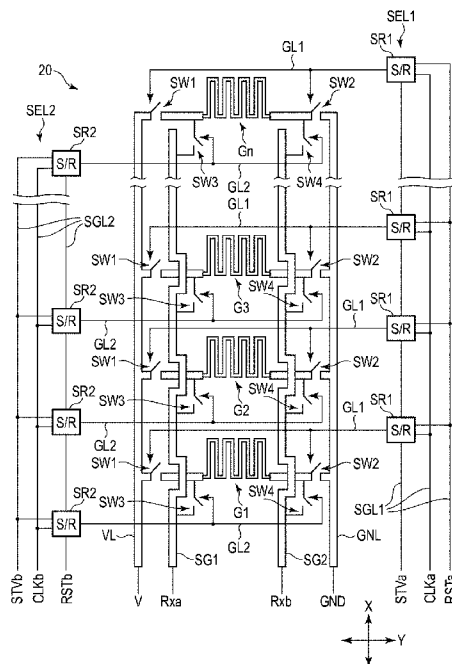
特願 2023-005121 2023年1月17日(17.01.2023) JP

(71) 出願人: 株式会社ジャパンディスプレイ(JAPAN DISPLAY INC.) [JP/JP]; 〒1050003 東京都港区西新橋三丁目7番1号 Tokyo (JP).

(72) 発明者: 上原 利範(UEHARA, Toshinori); 〒1050003 東京都港区西新橋三丁目7番1号 株式会社ジャパンディスプレイ内 Tokyo (JP). 中野 史掘(NAKANO, Fumihoru); 〒1050003 東

(54) Title: STRAIN DETECTION DEVICE

(54) 発明の名称: 歪検出装置



(57) Abstract: A strain detection device according to an embodiment of the present invention comprises: a plurality of strain gauges G1-Gn arranged in a line at intervals; a power line VL, a ground line GNL, a first signal line SG1, and a second signal line SG2 each extending along the row of the strain gauges; a plurality of first open/close switches SW1 connected between one end of the respective strain gauges and the power line; a plurality of second open/close switches SW2 connected between the other end of the respective strain gauges and the ground line; a plurality of third open/close switches SW3 connected between the one end of the respective strain gauges and the first signal line; and a plurality of fourth open/close switches SW4 connected between the other end of the respective strain gauges and the second signal line.

(57) 要約: 実施形態に係る歪検出装置は、間隔を置いて一列に並んで設けられた複数の歪ゲージG1~Gnと、それぞれ歪ゲージの列に沿って延在する電源線VL、グランド線GNL、第1信号線SG1、および第2信号線SG2と、各歪ゲージの一端と電源線との間に接続された複数の第1開閉スイッチSW1と、各歪ゲージの他端とグランド線との間に接続された複数の第2開閉スイッチSW2と、各歪ゲージの一端と第1信号線との間に接続された複数の第3開閉スイッチSW3と、各歪ゲージの他端と第2信号線との間に接続された複数の第4開閉スイッチSW4と、を備えている。

[続葉有]

SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,  
UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第21条(3))

## 明 細 書

発明の名称：歪検出装置

### 技術分野

[0001] 本発明の実施形態は、歪検出装置に関する。

### 背景技術

[0002] 歪検出装置の一例として、フレキシブルなフィルム状あるいはシート状の歪ゲージセンサが知られている。歪ゲージセンサは、帯状のフレキシブルなシート基材の上に並んで設けられた複数の歪ゲージと、これらの歪ゲージに通電するための複数本の信号線と、を有している。歪ゲージセンサを湾曲した被検体に巻き付け、各歪ゲージの抵抗値を検出することにより、被検体の湾曲形状を検知することができる。

通常、歪ゲージセンサにおいては、複数の歪ゲージの全てに通電した状態で歪検知が行われる。そのため、歪ゲージセンサは、検知時の消費電力が大きくなり易い。また、上記歪ゲージセンサでは、全ての歪ゲージに個別の信号線が接続されている。そのため、配線の占める面積が大きく、センサの小型化の妨げとなる。

### 先行技術文献

#### 特許文献

[0003] 特許文献1：特開昭60－67804号公報

特許文献2：特開平2－80902号公報

### 発明の概要

#### 発明が解決しようとする課題

[0004] この発明の実施形態の課題は、消費電力の低減および小型化を図ることが可能な歪検出装置を提供することにある。

#### 課題を解決するための手段

[0005] 実施形態に係る歪検出装置は、それぞれ一端および他端を有し、間隔を置いて一列に並んで設けられた複数の歪ゲージと、それぞれ前記複数の歪ゲー

ジの列に沿って延在する電源線、グランド線、第 1 信号線、および第 2 信号線と、それぞれ前記複数の歪ゲージの前記一端と前記電源線との間に接続された複数の第 1 開閉スイッチと、それぞれ前記複数の歪ゲージの前記他端と前記グランド線との間に接続された複数の第 2 開閉スイッチと、それぞれ前記複数の歪ゲージの前記一端と前記第 1 信号線との間に接続された複数の第 3 開閉スイッチと、それぞれ前記複数の歪ゲージの前記他端と前記第 2 信号線との間に接続された複数の第 4 開閉スイッチと、を備えている。

### 図面の簡単な説明

[0006] [図1]図 1 は、第 1 実施形態に係る歪ゲージセンサ装置の斜視図。

[図2]図 2 は、前記歪ゲージセンサ装置のゲージパターンおよび配線パターンを模式的に示す平面図。

[図3]図 3 は、前記歪ゲージセンサ装置のセンサシートを示す平面図。

[図4]図 4 は、図 3 の線 A－A に沿った前記センサシートの断面図。

[図5]図 5 は、図 3 の線 B－B に沿った前記センサシートの断面図。

[図6]図 6 は、前記歪ゲージセンサ装置のコントローラのブロック図。

[図7]図 7 は、前記コントローラのアナログフロントエンドにおける差分検出回路の回路図。

[図8]図 8 は、前記歪ゲージセンサ装置のスリープモード時の各種信号のタイミングチャート。

[図9]図 9 は、前記歪ゲージセンサ装置のアクティブモード時の各種信号のタイミングチャート。

[図10]図 10 は、被検体の周面に設置した状態の前記歪ゲージセンサ装置の一部を模式的に示す図。

[図11]図 11 は、前記センサシートの等価回路を模式的に示す図。

[図12]図 12 は、第 2 実施形態に係る歪ゲージセンサ装置のセンサシートを示す平面図。

[図13]図 13 は、図 12 の線 C－C に沿った前記センサシートの断面図。

[図14]図 14 は、図 12 の線 D－D に沿った前記センサシートの断面図。

[図15]図 1 5 は、第 3 実施形態に係る歪ゲージセンサ装置の斜視図。

[図16]図 1 6 は、第 3 実施形態に係る前記歪ゲージセンサ装置におけるセンサシートの基端部と中継基板とを模式的に示す斜視図。

[図17]図 1 7 は、第 3 実施形態に係る前記歪ゲージセンサ装置における第 1 センサシートおよび第 2 センサシートのゲージパターンおよび配線パターンを模式的に示す平面図。

[図18]図 1 8 は、第 3 実施形態に係る前記歪ゲージセンサ装置のコントローラのブロック図。

[図19]図 1 9 は、前記コントローラのアナログフロントエンドに含まれる差分検出回路の回路図。

[図20]図 2 0 は、第 3 実施形態に係る前記歪ゲージセンサ装置のスリープモード時の各種信号のタイミングチャート。

[図21]図 2 1 は、第 3 実施形態に係る前記歪ゲージセンサ装置のアクティブモード時の各種信号のタイミングチャート。

[図22]図 2 2 は、被検体の周面に設置した状態の前記歪ゲージセンサ装置の一部を模式的に示す図。

[図23]図 2 3 は、前記第 1 センサシートおよび第 2 センサシートの等価回路を模式的に示す図。

[図24]図 2 4 は、第 4 実施形態に係る歪ゲージセンサ装置における第 1 センサシートおよび第 2 センサシートのゲージパターンおよび配線パターンを模式的に示す平面図。

[図25]図 2 5 は、第 5 実施形態に係る歪ゲージセンサ装置における第 1 センサシートおよび第 2 センサシートのゲージパターンおよび配線パターンを模式的に示す平面図。

[図26]図 2 6 は、第 6 実施形態に係る歪ゲージセンサ装置における第 1 センサシートおよび第 2 センサシートのゲージパターンおよび配線パターンを模式的に示す平面図。

**発明を実施するための形態**

[0007] 以下、図面を参照しながら、この発明の実施形態について詳細に説明する。

なお、開示はあくまで一例にすぎず、当業者において、発明の主旨を保つての適宜変更であって容易に想到し得るものについては、当然に本発明の範囲に含有されるものである。また、図面は説明をより明確にするため、実際の態様に比べ、各部の幅、厚さ、形状等について模式的に表される場合があるが、あくまで一例であって、本発明の解釈を限定するものではない。また、本明細書と各図において、既出の図に関して前述したものと同様の要素には、同一の符号を付して、詳細な説明を適宜省略することがある。

[0008] (第1実施形態)

歪検出装置の一例として、第1実施形態に係る歪ゲージセンサ装置について詳細に説明する。図1は、第1実施形態に係る歪ゲージセンサ装置の斜視図である。

図示のように、第1実施形態に係る歪ゲージセンサ装置10は、片面型の歪ゲージセンサを構成している。歪ゲージセンサ装置10は、細長い帯状のフレキシブルなベース基板44と、ベース基板44の片面に貼付されたセンサシート20と、フレキシブル配線板(FPC)14を介してセンサシート20に接続された中継基板(駆動回路基板)12と、を備えている。一例では、ベース基板44は、ポリエチレンテレフタレート(PET)、ポリイミド等の樹脂で厚さ0.3~0.5mm程度に形成されている。

センサシート20は、細長い帯状のフレキシブルなシート基材22とシート基材22の片面の側に設けられた導体パターンとを有している。導体パターンは、複数の歪ゲージG1~Gnを含んでいる。複数の歪ゲージG1~Gnは、シート基材22の長手方向Xの一端から他端に亘り所定の間隔を置いて長手方向Xに一行に並んで設けられている。

なお、図において、センサシート20の長手方向X、幅方向Yは、互いに直交する2方向を示している。これらの方向は、90度以外の角度で交差していてもよい。

[0009] 図2は、センサシート20の歪ゲージおよび配線パターンを模式的に示す平面図である。図示のように、センサシート20の導体パターンは、複数の歪ゲージG1～Gnを有している。複数の歪ゲージG1～Gnは、センサシート20の長手方向Xに間隔を置いて一列に並んで設けられている。歪ゲージG1～Gnの各々は、幅方向Yに蛇腹状に延在し、幅方向Yの一端および他端を有している。各歪ゲージG1～Gnは、歪に応じた抵抗変化を生じる。

[0010] 導体パターンは、それぞれ歪ゲージG1～Gnの列に沿って長手方向Xに延在している電源線VL、グランド線GNL、第1信号線SG1、および第2信号線SG2を有している。第1信号線SG1および電源線VLは、歪ゲージG1～Gnの一端の側に位置し、更に、電源線VLは、第1信号線SG1の幅方向Yの外側に離間して位置している。第2信号線SG2およびグランド線GNLは、歪ゲージG1～Gnの他端の側に位置し、更に、グランド線GNLは、第2信号線SG2の幅方向Yの外側に離間して位置している。

歪ゲージG1～Gnの一端は、それぞれ第1開閉スイッチSW1を介して電源線VLに接続されている。歪ゲージG1～Gnの他端は、それぞれ第2開閉スイッチSW2を介してグランド線GNLに接続されている。更に、歪ゲージG1～Gnの一端は、それぞれ第3開閉スイッチSW3を介して第1信号線SG1に接続されている。歪ゲージG1～Gnの他端は、それぞれ第4開閉スイッチSW4を介して第2信号線SG2に接続されている。

[0011] センサシート20は、各歪ゲージG1～Gnの第1開閉スイッチSW1および第2開閉スイッチSW2を切り替えるための第1セクタSEL1、および各歪ゲージG1～Gnの第3開閉スイッチSW3および第4開閉スイッチSW4を切り替えるための第2セクタSEL2を備えている。第1セクタSEL1は、グランド線GNLの側に長手方向Xに並んで設けられ歪ゲージG1～Gnにそれぞれ対応する複数のシフトレジスタ(S/R)SR1と、複数のシフトレジスタSR1に信号(RSTa、CLKa、STVa)を入力するための3本の信号線SGL1と、各シフトレジスタSR1の出力

信号を対応する第1開閉スイッチSW1および第2開閉スイッチSW2に入力するためのゲート線GL1と、を有している。

[0012] 第2セクタSEL2は、電源線VLの側に長手方向Xに並んで設けられ歪ゲージG1～Gnにそれぞれ対応する複数のシフトレジスタ(S/R)SR2と、複数のシフトレジスタSR2に信号(RSTb、CLKb、STVb)を入力するための3本の信号線SGL2と、各シフトレジスタSR2の出力信号を対応する第3開閉スイッチSW3および第4開閉スイッチSW4に入力するためのゲート線GL2と、を有している。

[0013] センサシートの配線構造について詳細に説明する。

図3は、センサシートの配線構造をより詳細に示す平面図、図4は、図3の線A-Aに沿ったセンサシートの断面図、図5は、図3の線B-Bに沿ったセンサシートの断面図である。

図3および図4に示すように、センサシート20において、シート基材22の表面上にゲート線GL1、GL2が設けられている。ゲート線GL1、GL2に重ねて、シート基材22の表面上に層間膜24が積層されている。層間膜24の上に、半導体層SCおよび導電層が形成されている。導電層は、歪ゲージG1～Gnの配線パターン、電源線VL、グランド線GNLを形成している。各半導体層SCは、層間膜24を挟んで、ゲート線GL1、GL2からなるゲートに対向している。電源線VLから分岐して歪ゲージGの一端に繋がる分岐配線は、途中で分断され、各分岐配線の分断側の端部は、半導体層SCに重なって位置し、それぞれソース電極およびドレイン電極を構成している。このように、ゲート、半導体層SC、ソース電極およびドレイン電極により薄膜トランジスタ(TFT)を構成している。これらのTFTは、第1開閉スイッチSW1、第2開閉スイッチSW2、第3開閉スイッチSW3、第4開閉スイッチSW4を構成している。

[0014] 導電層に重ねて、層間膜24の上に層間膜26が積層されている。層間膜26の上に第1および第2信号線SG1、SG2が形成され、更に、第1および第2信号線SG1、SG2に重ねて、層間膜26の上に保護膜28が積

層されている。第1信号線SG1の複数箇所から分岐した分岐配線は、コンタクトホールCH1により歪ゲージGの一端部に接続されている。すなわち、第1信号線SG1は、コンタクトホールCH1、分岐配線、第3開閉スイッチSW3を介して歪ゲージGの一端に接続される。同様に、第2信号線SG2の複数箇所から分岐した分岐配線は、コンタクトホールCH2により歪ゲージGの他端部に接続されている。すなわち、第2信号線SG2は、コンタクトホールCH2、分岐配線、第4開閉スイッチSW4を介して歪ゲージGの他端に接続される。

[0015] 次に、上記のように構成されたセンサシート20を駆動する駆動回路（コントローラ）について説明する。図6は、歪ゲージセンサ装置10の駆動回路（コントローラ）を模式的に示すブロック図、図7は、アナログフロントエンドにおける差分検出回路の回路図である。

図6に示すように、中継基板（駆動回路基板）12に設けられた駆動回路40は、アナログフロントエンド（AFE：信号調整回路）30、信号発生器32、タイミングコントローラ34、通信インターフェース36などを有している。

[0016] 通信インターフェース36は、外部のホストコントローラ38に無線あるいは有線接続され、ホストコントローラ38から駆動信号（setting）を受けるとともに、検出データ（Data）をホストコントローラ38に送信する。

タイミングコントローラ34は、駆動信号（setting）に応じて、信号発生器32およびアナログフロントエンド30に駆動信号を出力する。

信号発生器32は、タイミングコントローラ34からの駆動信号に応じて、クロック信号CLKa、リセット信号RSTa、データ信号STVaを発生し、シフトレジスタSR1に各信号CLKa、RSTa、STVaを入力する。同時に、信号発生器32は、クロック信号CLKb、リセット信号RSTb、データ信号STVbを発生し、シフトレジスタSR2に各信号CLKb、RSTb、STVbを入力する。

[0017] アナログフロントエンド30は、読み出し回路、A-D変換器、デジタル

フィルタ等を含んでいる。図7に示すように、本実施形態によれば、アナログフロントエンド30は、差分検出回路（減算回路）30aを含んでいる。アナログフロントエンド30は、駆動信号に応じて、各歪ゲージG1～Gnから送られた検出信号RXa、RXbを信号調整（増幅、AD変換、フィルタリング）し、通信インターフェース36に出力する。この際、曲率半径の計算には各歪ゲージGの電圧降下値が必要となるため、差分検出回路30aによりそれぞれの歪ゲージG1～Gnの検出値Rx a、Rx bの差分を取って信号出力する。

ホストコントローラ38は、通信インターフェース36から送られた出力信号（データ）を読み取り、データ成形、曲面計算等の演算処理を行い、センサシート20により検出された被検体の歪、曲面形状等を算出する。

[0018] 次に、歪ゲージセンサ装置10の動作モードについて説明する。

図8は、スリープモード（第1動作モード）で動作する際の信号出力を示すタイミングチャート、図9は、アクティブモード（第2動作モード）で動作する際の信号出力を示すタイミングチャートである。

図8に示すように、スリープモードにおいては、電源および信号線をスキラン駆動することにより、歪ゲージG1～Gnに順次電位を供給し、歪ゲージG1～Gnの検出値を順次読取る。詳細には、ホストコントローラ38からの指示に応じて、駆動回路40は、クロック信号CLK aを全シフトレジスタSR1に入力する。また、駆動回路40は、当該クロック信号CLK aに同期してリセット信号RST aを全シフトレジスタSR1に入力する。これにより、第1セクタSEL1の全シフトレジスタSR1がリセットされる。その後、駆動回路40は、シフトレジスタのスタートパルスたるデータ信号STV aを初段のシフトレジスタSR1（歪ゲージG1に対応するシフトレジスタ）に入力する。これにより、初段のシフトレジスタSR1は、一定時間、オン信号を第1開閉スイッチSW1および第2開閉スイッチSW2に出力し、第1開閉スイッチSW1および第2開閉スイッチSW2を一定時間、オン（閉）とする。一定時間経過後、オン信号がオフとなり、第1開閉

スイッチSW1および第2開閉スイッチSW2がオフ（開）に切り換わる。第1開閉スイッチSW1および第2開閉スイッチSW2がオンの間、歪ゲージG1は、電源線VLおよびグランド線GNLに繋がり、電源電圧が印加される。これにより、一定時間、歪ゲージG1に電流が流れる。

[0019] その後、初段のシフトレジスタSR1から2段目のシフトレジスタSR1（歪ゲージG2に対応するシフトレジスタ）に入力信号が入力される。当該入力信号は、初段のシフトレジスタSR1に入力されるデータ信号STVaに相当するものであって、これにより、2段目のシフトレジスタSR1は、一定時間、オン信号を第1開閉スイッチSW1および第2開閉スイッチSW2に出力し、第1開閉スイッチSW1および第2開閉スイッチSW2を一定時間、オン（閉）とする。第1開閉スイッチSW1および第2開閉スイッチSW2がオンの間、歪ゲージG2に電源電圧が印加され、一定時間、歪ゲージG2に電流が流れる。

以後、上記と同様にして、1フレーム（次にリセット信号RSTaが入力されるまでの期間）に亘って、初段目～n段目のシフトレジスタSR1に順次、上述の如き入力信号が入力され、第1開閉スイッチSW1および第2開閉スイッチSW2が順次オンとなり、歪ゲージG3～Gnに順々に電源電圧が印加される。

[0020] また、駆動回路40は、電源のスキャン駆動に同期して、クロック信号CLKb、クロック信号に同期するリセット信号RSTb、データ信号STVbを第2セクタSEL2に入力する。より具体的には、駆動回路40は、クロック信号CLKbを全シフトレジスタSR2に入力する。当該クロック信号CLKbは、クロック信号CLKaと実質的に同じ信号である。また、駆動回路40は、当該クロック信号CLKbに同期してリセット信号RSTbを全シフトレジスタSR2に入力する。当該リセット信号RSTbはリセット信号RSTaに同期しており、当該リセット信号RSTaと同じタイミングで全シフトレジスタSR2に供給される。これにより、全シフトレジスタSR2がリセットされる。その後、駆動回路40は、初段のシフトレジスタSR2がリセットされる。

タSR2（歪ゲージG1に対応するシフトレジスタ）にデータ信号STVbを入力する。当該データ信号STVbはデータ信号STVaに同期しており、当該データ信号STVaと同じタイミングで初段のシフトレジスタSR2に供給される。これにより、初段のシフトレジスタSR2は、初段のシフトレジスタSR1と同じタイミングで一定時間、オン信号を第3開閉スイッチSW3および第4開閉スイッチSW4に出力し、第3開閉スイッチSW3および第4開閉スイッチSW4を一定時間、オン（閉）とする。一定時間経過後、オン信号がオフとなり、第3開閉スイッチSW3および第4開閉スイッチSW4がオフ（開）に切り換わる。第3開閉スイッチSW3および第4開閉スイッチSW4がオンの間、歪ゲージG1の一端および他端は、第1信号線SG1および第2信号線SG2に繋がり、一定時間、歪ゲージG1の一端の検出信号（電圧値）RXaおよび他端の検出信号（電圧値）RXbが第1および第2信号線SG1、SG2に出力される。検出信号RXa、RXbは、第1および第2信号線SG1、SG2を介して駆動回路40のアナログフロントエンド30に送られる。

- [0021] その後、初段のシフトレジスタSR2から2段目のシフトレジスタSR2（歪ゲージG2に対応するシフトレジスタ）に入力信号が入力される。当該入力信号は、初段のシフトレジスタSR2に入力されるデータ信号STVbに相当するものであって、これにより、2段目のシフトレジスタSR2は、2段目のシフトレジスタSR1と同じタイミングで、一定時間、オン信号を第3開閉スイッチSW3および第4開閉スイッチSW4に出力し、第3開閉スイッチSW3および第4開閉スイッチSW4を一定時間、オン（閉）とする。第3開閉スイッチSW3および第4開閉スイッチSW4がオンの間、歪ゲージG2の一端および他端は、第1信号線SG1および第2信号線SG2に繋がり、一定時間、歪ゲージG2の一端の検出信号（電圧値）RXaおよび他端の検出信号（電圧値）RXbが第1および第2信号線SG1、SG2に出力される。検出信号RXa、RXbは、第1および第2信号線SG1、SG2を介して駆動回路40のアナログフロントエンド30に送られる。

- [0022] 以後、上記と同様にして、1フレームに亘って、初段目～n段目のシフトレジスタSR2に順次、上述の如き入力信号が入力される。これにより、第1開閉スイッチSW1および第2開閉スイッチSW2が順次オン状態に切り換えられるのに合わせて、シフトレジスタSR2により第3開閉スイッチSW3および第4開閉スイッチSW4が順次オンに切り換えられる。これにより、歪ゲージG3～Gnの検出信号RXa、RXbが順々に第1、第2信号線SG1、SG2に出力される。
- [0023] 検出信号RXa、RXbは、順次、アナログフロントエンド30に送られ、調整および差分検出される。調整および差分検出された全ての検出信号RXa、RXbは纏めて通信インターフェース36に送られ、更に、通信インターフェース36を介してホストコントローラ38に送られる。なお、上記「同じタイミング」とは、全く同じタイミングであることを意味することはもちろん、本実施形態の駆動として同じタイミングと同視し得る程度に若干ずれたタイミングであることも含む。
- [0024] 上述したスリープモードでは、スキャンする歪ゲージGにのみ電流を流すため、全ての歪ゲージG1～Gnの電源を常時オンにする場合に比較して、歪検出時のセンサ消費電力を低くすることができる。
- [0025] 一方、図9に示すように、アクティブモード（第2動作モード）においては、全ての歪ゲージG1～Gnをオンとした状態の後に信号線SG1、SG2についてのみをスキャン駆動する。これにより、歪ゲージG1～Gnの検出値が順次読取られる。詳細には、ホストコントローラ38からの指示に応じて、駆動回路40は、クロック信号CLKaを各シフトレジスタSR1に出力する。また、駆動回路40は、クロック信号CLKaに同期したリセット信号RSTaを全シフトレジスタSR1に出力する。これにより、第1セクタSEL1の全シフトレジスタSR1がリセットされる。その後、初段のシフトレジスタSR1（歪ゲージG1に対応するシフトレジスタ）にデータ信号STVaを入力する。当該データ信号STVaにより、初段のシフトレジスタSR1は、当該フレームの間（次のリセット信号が入力されるまで

の間)はオンレベルに維持される。当該データ信号STVaに相当する入力信号が順次、次段のシフトレジスタSR1に供給されることにより、初段のシフトレジスタSR1から最終段のシフトレジスタSR1に至るまで各シフトレジスタSR1は、順次、オン信号を第1開閉スイッチSW1および第2開閉スイッチSW2に出力すると共に、当該オン信号を出力した状態が維持される。これにより、各シフトレジスタSR1に接続される第1開閉スイッチSW1および第2開閉スイッチSW2が順次オン(閉)となる共に、当該オン状態が維持される。第1開閉スイッチSW1および第2開閉スイッチSW2がオンの間、各歪ゲージG1~Gnは、電源線VLおよびグランド線GNLに繋がり、電源電圧が印加される。これにより、歪ゲージG1~Gnに電流が流れる。

[0026] 全ての第1開閉スイッチSW1および第2開閉スイッチSW2をオンとした後、駆動回路40は、クロック信号CLKbを全シフトレジスタSR2に入力する。また、駆動回路40は、クロック信号に同期するリセット信号RSTbを全シフトレジスタSR2に入力する。その後、駆動回路40は、データ信号STVbを初段のシフトレジスタSR2に入力する。これにより、各シフトレジスタSR2は、順次、第3開閉スイッチSW3および第4開閉スイッチSW4にオン信号を出力し、第3開閉スイッチSW3および第4開閉スイッチSW4を一定時間、オン(閉)に切り換える。当該データ信号STVbをスタートパルスとして、歪ゲージG1~Gnは、順次、第1、第2信号線SG1、SG2に繋がり、一定時間毎、歪ゲージGの両端部の検出値(検出信号)RXa、RXbを第1および第2信号線SG1、SG2に出力する。検出信号RXa、RXbは、第1および第2信号線SG1、SG2を介して駆動回路40のアナログフロントエンド30に送られる。検出信号RXa、RXbは、アナログフロントエンド30により調整された後、通信インターフェース36を介して、ホストコントローラ38に送られる。

上述したアクティブモードでは、駆動回路40が歪ゲージG1~Gnから検出信号を受信している間、全ての第1開閉スイッチSW1および第2開閉

スイッチSW2はオン状態を維持する。そのため、当該電源線VLおよびグラウンド線GNLでの寄生容量の変動がスリープモード時と比較して小さく、歪ゲージセンサの応答速度が速くなる。

[0027] 次に、片面型の歪ゲージセンサによる被検体の曲率半径の算出方法について説明する。

図10は、被検体の周面に設置され湾曲した状態の歪ゲージセンサ装置の一部を模式的に示す図である。図示のように、湾曲した状態において、ベース基板44の中立面は、被検体の周面と同一の曲率半径 $r$ で湾曲している。ここで、中立面とは、当該歪ゲージセンサの湾曲前後において伸長も収縮も生じない（すなわち湾曲後もひずみがゼロ）面であって、ベース基板44の外周面（上面）から距離 $h$ だけ離間していると仮定する。なお、当該中立面はベース基板44のみで考えた場合、当該ベース基板44の厚さ $\times 1/2$ となる位置に設けられることとなるが、本実施形態においては、ベース基板44の片面にセンサシート20を設け、当該センサシート20も加味して中立面を設定しているため、当該中立面もセンサシート設置側に寄っている。

[0028] 図10および以下に示す数式において、 $W_0$ ：歪ゲージの初期幅、 $W_a$ ：外周側の歪ゲージ幅、 $\Delta W$ ：歪ゲージの変化幅、 $\theta$ ：歪ゲージ開き角、 $r$ ：中立面の曲率半径、 $k$ ：ゲージ率、 $R_0$ ：歪ゲージ基準抵抗、 $\Delta R$ ：歪ゲージ抵抗変化、をそれぞれ示している。

[0029] ベース基板44の中立面での歪ゲージGの幅を歪ゲージの初期幅 $W_0$ とすると、 $W_0 = r\theta$ となる。外周側の歪ゲージGは、湾曲することにより延びた状態に変形し、これによって歪ゲージ抵抗値も基準抵抗 $R_0$ から $\Delta R$ だけ変化する。ここで、変形後のゲージ幅 $W_a$ は、

[数1]

$$W_a = W_0 + \Delta W = (r+h)\theta = (r+h)\frac{W_0}{r}$$

となる。

中立面（被検体の周面に相当）の曲率半径  $r$  は、  
[数2]

$$r = h \frac{W_0}{\Delta W} = kh \frac{R_0}{\Delta R} \quad \cdots (1)$$

となる。

[0030] 図 1 1 は、センサシート 2 0 の等価回路を模式的に示す図である。

図示のように、歪検出時、各歪ゲージ  $G$  の一端および他端で電圧降下を測定する。

歪ゲージ  $G$  の変形前の基準抵抗値を  $R_0$ 、変形後の歪ゲージ  $G$  の抵抗値を  $R_a$ 、歪ゲージ  $G$  の一端および他端における電圧値を  $V_1$ 、 $V_2$ 、歪ゲージ  $G$  の抵抗変化を  $\Delta R$ 、歪ゲージ  $G$  に流れる電流を  $I$ 、とすると、歪ゲージ  $G$  の一端と他端との間の電圧降下  $V_{12}$  は、

[数3]

$$V_{12} = V_1 - V_2 = R_a \cdot I$$

で表される。

[0031] ここで、 $R_a$  をゲージ抵抗の変化を用いて次のとおり表現すると、ひずみ抵抗の変化率が求まる。

[数4]

$$\begin{aligned} \frac{V_{12}}{I} &= R_0 + \Delta R \\ \frac{\Delta R}{R_0} &= \frac{V_{12} - R_0 I}{R_0 I} \end{aligned}$$

[0032] 従って、上記の関係式を前述した曲率半径  $r$  の計算式（1）に当てはめると、曲率半径  $r$  は、以下の式で算出される。

[数5]

$$r = kh \cdot \frac{R_0}{\Delta R} = kh \cdot \frac{R_0 I}{V_{12} - R_0 I} \quad \cdots (2)$$

上記数式（2）において、電流Iは固定値の方が扱い易いため、歪ゲージセンサの電源は定電流源を用いることが望ましい。また、歪ゲージGの基準抵抗R<sub>0</sub>は事前に測定しておくことが望ましい。

[0033] 以上のように構成された歪ゲージセンサ装置10は、センサシート20を積層したベース基板44を被検体の表面に貼り付けた状態で各歪ゲージG<sub>1</sub>～G<sub>n</sub>の検出値を検出することにより、被検体の歪状態を検知することができる。また、センサシート20を湾曲した表面に貼り付けた状態、あるいは、センサシート20を積層したベース基板44を筒状の周面に巻き付けた状態で各歪ゲージG<sub>1</sub>～G<sub>n</sub>の検出値を演算することにより、表面の湾曲形状あるいは周面形状を検知あるいは数値化することができる。

本実施形態に係る歪ゲージセンサ装置10によれば、電源線と歪ゲージとの間、およびグランド線と歪ゲージとの間に開閉スイッチを設け、これらの開閉スイッチを選択的に開閉することにより、複数の歪ゲージの電源を順次駆動（スキャン駆動）することが可能となる。これにより、スキャンする歪ゲージGにのみ電流を流すことができ、全ての歪ゲージG<sub>1</sub>～G<sub>n</sub>の電源を常時オンにする場合に比較して、歪検出時のセンサ消費電力を低くすることができる。

[0034] 本実施形態に係る歪ゲージセンサ装置10によれば、信号線と歪ゲージとの間に開閉スイッチを設け、これらの開閉スイッチを選択的に開閉することにより、信号線を歪ゲージ毎に順次駆動（スキャン駆動）することが可能となる。信号線を順次駆動する場合、配線寄生容量の充放電が生じないため、歪ゲージセンサの応答速度が速くなる。

更に、本実施形態に係る歪ゲージセンサ装置10によれば、各歪ゲージGと配線との間に開閉スイッチを設け、各歪ゲージGと配線とを選択的に接続

可能としている。そのため、複数の歪ゲージ  $G_1 \sim G_n$  に対して、共通の電源線、共通のグランド線、共通の信号線を用いることができる。従って、配線の本数、配線が占める面積が低減し、センサの小型化を図ることが可能となる。

以上のことから、本実施形態によれば、消費電力の低減および小型化を図ることが可能な歪ゲージセンサ装置を提供することができる。

[0035] 次に、他の実施形態に係る歪ゲージセンサ装置について説明する。以下に述べる他の実施形態において、前述した第1実施形態と同一の部分には第1実施形態と同一の参照符号を付して、その詳細な説明を簡略化あるいは省略する場合がある。

(第2実施形態)

図12は、第2実施形態に係る歪ゲージセンサ装置におけるセンサシートの配線構造を示す平面図、図13は、図12の線C-Cに沿ったセンサシートの断面図、図14は、図12の線D-Dに沿ったセンサシートの断面図である。

第2実施形態は、センサシート20の配線構造が、所謂ゲート線層および信号線層の2層構造に構成されている点で前述した第1実施形態と相違している。

[0036] 詳細には、図12、図13、図14に示すように、センサシート20において、シート基材22の表面上にゲート線GL1、GL2および同層のブリッジ配線BR1、BR2が設けられている。ブリッジ配線BR1、BR2は、それぞれ幅方向Yに所定長さ延在しているとともに、それぞれ第1信号線SG1および第2信号線SG2と対向する位置に設けられている。

ゲート線GL1、GL2およびブリッジ配線BR1、BR2に重ねて、シート基材22の表面上に層間膜（ゲート絶縁膜）24が積層されている。層間膜24の上に、半導体層SCおよび導電層が形成されている。導電層は、歪ゲージ  $G_1 \sim G_n$  の配線パターン、電源線VL、グランド線GND、第1信号線SG1および第2信号線SG2を形成している。各半導体層SCは、

層間膜 24 を挟んで、ゲート線 G L 1、G L 2 からなるゲートに対向している。導電層に重ねて、層間膜 24 の上に保護膜 28 が積層されている。

[0037] 図 1 2 および図 1 3 に示すように、電源線 V L から分岐して歪ゲージ G の一端に繋がる分岐配線は、第 1 信号線 S G 1 と交差する部分が所定長さ分断され、分断側の両端部はそれぞれ隙間を置いて第 1 信号線 S G 1 に対向している。分断側の両端部は、それぞれコンタクトホール C H 1、C H 2 を介して下層のブリッジ配線 B R 1 に接続されている。更に、分岐配線の一部は、半導体層 S C に重なって位置し、ソース電極およびドレイン電極を構成している。このように、ゲート、半導体層 S C、ソース電極およびドレイン電極により薄膜トランジスタ (T F T)、すなわち、第 1 開閉スイッチ S W 1 を構成している。これにより、電源線 V L は、分岐配線、ブリッジ配線 B R 1、第 1 開閉スイッチ S W 1 を介して歪ゲージ G の一端に接続される。

[0038] グランド線 G N L から分岐して歪ゲージ G の他端に繋がる分岐配線は、第 2 信号線 S G 2 と交差する部分が所定長さ分断され、分断側の両端部はそれぞれ隙間を置いて第 2 信号線 S G 2 に対向している。分断側の両端部は、それぞれコンタクトホール C H 3、C H 4 を介して下層のブリッジ配線 B R 2 に接続されている。更に、分岐配線の一部は、半導体層 S C に重なって位置し、ソース電極およびドレイン電極を構成している。ゲート、半導体層 S C、ソース電極およびドレイン電極は、薄膜トランジスタ (T F T)、すなわち、第 2 開閉スイッチ S W 2 を構成している。これにより、グラント線 G N L は、分岐配線、ブリッジ配線 B R 2、第 2 開閉スイッチ S W 2 を介して歪ゲージ G の他端に接続される。

[0039] 図 1 3 および図 1 4 に示すように、第 1 信号線 S G 1 から分岐して歪ゲージ G の一端に繋がる分岐配線は、途中で分断され、各分岐配線の分断側の端部は、半導体層 S C に重なって位置し、それぞれソース電極およびドレイン電極を構成している。このように、ゲート、半導体層 S C、ソース電極およびドレイン電極により薄膜トランジスタ (T F T)、すなわち、第 3 開閉スイッチ S W 3 を構成している。第 1 信号線 S G 1 は、分岐配線、第 3 開閉ス

イチ SW3 を介して歪ゲージ G の一端に接続される。

[0040] 同様に、第 2 信号線 S G 2 から分岐して歪ゲージ G の他端に繋がる分岐配線は、途中で分断され、各分岐配線の分断側の端部は、半導体層 S C に重なって位置し、それぞれソース電極およびドレイン電極を構成している。このように、ゲート、半導体層 S C、ソース電極およびドレイン電極により薄膜トランジスタ (T F T)、すなわち、第 4 開閉スイッチ S W 4 を構成している。第 2 信号線 S G 2 は、分岐配線、第 4 開閉スイッチ S W 4 を介して歪ゲージ G の他端に接続される。

以上のように構成された第 2 実施形態によれば、センサシート 20 の配線パターンを 2 層構造とすることにより、センサシート 20 の一層の薄型化を図ることができる。また、第 2 実施形態に係る歪ゲージセンサ装置においても、前述した第 1 実施形態に係る歪ゲージセンサ装置と同様の作用効果を得ることができる。

[0041] (第 3 実施形態)

図 15 は、第 3 実施形態に係る歪ゲージセンサ装置の斜視図、図 16 は、歪ゲージセンサ装置におけるセンサシートの基端部と中継基板とを模式的に示す斜視図である。

図示のように、第 2 実施形態に係る歪ゲージセンサ装置 10 は、両面型の歪ゲージセンサを構成している。歪ゲージセンサ装置 10 は、細長い帯状のフレキシブルなベース基板 44 と、ベース基板 44 の第 1 主面（前面）に貼付された第 1 センサシート 20 A と、ベース基板 44 の第 2 主面（背面）に貼付された第 2 センサシート 20 B と、フレキシブル配線板 (F P C) 14 を介して第 1 センサシート 20 A および第 2 センサシート 20 B に接続された中継基板（駆動回路基板）12 と、を備えている。一例では、ベース基板 44 は、ポリエチレンテレフタレート (P E T)、ポリイミド等の樹脂で厚さ 0.3 ~ 0.5 mm 程度に形成されている。

[0042] 第 1 センサシート 20 A および第 2 センサシート 20 B の各々は、細長い帯状のフレキシブルなシート基材 22 とシート基材 22 の片面の側に設けら

れた導体パターンとを有している。導体パターンは、複数の歪ゲージ  $G_1 \sim G_n$  を含んでいる。複数の歪ゲージ  $G_1 \sim G_n$  は、シート基材 22 の長手方向  $X$  の一端から他端に亘り所定の間隔を置いて長手方向  $X$  に並んで設けられている。第 1 センサシート 20 A の歪ゲージ  $G_1 \sim G_n$  は、それぞれベース基板 44 を挟んで、第 2 センサシート 20 B の歪ゲージ  $G_1 \sim G_n$  に対向している。

[0043] 図 17 は、第 1 センサシート 20 A および第 2 センサシート 20 B の歪ゲージおよび配線パターンを模式的に示す平面図である。図示のように、第 1 センサシート 20 A および第 2 センサシート 20 B の各々は、前述した第 1 実施形態におけるセンサシート 20 と同様に構成されている。すなわち、第 1 センサシート 20 A は、フレキシブルな帯状のシート基材 22 と、シート基材 22 の片面側に設けられた導体パターンと、を有している。第 1 センサシート 20 A の導体パターンは、複数の歪ゲージ  $G_1 \sim G_n$  を有している。歪ゲージ  $G_1 \sim G_n$  は、第 1 センサシート 20 A の長手方向  $X$  に間隔を置いて一列に並んで設けられている。歪ゲージ  $G_1 \sim G_n$  の各々は、幅方向  $Y$  に蛇腹状に延在し、幅方向  $Y$  の一端および他端を有している。各歪ゲージ  $G_1 \sim G_n$  は、歪に応じた抵抗変化を生じる。

[0044] 導体パターンは、それぞれ歪ゲージ  $G_1 \sim G_n$  の列に沿って長手方向  $X$  に延在している電源線  $V_L$ 、グランド線  $G_N L$ 、2 本の信号線  $S G_1$ 、 $S G_2$  を有している。第 1 信号線  $S G_1$  および電源線  $V_L$  は、歪ゲージ  $G_1 \sim G_n$  の一端の側に位置し、更に、電源線  $V_L$  は、第 1 信号線  $S G_1$  の幅方向  $Y$  の外側に離間して位置している。第 2 信号線  $S G_2$  およびグランド線  $G_N L$  は、歪ゲージ  $G_1 \sim G_n$  の他端の側に位置し、更に、グランド線  $G_N L$  は、第 2 信号線  $S G_2$  の幅方向  $Y$  の外側に離間して位置している。

[0045] 歪ゲージ  $G_1 \sim G_n$  の一端は、それぞれ第 1 開閉スイッチ  $S W_1$  を介して電源線  $V_L$  に接続されている。歪ゲージ  $G_1 \sim G_n$  の他端は、それぞれ第 2 開閉スイッチ  $S W_2$  を介してグランド線  $G_N L$  に接続されている。更に、歪ゲージ  $G_1 \sim G_n$  の一端は、それぞれ第 3 開閉スイッチ  $S W_3$  を介して第 1

信号線SG1に接続されている。歪ゲージG1～Gnの他端は、それぞれ第4開閉スイッチSW4を介して第2信号線SG2に接続されている。

第1～第4開閉スイッチSW1～SW4は、それぞれスイッチング素子、例えば、薄膜トランジスタ（TFT）により構成されている。

[0046] 第1センサシート20Aは、各歪ゲージG1～Gnの第1開閉スイッチSW1および第2開閉スイッチSW2を切り替えるための第1セクタSEL1、および各歪ゲージG1～Gnの第3開閉スイッチSW3および第4開閉スイッチSW4を切り替えるための第2セクタSEL2を備えている。第1セクタSEL1は、グランド線GNLの側に長手方向Xに並んで設けられ歪ゲージG1～Gnにそれぞれ対応する複数のシフトレジスタ（S/R）SR1と、複数のシフトレジスタSR1に信号（RSTa、CLKa、STVa）を入力するための3本の信号線SGL1と、各シフトレジスタSR1の出力信号を対応する第1開閉スイッチSW1および第2開閉スイッチSW2に入力するためのゲート線GL1と、を有している。

[0047] 第2セクタSEL2は、電源線VLの側に長手方向Xに並んで設けられ歪ゲージG1～Gnにそれぞれ対応する複数のシフトレジスタ（S/R）SR2と、複数のシフトレジスタSR2に信号（RSTb、CLKb、STVb）を入力するための3本の信号線SGL2と、各シフトレジスタSR2の出力信号を対応する第3開閉スイッチSW3および第4開閉スイッチSW4に入力するためのゲート線GL2と、を有している。

[0048] 第2センサシート20Bは、第1センサシート20Aと同様に構成されている。同一部分には、同一の参照符号を付して、その詳細な説明を省略する。

上記のように構成された第1センサシート20Aおよび第2センサシート20Bは、シート基材22の側をベース基板44の前面および背面に貼り付けることでベース基板44に取り付けられ、ベース基板44を挟んで互に対向する。

ここで、第1センサシート20Aの各歪ゲージG1～Gnと第2センサシ

ート20Bの各歪ゲージG1～Gnとは、平面視で互いに少なくとも一部が重畳していることが好ましい。或いは、これら各センサシート20A、20Bの歪ゲージG1～Gnは、少なくとも、長手方向Xへのずれを許容しつつも幅方向Yにはずれることなく重畳していることが好ましい。或いは、これら各センサシート20A、20Bの歪ゲージG1～Gnは、長手方向Xにも幅方向Yにもずれることなく重畳していることが好ましい。

[0049] 図16に示したように、第1センサシート20Aのグラウンド線GNLは、FPC14を通して中継基板12まで延びている。第2センサシート20Bの電源線VLは、FPC14を通して中継基板12まで延びている。グラウンド線GNLおよび電源線VLは、中継基板12に形成された接続線、一例では、メッキスルーホールSH、により、中継基板12の位置で互いに電氣的に接続されている。これにより、第1センサシート20Aの各歪ゲージG1～Gnは、第2センサシート20Bの対応する歪ゲージG1～Gnに直列に接続される。なお、本実施形態において、第1センサシート20Aのグラウンド線GNLは、第2センサシート20Bの電源線VLに電圧を供給する電源線として機能することから、以下、グラウンド線GNLを第1センサシート20Aの中継電源線と称する場合がある。或いは、第1センサシート20Aのグラウンド線GNLと第2センサシート20Bの電源線VL及びこれらを接続する接続線を含めて中継電源線VLと称してもよい。また、接続線は、メッキスルーホールSHに限らず、中継基板上の配線パターン等を用いても良い。

[0050] 次に、上記のように構成された第1センサシート20Aおよび第2センサシート20Bを駆動する駆動回路（コントローラ）について説明する。図18は、歪ゲージセンサ装置10の駆動回路（コントローラ）を模式的に示すブロック図、図19は、アナログフロントエンドにおける差分検出回路の回路図である。

図18に示すように、中継基板（制御回路基板）12に設けられた駆動回路40は、アナログフロントエンド（AFE：信号調整回路）30、信号発

生器 32、タイミングコントローラ 34、通信インターフェース 36などを有している。

[0051] 通信インターフェース 36は、外部のホストコントローラ 38に無線あるいは有線接続され、ホストコントローラ 38から駆動信号 (setting) を受けるとともに、検出データ (Data) をホストコントローラ 38に送信する。

タイミングコントローラ 34は、駆動信号 (setting) に応じて、信号発生器 32およびアナログフロントエンド 30に駆動信号を出力する。

信号発生器 32は、タイミングコントローラ 34からの駆動信号に応じて、クロック信号 CLK a、リセット信号 RST a、データ信号 STV aを発生し、第1センサシート 20Aの第1セクタ SEL 1および第2センサシート 20Bの第1セクタ SEL 1に各信号 CLK a、RST a、STV aを入力する。また、信号発生器 32は、クロック信号 CLK b、リセット信号 RST b、データ信号 STV bを発生し、第1センサシート 20Aの第2セクタ SEL 2および第2センサシート 20Bの第2セクタ SEL 2に各信号 CLK b、RST b、STV bを入力する。すなわち、両センサシート 20A、20Bにおいて、これら互いに対応する信号線には同じ信号が入力される。

[0052] アナログフロントエンド 30は、読み出し回路、A-D変換器、デジタルフィルタ等を含んでいる。図 19に示すように、本実施形態によれば、アナログフロントエンド 30は、第1センサシート 20Aの検出信号を処理する差分検出回路 (減算回路) 30a、および第2センサシート 20Bの検出信号を処理する差分検出回路 (減算回路) 30bを含んでいる。アナログフロントエンド 30は、駆動信号に応じて、各歪ゲージ G1~Gnから送られた検出信号 RX a、RX bを信号調整 (増幅、A/D変換、フィルタリング) し、通信インターフェース 36に出力する。この際、曲率半径の計算には各歪ゲージ Gの電圧降下値が必要となるため、差分検出回路 30a、30bによりそれぞれの歪ゲージ G1~Gnの検出値 R x a、R x bの差分、および歪ゲージ G1~Gnの検出値 R x c、R x dの差分、を取って信号出力する。

ホストコントローラ38は、通信インターフェース36から送られた出力信号（データ）を読み取り、データ成形、曲面計算等の演算処理を行い、センサシート20A、20Bにより検出された被検体の歪、曲面形状等を算出する。

[0053] 次に、歪ゲージセンサ装置10の動作モードについて説明する。

図20は、スリープモード（第1動作モード）で動作する際の出力信号を示すタイミングチャート、図21は、アクティブモード（第2動作モード）で動作する際の出力信号を示すタイミングチャートである。

図20に示すように、スリープモードにおいては、電源および信号線をスキャン駆動することにより、歪ゲージG1～Gnに順次電位を供給し、歪ゲージG1～Gnの検出値を順次読取る。詳細には、図20に示すように、ホストコントローラ38からの指示に応じて、駆動回路40は、クロック信号CLKaを第1センサシート20Aの全シフトレジスタSR1と第2センサシート20Bの全シフトレジスタSR1とに入力する。また、駆動回路40は、当該クロック信号CLKaに同期してリセット信号RSTaを第1センサシート20Aの全シフトレジスタSR1と第2センサシート20Bの全シフトレジスタSR1とに入力する。これにより、第1センサシート20Aおよび第2センサシート20Bの第1セクタSEL1の全シフトレジスタSR1がリセットされる。その後、駆動回路40は、シフトレジスタのスタートパルスたるデータ信号STVaを第1センサシート20Aの初段のシフトレジスタSR1（歪ゲージG1に対応するシフトレジスタ）に入力すると共に、データ信号STVaを第1センサシート20Bの初段のシフトレジスタSR1（歪ゲージG1に対応するシフトレジスタ）に入力する。これにより、第1センサシート20Aおよび第2センサシート20Bの初段のシフトレジスタSR1は、一定時間、オン信号を第1開閉スイッチSW1および第2開閉スイッチSW2に出力し、第1開閉スイッチSW1および第2開閉スイッチSW2を一定時間、オン（閉）とする。一定時間経過後、オン信号がオフとなり、第1開閉スイッチSW1および第2開閉スイッチSW2がオフ（

開)に切り換わる。第1開閉スイッチSW1および第2開閉スイッチSW2がオンの間、第1センサシート20Aの歪ゲージG1は、電源線VLおよびグラウンド線GNL(中継電源線IVL)に繋がり、かつ、第2センサシート20Bの歪ゲージG1は、電源線VL(中継電源線IVL)およびグラウンド線GNLに繋がる。すなわち、当該一定期間においては、第1センサシート20Aの電源線VL、中継電源線IVL、第2センサシート20Bのグラウンド線GNLを介して、駆動回路40、第1センサシート20Aの歪ゲージG1及び第2センサシート20Bの歪ゲージG1が直列に接続され、当該駆動回路40からこれら両センサシート20A、20Bの歪ゲージG1に電源電圧が印加される。

[0054] その後、第1センサシート20Aおよび第2センサシート20Bにおいて、初段のシフトレジスタSR1から2段目のシフトレジスタSR1(歪ゲージG2に対応するシフトレジスタ)に入力信号が入力される。当該入力信号は、初段のシフトレジスタSR1に入力されるデータ信号STVaに相当するものであって、これにより、2段目のシフトレジスタSR1は、一定時間、オン信号を第1開閉スイッチSW1および第2開閉スイッチSW2に出力し、第1開閉スイッチSW1および第2開閉スイッチSW2を一定時間、オン(閉)とする。第1開閉スイッチSW1および第2開閉スイッチSW2がオンの間、第1センサシート20Aの電源線VL、中継電源線IVL、第2センサシート20Bのグラウンド線GNLを介して、駆動回路40、第1センサシート20Aの歪ゲージG2及び第2センサシート20Bの歪ゲージG2が直列に接続され、当該駆動回路40からこれら両センサシート20A、20Bの歪ゲージG2に電源電圧が印加される。

[0055] 以後、上記と同様にして、1フレームに亘って、第1センサシート20Aおよび第2センサシート20Bの3段目~n段目のシフトレジスタSR1に順次、上述の如き入力信号が入力され、第1開閉スイッチSW1および第2開閉スイッチSW2が順次オンとなる。当該オンの期間の間、両センサシート20A、20Bの各歪ゲージG3~Gnが互いに直列に接続され、これら

歪ゲージG 3～G nに順々に電源電圧が印加される。

[0056] 駆動回路40は、電源線のスキャン駆動に同期して、クロック信号CLK b、クロック信号に同期するリセット信号RST b、データ信号STV bを第1センサシート20Aの第2セクタSEL 2に入力すると共に第2センサシート20Bの第2セクタSEL 2に入力する。より具体的には、駆動回路40は、クロック信号CLK bを第1センサシート20Aの全シフトレジスタSR 2と第2センサシート20Bの全シフトレジスタSR 2とに入力する。当該クロック信号CLK bは、クロック信号CLK aと実質的に同じ信号である。また、駆動回路40は、当該クロック信号CLK bに同期してリセット信号RST bを第1センサシート20Aの全シフトレジスタSR 2と第2センサシート20Bの全シフトレジスタSR 2とに入力する。当該リセット信号RST bはリセット信号RST aに同期しており、当該リセット信号RST aと同じタイミングで全シフトレジスタSR 2に供給される。これにより、全シフトレジスタSR 2がリセットされる。その後、駆動回路40は、第1センサシート20Aおよび第2センサシート20Bの初段のシフトレジスタSR 2（歪ゲージG 1に対応するシフトレジスタ）にシフトレジスタのスタートパルスたるデータ信号STV bを入力する。当該データ信号STV bはデータ信号STV aに同期しており、当該データ信号STV aと同じタイミングで初段のシフトレジスタSR 2に供給される。これにより、第1センサシート20Aおよび第2センサシート20Bの初段のシフトレジスタSR 2は、初段のシフトレジスタSR 1と同じタイミングで一定時間、オン信号を歪ゲージG 1の第3開閉スイッチSW 3および第4開閉スイッチSW 4に出力し、第3開閉スイッチSW 3および第4開閉スイッチSW 4を一定時間、オン（閉）とする。一定時間経過後、オン信号がオフとなり、第3開閉スイッチSW 3および第4開閉スイッチSW 4がオフ（開）に切り換わる。第3開閉スイッチSW 3および第4開閉スイッチSW 4がオンの間、第1センサシート20Aの歪ゲージG 1の一端および他端が第1信号線SG 1および第2信号線SG 2に繋がり、当該歪ゲージG 1の一端の検出信号（

電圧値) R X a および他端の検出信号 (電圧値) R X b が第 1 および第 2 信号線 S G 1、S G 2 に出力される。この時同時に、第 2 センサシート 2 0 B の歪ゲージ G 1 の一端および他端が第 1 信号線 S G 1 および第 2 信号線 S G 2 に繋がり、当該歪ゲージ G 1 の一端の検出信号 (電圧値) R X c および他端の検出信号 (電圧値) R X d が第 1 および第 2 信号線 S G 1、S G 2 に出力される。検出信号 R X a、R X b、R X c、R X d は、それぞれ第 1 および第 2 信号線 S G 1、S G 2 を介して駆動回路 4 0 のアナログフロントエンド 3 0 に送られる。

[0057] その後、第 1 センサシート 2 0 A および第 2 センサシート 2 0 B において、初段のシフトレジスタ S R 2 から 2 段目のシフトレジスタ S R 2 (歪ゲージ G 2 に対応するシフトレジスタ) に入力信号が入力される。当該入力信号は、初段のシフトレジスタ S R 2 に入力されるデータ信号 S T V b に相当するものであって、これにより、第 1 センサシート 2 0 A および第 2 センサシート 2 0 B において、2 段目のシフトレジスタ S R 2 は、シフトレジスタ S R 1 の 2 段目と同じタイミングで一定時間、オン信号を第 3 開閉スイッチ S W 3 および第 4 開閉スイッチ S W 4 に出力し、第 3 開閉スイッチ S W 3 および第 4 開閉スイッチ S W 4 を一定時間、オン (閉) とする。第 3 開閉スイッチ S W 3 および第 4 開閉スイッチ S W 4 がオンの間、第 1 センサシート 2 0 の歪ゲージ G 2 の一端および他端は、第 1 信号線 S G 1 および第 2 信号線 S G 2 に繋がり、当該歪ゲージ G 2 の一端の検出信号 (電圧値) R X a および他端の検出信号 (電圧値) R X b が第 1 および第 2 信号線 S G 1、S G 2 に出力される。この時同時に、第 2 センサシート 2 0 B の歪ゲージ G 2 の一端および他端が第 1 信号線 S G 1 および第 2 信号線 S G 2 に繋がり、当該歪ゲージ G 2 の一端の検出信号 (電圧値) R X c および他端の検出信号 (電圧値) R X d が第 1 および第 2 信号線 S G 1、S G 2 に出力される。検出信号 R X a、R X b、R X c、R X d は、それぞれ第 1 および第 2 信号線 S G 1、S G 2 を介して駆動回路 4 0 のアナログフロントエンド 3 0 に送られる。

[0058] 以後、上記と同様に、1 フレームに亘って、第 1 センサシート 2 0 A

および第2センサシート20Bの3段目～n段目のシフトレジスタSR2に順次、上述の如き入力信号が入力される。これにより、シフトレジスタSR1の第1開閉スイッチSW1および第2開閉スイッチSW2が順次オン状態になるのに合わせてシフトレジスタSR2の第3開閉スイッチSW3および第4開閉スイッチSW4が順次オンに切り換えられる。これにより、第1センサシート20Aの歪ゲージG3～Gnの検出信号RXa、RXbが順々に第1、第2信号線SG1、SG2に出力されるとともに、第2センサシート20Bの歪ゲージG3～Gnの検出信号RXc、RXdが順々に第1、第2信号線SG1、SG2に出力される。

検出信号RXa、RXb、RXc、RXdは、順次、アナログフロントエンド30に送られ、調整および差分検出される。調整および差分検出された全ての検出信号RXa、RXb、RXc、RXdは纏めて通信インターフェース36に送られ、更に、通信インターフェース36を介してホストコントローラ38に送られる。

[0059] 以上のように、第1センサシート20Aおよび第2センサシート20Bを互いに同期してスキャン駆動することにより、互いに対向して位置する2つの歪ゲージG1～Gnにより同一部位を同時に歪検知する。

上述したスリープモードでは、スキャンする歪ゲージGにのみ電流を流すため、全ての歪ゲージG1～Gnの電源を常時オンにする場合に比較して、歪検出時のセンサ消費電力を低くすることができる。

[0060] 一方、図21に示すように、アクティブモード（第2動作モード）においては、第1センサシート20Aおよび第2センサシート20Bの全ての歪ゲージG1～Gnに電位を供給した後に信号線SG1、SG2のみを両センサシート20A、20Bで同時にスキャン駆動することにより、当該両センサシート20A、20Bにて歪ゲージG1～Gnの検出値が順次読取られる。詳細には、図21に示すように、ホストコントローラ38からの指示に応じて、駆動回路40は、クロック信号CLKaを第1センサシート20Aの各シフトレジスタSR1と第2センサシート20Bの各シフトレジスタSR1

とに出力する。また、駆動回路40は、クロック信号CLKaに同期したりリセット信号RSTaを第1センサシート20Aの全シフトレジスタSR1と第2センサシート20Bの全シフトレジスタSR1とに出力する。これにより、第1センサシート20Aおよび第2センサシート20Bの第1セクタSEL1の全シフトレジスタSR1がリセットされる。その後、駆動回路40は、第1センサシート20Aの初段のシフトレジスタSR1（歪ゲージG1に対応するシフトレジスタ）にシフトレジスタのスタートパルスたるデータ信号STVaを入力し、同時に、第2センサシート20Bの初段のシフトレジスタSR1（歪ゲージG1に対応するシフトレジスタ）にも同様のデータ信号STVaを入力する。当該データ信号STVaにより、両センサシート20A、20Bの当該初段のシフトレジスタSR1は、当該フレーム期間（次のリセット信号が入力されるまでの間）はオンレベルに維持される。当該データ信号STVaに相当する入力信号が順次、次段のシフトレジスタSR1に供給されることにより、第1センサシート20Aおよび第2センサシート20Bにおいて、初段のシフトレジスタSR1から最終段のシフトレジスタSR1に至るまで各シフトレジスタSR1は順次、オン信号を第1開閉スイッチSW1および第2開閉スイッチSW2に出力する。そして、当該オン信号は、次フレームにてリセット信号が入力されるまで維持される。

[0061] これにより、当該フレーム期間においては、第1センサシート20Aの歪ゲージG1～Gnと第2センサシート20Bの歪ゲージG1～Gnとが順次並列に接続されていく。より具体的には、先ず、第1センサシート20Aの歪ゲージG1と第2センサシート20Bの歪ゲージG1とが中継電源線VLを介して直列に接続され、次に、第1センサシート20Aの歪ゲージG1、G2と第2センサシート20Bの歪ゲージG1、G2とが中継電源線VLを介して並列に接続される。以下、当該フレーム期間が終了するまで時間を追うごとに並列接続される歪ゲージは増えていく。なお、第1センサシート20Aの歪ゲージG1～Gnが電源線VLを介して駆動回路40に接続されており、第2センサシート20Bの歪ゲージG1～Gnがグラウンド線GNL

を介して駆動回路40に接続されていることは言うまでもない。これにより、全ての歪ゲージG1～Gnに電流が流れる。

[0062] 全ての第1開閉スイッチSW1および第2開閉スイッチSW2をオンとした後、駆動回路40は、クロック信号CLKbを第1センサシート20Aの全シフトレジスタSR2と第2センサシート20Bの全シフトレジスタSR2とに入力する。また、駆動回路40は、クロック信号CLKbに同期するリセット信号RSTbを第1センサシート20Aの全シフトレジスタSR2と第2センサシート20Bの全シフトレジスタSR2とに入力する。その後、駆動回路40は、シフトレジスタのスタートパルスたるデータ信号STVbを第1センサシート20Aの初段のシフトレジスタSR2に入力すると同時に、第2センサシート20Bの初段のシフトレジスタSR2に入力する。これにより、両センサシート20A、20Bの各シフトレジスタSR2は、順次、第3開閉スイッチSW3および第4開閉スイッチSW4にオン信号を出力し、第3開閉スイッチSW3および第4開閉スイッチSW4を一定時間、オン（閉）に切り換える。これにより、第1センサシート20Aにおいて、歪ゲージG1～Gnは、順次、第1、第2信号線SG1、SG2に繋がり、一定時間毎、歪ゲージGの両端部の検出値（検出信号）RXa、RXbを第1および第2信号線SG1、SG2に出力する。

[0063] 同様に、第2センサシート20Bにおいて、歪ゲージG1～Gnは、順次、第1、第2信号線SG1、SG2に繋がり、一定時間毎、歪ゲージGの両端部の検出値（検出信号）RXc、RXdを第1および第2信号線SG1、SG2に出力する。すなわち、第1センサシート20Aと第2センサシート20Bとはベース基板44の表裏に設けられているが、互いに対向して配置される歪ゲージG1～Gnの検出値は同時に駆動回路40に出力されることになる。より具体的には、第1センサシート20Aの歪ゲージG1にて検出値RXa、RXbが検出されると同時に、第2センサシート20Bの歪ゲージG1にて検出値RXc、RXdが検出され、これが歪ゲージG2以後も続くことになる。

検出信号  $R X a$ 、 $R X b$ 、 $R X c$ 、 $R X d$ は、第1および第2信号線  $S G 1$ 、 $S G 2$ を介して駆動回路40のアナログフロントエンド30に送られる。検出信号  $R X a$ 、 $R X b$ 、 $R X c$ 、 $R X d$ は、アナログフロントエンド30により調整された後、通信インターフェース36を介して、ホストコントローラ38に送られる。

[0064] 以上のように、第1センサシート20Aおよび第2センサシート20Bを互いに同期して駆動することにより、互いに対向して位置する2つの歪ゲージ  $G 1 \sim G n$ により同一部位を同時に歪検知する。

上述したアクティブモードでは、全ての第1開閉スイッチ  $S W 1$ および第2開閉スイッチ  $S W 2$ はオン状態を維持するため、電源線  $V L$ およびグラウンド線  $G N L$ での寄生容量の変動がスリープモード時と比較して小さく、スリープモードに比較して、歪ゲージセンサの応答速度が速くなる。

[0065] 次に、両面型の歪ゲージセンサ装置による曲面形態、一例では、曲率半径の算出方法について説明する。

図22は、被検体の周面に設置された歪ゲージセンサ装置の一部を模式的に示す図である。図示のように、周面に設置した状態において、ベース基板44の中立面は、周面と同一の曲率半径  $r$ で湾曲している。ここで、中立面とは、当該歪ゲージセンサの湾曲前後において伸長も収縮も生じない（すなわち湾曲後もひずみがゼロ）面であり、本実施形態においてはベース基板44の両面に同じセンサシートが設けられているため、当該中立面をベース基板44の厚さ  $\times 1/2$ となる位置に設けるとしてよい。外周側に位置する第1センサシート20Aの歪ゲージ  $G a$ と内周側に位置する第2センサシート20Bの歪ゲージ  $G b$ とは、径方向に対向している。

[0066] 図22および以下に示す数式において、 $W 0$ ：歪ゲージの初期幅、 $W a$ ：外周側の歪ゲージ幅、 $W b$ ：内周側の歪ゲージ幅、 $\Delta W$ ：歪ゲージの変化幅、 $d$ ：ベース基板の厚さ、 $\theta$ ：歪ゲージ開き角、 $r$ ：中立面の曲率半径、 $k$ ：ゲージ率、 $R 0$ ：歪ゲージ基準抵抗、 $\Delta R$ ：歪ゲージ抵抗変化をそれぞれ示している。

[0067] ベース基板 4 4 の中立面での歪ゲージ G の幅を歪ゲージの初期幅  $W_0$  とすると、 $W_0 = r \theta$  となる。外周側の歪ゲージ G a は、湾曲することにより幅方向に伸びた状態に変形し、そのゲージ幅  $W_a$  は、

[数6]

$$W_a = \left( r + \frac{d}{2} \right) \theta = W_0 + \Delta W$$

となる。

内周側の歪ゲージ G b は、湾曲することにより幅方向に縮んだ状態に変形し、そのゲージ幅  $W_b$  は、

[数7]

$$W_b = \left( r - \frac{d}{2} \right) \theta = W_0 - \Delta W$$

となる。変化幅  $\Delta W$  は、 $\Delta W = d \theta / 2$  であり、中立面（被検体の周面に相当）の曲率半径  $r$  は、

[数8]

$$r = \frac{W_0}{\theta} = \frac{d W_0}{2 \Delta W} = \frac{k d R_0}{2 \Delta R} \quad \cdots (3)$$

となる。

[0068] 図 2 3 は、第 1 センサシート 2 0 A および第 2 センサシート 2 0 B の等価回路を模式的に示す図である。

図示のように、本実施形態によれば、第 1 センサシート 2 0 A のグラウンド線 G N L は、接続線を介して第 2 センサシート 2 0 B の電源線 V L に繋がっており、これらの線で中継電源線 I V L を形成している（図 1 7 参照）。これにより、外周側の歪ゲージ G a と内周側の歪ゲージ G b とが直列に接続されている。歪検出時、各歪ゲージ G a、G b の一端および他端で電圧降下を

測定する。

[0069] 各歪ゲージ G a、G b の変形前の初期抵抗値を R 0、変形後の外周側の歪ゲージ G a の抵抗値を R a、変形後の内周側の歪ゲージ G b の抵抗値を R b、外周側の歪ゲージ G a の一端および他端における電圧値を V 1、V 2、内周側の歪ゲージ G b の一端および他端における電圧値を V 3、V 4、歪ゲージの抵抗変化を Δ R、各歪ゲージ G a、G b に流れる電流を I、とすると、歪ゲージ G a の一端と他端との間の電圧降下 V 12、および歪ゲージ G b の一端と他端との間の電圧降下 V 34 は、

[数9]

$$\begin{aligned} V_{12} &= V_1 - V_2 = R_a I \\ V_{34} &= V_3 - V_4 = R_b I \end{aligned}$$

となる。上式を下式で除算すると、

[数10]

$$\frac{V_{12}}{V_{34}} = \frac{R_a}{R_b}$$

の関係となり、歪ゲージ抵抗の変化を用いて表すと以下の式となる。

[数11]

$$\frac{V_{12}}{V_{34}} = \frac{R_0 - \Delta R}{R_0 + \Delta R}$$

上式より、歪ゲージ抵抗の変化率は、以下の式で算出される。

[数12]

$$\begin{aligned} \left( \frac{V_{12}}{V_{34}} - 1 \right) R_0 - \left( \frac{V_{12}}{V_{34}} + 1 \right) \Delta R &= 0 \\ \frac{\Delta R}{R_0} &= \frac{V_{12} - V_{34}}{V_{12} + V_{34}} \end{aligned}$$

[0070] 上記の関係式を前述した曲率半径 r の計算式 (3) に当てはめると、以下

の通りとなる。

[数13]

$$r = \frac{k_d R_0}{2 \Delta R} = \frac{k_d (V_{12} + V_{34})}{2 (V_{12} - V_{34})}$$

[0071] 歪ゲージセンサ装置10は、各歪ゲージG1～Gnの一端および他端の電圧値を検出し、それらの差分値（V12、V34）と上記式（4）とにより、被検体の周面の曲率半径rを算出することができる。周面の複数個所の曲率半径を順次算出することにより、周面全体の曲面形態を検出することができる。

なお、本実施形態の歪ゲージセンサ装置10によれば、歪ゲージを表裏の両面に対向して配置した構成とし、更に、側定電圧の差分値に基づいて曲面形態を検出する構成とすることにより、シートセンサ上や中継基板上で引き回されている配線の配線抵抗（Re1～Re5）が存在している場合でも、これらの配線抵抗の影響を受けることなく、歪ゲージの抵抗変化のみを検出することができる。また、各歪ゲージG1～Gnの歪抵抗の初期値R0の入力が不要となり、曲率半径の算出処理を容易に行うことが可能となる。

[0072] 以上のように構成された歪ゲージセンサ装置10は、センサシート20A、20Bのいずれかを被検体の表面に貼り付けた状態で各歪ゲージG1～Gnの検出値を検出することにより、被検体の歪状態を検知することができる。また、センサシート20A、20Bを湾曲した表面に貼り付けた状態、あるいは、センサシート20A、20Bを筒状の周面に巻き付けた状態で各歪ゲージG1～Gnの検出値を演算することにより、表面の湾曲形状あるいは周面形状を検知あるいは数値化することができる。両面型の歪ゲージセンサ装置10により湾曲面の歪を検知する場合、内周側の歪ゲージG1～Gnと外周側の歪ゲージG1～Gnとでは湾曲する曲率半径が相違する。同一位置で対向して位置する内周側および外周側の2つの歪ゲージの検出値も互いに異なることとなる。そのため、対向する2つ歪ゲージの検出値の差分を算出することにより、被検体の曲面形状を一層精度よく検知することができる。

[0073] 検出位置で部分的に温度が異なる場合、歪ゲージの検出値が変動してしまうが、対向する2つの歪ゲージにより同時に検知し、検出値の差分をすることにより、温度変化による影響をキャンセルすることができる。また、電源にノイズが入った場合でも、表裏の両方の歪ゲージに同様のノイズが印加されるため、両方の検出値の差分をすることにより、ノイズの影響をキャンセルすることができる。これにより、センサの検出精度が向上する。

更に、第3実施形態においても、前述した第1実施形態と同様の作用効果を得ることができる。

[0074] (第4実施形態)

図24は、第4実施形態に係る歪ゲージセンサ装置のセンサシートを模式的に示す平面図である。

図示のように、第4実施形態に係る両面型の歪ゲージセンサ装置10は、第1センサシート20Aおよび第2センサシート20Bを備えている。第1センサシート20Aおよび第2センサシート20Bの配線構造、歪ゲージG1～Gnのアレイ構造自体は、前述した第1実施形態におけるセンサシート20と同一に構成されている。第4実施形態では、一方のセンサシート、例えば、第2センサシート20Bの第1セクタSEL1および第2セクタSEL2は、他方の第1センサシート20Aの第1セクタSEL1および第2セクタSEL2に対してミラー反転した位置に設けられている。

[0075] 詳細には、第1センサシート20Aにおいて、第1セクタSEL1を構成する複数のシフトレジスタSR1および信号線SGL1は、歪ゲージG1～Gnの列に対して、グランド線GNL（中継電源線IVL）の側に設けられ、第2セクタSEL2を構成する複数のシフトレジスタSR2および信号線SGL2は、歪ゲージG1～Gnの列に対して、電源線VLの側に設けられている。

これに対し、第2センサシート20Bにおいては、第1セクタSEL1を構成する複数のシフトレジスタSR1および信号線SGL1は、歪ゲージG1～Gnの列に対して、電源線VLの側に設けられ、第2セクタSEL

2を構成する複数のシフトレジスタSR2および信号線SGL2は、歪ゲージG1～Gnの列に対して、グランド線GNLの側に設けられている。

[0076] 上記構成の第1センサシート20Aおよび第2センサシート20Bをベース基板44の表面および背面に貼付して配置した場合、第1センサシート20Aの第1セクタSEL1および第2セクタSEL2は、第2センサシート20Bの第1セクタSEL1および第2セクタSEL2とそれぞれ対向して配置される。すなわち、同一種類の配線が同じ位置で互いに対向して配置される。そのため、第1センサシート20Aおよび第2センサシート20Bの配線と中継基板12の配線との接続、配線の引き回し等を容易化することが可能となる。

その他、第4実施形態においても、前述した第3実施形態と同様の作用効果を得ることができる。

[0077] (第5実施形態)

図25は、第5実施形態に係る歪ゲージセンサ装置のセンサシートを模式的に示す平面図である。

図示のように、第5実施形態に係る両面型の歪ゲージセンサ装置10は、第1センサシート20Aおよび第2センサシート20Bを備えている。第1センサシート20Aおよび第2センサシート20Bの配線構造、歪ゲージG1～Gnのアレイ構造自体は、第4実施形態に係る歪ゲージセンサ装置10の第1および第2センサシート20A、20Bと同一に構成されている。

第5実施形態によれば、第1センサシート20Aおよび第2センサシート20Bの一方のセンサシート、例えば、第2センサシート20B、において、第1信号線SG1と第2信号線SG2との幅方向Yの間隔、および、電源線VLとグランド線GNLとの幅方向Yの間隔は、他方の第1センサシート20Aの上記間隔よりもいずれも広くなるように各配線が配置されている。

[0078] 上記構成の場合、第1センサシート20Aおよび第2センサシート20Bをベース基板44の表面および裏面に貼り付けて配置した状態において、第2センサシート20Bの電源線VL、グランド線GNL、第1信号線SG1、

および第2信号線SG2のうち少なくとも1本の配線（本実施形態では4本の配線）は、第1センサシート20Aの対応する配線に重なることなく、対応する配線に対して面方向にずれて位置する。そのため、表面側の配線と背面側の配線との間に寄生容量が生じることを抑制し、センサ応答速度の向上を図ることができる。

その他、第5実施形態においても、前述した第3実施形態と同様の作用効果を得ることができる。

[0079] （第6実施形態）

図26は、第6実施形態に係る歪ゲージセンサ装置のセンサシートを模式的に示す平面図である。

図示のように、第6実施形態に係る両面型の歪ゲージセンサ装置10によれば、第1センサシート20Aおよび第2センサシート20Bの一方のセンサシート、例えば、第2センサシート20B、において、電源線VLおよびグランド線GNLのみが、他方の第1センサシート20Aの電源線VLおよびグランド線GNL（中継電源線IVL）に対して、それぞれ面方向にずれて配置されている。第2センサシート20Bの第1信号線SG1および第2信号線SG2は、第1センサシート20Aの第1信号線SG1および第2信号線SG2とそれぞれ対向している。

[0080] 上記構成の第6実施形態においても、表面側の配線（電源線VL、グランド線GNL）と背面側の配線（電源線VL、グランド線GNL）との間に生じる寄生容量を低減し、センサ応答速度の向上を図ることができる。その他、第6実施形態においても、前述した第3実施形態と同様の作用効果を得ることができる。

[0081] なお、本発明のいくつかの実施形態を説明したが、これらの実施形態は、例として提示したものであり、発明の範囲を限定することは意図していない。新規な実施形態は、その他の様々な形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で、種々の省略、置き換え、変更を行うことができる。実施形態やその変形例は、発明の範囲や要旨に含まれるとともに、

特許請求の範囲に記載された発明とその均等の範囲に含まれる。

本発明の実施形態として上述した各構成を基にして、当業者が適宜設計変更して実施し得る全ての構成も、本発明の要旨を包含する限り、本発明の範囲に属する。

例えば、センサシートにおける歪ゲージの配列数は、上述した実施形態に限らず、任意に選択可能である。スイッチを選択的に開閉するセクタ（スキャナ回路）は、複数のシフトレジスタの組合せに限らず、マルチプレクサ等を用いてもよい。センサシートの構成材料、寸法、および形状は、前述した実施形態に限定されることなく、適宜、変更可能である。

## 請求の範囲

- [請求項1]           それぞれ一端および他端を有し、間隔を置いて一列に並んで設けられた複数の歪ゲージと、
- それぞれ前記複数の歪ゲージの列に沿って延在する電源線、グラウンド線、第1信号線、および第2信号線と、
- それぞれ前記複数の歪ゲージの前記一端と前記電源線との間に接続された複数の第1開閉スイッチと、
- それぞれ前記複数の歪ゲージの前記他端と前記グラウンド線との間に接続された複数の第2開閉スイッチと、
- それぞれ前記複数の歪ゲージの前記一端と前記第1信号線との間に接続された複数の第3開閉スイッチと、
- それぞれ前記複数の歪ゲージの前記他端と前記第2信号線との間に接続された複数の第4開閉スイッチと、
- を具備する歪検出装置。
- [請求項2]           前記第1開閉スイッチおよび第2開閉スイッチを選択的に開閉する第1セレクトと、
- 前記第3開閉スイッチおよび第4開閉スイッチを選択的に開閉する第2セレクトと、
- を更に備える請求項1に記載の歪検出装置。
- [請求項3]           前記第1セレクトにより前記歪ゲージの列に沿って順次、前記第1開閉スイッチおよび前記第2開閉スイッチを開閉し前記複数の歪ゲージを前記電源線および前記グラウンド線に順次、接続し、これに同期して、前記第2セレクトにより前記歪ゲージの列に沿って順次、前記第3開閉スイッチおよび前記第4開閉スイッチを開閉し前記複数の歪ゲージの前記一端および他端を前記第1信号線および前記第2信号線に接続する第1動作モードと、
- 前記第1セレクトにより前記第1開閉スイッチおよび前記第2開閉スイッチを閉に切り換え前記複数の歪ゲージを全て前記電源線および

前記グラウンド線に接続した後、前記第2セレクタにより前記歪ゲージの列に沿って順次、前記第3開閉スイッチおよび前記第4開閉スイッチを開閉し前記複数の歪ゲージの前記一端および他端を前記第1信号線および前記第2信号線に順次接続する第2動作モードと、を選択的に実行するコントローラを更に備えている請求項2に記載の歪検出装置。

[請求項4]

第1主面および前記第1主面に対向する第2主面を有するフレキシブルな基材と、

前記第1主面に貼付された第1センサシートと、

前記第2主面に貼付され前記基材を挟んで前記第1センサシートに対向する第2センサシートと、

前記第1センサシートおよび前記第2センサシートに接続されたコントローラと、を備え、

前記第1センサシートおよび前記第2センサシートの各々は、

それぞれ一端および他端を有し、間隔を置いて一列に並んで設けられた複数の歪ゲージと、それぞれ前記複数の歪ゲージの列に沿って延在する電源線、グラウンド線、第1信号線、および第2信号線と、それぞれ前記複数の歪ゲージの前記一端と前記電源線との間に接続された複数の第1開閉スイッチと、それぞれ前記複数の歪ゲージの前記他端と前記グラウンド線との間に接続された複数の第2開閉スイッチと、それぞれ前記複数の歪ゲージの前記一端と前記第1信号線との間に接続された複数の第3開閉スイッチと、それぞれ前記複数の歪ゲージの前記他端と前記第2信号線との間に接続された複数の第4開閉スイッチと、前記第1開閉スイッチおよび第2開閉スイッチを選択的に開閉する第1セレクタと、前記第3開閉スイッチおよび第4開閉スイッチを選択的に開閉する第2セレクタと、を具備し、

前記第1センサシートの前記複数の歪ゲージは、それぞれ前記基材を挟んで前記第2センサシートの前記複数の歪ゲージに対向している

、  
歪検出装置。

[請求項5] 前記第1センサシートの前記グランド線は前記第2センサシートの前記電源線に電氣的に接続されている、請求項4に記載の歪検出装置。

[請求項6] 前記コントローラは、前記第1センサシートの配線および前記第2センサシートの配線に接続された回路基板を含み、前記回路基板は、前記第1センサシートの前記グランド線と前記第2センサシートの前記電源線とを繋ぐ接続線を有している、請求項5に記載の歪検出装置。

[請求項7] 前記第1センサシートの前記第1セレクトアおよび前記第2セレクトアは、それぞれ前記基材を挟んで前記第2センサシートの前記第1セレクトアおよび前記第2セレクトアに対向している、請求項4に記載の歪検出装置。

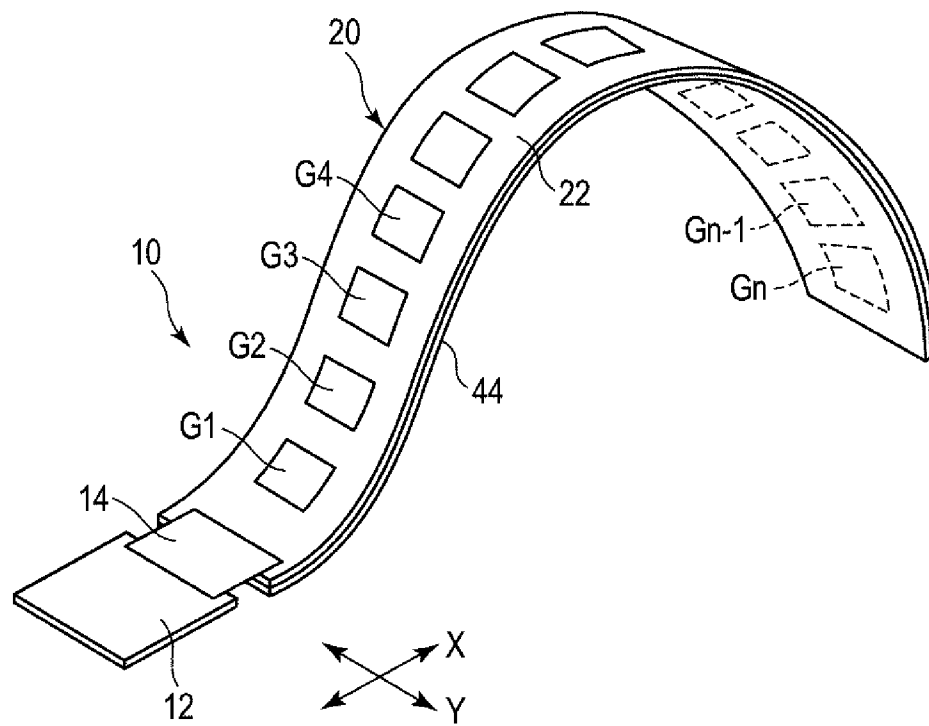
[請求項8] 前記第1センサシートの前記電源線、グランド線、第1信号線、および第2信号線のうちの少なくとも1本の線は、前記第2センサシートの前記電源線、グランド線、第1信号線、および第2信号線に対し面方向にずれて位置している、請求項4に記載の歪検出装置。

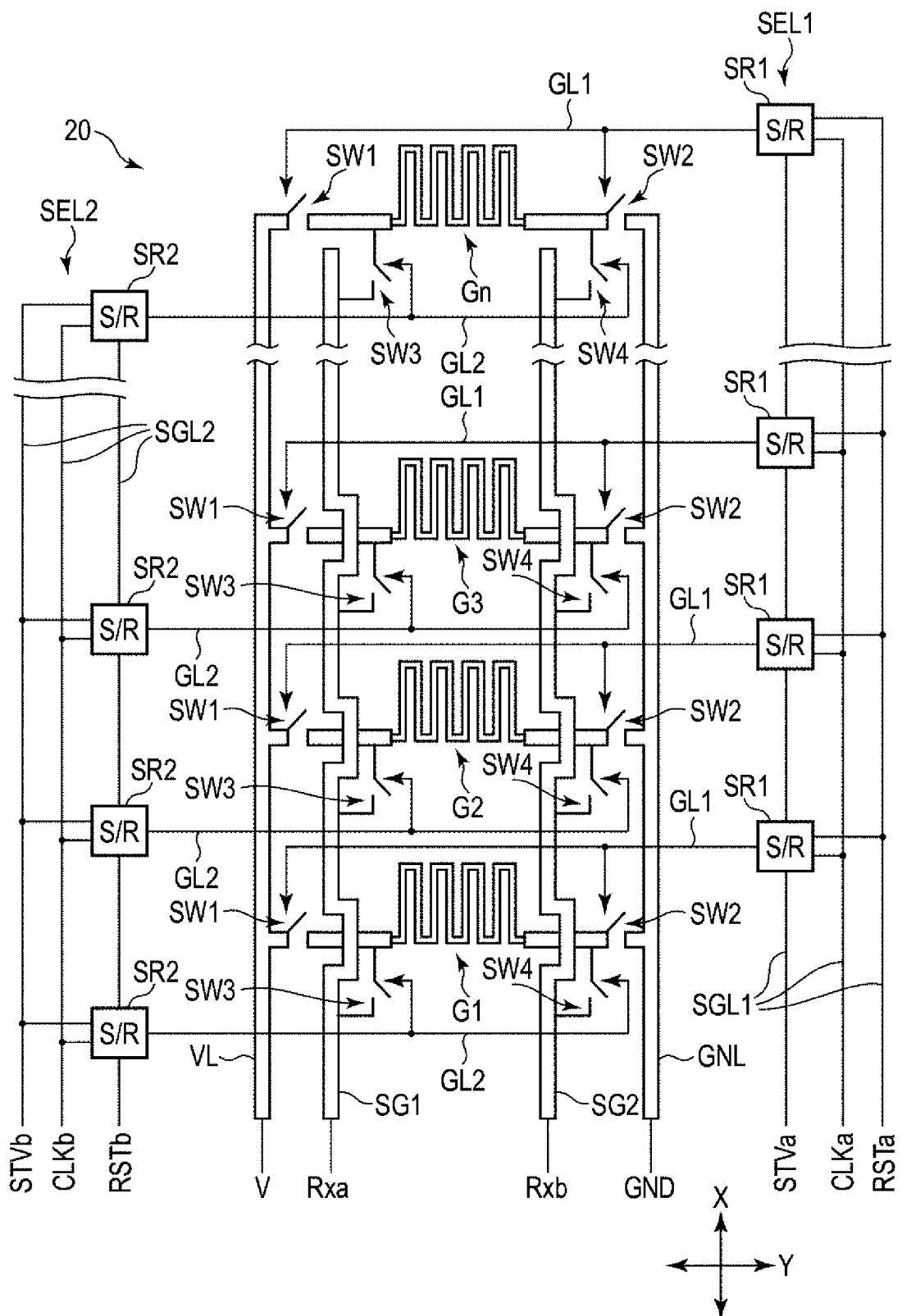
[請求項9] 前記コントローラは、  
前記第1セレクトアにより前記歪ゲージの列に沿って順次、前記第1開閉スイッチおよび前記第2開閉スイッチを開閉し前記複数の歪ゲージを前記電源線および前記グランド線に順次、接続し、これに同期して、前記第2セレクトアにより前記歪ゲージの列に沿って順次、前記第3開閉スイッチおよび前記第4開閉スイッチを開閉し前記複数の歪ゲージの前記一端および他端を前記第1信号線および前記第2信号線に接続する第1動作モードと、

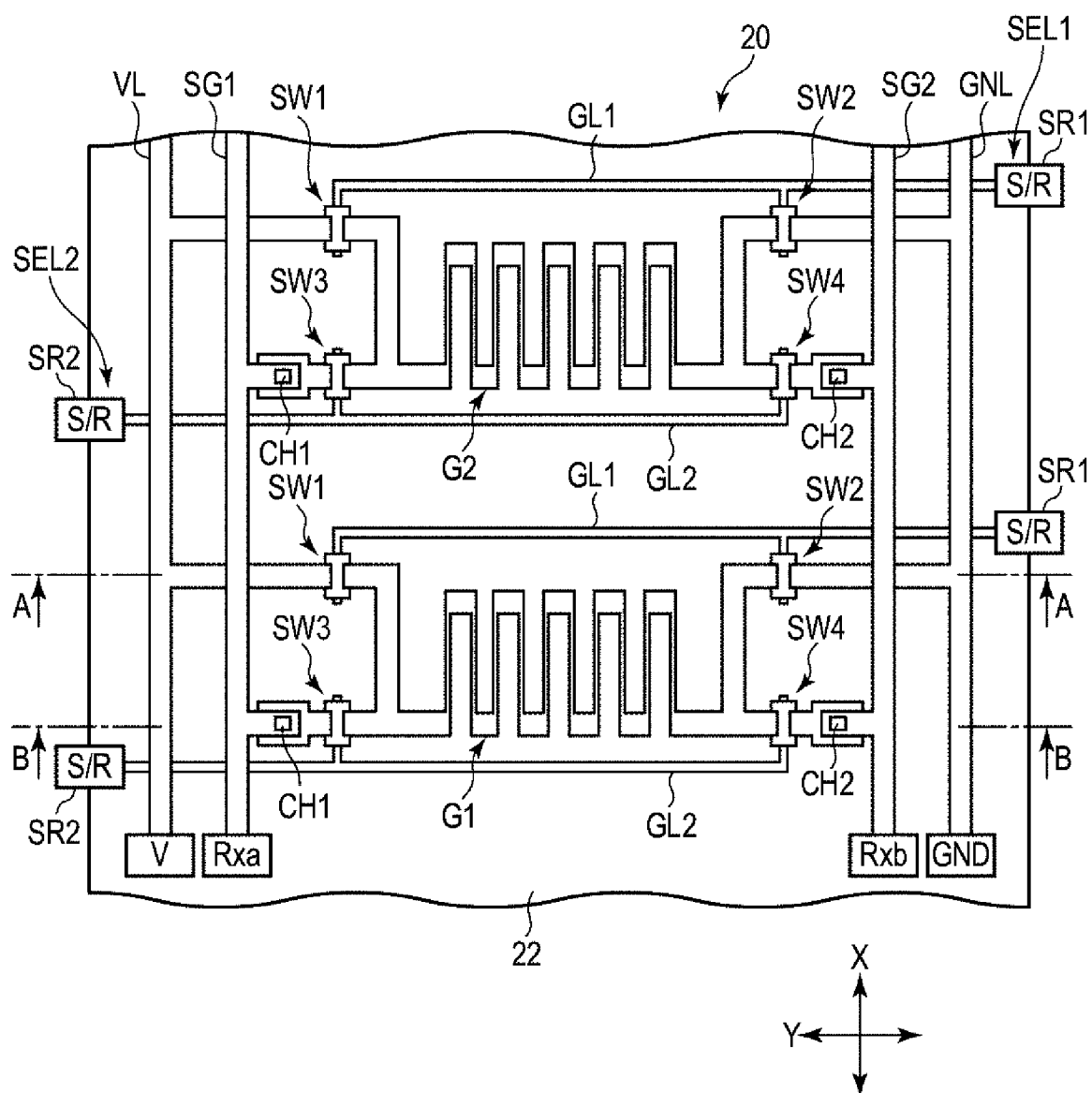
前記第1セレクトアにより前記第1開閉スイッチおよび前記第2開閉スイッチを閉に切り換え前記複数の歪ゲージを全て前記電源線および

前記グラウンド線に接続した後、前記第2セレクタにより前記歪ゲージの列に沿って順次、前記第3開閉スイッチおよび前記第4開閉スイッチを開閉し前記複数の歪ゲージの前記一端および他端を前記第1信号線および前記第2信号線に順次接続する第2動作モードと、を有し、  
前記第1センサシートおよび前記第2センサシートの各々を互いに同期して前記第1動作モードあるいは前記第2動作モードで駆動する、請求項4に記載の歪検出装置。

[図1]

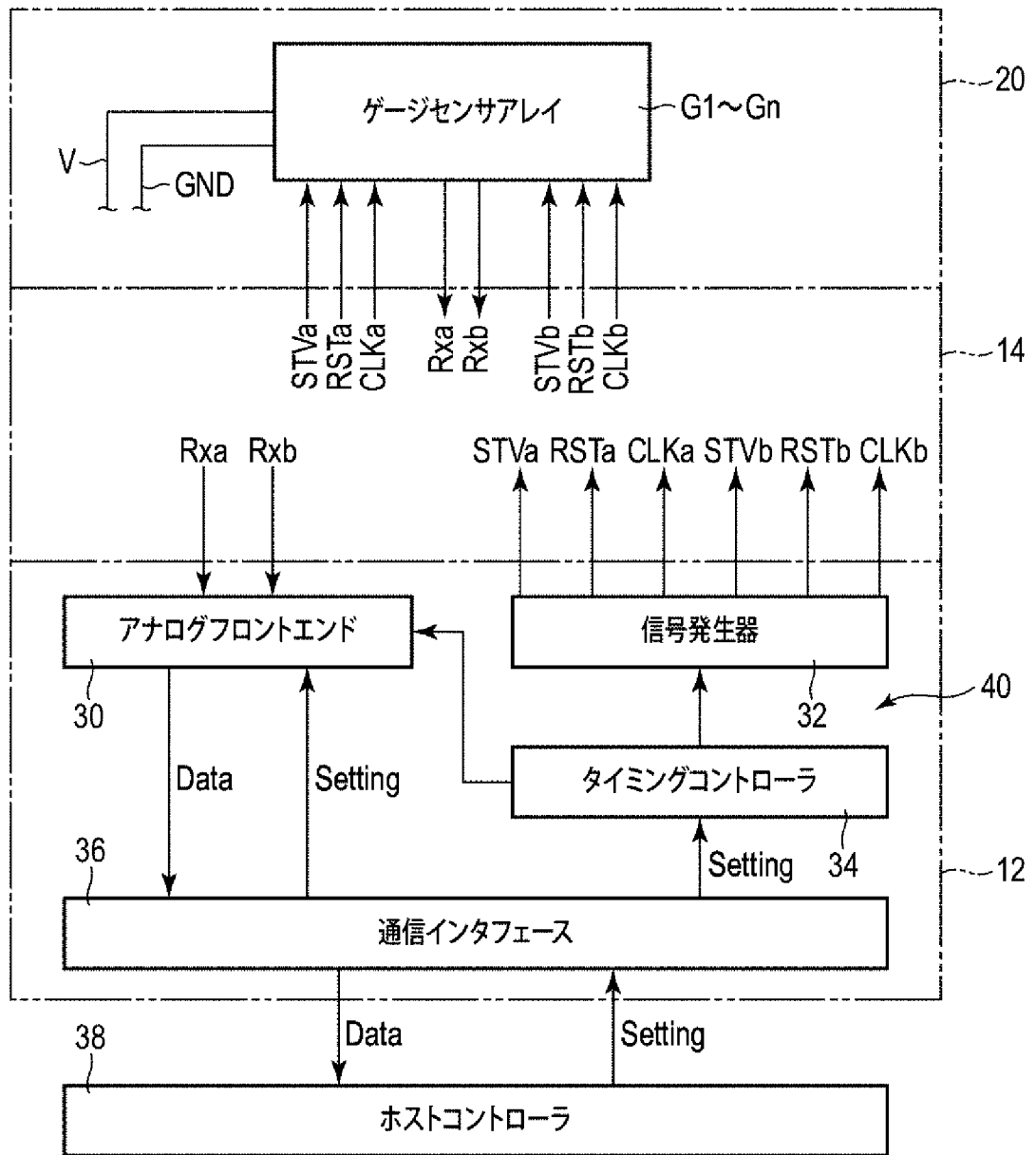




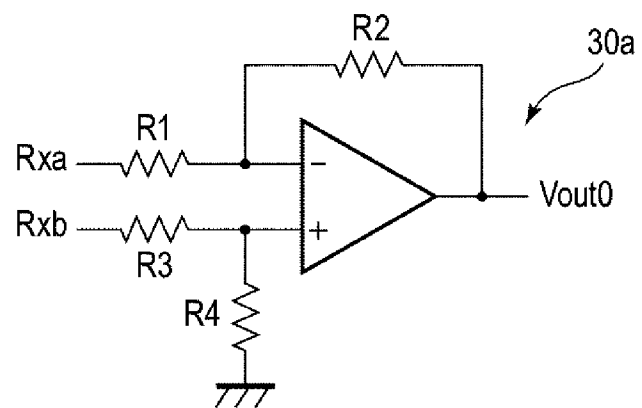


[illegible]

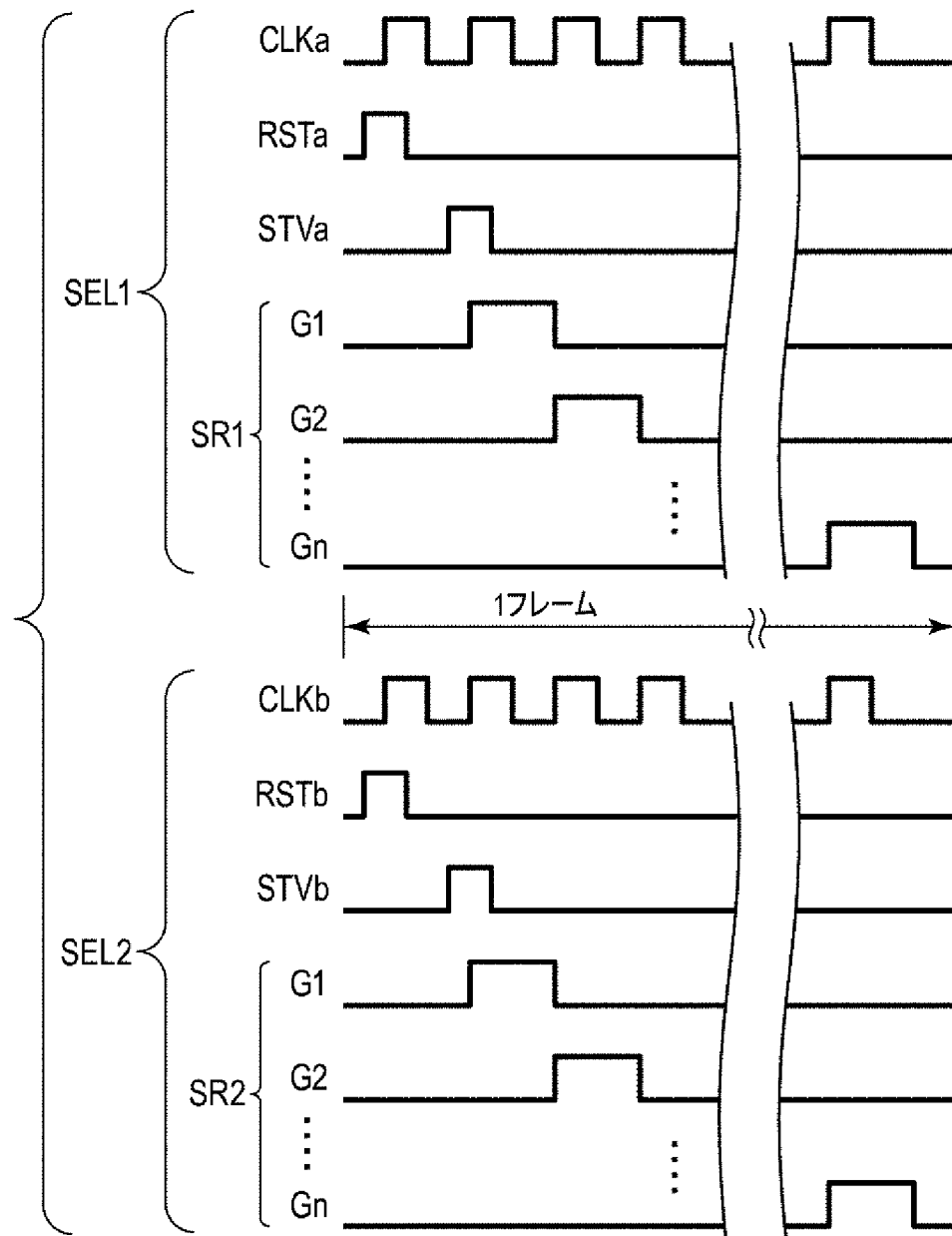
[図6]



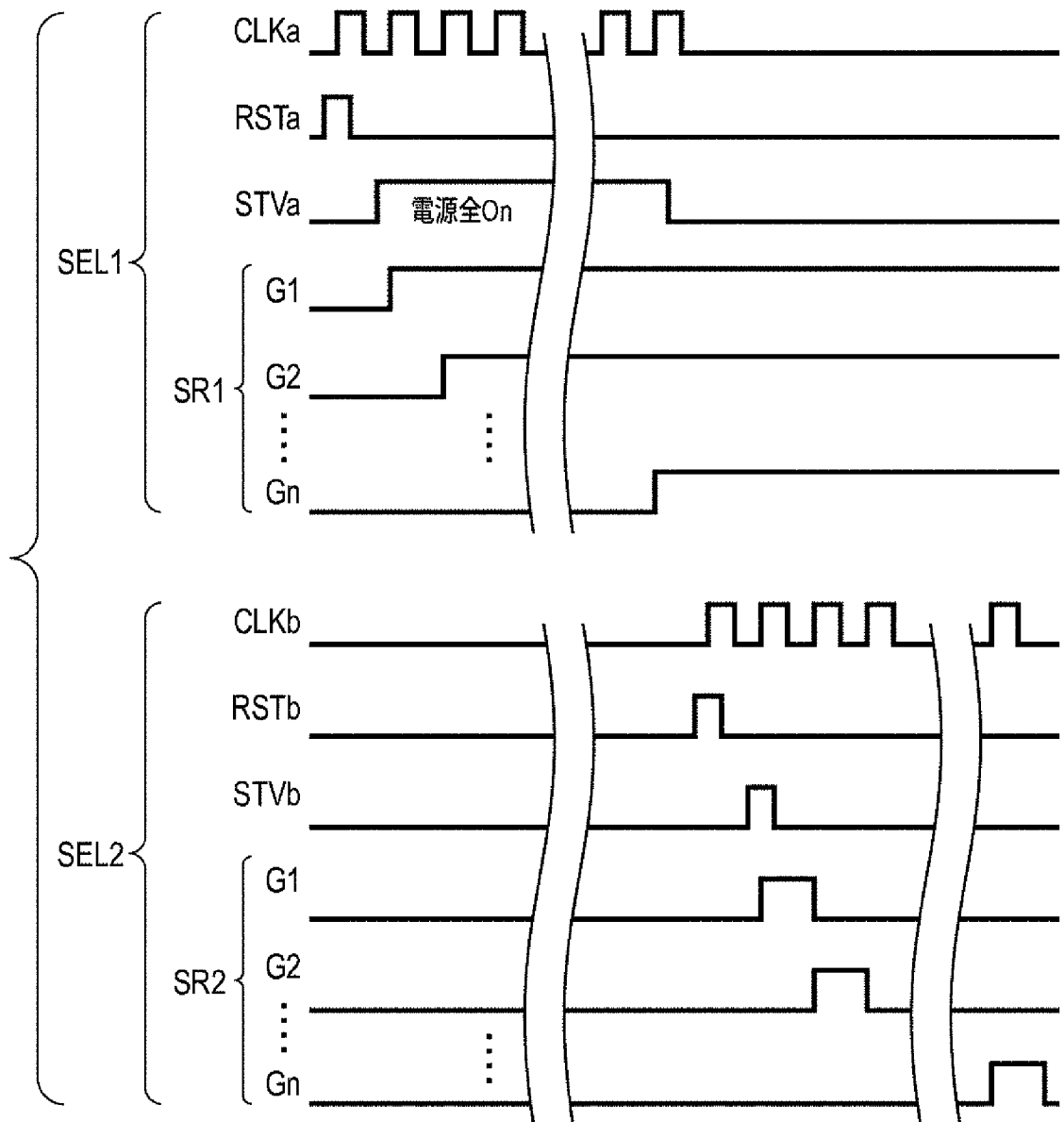
[図7]



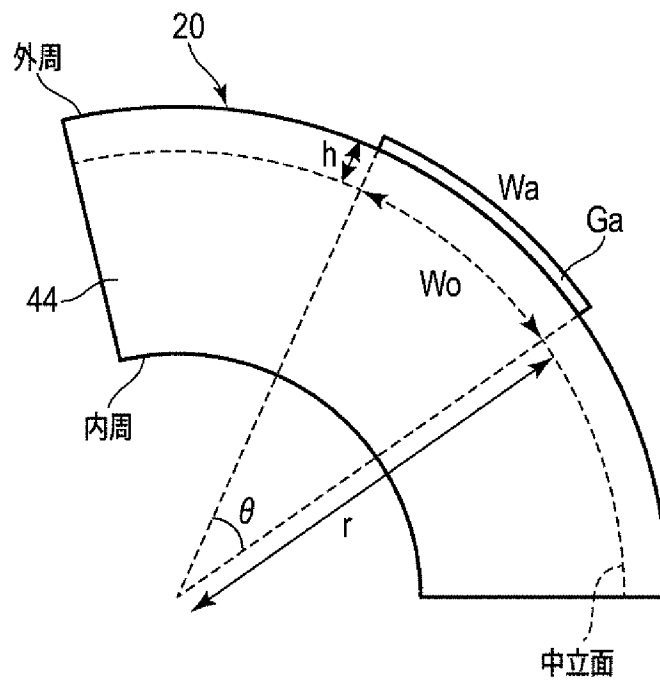
[図8]



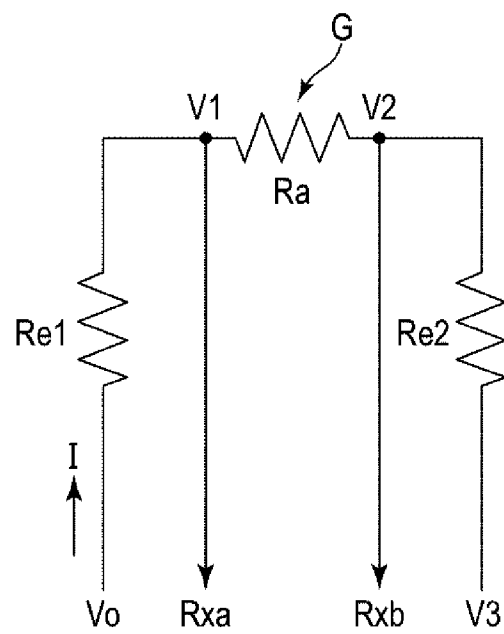
[図9]



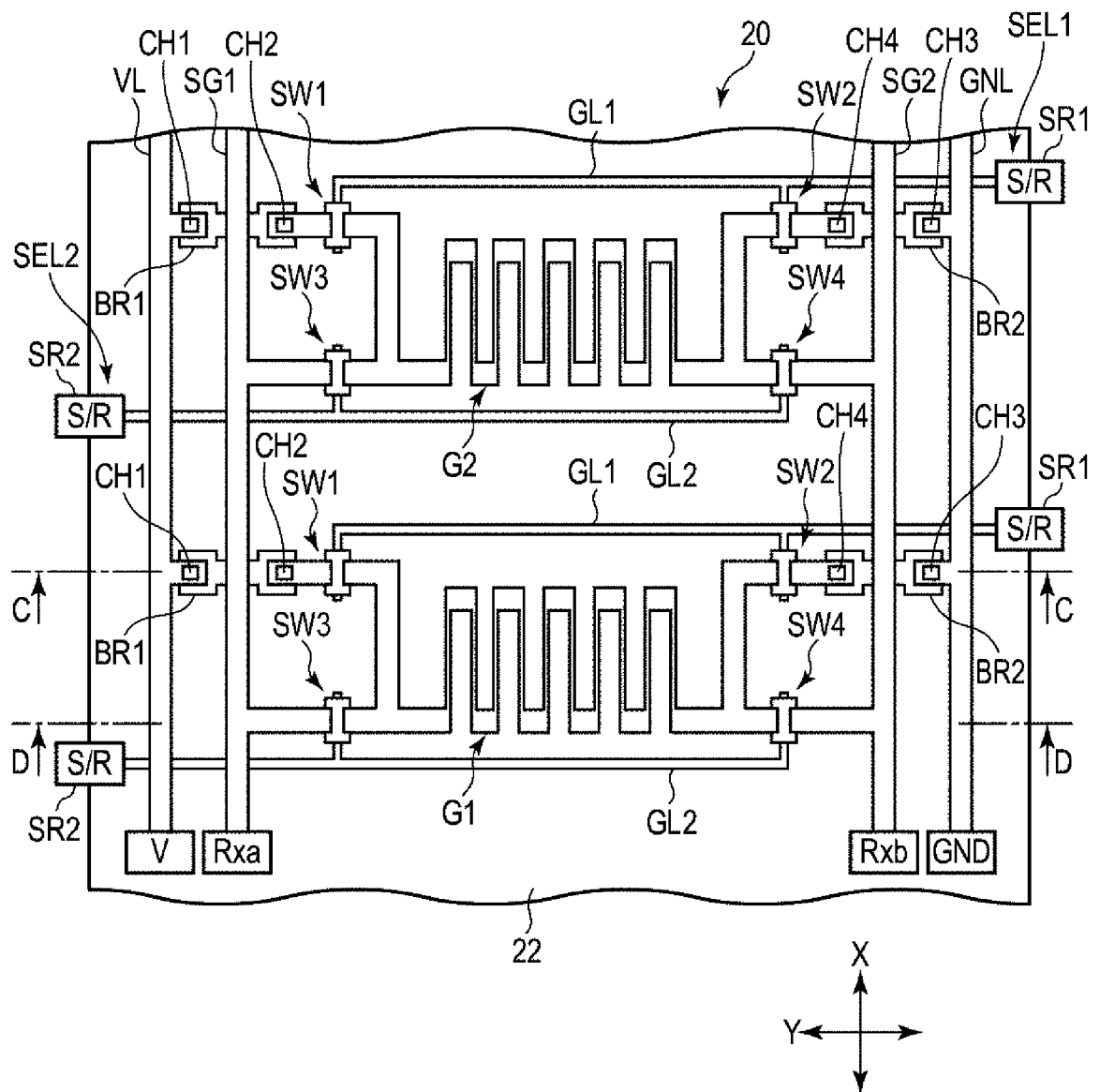
[図10]



[図11]

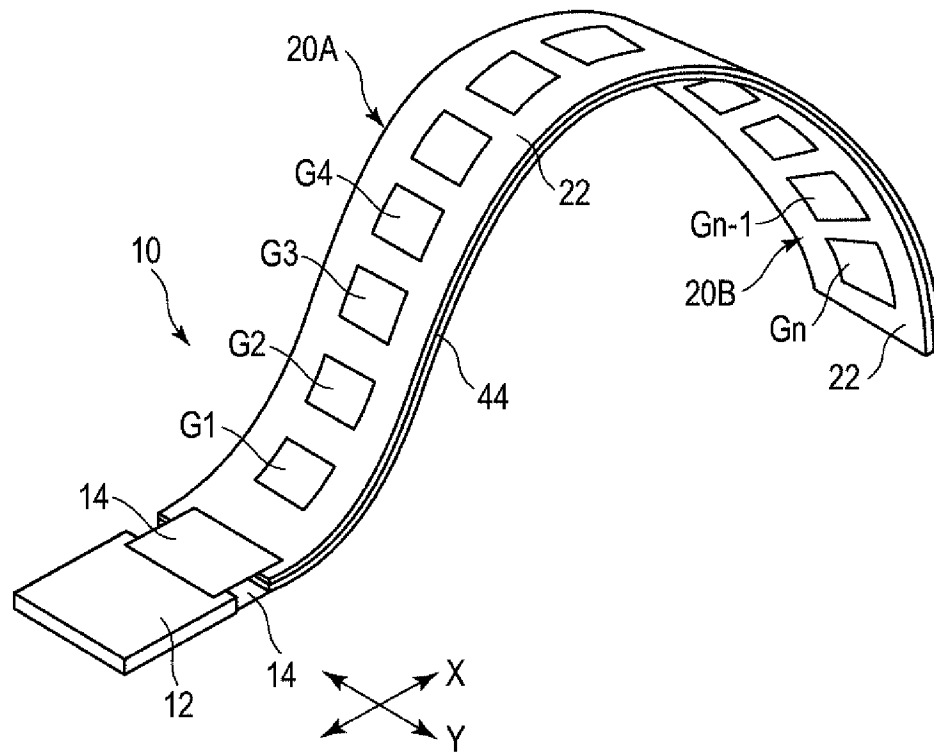


[図12]

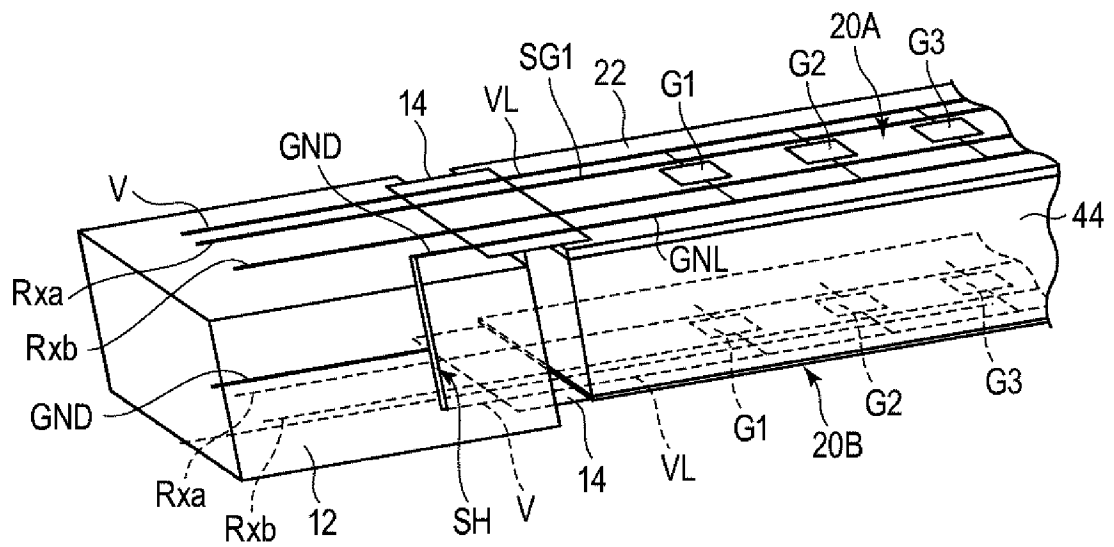


[illegible]

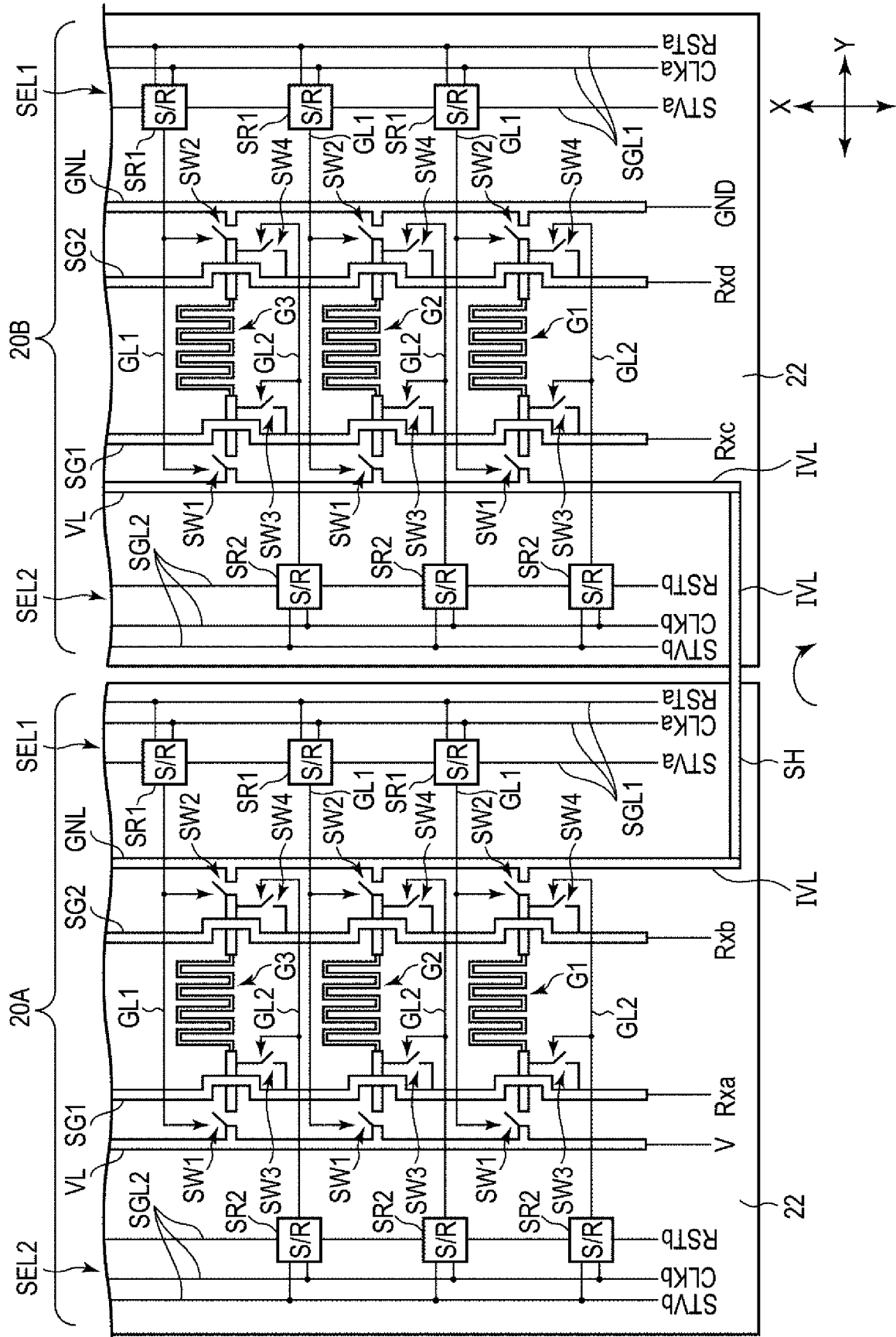
[図15]



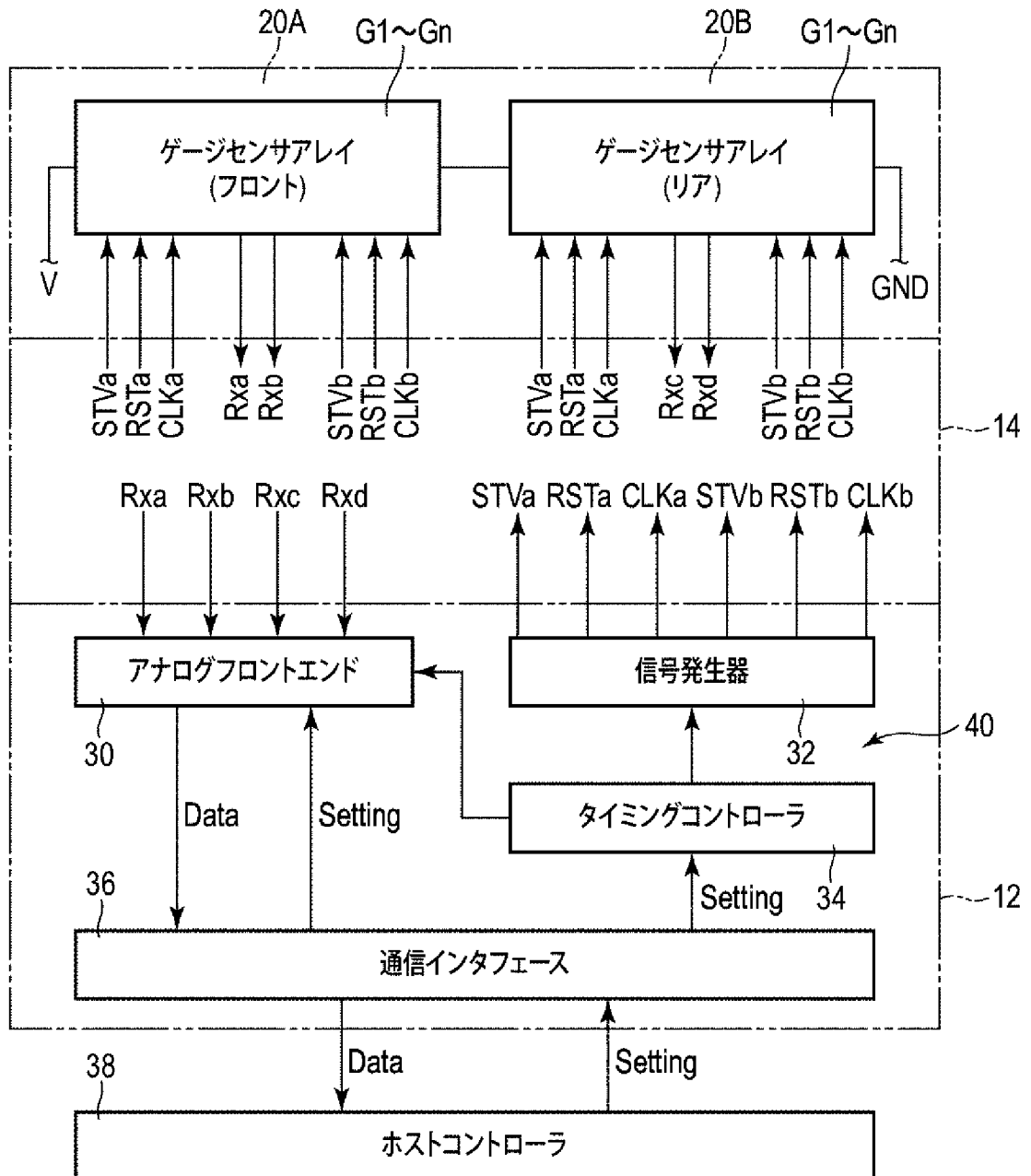
[図16]



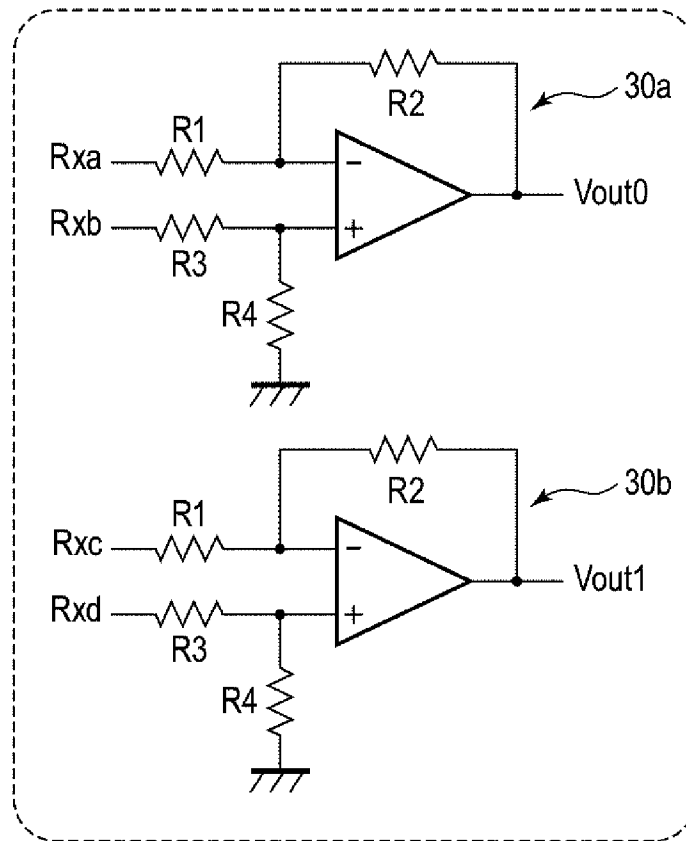
[図17]



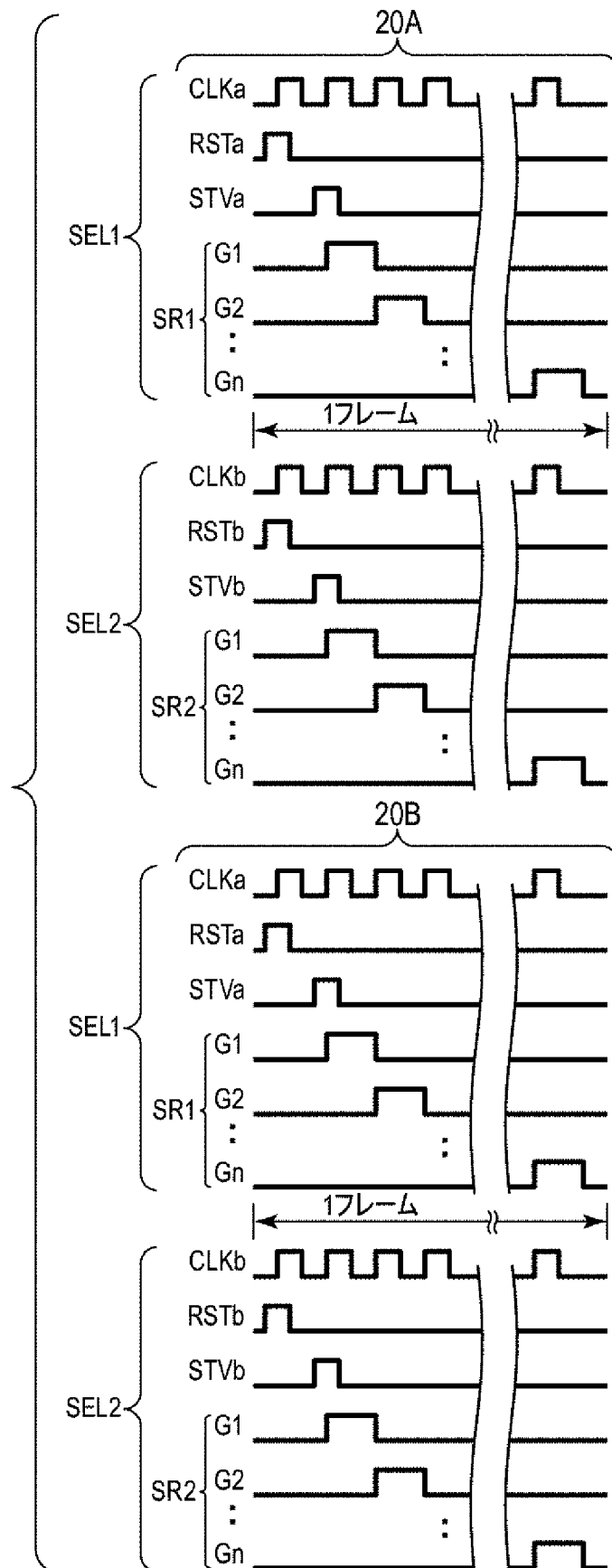
[図18]



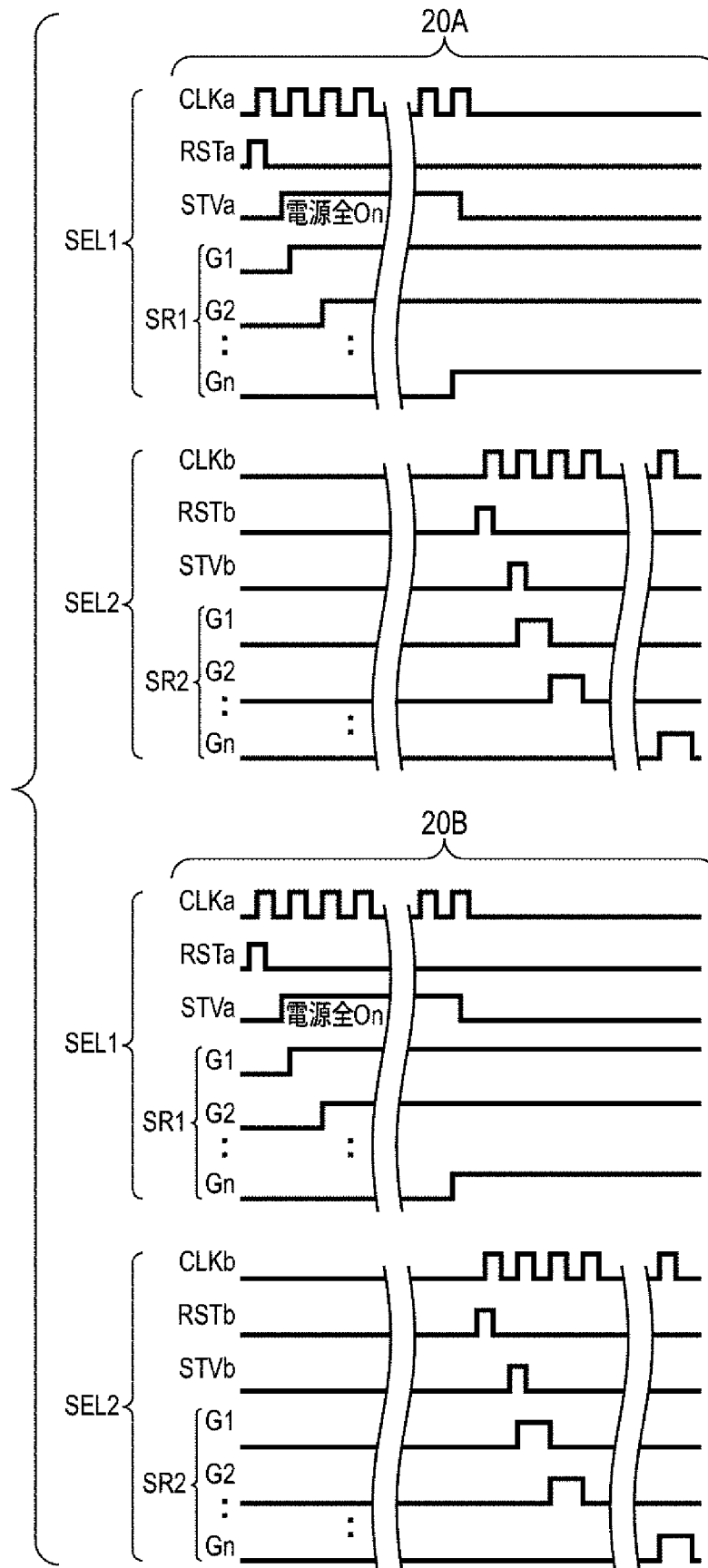
[図19]



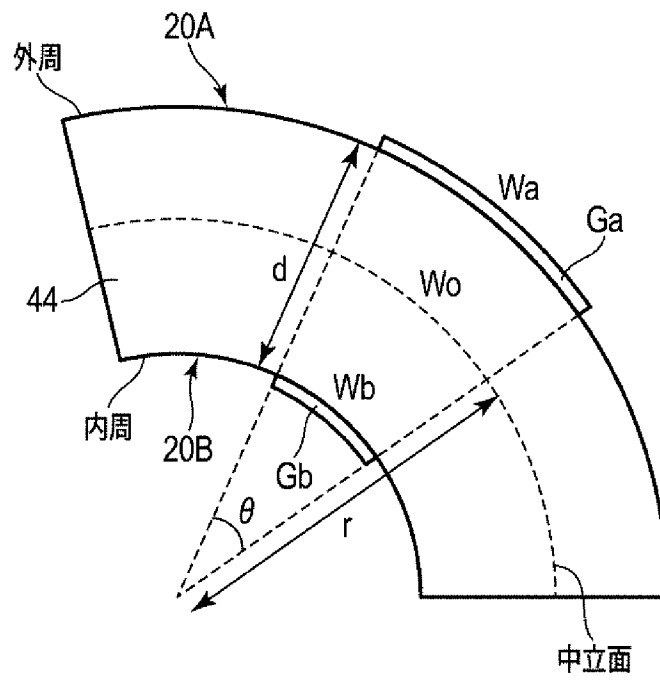
[図20]



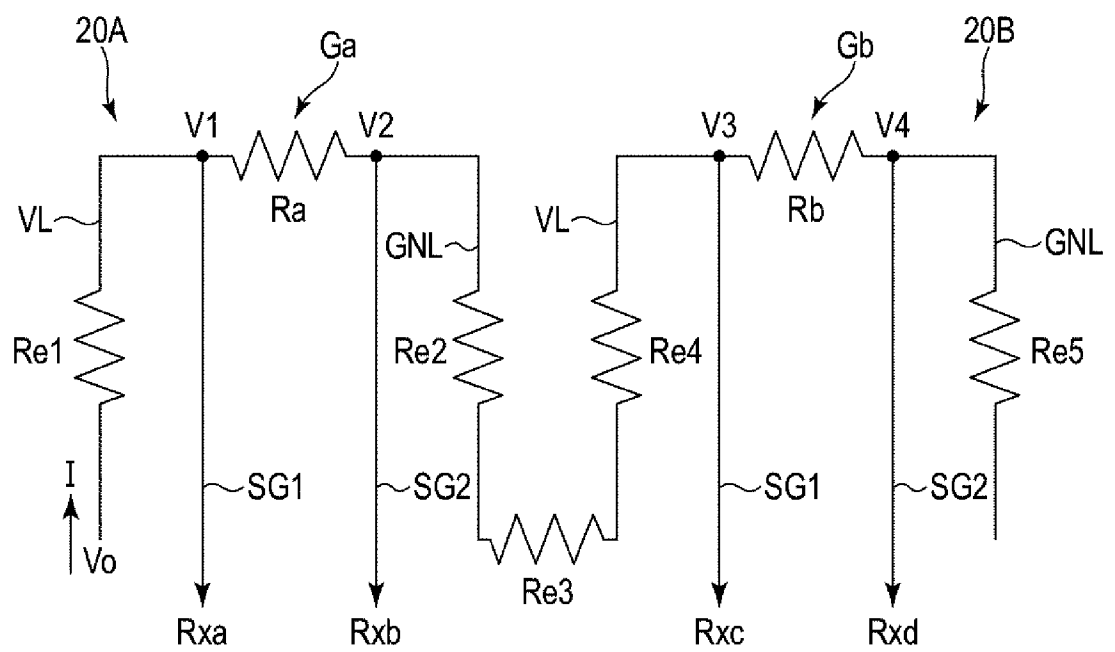
[図21]



[図22]

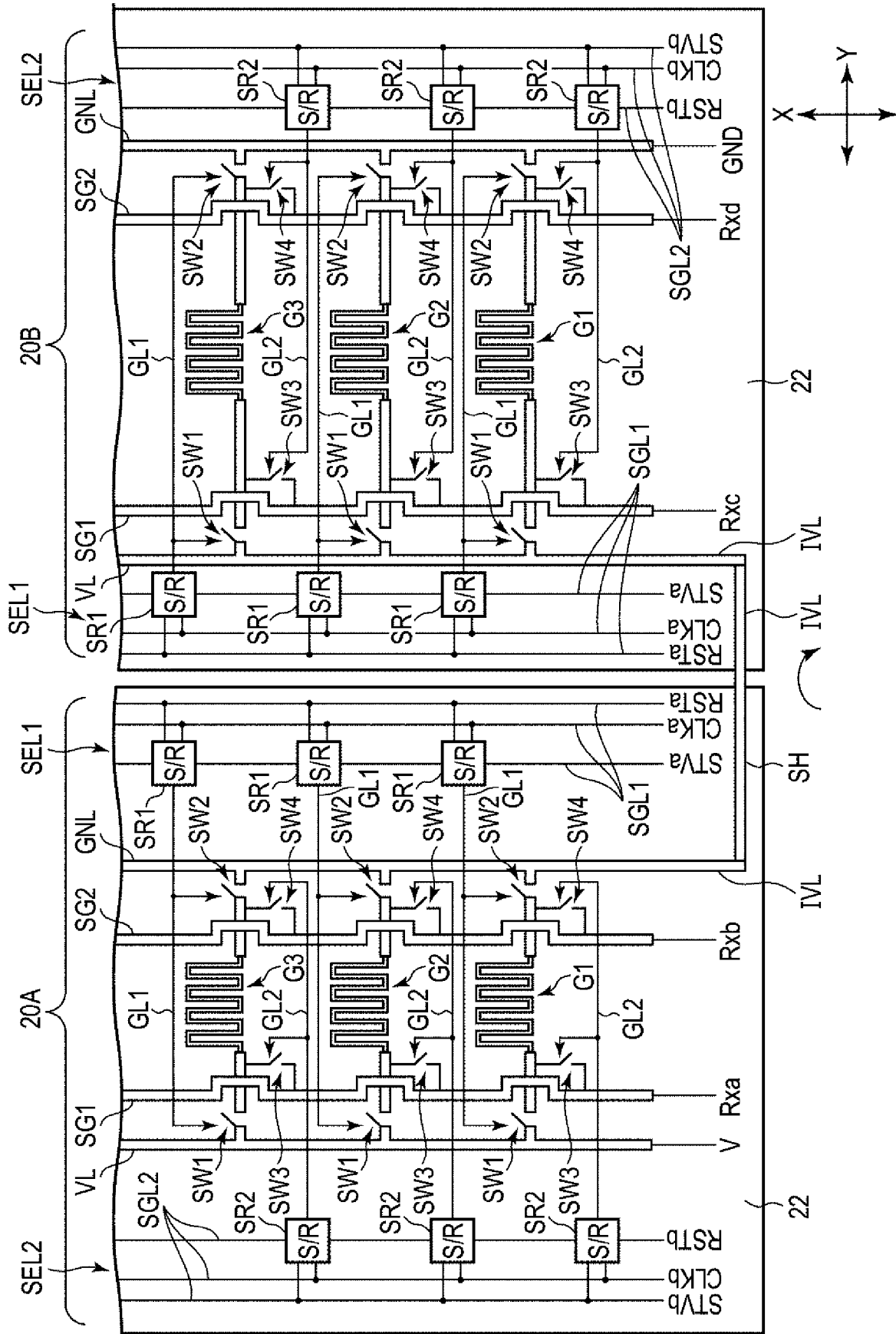


[図23]

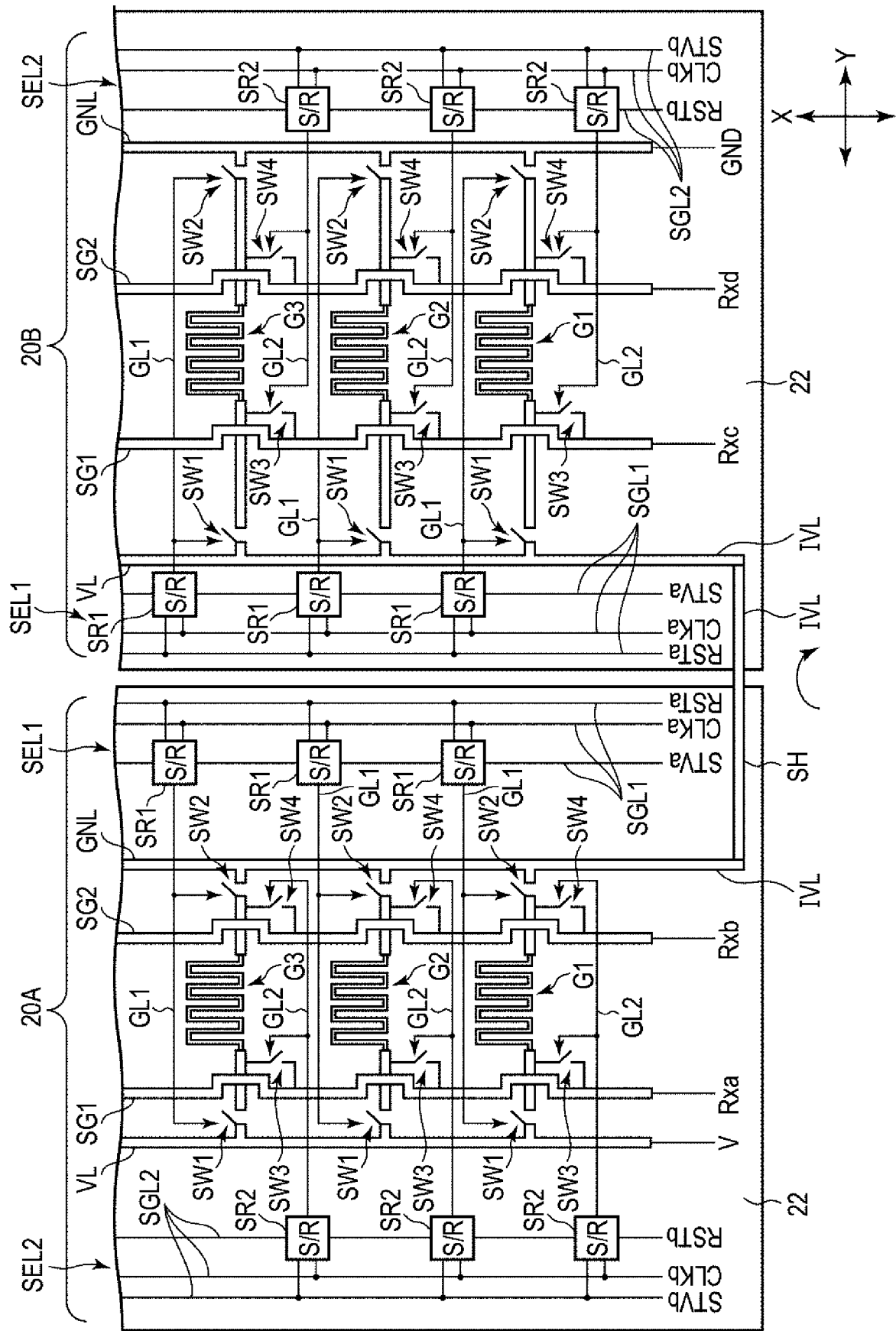




[図25]



[図26]



## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2023/040752

|                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                               |                                                                                                     |                                                                              |
|-----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|-----------------------------------------------------------------------------------------------------|------------------------------------------------------------------------------|
| <b>A. CLASSIFICATION OF SUBJECT MATTER</b><br><b>G01B 7/16</b> (2006.01)i; <b>G01B 7/28</b> (2006.01)i<br>FI: G01B7/16 R; G01B7/28 A<br><br>According to International Patent Classification (IPC) or to both national classification and IPC                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                 |                                                                                                     |                                                                              |
| <b>B. FIELDS SEARCHED</b><br><br>Minimum documentation searched (classification system followed by classification symbols)<br>G01B7/16; G01B7/28<br><br>Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched<br>Published examined utility model applications of Japan 1922-1996<br>Published unexamined utility model applications of Japan 1971-2024<br>Registered utility model specifications of Japan 1996-2024<br>Published registered utility model applications of Japan 1994-2024<br><br>Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                       |                                                                                                     |                                                                              |
| <b>C. DOCUMENTS CONSIDERED TO BE RELEVANT</b>                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                 |                                                                                                     |                                                                              |
| Category*                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                     | Citation of document, with indication, where appropriate, of the relevant passages                  | Relevant to claim No.                                                        |
| A                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                             | JP 2008-157830 A (UNIV. OF SHIGA PREFECTURE) 10 July 2008 (2008-07-10)<br>entire text, all drawings | 1-9                                                                          |
| A                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                             | JP 58-76729 A (TOSHIBA TEC KABUSHIKI KAISHA) 09 May 1983 (1983-05-09)<br>entire text, all drawings  | 1-9                                                                          |
| <input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                              |                                                                                                     |                                                                              |
| <p>* Special categories of cited documents:</p> <p>“A” document defining the general state of the art which is not considered to be of particular relevance</p> <p>“D” document cited by the applicant in the international application</p> <p>“E” earlier application or patent but published on or after the international filing date</p> <p>“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</p> <p>“O” document referring to an oral disclosure, use, exhibition or other means</p> <p>“P” document published prior to the international filing date but later than the priority date claimed</p> <p>“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</p> <p>“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone</p> <p>“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art</p> <p>“&amp;” document member of the same patent family</p> |                                                                                                     |                                                                              |
| Date of the actual completion of the international search<br><b>04 January 2024</b>                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                           |                                                                                                     | Date of mailing of the international search report<br><b>30 January 2024</b> |
| Name and mailing address of the ISA/JP<br><b>Japan Patent Office (ISA/JP)</b><br><b>3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915</b><br><b>Japan</b>                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                        |                                                                                                     | Authorized officer<br><br>Telephone No.                                      |

**INTERNATIONAL SEARCH REPORT**  
**Information on patent family members**

International application No.  
**PCT/JP2023/040752**

| Patent document<br>cited in search report |             |   | Publication date<br>(day/month/year) | Patent family member(s) | Publication date<br>(day/month/year) |
|-------------------------------------------|-------------|---|--------------------------------------|-------------------------|--------------------------------------|
| JP                                        | 2008-157830 | A | 10 July 2008                         | (Family: none)          |                                      |
| JP                                        | 58-76729    | A | 09 May 1983                          | (Family: none)          |                                      |

A. 発明の属する分野の分類（国際特許分類（IPC））

G01B 7/16(2006.01)i; G01B 7/28(2006.01)i

FI: G01B7/16 R; G01B7/28 A

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

G01B7/16; G01B7/28

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報

1922 - 1996年

日本国公開実用新案公報

1971 - 2024年

日本国実用新案登録公報

1996 - 2024年

日本国登録実用新案公報

1994 - 2024年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

| 引用文献の<br>カテゴリー* | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示                                 | 関連する<br>請求項の番号 |
|-----------------|-------------------------------------------------------------------|----------------|
| A               | JP 2008-157830 A（公立大学法人 滋賀県立大学）10.07.2008（2008 - 07 - 10）<br>全文全図 | 1-9            |
| A               | JP 58-76729 A（東芝テック株式会社）09.05.1983（1983 - 05 - 09）<br>全文全図        | 1-9            |

☐ C欄の続きにも文献が列挙されている。

☒ パテントファミリーに関する別紙を参照。

\* 引用文献のカテゴリー

“A” 特に関連のある文献ではなく、一般的技术水準を示すもの

“D” 国際出願で出願人が先行技術文献として記載した文献

“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

“O” 口頭による開示、使用、展示等に言及する文献

“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献

“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの

“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

“&” 同一パテントファミリー文献

国際調査を完了した日

04.01.2024

国際調査報告の発送日

30.01.2024

名称及びあて先

日本国特許庁(ISA/JP)

〒100-8915

日本国

東京都千代田区霞が関三丁目4番3号

権限のある職員（特許庁審査官）

信田 昌男 2S 8530

電話番号 03-3581-1101 内線 3216

様式 PCT/ISA/210（第2ページ）（2022年7月）

国際調査報告  
パテントファミリーに関する情報

国際出願番号

PCT/JP2023/040752

| 引用文献 |             |   | 公表日        | パテントファミリー文献 | 公表日 |
|------|-------------|---|------------|-------------|-----|
| JP   | 2008-157830 | A | 10.07.2008 | (ファミリーなし)   |     |
| JP   | 58-76729    | A | 09.05.1983 | (ファミリーなし)   |     |