

公告本

公告本

88年7月25日 補正

申請日期	87.11.6
案 號	87118517
類 別	H03M 7/60

A4
C4

445727

(以上各欄由本局填註)

發明專利說明書

一、發明 名稱	中 文	具有2/3編碼速率元(1,7)通道的磁性記錄編碼系統
	英 文	"MAGNETIC RECORDING ENCODER SYSTEM FOR A (1,7) CHANNEL HAVING A 2/3 CODING RATE"
二、發明 創作人	姓 名	1.詹姆士 E. 那克森 2.湯 Q. 當 3.保羅 傑 荷根
	國 籍	均美國
	住、居所	1.美國科羅拉多州莫如森市南任街4525號 2.美國科羅拉多州雷法亞市西藍喜隆路2540號 3.美國科羅拉多州布得市迪吾大道1521號
三、申請人	姓 名 (名稱)	美商考伯科技公司
	國 籍	美國
	住、居所 (事務所)	美國科羅拉多州柏得市華納街4775號
	代 表 人 姓 名	愛默利 L. 崔姬

55652.DOC

- 1 -

裝

訂

線

445727

(由本局填寫)

承辦人代碼：
大類：
IPC分類：

A6

B6

本案已向：

國(地區) 申請專利，申請日期：

案號：

，☐有 ☐無主張優先權

美國

1997年11月6日 08/965,112

☒有 ☐無主張優先權

有關微生物已寄存於：

，寄存日期：

，寄存號碼：

(請先閱
面之注意事項再填寫本頁各欄)

裝

訂

線

經濟部中央標準局員工消費合作社印製

五、發明說明(1)

發明背景

1. 發明範圍

本發明一般係關於一具有 $2/3$ 編碼速率元 $(1,7)$ 通道的磁性記錄編碼系統，用以在一寫入開訊號被激發期間，對資料編碼以作為記錄該資料於一磁碟中之準備，以及更特別係關於一具有 $2/3$ 編碼速率元 $(1,7)$ 通道的磁性記錄編碼系統，用以在一寫入開訊號被激發期間，對資料編碼以作為記錄該資料於一磁碟中之準備，其採用一種機制，以確定該資料於記錄資料欄的序列與記錄充填部分期間，對於不論如何呈現於編碼器之資料的那些欄位視為有效資料。

2. 先前技藝描述

當資料被記錄於磁碟上時，必須有一方法來讀取磁碟上的資料為了同步資料於一時脈，因此對資料返回移位暫存器作計時。基本上，資料必須以此一型式編碼成為記錄於磁碟的資料，以保證資料資訊經過一時間後將可自磁碟中讀出來。時間的長度受限制使得每一時間資料資訊之一新的片段被讀取時，時脈可被同步。

各種方式在過去已被提出用以增加介質上的記錄資料密度，例如磁碟或磁帶及其他相似的介質。一種為人熟知的應用方法為跑長限制(run-length-limited, RLL)編碼，其需要一已編碼位元序列中每一1必須與最鄰近的1分離一定數目的0。此數目至少必須等於一最小量 d ，因為符間干擾必然不會超過一所需用以自我定時目的之 k 的最大值。依照此RLL格式的編碼一般稱為 (d, k) 跑長限制碼。本發

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(2)

明關於一種特殊碼，特別適合用於 $d=1$ 及 $k=7$ 的磁性記錄通道。欲轉換未受限的資料成為 (d, k) 受限格式，一般需要對應 m 個未受限位元至 n 受限位元，這裡 $m < n$ 。 m/n 的比例通常稱為編碼速率或效益。使速率最大化通常會考慮前視解碼與硬體複雜性之間的妥協。

付出前視解碼以提昇編碼效益或速率一般造成增加資料讀取的錯誤傳遞。亦即編碼流中引發的單一位元錯誤將造成編碼演算法自我更正前之某種數量的相繼位元錯誤。減少錯誤傳遞始終是需要的。為達成此點，一編碼速率 $2/3$ 已被發現對於 $(1,7)$ 碼為最佳。

Adler等人之美國專利申請案4,413,251，描述一種用以對磁性記錄通道產生一RLL碼的演算法與硬體。Adler等人的專利之系統產生具有鄰近的1間最少一個0與最多七個0的序列。藉由對應未受限資料的兩位元至受限資料的三位元之一相繼的方案以產生碼。編碼器為一描述內部狀態需要三位元的有限狀態機。解碼器需要前視兩未來的碼符(六位元)且其操作為不特定通道狀態。

硬體實現Adler等人的專利之系統很簡單，且可操作於非常高的資料速度，但Adler等人的專利(與其他類似)之系統一般需要編碼器編碼機制的控制實體(控制器)內之資訊。更進一步，緩衝器空間必須於控制器中提供資訊記錄於序列與記錄充填欄中。例如，當記錄序列欄時，資料必須被呈現至編碼器，編碼器於讀取期間對適當符號邊界單位產生一已知編碼符號。更進一步，當記錄於記錄充填欄

(請先閱讀背面之注意事項再填入本頁)

裝

訂

線

五、發明說明(3)

時，資料必須被呈現至編碼器，編碼器將保證在記錄充填欄結束前所有編碼器例外處理完成。若適當的資料由控制器所呈現，則這兩種情況需要編碼器編碼機制的資訊。於後者情況，若所有例外處理未在寫入開訊號被激發的結束時完成，則在讀取期間可能出現一失敗模式。解碼器應需要附加的例外處理，促使在記錄充填欄結束前讀取資料。原先被編碼於磁碟上的資料可能不適合於適當的例外處理，或可能造成磁碟上的資料序列在鄰近的1之間具有少於一個0或超過七個0。當讀取期間，此種資料序列可能產生錯誤的解碼資料。

因此，對於一用以編碼磁碟上的資料欄之系統有必要其中的控制器不需編碼機制的資訊，以一種適當的方式讀取而不會引入錯誤，適當地記錄資料欄於一磁碟上。

發明概述

本發明是一項於寫入開訊號被激發時，用以編碼一磁碟上的資料欄之系統的改進。該系統具有一編碼器與一資料選擇多工器，用以集中來自控制器的資料以0與1位元的型式至解碼器。該編碼器，反應至使用者寫入開訊號成為激發態，產生一以0與1位元的型式之跑長限制(RLL)碼，取決於控制器所呈現的資料並適合於寫入磁碟。RLL碼具有包括一編碼速率2/3的準則，其需要一鄰近1之間最少一個0與最多七個0。該改進包括用以確定於使用者寫入開訊號被激發期間編碼器產生RLL碼不受限於例外且對序列與記錄充填欄有效。更進一步，追蹤例外的最小化使記錄

(請先閱讀背面之注意事項再填本頁)

裝

訂

線

五、發明說明(4)

充填欄的所需長度最小化。再更進一步，編碼器對序列與記錄充填欄產生合適資料的能力剔除了任何於資料緩衝器對序列與記錄充填欄的儲存空間之需要。

在本發明的具體實施例中，此方法包括一雙位元配對生成機制注入一雙位元配對至編碼器。較合適地，生成機制產生一雙位元圖樣，其造成一自編碼器輸出之010編碼的RLL圖樣。

在本發明的另一具體實施例中，此方法以一與控制器所呈現的資料平行關係連接至編碼器。此方法以一多工型式插入資訊至編碼器，其獨立於控制器所呈現的資料，其中選擇是取決於使用者寫入閘訊號狀態。

本發明更進一步為一用以接收來自控制器的使用者寫入閘訊號與雙位元資料配對之編碼器。控制器於使用者寫入閘訊號被激發期間呈現以0與1位元所定義的資料至編碼器，且於使用者寫入閘訊號未被激發期間呈現未定義或隨機資料。該編碼器，反應至控制器資料與使用者寫入閘訊號成為激發態，產生一以0與1位元的型式之跑長限制(RLL)碼，取決於來自控制器之連續雙位元資料配對。該編碼器，反應至控制器與使用者寫入閘訊號成為激發態，產生一以0與1位元的型式之跑長限制(RLL)碼，獨立於控制器所呈現的資料。RLL碼具有包括一編碼速率 $2/3$ 的準則，其需要一鄰近1之間最少一個0與最多七個0。

註：以下的文字不規則地重複出現於上述，此即為何被完全刪除且不編輯。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(5)

圖式簡述

圖1是根據本發明所架構之一具有 $2/3$ 編碼速率元(1,7)通道的磁性記錄編碼系統之說明圖；

圖2是根據本發明所架構之一具有 $2/3$ 編碼速率元(1,7)通道的磁性記錄編碼系統之主要編碼表的說明；

圖3是根據本發明所架構之一具有 $2/3$ 編碼速率元(1,7)通道的磁性記錄編碼系統之第二編碼表的說明；

圖4是代表性的資料，例如，藉由根據本發明所架構之一具有 $2/3$ 編碼速率元(1,7)通道的磁性記錄編碼系統之主要編碼表與第二編碼表所編碼；以及

圖5是實際記錄資料至根據本發明所架構之一具有 $2/3$ 編碼速率元(1,7)通道的磁性記錄編碼系統之磁碟的持續時間之說明圖。

較佳具體實施例之詳細說明

如圖1所說明，本發明為一系統，一般指示於10，用以編碼一磁碟上的資料欄12（未示出）於寫入開訊號15被激發期間。系統10具有一編碼器與解碼器16（此後稱為編碼器）與一控制器或控制實體18用以集中使用者資料20與選擇記錄資料的次欄位。控制器18集中使用者資料20，亦即一般資料已知為非返回零資料（NRZ資料）之預先決定的位元組數目，以0與1位元的型式至編碼器。編碼器16。反應NRZ資料20與使用者寫入開訊號15成為激發態。產生一跑長限制（RLL）碼，也是以0與1位元之型式，取決於寫入開訊號15。如圖2所說明，在本發明中，RLL

（請先閱讀背面之注意事項再填為本頁）

裝

訂

線

五、發明說明(6)

碼較宜具有一編碼速率 $2/3$ ，在此兩未受限的NRZ資料位元被對應至三受限通道位元，具有一需要一鄰近1之間最少一個0與最多七個0之主要RLL碼準則。

1.7受限的 $2/3$ 編碼速率之一例描述於上，以及說明於圖2，現在將討論。編碼器16以0與1的型式連續自控制器18接收例如雙位元的資訊。這些配對中每一個以其連續順序被取出並透過一主要查照表(圖2)22從一雙位元配對轉變為三位元字。如上所討論，每一新形成之三位元字的限制為兩1不能相鄰一起。這些三位元字隨後被連續(圖4)串接以形成一二元記錄資料流。藉由使用三位元字，兩1相鄰一起的可能性相當少(見圖4)。

若意外地，藉由使用雙位元配對至三位元字查照表22，連鎖造成兩1在一起，則編碼器16產生一第二編碼，其違背主要RLL碼準則的 (d, k) 限制。編碼器16檢測此並隨後使用一稍微較大的第二查照表(圖3)以處理這些例外，即四位元至六位元。若編碼器16不能藉由轉換雙位元配對至三位元字以符合此主要準則，則先前的NRZ資料位元配對與目前的NRZ資料位元配對相連鎖以產生一四位元字，並透過一第二查照表24轉換至一六位元字。每一由第二查照表24所產生的六位元字以三個0位元作結束，因此保證任何相繼的轉換與透過主要查照表22的連鎖不會產生違背RLL碼準則。來自控制器18的下一雙位元NRZ資料配對進入後，編碼器16以主要查照表22再次開始。圖4說明以主要查照表22與第二查照表24編碼一典型的資

(請先閱讀背面之注意事項再填為本頁)

裝

訂

線

五、發明說明(7)

料流。

欲將記錄於一磁碟上的資料12精確地自磁碟中讀取出，從編碼器/解碼器16的觀點，下列事項須被考慮：

- 1) PLL必須調整至記錄資料12的頻率並獲得與記錄資料12相位鎖定；
- 2) 定義於記錄資料12期間的三位元字邊界必須被識別出，且解碼器必須與三位元字邊界自我同步；
- 3) 實際資料12的開始必須被決定；
- 4) 資料12必須被讀入與解碼；
- 5) 結束讀取序列必須不會於復元資料時產生錯誤。

前面要求的資訊允許我們定義記錄資料12至磁碟的需求。在本具體實施例中，四個不同欄位的資訊被包含於記錄資料的每一區段。如圖5所說明，這些為序列欄30、同步遮罩欄32、使用者資料欄34、以及記錄充填欄36。

序列欄30為一010三位元字的重複圖樣。序列欄30必須足夠長以使PLL獲得相位與頻率鎖定，並且長度連續足夠長以使編碼器/解碼器16得識別並同步於010三位元字的邊界，而非同步於001或100圖樣。藉由完成此項，上述1)與2)之讀取需求遂滿足。應注意採取本發明之磁性記錄編碼系統10，序列欄30對所有記錄資料為常數。

同步遮罩欄32也是一序列欄30之010重複圖樣以外的已知圖樣，且可由任何非重複雙位元配對來產生。同步遮罩欄32的圖樣是尋求使用者資料可立即追隨且有辨認的表徵。以上所描述的同步遮罩欄32滿足上述讀取需求3)。

五、發明說明(8)

使用者資料欄34為一已知數量的三位元圖樣，其表示實際使用者資料。所描述的使用者資料欄34滿足上述讀取需求4)與本發明的應用。

記錄充填欄36為額外寫入磁碟的資料，以重複010三位元字的型式，其保證編碼器16已完成所有例外的處理並複寫遮蓋磁碟上此位置最後一次記錄之無關的資料。所描述的記錄充填欄36滿足上述讀取需求5)。

序列欄30、同步遮罩欄32、以及記錄充填欄36被辨認為需要適當讀寫資料的標頭。這些欄30、32與36的大小宜最小化以產生較大的儲存效益。序列欄30與記錄充填欄36是編碼器/解碼器16可以具有衝突的兩欄。更進一步，在編碼器16已對序列欄30與記錄充填欄36產生資料的情形下，資料緩衝區大小可被減少而更有效地實施且系統需要較小的緩衝區。

本申請案的系統具有一用以確定資料欄中的資料位元之最後預定數目不受例外所影響的機制。基本上，此機制促使一非例外字或雙位元配對不會造成一例外，甚至對於任何於磁碟上記錄資料末端的無關位元，因此保證不會發生問題。

在操作上，此機制與控制器平行附帶於編碼器。換句話說，此機制獨立於控制器。當使用者寫入開訊號成未激發態時，此機制切斷編碼器與控制器相連。當使用者寫入開訊號成未激發態時，編碼器意識到需要變更多工器以使其始終接收一非違背的位元流配對。

(請先閱讀背面之注意事項再為本頁)

裝

訂

線

五、發明說明(9)

一旦控制器被切斷與編碼器相連接，此機制集中一非違背的雙位元流配對，即01，至編碼器。例如，在01的具體實施例中，由於從主要RLL編碼表，01雙位元流配對轉換成010，其可前導或追隨任何其他編碼受限的三位元符號而不須迫使成為例外，因此01雙位元流配對較宜採用。此機制強制01雙位元流配對直到一新的使用者寫入開被藉由控制器送入編碼器。此機制迫使資料欄的結束不為例外，即最後三位元不會是一例外。

在實施上，01雙位元流配對是從一由控制器所供應的訊號邏輯上所導出至編碼器內的機制。01雙位元流配對僅被送至編碼器且不會被強制送入磁碟。此機制獨立於控制器資料線的狀態注入一多工型式的01訊號於寫入開的末端。

本發明的磁碟驅動較宜包括一運軌組合，其描述於美國專利申請案(Attorney Docket No. CAL-P003)範圍與此一致並參考以結合其中。更進一步，本發明的磁碟14較宜包括一高密度的伺服磁區架構，可移除的介質磁碟，其描述於美國專利申請案(Attorney Docket No. CAL-P001)範圍與此一致並參考以結合其中。

在本發明的磁性記錄編碼系統10中，圖1說明實現用以產生上述需求的編碼器之適當方塊圖。更進一步，此是用一硬體撰寫語言(HDL)名為AHDL來實現並說明於附錄A。對應的實現解碼器，也以AHDL撰寫，說明於附錄B。

五、發明說明(10)

先前範例說明與本發明的較佳具體實施例已使用圖式解釋並詳細說明，伴隨講解變化的修改與轉換的具體實施例。然而本發明已如此顯示、描述與說明，則熟知此項技藝的人士應了解到進行型式上與細部等效的變更不會離開本發明的實際精神與範圍，且本發明的範圍只侷限於先前技藝所排除的申請專利範圍。再者，揭露於此的本發明可適合實現於現存的特定元件。

(請先閱讀背面之注意事項再填為本頁)

裝

訂

線

五、發明說明(11)

```

-- |檔案: encoder.tdf      版本: 9      最後修改: 10/06/97, 10:52上午
-- v9 JN 10/06/97, 10:52am Jim finally figured out how to update a VCS project?!
-- v8 JN 10/06/97, 10:21am
-- v7 JN 09/30/97, 02:19pm Added debug pins for endec troubleshooting
-- v6 JN 08/29/97, 11:55am vcs maintenance
-- v5 JN 08/27/97, 12:55pm Check-in to new location.
-- v4 JN 08/20/97, 05:23pm
-- v3 JN 08/20/97, 04:44pm Total Rewrite, Implementation through lookup table
-- v1 LWL 08/13/97, 02:36pm Initial Checkin
標題 "1.7 編碼器"

```

```

-- FILENAME: encoder.tdf
-- LANGUAGE: ahdl
-- 作者: Jim Noxon
-- 位置:

```

```

-- 說明:
-- 該碼產生一通道編碼器的1,7實作。使用2位元至3位元的標
-- 準對應。以下列表顯示一般輸入資料的對應:

```

```

-- 非返回零資料輸入 | 編碼資料輸出

```

```

-- 0 0 | 0 0 1
-- 0 1 | 0 1 0
-- 1 0 | 1 0 0
-- 1 1 | 1 0 1

```

```

-- 對於那些發生違背的狀態，輸出資料流根據下列違背表做修正:

```

```

-- 非返回零資料輸入 | 編碼資料輸出

```

```

-- 0 0 1 0 | 0 0 1 0 0 0
-- 0 0 1 1 | 0 1 0 0 0 0
-- 1 1 1 0 | 1 0 1 0 0 0
-- 1 1 1 1 | 1 0 0 0 0 0

```

```

-- * 標示不同地轉換於那些先前符號中的違背。

```

```

-- 該編碼器的實現假設nrz資料的前兩位元被呈現於寫入開(wg)成為
-- 高位準時，且隨後每六十分之一秒讀取參考時脈(r_clk)。
-- 為了減少由於編碼器延遲的對時問題，遂產生一延遲寫入開(dly_wg)
-- 訊號，其於記錄資料(wd)輸出端與資料同步。當寫入開維持低位準
-- 時，一般的實作使用一2位元計數器(dbtc[]) = B"11"維持於一開
-- 置狀態。當寫入開訊號成為高位準時，計數器重新計數，且進行
-- 除三，從0至1至2計數並再次回到0。如此提供藉由串聯輸出符號
-- 所得的資訊。寫入開訊號被期望於定時最後的nrz配對之後成為低
-- 位準。如此造成當最後符號輸出時，計數器倒數計時且下溢至開
-- 置狀態。此方法允許減化對應延遲寫入開訊號至計數器的狀態。
-- 符號是透過一查照表而產生。查照表掌握所有對於目前符號的
-- 碼違背。對於那些需要修正先前符號的兩符號，一違背標誌被
-- 設立以修正移位暫存器的載入過程，使得先前符號在移出之前被更正。

```

(請先閱讀背面之注意事項再填本頁)

裝

訂

線

五、發明說明(12)

```
--
-- 修正歷史:
-- 日期      人      敘述
-----
-- 11/05/96  ST      Initial creation.
-- 03/02/97  dc      Change to different 1,7 endec.
-- 03/18/97  JN      Complete revision for new 1,7 encoder
--
-- This media contains an authorized copy or copies of material owned by
-- Caleb Technology. This ownership notice and any other notices included
-- in machine readable copies must be reproduced on all authorized copies.
-- This is confidential and unpublished property of Caleb Technology.
--
-- All rights reserved.
--
```

```
INCLUDE "GENERIC.INC"; -- 支援編譯模式
```

```
SUBDESIGN encoder
```

```
(
  rr_clk      : INPUT;  -- 讀取參考時脈
  resetb      : INPUT;  -- 啓動低重置訊號
  nrz[1..0]   : INPUT;  -- 2位元nrz資料
  wg          : INPUT;  -- 寫入閘
  nwd         : OUTPUT;  -- 負串聯記錄資料輸出
  last_bit    : OUTPUT;  -- 表示最後位元輸出狀態
  dly_wg      : OUTPUT;  -- 延遲寫入閘與串聯記錄資料同步
)
```

```
VARIABLE
```

```
  sr_out[5..0] : DFF;  -- 維持資料作為輸出
  dbtc[1..0]   : DFF;  -- 維持一除三計數器
  load_shift   : SOFT;  -- 產生激發高負載激發低移位訊號
  vflag        : SOFT;  -- 產生需要變更現狀的違背狀態
output symbol
  tb_out[1..0][2..0] : SOFT;  -- 對來自一轉換表的輸出產生符號
  wgff           : DFF;  -- 產生延遲寫入閘符號
  last          : DFF;  -- 維持最後轉移出的資料位元狀態
  lnrz[1..0]     : SOFT;  -- 區域nar資料輸入
```

```
BEGIN
```

```
-- 分派時脈
sr_out[].clk = rr_clk;
dbtc[].clk  = rr_clk;
wgff.clk    = rr_clk;
last.clk    = rr_clk;
```

```
-- 重設分派
sr_out[].clrn = resetb;
dbtc[].prn   = resetb;
wgff.clrn    = resetb;
last.clrn    = resetb;
```

```
-- 區域nrz資料實施
IF wg == VCC THEN -- 若寫入
  lnrz[] = nrz[]; -- 獲得下一資料
ELSE -- 若沒有寫入
  lnrz[] = 1;     -- 載入非違背符號
END IF;
```

```
-- 除三計數器實施
IF wg == VCC THEN -- 若寫入
  IF dbtc[] == 2 THEN -- 若準備倒數計數器
    dbtc[] = 0;      -- 倒數計數器
```

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(13)

```

ELSE                                     -- 若計數中
  dbtc[] = dbtc[] + 1; -- 增加計數器
END IF;
ELSE                                     -- 若不寫入
  IF dbtc[] != 3 THEN -- 若非處於閑置狀態
    dbtc[] = dbtc[] - 1; -- 減少計數器
  ELSE -- 若處於閑置狀態
    dbtc[] = dbtc[]; -- 維持閑置狀態
  END IF;
END IF;

-- 載入移位實施
IF dbtc[1] == VCC THEN -- 若處於最後計數或閑置
  load_shift = VCC; -- 應被載入
ELSE -- 若非處於最後計數或閑置
  load_shift = GND; -- 應被移位
END IF;

-- 延遲寫入閑置實施
IF wg == VCC THEN -- 若寫入
  IF wgff == GND THEN -- 若初始一記錄
    IF dbtc[] == 2 THEN -- 若準備第一符號
      wgff = VCC; -- 延遲寫入閑置為真
    ELSE -- 若沒有準備第一符號
      wgff = GND; -- 延遲寫入閑置仍為假
    END IF;
  ELSE -- 若在一記錄之中間
    wgff = VCC; -- 延遲寫入閑置留於真
  END IF;
ELSE -- 若沒有寫入
  IF wgff == GND THEN -- 若處於記錄之間
    wgff = GND; -- 延遲寫入閑置留於假
  ELSE -- 若於一記錄終結
    IF dbtc[] == 3 THEN -- 若處於閑置狀態
      wgff = GND; -- 延遲寫入閑置為假
    ELSE -- 若完成最後符號
      wgff = VCC; -- 延遲寫入閑置為真
    END IF;
  END IF;
END IF;

```

-- 編碼轉換表

TABLE

lnrz[], sr_out[4..2]	=>	tb_out[1][], tb_out[0][], vflag;	
B"00", B"XXX"	=>	B"XXX", B"001", GND;	-- 00可跟隨任意碼
B"01", B"XXX"	=>	B"XXX", B"010", GND;	-- 01可跟隨任意碼
B"10", B"000"	=>	B"XXX", B"100", GND;	-- 跟隨違背的資料始終有效
always valid			
B"10", B"001"	=>	B"XXX", B"000", GND;	-- 跟隨只有違背的符號
violation			
B"10", B"010"	=>	B"XXX", B"100", GND;	-- 10可跟隨01
B"10", B"011"	=>	B"XXX", B"XXX", GND;	-- 無效編碼，不應發生
occur			
B"10", B"100"	=>	B"XXX", B"100", GND;	-- 10可跟隨10
B"10", B"101"	=>	B"XXX", B"000", GND;	-- 跟隨只有違背的符號
violation			
B"10", B"110"	=>	B"XXX", B"XXX", GND;	-- 無效編碼，不應發生
occur			
B"10", B"111"	=>	B"XXX", B"XXX", GND;	-- 無效編碼，不應發生
occur			
B"11", B"000"	=>	B"XXX", B"101", GND;	-- 跟隨違背的資料始終有效
always valid			
B"11", B"001"	=>	B"010", B"000", VCC;	-- 以下與目前違背符號
violation			
B"11", B"010"	=>	B"XXX", B"101", GND;	-- 11可跟隨01

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(14)

```

      B"11",      B"011"    =>    B"XXX",      B"XXX",      GND;  -- 無效編碼，不應發生
occure
      B"11",      B"100"    =>    B"XXX",      B"101",      GND;  -- 11可跟隨10
      B"11",      B"101"    =>    B"100",      B"000",      VCC;  -- 以下與目前違背符號
violation
      B"11",      B"110"    =>    B"XXX",      B"XXX",      GND;  -- 無效編碼，不應發生
occure
      B"11",      B"111"    =>    B"XXX",      B"XXX",      GND;  -- 無效編碼，不應發生
occure
      END TABLE;

-- 輸出移位暫存器實施
IF load_shift == VCC THEN -- 若載入資料
  sr_out[2..0] = tb_out[0][1]; -- 載入下一符號至輸出
  IF(vflag == VCC) THEN -- 若處於違背狀態
    sr_out[5..3] = tb_out[1][1]; -- 載入修改符號於上暫存器
  ELSE -- 若未處於一違背狀態
    sr_out[5..3] = sr_out[4..2]; -- 移位一位元
  END IF;
ELSE -- 若沒有載入資料
  sr_out[5..1] = sr_out[4..0]; -- 移位一位元
END IF;

-- 最後位元狀態實施
IF wgf == VCC THEN -- 若寫入
  last = sr_out[5]; -- 分派最後輸出位元
ELSE -- 若沒有寫入
  last = last; -- 維持最後輸出位元
END IF;

-- output assignments
nwd = !sr_out[5]; -- 串聯寫入開資料輸出
dly_wg = wgf; -- 延遲寫入開輸出
last_bit = last; -- 最後位元輸出
END;

```

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(15)

```
-- 檔案: decoder.tdf      版本: 4      最後修改: 10/06/97, 10:52上午
-- v4 JN 10/06/97, 10:52am Jim finally figured out how to update a VCS project!?!
-- v3 JN 08/29/97, 02:08pm Added psuedo sync detect signal to pin 7 of project.
-- v2 JN 08/28/97, 11:01am New Decoder Initial Check In
-- v1 JN 08/27/97, 01:00pm Initial checkin
```

標題 "1,7編碼器":

```
--
-- FILENAME: decoder.tdf
-- LANGUAGE: ahdl
-- 作者: Jim Naxon
-- 位置:
```

-- 說明:

```
-- 此檔案以內部同步於三位元邊界實現一1,7解碼器。一被鎖定的訊號被
-- 提供以指示解碼器被鎖定於三位元邊界。於被鎖定的訊號被插入之前
-- 輸出字lock_len允許一有效三位元邊界的可變長度為有效。
-- 實作是透過一查照表的使用，查照表定義使用於編碼器的解碼對應。
-- 當讀取資料位元被移位進入時，其被增加至原先讀取的資料位元以對
-- 查照表產生一查照位置。當一逆背碼被讀取，需要原先符號的修正以
-- 作為適當解碼，一vflag訊號被插入以修正輸入資料移位暫存器管道的正
-- 常操作，允許符號被更正。同步是透過一除三計數器與一雙穩態多諧
-- 振盪器指示鎖定的使用來完成。當讀取閉(rg)為低位準時，鎖定雙穩態
-- 多諧振盪器被清除。讀取閉成為高位準啟動鎖定邏輯取得控制。當鎖
-- 定位準低時，除三計數器(dbtc[])被同步於每一進入的一位元。若同步
-- 已產生除三計數器中一值的調整，則鎖定計數器(lock_cntr[])被重設為
-- 0。若同步是有效，則鎖定計數器增加。一旦鎖定計數器增加至lock_len
-- 輸入字上的值時，假定同步被鎖定且插入鎖定雙穩態多諧振盪器。鎖定
-- 雙穩態多諧振盪器仍然於鎖定狀態，直到讀取閉變為低位準。
-- 一名為sym_err的訊號透過查照表的使用而產生。該訊號指示一無效符號
-- 結合已發生，縱使此錯誤可能不違背1,7碼限制。此情形的一可能例子為
-- ...001 000 000 100...。清楚地，這裡沒有違背1,7碼，但此序列不能合法地
-- 發生，因為符號流000 000沒有對應的解碼流。
```

```
--
-- REVISION HISTORY:
-- Date Person Description
--
-- 08/25/97 JN Initial attempt at a Decoder
```

```
-- This media contains an authorized copy or copies of material owned by
-- Caleb Technology. This ownership notice and any other notices included
-- in machine readable copies must be reproduced on all authorized copies.
-- This is confidential and unpublished property of Caleb Technology.
--
-- All rights reserved.
```

```
INCLUDE "GENERIC.S.INC"; -- support for modes of compilation
```

```
SUBDESIGN decoder
```

```
(
```

五、發明說明 (16)

```

rr_clk      : INPUT;  -- 讀取參考時脈
rd          : INPUT;  -- 讀入資料
resetb      : INPUT;  -- 重置系統
rg          : INPUT;  -- 讀取閥
lock_len[5..0] : INPUT; -- 有效三位元碼框的數目以證明鎖定同步欄位圖樣
pattern
nrz[1..0]    : OUTPUT; -- nrz資料輸出
sym_err      : OUTPUT; -- 編碼案中違背的符號
rd_clk       : OUTPUT; -- 讀取同步於讀入資料的資料時脈
locked       : OUTPUT; -- 指示解碼器被鎖定於同步欄位圖樣
psync_det    : OUTPUT; -- 擬同步檢測
)

```

```

VARIABLE
dbtc[1..0]    : DFF; -- 除三計數器
cur_sym[4..0] : DFF; -- 維持輸入資料與輸出nrz資料
cur_nrz[1..0] : DFF; -- 維持目前轉換的nrz資料
prev_nrz[1..0] : DFF; -- 維持輸出nrz資料
err           : DFF; -- 維持錯誤資料的符號
lock          : DFF; -- 辨識是否狀態計數器鎖定於同步欄位圖樣
lock_ctr[5..0] : DFF; -- 計數於同步欄位圖樣期間的有效三位元
prev_tbl[1..0] : NODE; -- 產生更正的先前nrz資料位元配對
cur_tbl[1..0]  : NODE; -- 產生目前nrz資料位元配對
tbl_input[5..0] : NODE; -- 產生查照表的數值輸入
vflg         : NODE; -- 產生違背標記
tbl_err       : NODE; -- 產生符號錯誤狀態標記
IF DEBUG_CIRCUITRY != 0 GENERATE
  psync_det_if : DFF; -- 維持擬同步檢測狀態
END GENERATE;

```

```

BEGIN
-- clock assignments
dbtc[0].clk = rr_clk;
cur_sym[0].clk = rr_clk;
cur_nrz[0].clk = rr_clk;
prev_nrz[0].clk = rr_clk;
err.clk = rr_clk;
lock.clk = rr_clk;
lock_ctr[0].clk = rr_clk;

-- reset assignments
dbtc[0].clrn = resetb;
cur_sym[0].clrn = resetb;
cur_nrz[0].clrn = resetb;
prev_nrz[0].clrn = resetb;
err.clrn = resetb;
lock.clrn = resetb;
lock_ctr[0].clrn = resetb;

-- lock to sync pattern implementation
IF rg == GND THEN -- 若沒有讀取
  lock = GND;
ELSE -- if reading
  IF lock == GND THEN -- 若尚未鎖定
    IF lock_ctr[0] == lock_len[0] THEN -- 若已達鎖定
      lock = VCC; -- 指示鎖定
    ELSE
      lock = GND; -- 指示未鎖定
    END IF;
  ELSE -- 若已鎖定
    lock = VCC; -- 維持鎖定狀態
  END IF;
END IF;

-- 鎖定計數器實施
IF rg == GND THEN -- 若沒有讀取

```

(請先閱讀背面之注意事項再填本頁)

裝

訂

線

五、發明說明 (17)

```

lock_cntr[] = 0;
ELSE
  IF rd == VCC THEN
    IF dbtc[] == 1 THEN
      lock_cntr[] = lock_cntr[] + 1;
    ELSE
      lock_cntr[] = 0;
    END IF;
  ELSE
    IF dbtc[] != 1 THEN
      lock_cntr[] = lock_cntr[];
    ELSE
      lock_cntr[] = 0;
    END IF;
  END IF;
END IF;

-- 除三計數器實施
IF lock == VCC THEN
  IF dbtc[] == 2 THEN
    dbtc[] = 0;
  ELSE
    dbtc[] = dbtc[] + 1;
  END IF;
ELSE
  IF rg == VCC THEN
    IF rd == VCC THEN
      dbtc[] = 2;
    ELSE
      IF dbtc[] == 2 THEN
        dbtc[] = 0;
      ELSE
        dbtc[] = dbtc[] + 1;
      END IF;
    END IF;
  ELSE
    IF dbtc[] == 2 THEN
      dbtc[] = 0;
    ELSE
      dbtc[] = dbtc[] + 1;
    END IF;
  END IF;
END IF;

-- 擬同步檢測實施
IF DEBUG CIRCUITRY != 0 GENERATE
  psync_det_ff.clk = rr_clk;
  IF lock == VCC THEN
    IF psync_det_ff == GND THEN
      IF dbtc[] == 2 THEN
        IF cur_sym[2..0] != B"001" THEN
          psync_det_ff = VCC;
        ELSE
          psync_det_ff = GND;
        END IF;
      END IF;
    ELSE
      psync_det_ff = VCC;
    END IF;
  ELSE
    psync_det_ff = GND;
  END IF;
  psync_det = psync_det_ff;
ELSE GENERATE
  psync_det = GND;
END IF;

```

-- 維持計數器於備妥狀態
 -- 若讀取
 -- 若一位元於讀取資料
 -- 若其同步於狀態計數器
 -- 增加計數器
 -- 若沒有與狀態計數器同步
 -- 重置計數器
 -- 若無一位元於讀取資料中
 -- 若其同步於狀態計數器
 -- 維持目前計數值
 -- 若其沒有與狀態計數器同步
 -- 重置計數器
 -- 若鎖定於同步欄位
 -- 若計數器於最大值
 -- 倒數計數器
 -- 若計數器非處於最大值
 -- 增加計數器
 -- 若未鎖定同步欄位
 -- 若讀取
 -- 若一位元於讀取資料中
 -- 同步狀態計數器
 -- 若非一位元
 -- 若計數器於最大值
 -- 倒數計數器
 -- 若計數器非處於最大值
 -- 增加計數器
 -- 若沒有讀取
 -- 若計數器非處於最大值
 -- 倒數計數器
 -- 若計數器處於最大值
 -- 增加計數器
 -- 分派時脈
 -- 若獲得鎖定
 -- 若擬同步仍未被檢測
 -- 若於一三位元邊界
 -- 若非於序列欄中
 -- 插入擬同步檢測
 -- 若於序列欄
 -- 維持未發現同步狀態
 -- 若擬同步被檢測出
 -- 維持同步被發現狀態
 -- 若未鎖定且準備好搜尋擬同步
 -- 準備好進行搜尋
 -- 分派輸出
 -- 設定內定狀態

(請先閱讀背面之注意事項再填本頁)

裝

訂

線

五、發明說明 (18)

```

END GENERATE;

-- input shift register implementation
cur_sym[4..1] = cur_sym[3..0]; -- 上移位元
cur_sym[0] = rd; -- 移入資料位元

-- 輸入資料管道實施
IF dbtc[] == 2 THEN -- 若於一三位元邊界
  IF vflag == VCC THEN -- 若此為一違背
    prev_nrz[] = prev_tbl[]; -- 更正先前nrz資料
  ELSE -- 若此非一違背
    prev_nrz[] = cur_nrz[]; -- 上移目前nrz資料
  END IF;
  cur_nrz[] = cur_tbl[]; -- 取得目前nrz資料
ELSE -- 若非處於一三位元邊界上
  prev_nrz[] = prev_nrz[]; -- 維持原先nrz資料
  cur_nrz[] = cur_nrz[]; -- 維持目前nrz資料
END IF;

-- 符號錯誤檢測實施
IF dbtc[] == 2 THEN -- 若處於三位元邊界上
  err = tbl_err; -- 取得符號錯誤狀態
ELSE -- 若非處於一三位元邊界上
  err = err; -- 維持目前錯誤狀態
END IF;

-- 對輸入管道之轉換表
tbl_input[5..1] = cur_sym[];
tbl_input[0] = rd;
TABLE
tbl_input[] => prev_tbl[], cur_tbl[], vflag, tbl_err;
B"000001" => B"XX", B"00", GND, GND;
B"000010" => B"XX", B"01", GND, GND;
B"000100" => B"XX", B"10", GND, GND;
B"000101" => B"XX", B"11", GND, GND;
B"001000" => B"XX", B"10", GND, GND;
B"001001" => B"XX", B"00", GND, GND;
B"001010" => B"XX", B"01", GND, GND;
B"001000" => B"00", B"11", VCC, GND;
B"010001" => B"XX", B"00", GND, GND;
B"010010" => B"XX", B"01", GND, GND;
B"010100" => B"XX", B"10", GND, GND;
B"010101" => B"XX", B"11", GND, GND;
B"100000" => B"11", B"11", VCC, GND;
B"100001" => B"XX", B"00", GND, GND;
B"100010" => B"XX", B"01", GND, GND;
B"100100" => B"XX", B"10", GND, GND;
B"100101" => B"XX", B"11", GND, GND;
B"101000" => B"XX", B"10", GND, GND;
B"101001" => B"XX", B"00", GND, GND;
B"101010" => B"XX", B"01", GND, GND;
-- invalid symbol combinations
B"000000" => B"XX", B"XX", GND, VCC;
B"XXXX11" => B"XX", B"XX", GND, VCC;
B"XXX11X" => B"XX", B"XX", GND, VCC;
B"XX11XX" => B"XX", B"XX", GND, VCC;
B"X11XXX" => B"XX", B"XX", GND, VCC;
B"11XXXX" => B"XX", B"XX", GND, VCC;
END TABLE;

-- 分派輸出
nrz[] = prev_nrz[];
sym_err = err;
locked = lock;
rd_clk = dbtc[1];
END;

```

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

四、中文發明摘要 (發明之名稱：具有2/3編碼速率元(1,7)通道的磁性記錄編碼系統)

一種使用寫入閘資料以編碼一資料欄於磁碟上之系統的改進。該系統具有一編碼器與一採0與1位元型式之用以將寫入閘資料導入至編碼器的資料接收控制器。該編碼器，回應寫入閘資料，以0與1位元的型式產生一主要碼並將主要碼導向至磁碟。主要碼具有某種預定的準則，當寫入閘資料不導致預定的準則時，編碼器產生一第二編碼速率成爲一例外，該改進包括一種用以確定資料欄中最後預定數目之位元不受例外所影響的機制。

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

英文發明摘要 (發明之名稱："MAGNETIC RECORDING ENCODER SYSTEM FOR A (1,7) CHANNEL HAVING A 2/3 CODING RATE")

An improvement in a system for encoding a data field on a disk with write gate data. The system has an encoder and a data receiving controller for directing write gate data in the form of 0 and 1 bits to the encoder. The encoder, in response to the write gate data, produces a primary code in the form of 0 and 1 bits and directing the primary code to the disk. The primary code has certain predetermined criteria with the encoder producing a secondary coding rate as an exception when the write gate data does not result in the predetermined criteria. The improvement comprises a mechanism for ensuring that the last predetermined number of bits in the data field are free from the exception.

線

六、申請專利範圍

1. 一種用以從一資料接收控制器接收一寫入開之編碼器，資料接收控制器以0與1位元的型式將寫入開資料導入至編碼器，編碼器回應寫入開資料以0與1位元的型式產生一跑長限制(RLL)碼，其取決於寫入開資料，並將該RLL碼導向至磁碟，RLL具有包括一編碼速率2/3的準則，其需要一鄰近的1之間最少一個0與最多七個0，當寫入開資料並非導致RLL碼準則時，編碼器產生一第二編碼速率成為一例外，編碼器包括：
用以確定資料欄中最後預定數目之資料位元免於例外之裝置。
2. 如申請專利範圍第1項之編碼器，其中的裝置包括一雙位元配對產生機制注入一雙位元配對至編碼器。
3. 如申請專利範圍第2項之編碼器，其中的產生機制為一01產生器，用以產生一01雙位元配對。
4. 如申請專利範圍第1項之編碼器，其中的裝置與控制器作平行相連接，此裝置以一多工型式插入資訊至獨立於控制器的編碼器。
5. 一種在一以寫入開資料編碼一在磁碟上之資料欄的改良系統，此系統具有一編碼器與一資料接收控制器，用來以0與1位元的型式將寫入開資料導入至編碼器，編碼器回應寫入開資料以0與1的型式產生一運轉長度受限制(RLL)碼，其取決於寫入開資料，並將該RLL碼導向至磁碟，RLL具有包括一編碼速率2/3的準則，其需要一鄰近的1之間最少一個0與最多七個0，當寫入開資料並非

六、申請專利範圍

導致RLL碼準則時，編碼器產生一第二編碼速率成為一例外，該改良包括：

用以確定資料欄中最後預定數目之資料位元免於該例外之裝置。

6. 如申請專利範圍第5項之改良系統，其中的裝置包括一雙位元配對產生機制注入一雙位元配對至編碼器。
7. 如申請專利範圍第6項之改良系統，其中的產生機制為一01產生器，用以產生一01雙位元配對。
8. 如申請專利範圍第5項之改良系統，其中的裝置與控制器作平行相連接，此裝置以一多工型式插入資訊至獨立於控制器的編碼器。
9. 一種以寫入開資料來編碼一磁碟上之一資料欄的方法，此方法包括步驟為：

提供一編碼器；

提供一產生一寫入開之資料接收控制器；

以0與1位元的型式將寫入開資料導入至編碼器；

由該編碼器以0與1的型式產生一跑長限制(RLL)碼以回應寫入開資料，RLL具有包括一編碼速率2/3的準則，其需要一鄰近的1之間最少一個0與最多七個0；

當寫入開資料並非導致RLL碼準則時，自編碼器產生一第二編碼速率成為一例外；

確保資料欄中最後預定數目之位元免於該例外；以及將RLL碼或資料欄上的第二編碼速率寫入該磁碟。

10. 如申請專利範圍第9項之方法，更進一步包括切斷編碼

六、申請專利範圍

器自控制器反應與寫入開末端的連接。

11. 如申請專利範圍第9項之方法，更進一步包括連接編碼器至一用以確定資料欄中資料位元的最後預定數目不受例外所限制的裝置。
12. 如申請專利範圍第11項之方法，其中的裝置包括一雙位元配對產生機制注入一雙位元配對至編碼器。
13. 如申請專利範圍第12項之方法，其中的產生機制為一01產生器，用以產生一01雙位元配對。
14. 如申請專利範圍第11項之方法，更進一步包括對此裝置與控制器作平行相連接，此裝置以一多工型式插入資訊至獨立於控制器的編碼器。
15. 一種在一以寫入開資料來編碼一在磁碟上之資料欄的改良系統，此系統具有一編碼器與一資料接收控制器，用來以0與1位元的型式集中寫入開資料至編碼器，編碼器回應寫入開資料以0與1的型式產生一主要碼，並將主要碼導入至磁碟，主要碼具有某預定準則，當寫入開資料並非導致預定準則時，編碼器產生一第二編碼速率成為一例外，該改進包括：
用以確保資料欄中最後預定數目位元免於該例外之裝置。
16. 如申請專利範圍第15項之改良系統，其中的裝置包括一雙位元配對產生機制注入一雙位元配對至編碼器。
17. 如申請專利範圍第16項之改良系統，其中的產生機制為一01產生器，用以產生一01雙位元配對。
18. 如申請專利範圍第15項之改良系統，其中的裝置與控制

(請先閱讀背面之注意事項再填寫本頁)

訂

六、申請專利範圍

器作平行相連接，此裝置以一多工型式插入資訊至獨立於控制器的編碼器。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

445727

87118577

88年3月5日 修正補充

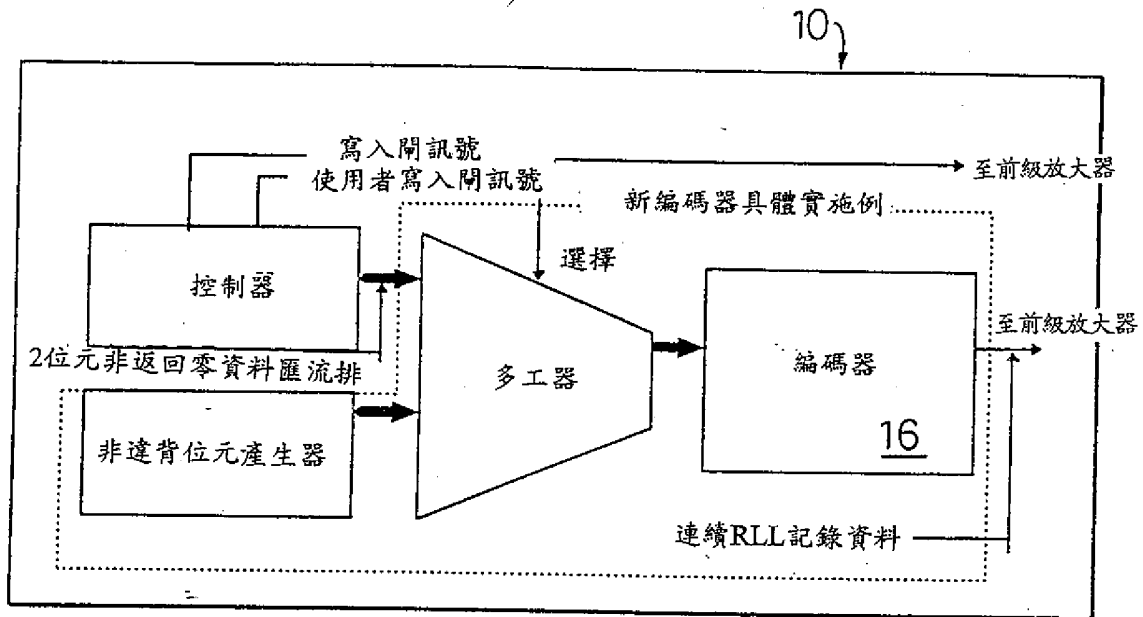


圖 1

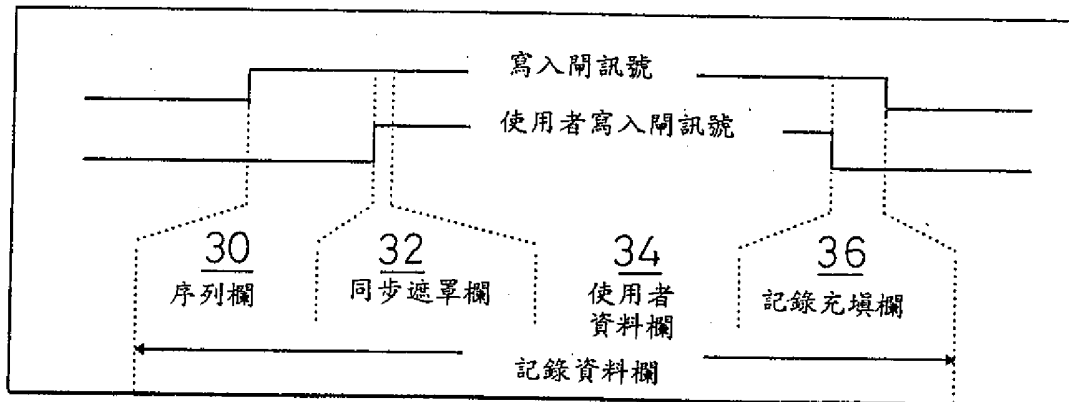


圖 5 記錄資料欄

未受限2位 元資料配對	受限3位 元資料字
00	001
01	010
10	100
11	101

圖 2 主要查照表

違背的未 受限2位元 資料配對	違背限制 的受限6位 元資料字	正確違背的 受限6位元 資料字
0010	001100	001000
0011	001101	010000
1110	101100	101000
1111	101101	100000

圖 3 第二查照表

未受限資料	0 0	0 1	1 0	1 1	1 0	1 0	0 0	1 0	0 1
受限資料	001	010	100	101	000	100	010	000	010
生長表	P.T.	P.T.	P.T.	S.T.		P.T.	S.T.		P.T.

圖 4 樣本編號

公告本

公告本

88年7月25日 補正

申請日期	87.11.6
案 號	87118517
類 別	H03M 7/60

A4
C4

445727

(以上各欄由本局填註)

發明專利說明書

一、發明 名稱	中 文	具有2/3編碼速率元(1,7)通道的磁性記錄編碼系統
	英 文	"MAGNETIC RECORDING ENCODER SYSTEM FOR A (1,7) CHANNEL HAVING A 2/3 CODING RATE"
二、發明 創作人	姓 名	1.詹姆士 E. 那克森 2.湯 Q. 當 3.保羅 傑 荷根
	國 籍	均美國
三、申請人	住、居所	1.美國科羅拉多州莫如森市南任街4525號 2.美國科羅拉多州雷法亞市西藍喜隆路2540號 3.美國科羅拉多州布得市迪吾大道1521號
	姓 名 (名稱)	美商考伯科技公司
三、申請人	國 籍	美國
	住、居所 (事務所)	美國科羅拉多州柏得市華納街4775號
三、申請人	代 表 人 姓 名	愛默利 L. 崔姬
	55652.DOC	

裝

訂

線

445727

87118577

88年3月5日 修正補充

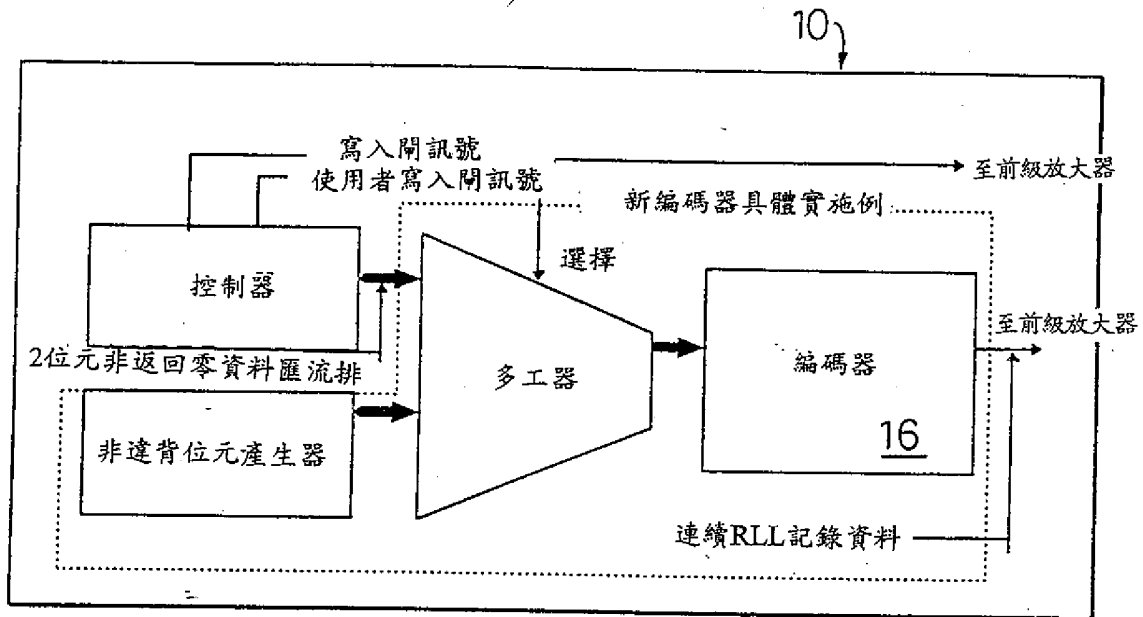


圖 1

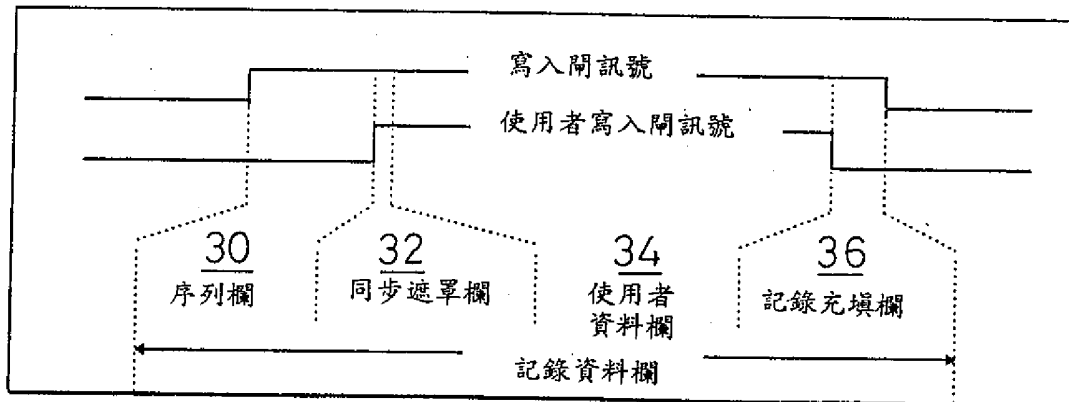


圖 5 記錄資料欄