

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 6 部門第 3 区分

【発行日】令和 1 年 12 月 19 日 (2019.12.19)

【公表番号】特表 2019-512804 (P2019-512804A)

【公表日】令和 1 年 5 月 16 日 (2019.5.16)

【年通号数】公開・登録公報 2019-018

【出願番号】特願 2018-548837 (P2018-548837)

【国際特許分類】

G 0 6 F 9/455 (2006.01)

G 0 6 F 12/00 (2006.01)

G 0 6 F 9/50 (2006.01)

【F I】

G 0 6 F 9/455 1 5 0

G 0 6 F 12/00 5 1 1 Z

G 0 6 F 12/00 5 1 4 E

G 0 6 F 9/50 1 5 0 Z

【手続補正書】

【提出日】令和 1 年 11 月 5 日 (2019.11.5)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

複数の物理マシンを備えるデータ処理システムによって実行される方法であって、

第 1 の物理マシンに、前記第 1 の物理マシンとは別の第 2 の物理マシン上で動作するデータ処理プロセス用のデータを格納するステップを含み、前記データを格納するステップは、互いに排他的である複数のデータサブセットに従って前記データを格納するステップを含み、前記方法は、さらに、

データサブセットごとに、前記データ処理プロセスが、マッピングにおいて、前記第 1 の物理マシン上の前記データサブセットのアドレス範囲を前記データ処理プロセスの論理アドレス範囲に論理的にマッピングするステップと、

論理アドレス指定に従って、前記データ処理プロセスによる前記データへの読出しアクセスおよび書込みアクセスを許可するステップと、

前記データ処理プロセス用に前記第 1 の物理マシン上に格納された前記データを、前記第 1 の物理マシンおよび前記第 2 の物理マシンとは別の第 3 の物理マシンに移行すると決定するステップと、前記決定するステップにตอบสนองして、第 1 のデータサブセット内の前記データを単独で移行するステップとを含み、各第 1 のデータサブセットの前記移行は、

前記第 1 の物理マシンおよび前記第 2 の物理マシンとは別の前記第 3 の物理マシンに移行する前記第 1 の物理マシン上に格納された第 1 のデータサブセットとして、データサブセットを選択するステップを含み、前記選択するステップにตอบสนองして、

前記データ処理プロセスによる前記第 1 のデータサブセットへの読出しアクセスおよび書込みアクセスを、前記データ処理プロセスによる前記データのその他のデータサブセットへの読出しアクセスおよび書込みアクセスを維持したまま、ブロックするステップと、

前記第 1 のデータサブセットを前記第 1 の物理マシンから前記第 3 の物理マシンに移行して前記データサブセットを前記第 3 の物理マシン上に格納するステップと、

前記データ処理プロセスが、前記第3の物理マシン上の前記第1のデータサブセットのアドレス範囲を前記データ処理プロセスの前記論理アドレス範囲に論理的にマッピングすることによって、前記マッピングを更新するステップとを含む、方法。

【請求項2】

前記データ処理プロセスは、仮想マシンである、請求項1に記載の方法。

【請求項3】

前記第1の物理マシン上に格納された前記データを前記第3の物理マシンに移行すると決定するステップは、前記第1の物理マシンによって実行され、

前記仮想マシンによる前記第1のデータサブセットへの読出しアクセスおよび書込みアクセスを、前記仮想マシンによる前記その他のデータサブセットへの読出しアクセスおよび書込みアクセスを維持したままブロックするステップは、前記第1の物理マシンが、前記仮想マシンによる前記第1のデータサブセットへの読出しアクセスおよび書込みアクセスをブロックするステップを含む、請求項2に記載の方法。

【請求項4】

前記第1の物理マシンが、前記第1のデータサブセットの前記第3の物理マシンへの移行を前記仮想マシンに通知するステップをさらに含み、

前記第3の物理マシン上の前記第1のデータサブセットのアドレス範囲を前記仮想マシンの論理アドレス範囲に論理的にマッピングすることによって前記マッピングを更新するステップは、前記第1の物理マシンによる前記通知を前記仮想マシンが受信することに対応して実行される、請求項3に記載の方法。

【請求項5】

前記通知は、前記仮想マシンに、前記第1のデータサブセットにアクセスしないよう指示する、請求項4に記載の方法。

【請求項6】

前記第1のデータサブセットを前記第1の物理マシンから前記第3の物理マシンに移行して前記データサブセットを前記第3の物理マシン上に格納するステップは、前記第1のデータサブセットを前記第1の物理マシンから前記第3の物理マシンに直接送信するステップを含む、請求項4に記載の方法。

【請求項7】

前記第3の物理マシンが、前記仮想マシンに、前記第1のデータサブセットの前記第3の物理マシンへの移行を通知するステップをさらに含み、

前記第3の物理マシン上の前記第1のデータサブセットのアドレス範囲を前記仮想マシンの論理アドレス範囲に論理的にマッピングすることによって前記マッピングを更新するステップは、前記仮想マシンが前記通知を受信することに対応して実行される、請求項3に記載の方法。

【請求項8】

前記第3の物理マシンに移行する前記第1の物理マシン上に格納された前記第1のデータサブセットとして、前記データサブセットを選択するステップは、前記仮想マシンによって実行され、

前記第1のデータサブセットを前記第1の物理マシンから前記第3の物理マシンに移行して前記データサブセットを前記第3の物理マシン上に格納するステップは、

前記仮想マシンが、前記第1の物理マシンに、前記第1のデータサブセットを前記仮想マシンに送信するよう指示するステップと、

前記仮想マシンが、前記第1の物理マシンから受信した前記第1のデータサブセットを前記第3の物理マシンに送信するステップとを含む、請求項2に記載の方法。

【請求項9】

前記第1の物理マシンおよび前記第3の物理マシンは、前記仮想マシンのアドレスを参照しないで、前記複数のデータサブセットを格納する、請求項8に記載の方法。

【請求項10】

前記仮想マシン用の前記第1のデータサブセットへの読出しアクセスおよび書込みアク

セスを、前記第 1 の物理マシンから前記第 3 の物理マシンへの前記第 1 のデータサブセットの移行の後に回復させるステップをさらに含む、請求項 2 に記載の方法。

【請求項 1 1】

前記第 3 の物理マシンに移行する前記第 1 の物理マシン上に格納された前記第 1 のデータサブセットとして、前記データサブセットを選択するステップは、前記第 1 の物理マシン、前記仮想マシン、および前記第 3 の物理マシンの外部のプロセスによって実行され、前記第 1 のデータサブセットを前記第 1 の物理マシンから前記第 3 の物理マシンに移行して前記データサブセットを前記第 3 の物理マシン上に格納するステップは、

前記仮想マシンが、前記第 1 の物理マシンに、前記第 1 のデータサブセットを前記仮想マシンに送信するよう指示するステップと、

前記仮想マシンが、前記第 1 の物理マシンから受信した前記第 1 のデータサブセットを前記第 3 の物理マシンに送信するステップとを含む、請求項 2 に記載の方法。

【請求項 1 2】

前記複数のデータサブセットは、物理アドレス範囲に論理的にマッピングされたデータチャンクである、請求項 1 に記載の方法。

【請求項 1 3】

前記複数のデータサブセットは、データブロックである、請求項 1 に記載の方法。

【請求項 1 4】

互いに排他的である複数のデータサブセットに従ってデータを格納する第 1 の物理マシンと、

前記第 1 の物理マシンとは別の第 2 の物理マシンとを備え、前記第 2 の物理マシン上の仮想マシンは、前記第 1 の物理マシン上に格納された前記データへの読み出しアクセスおよび書き込みアクセスを有し、前記第 2 の物理マシンは、データサブセットごとに、マッピングにおいて、前記第 1 の物理マシン上の前記データサブセットのアドレス範囲を前記仮想マシンの論理アドレス範囲に論理的にマッピングし、

前記仮想マシン用に前記第 1 の物理マシン上に格納された前記データを、前記第 1 の物理マシンおよび前記第 2 の物理マシンとは別の第 3 の物理マシンに移行すると決定し、前記決定に回答して、第 1 のデータサブセット内の前記データを単独で移行し、各第 1 のデータサブセットの前記移行は、

前記第 1 の物理マシンおよび前記第 2 の物理マシンとは別の第 3 の物理マシンに移行する前記第 1 の物理マシン上に格納された第 1 のデータサブセットとして、データサブセットを選択し、

前記第 1 のデータサブセットは、前記第 1 の物理マシンから前記第 3 の物理マシンに移行され、

前記移行中、前記仮想マシン用の前記第 1 のデータサブセットへの読み出しアクセスおよび書き込みアクセスは、前記仮想マシンによる前記データのその他のデータサブセットへの読み出しアクセスおよび書き込みアクセスを維持したまま、ブロックされ、

前記第 3 の物理マシン上の前記第 1 のデータサブセットのアドレス範囲を前記仮想マシンの論理アドレス範囲に論理的にマッピングするように、前記マッピングが前記仮想マシンによって更新され、

前記仮想マシン用の前記第 1 のデータサブセットへの読み出しアクセスおよび書き込みアクセスは、前記第 1 の物理マシンから前記第 3 の物理マシンへの前記第 1 のデータサブセットの移行の後に回復する、システム。

【請求項 1 5】

前記第 3 の物理マシンに移行する前記第 1 の物理マシン上に格納された前記第 1 のデータサブセットとして前記データサブセットを選択することは、前記第 1 の物理マシンによって行われ、

前記仮想マシンによる前記第 1 のデータサブセットへの読み出しアクセスおよび書き込みアクセスをブロックすることは、前記第 1 の物理マシンによって行われる、請求項 1 4 に記載のシステム。

【請求項 16】

前記第 1 の物理マシンは、前記仮想マシンに、前記第 1 のデータサブセットの前記第 3 の物理マシンへの移行を通知し、

前記第 3 の物理マシン上の前記第 1 のデータサブセットのアドレス範囲を前記仮想マシンの論理アドレス範囲に論理的にマッピングするように前記マッピングを更新することは、前記仮想マシンが前記通知を受信することに応答して行われる、請求項 14 に記載のシステム。

【請求項 17】

前記通知は、前記仮想マシンに、前記第 1 のデータサブセットにアクセスしないよう指示する、請求項 15 に記載のシステム。

【請求項 18】

前記第 1 の物理マシンから前記第 3 の物理マシンに前記第 1 のデータサブセットを移行することは、前記第 1 のデータサブセットを前記第 1 の物理マシンから前記第 3 の物理マシンに直接送信することを含む、請求項 15 に記載のシステム。

【請求項 19】

さらに、

前記第 3 の物理マシンは、前記仮想マシンに、前記第 1 のデータサブセットの前記第 3 の物理マシンへの移行を通知し、

前記第 3 の物理マシン上の前記第 1 のデータサブセットのアドレス範囲を前記仮想マシンの論理アドレス範囲に論理的にマッピングするように前記マッピングを更新することは、前記仮想マシンが前記通知を受信することに応答して行われる、請求項 14 に記載のシステム。

【請求項 20】

前記第 3 の物理マシンに移行する前記第 1 の物理マシン上に格納された前記第 1 のデータサブセットとして前記データサブセットを選択することは、前記仮想マシンによって行われ、

前記第 1 の物理マシンから前記第 3 の物理マシンに前記第 1 のデータサブセットを移行することは、

前記仮想マシンが、前記第 1 の物理マシンに、前記第 1 のデータサブセットを前記仮想マシンに送信するよう指示することと、

前記仮想マシンが、前記第 1 の物理マシンから受信した前記第 1 のデータサブセットを前記第 3 の物理マシンに送信することを含む、請求項 14 に記載のシステム。

【請求項 21】

前記第 1 の物理マシンおよび前記第 3 の物理マシンは、前記仮想マシンのアドレスを参照しないで、前記複数のデータサブセットを格納する、請求項 19 に記載のシステム。

【請求項 22】

コンピュータ読み取り可能な命令を含むコンピュータプログラムであって、前記コンピュータ読み取り可能な命令は、データ処理システムによって実行されると、前記データ処理システムに、請求項 1 ~ 13 のいずれか 1 項に記載の方法を実行させる、コンピュータプログラム。