

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 6 部門第 3 区分

【発行日】平成 16 年 8 月 12 日 (2004.8.12)

【公開番号】特開 2000-227878 (P2000-227878A)

【公開日】平成 12 年 8 月 15 日 (2000.8.15)

【出願番号】特願 2000-3341 (P2000-3341)

【国際特許分類第 7 版】

G 0 6 F 12/08

G 0 6 F 12/12

【F I】

G 0 6 F 12/08 3 1 0 C

G 0 6 F 12/08 D

G 0 6 F 12/12 A

【手続補正書】

【提出日】平成 15 年 7 月 23 日 (2003.7.23)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

システムメモリ (1 2 4) と入力 / 出力 (I / O) バス (1 3 0) との間に介挿されたキャッシュメモリ (1 2 6) を有するコンピューティング・システム (1 0 0) であり、前記システムメモリ (1 2 4) から前記 I / O バス (1 3 0) に読出されるデータが、前記キャッシュメモリ (1 2 6) を通して読出されるコンピューティング・システム (1 0 0) において、該キャッシュメモリ (1 2 6) 内のデータを管理する方法であって、

(a) I / O バス上の装置による前記システムメモリ (1 2 4) からのデータに対する要求を識別するステップ (5 0 4) と、

(b) 前記データを前記システムメモリ (1 2 4) から前記キャッシュメモリ (1 2 6) 内に読込むステップ (5 1 0) と、

(c) 要求側装置と通信するために、前記キャッシュメモリ (1 2 6) から前記 I / O バス (1 3 0) に前記データを送信するステップ (5 1 2) と、

(d) 前記キャッシュメモリ (1 2 6) から前記データを即時に破棄するステップ (5 1 4) と

を含む方法。

【請求項 2】

前記要求側装置は、A T M カード (1 4 0) である

請求項 1 に記載の方法。

【請求項 3】

前記システムメモリ (1 2 4) から前記キャッシュメモリ (1 2 6) にデータを読込む前記ステップ (5 1 0) では、該キャッシュメモリ (1 2 6) に少なくとも 4 8 バイトのデータを自動的に読込む

請求項 2 に記載の方法。

【請求項 4】

前記システムメモリ (1 2 4) から前記キャッシュメモリ (1 2 6) にデータを読込む前記ステップ (5 1 0) では、該キャッシュメモリ (1 2 6) に適切な数のキャッシュ・データ・ラインを自動的に読込み、前記少なくとも 4 8 バイトのデータを格納する

請求項 3 に記載の方法。

【請求項 5】

前記システムメモリ (1 2 4) から前記キャッシュメモリ (1 2 6) にデータを読み込む前記ステップ (5 1 0) では、該キャッシュメモリ (1 2 6) に正確に 4 8 バイトのデータを自動的に読み込む

請求項 2 に記載の方法

【請求項 6】

非同期入力 / 出力 (I / O) キャッシュメモリ内のデータを管理するシステムであって、前記キャッシュメモリの中の複数のデータ・ラインを含むメモリ空間と、前記メモリ空間の中のデータを管理するように構成されたメモリ・マネージャであって、I / O バスを介して前記キャッシュメモリと通信するように配置された装置からのデータに対する要求を識別する手段と、システムメモリから、少なくとも前記メモリ空間の 1 つのラインへのデータの通信を制御する手段と、前記キャッシュメモリの外への前記要求する装置への前記メモリ空間からのデータの通信を制御する手段と、前記少なくともメモリ空間の 1 つのラインを破棄する手段とをさらに有するメモリ・マネージャとを有するシステム。

【請求項 7】

前記少なくともメモリ空間の 1 つのラインを廃棄する手段は、前記少なくとも 1 つのキャッシュ・ラインから前記要求する装置への最後のバイトのデータを通信すると、前記少なくとも 1 つのキャッシュ・ラインを廃棄するように構成されている

請求項 8 に記載のシステム。

【請求項 8】

前記少なくともメモリ空間の 1 つのラインを廃棄する手段は、隣接するデータのブロックからの最後のバイトを通信すると、前記少なくとも 1 つのキャッシュ・ラインを廃棄するように構成され、前記少なくとも 1 つのキャッシュ・ラインは、前記隣接するブロックの最後のデータ・バイトを収容するキャッシュ・ラインである

請求項 8 に記載のシステム。

【請求項 9】

前記システムメモリから、少なくとも前記メモリ空間の 1 つのラインへのデータを通信する手段は、一度に全てのラインのデータを通信するように構成されている

請求項 8 に記載のシステム。

【請求項 10】

前記システムメモリから、少なくとも前記メモリ空間の 1 つのラインへのデータを通信する手段は、正確に 4 8 バイトのデータを通信するように構成されている

請求項 8 に記載のシステム。