

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成18年4月6日(2006.4.6)

【公開番号】特開2000-208614(P2000-208614A)

【公開日】平成12年7月28日(2000.7.28)

【出願番号】特願平11-7759

【国際特許分類】

H 01 L	21/762	(2006.01)
H 01 L	21/3065	(2006.01)
H 01 L	21/306	(2006.01)
H 01 L	29/786	(2006.01)

【F I】

H 01 L	21/76	D
H 01 L	21/302	1 0 5 A
H 01 L	21/306	D
H 01 L	29/78	6 2 1

【手続補正書】

【提出日】平成18年1月11日(2006.1.11)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】S O I 基板の第1及び第2の素子形成領域にそれぞれ形成される第1及び第2の半導体素子を互いに電気的に分離するために、前記S O I 基板の前記第1及び第2の素子形成領域の間の素子間分離領域上に素子分離構造を形成する方法であって、

(a) 前記S O I 基板の主面上に、少なくとも第1の絶縁膜及び第1の膜をこの順に積層する工程と、

(b) 前記第1及び第2の素子形成領域における前記第1の膜を除去する工程と、

(c) 前記第1及び第2の素子形成領域における前記第1の絶縁膜をウェットエッティングにより除去する工程と

を備え、

前記素子分離構造は、前記工程(b)において除去されずに残った前記第1の膜、及び前記工程(c)において除去されずに残った前記第1の絶縁膜を有することを特徴とする半導体装置の製造方法。

【請求項2】前記第1の膜は、前記第1の絶縁膜とは材質の異なる第2の絶縁膜であり、

前記工程(b)において、前記第1の膜は、前記S O I 基板の深さ方向にエッティングレートの高い異方性ドライエッティングにより除去される、請求項1に記載の半導体装置の製造方法。

【請求項3】前記第1の絶縁膜はシリコン酸化膜であり、前記第2の絶縁膜はシリコン窒化膜である、請求項2に記載の半導体装置の製造方法。

【請求項4】前記第1の膜は導体膜であり、

前記工程(a)においては、前記第1の膜上に第3の絶縁膜がさらに積層され、

(d) 前記工程(c)よりも後に実行され、前記第1の膜の側面部に第4の絶縁膜を形成する工程をさらに備える、請求項1に記載の半導体装置の製造方法。

【請求項5】前記第3の絶縁膜はシリコン酸化膜である、請求項4に記載の半導体

装置の製造方法。

【請求項 6】 前記導体膜は、不純物が導入されたポリシリコン膜であり、

前記工程 (d) は、

(d - 1) 前記工程 (c) により得られる構造の表面を熱酸化する工程と、

(d - 2) 前記工程 (d - 1) によって、前記第1及び第2の素子形成領域における前記SOI基板の前記主面が熱酸化されることにより形成された熱酸化膜を除去する工程とを有する、請求項4に記載の半導体装置の製造方法。

【請求項 7】 (e) 前記工程 (d) よりも後に実行され、前記第1の絶縁膜、前記第1の膜、及び前記第3の絶縁膜の側壁部に、第5の絶縁膜から成るサイドウォールを形成する工程をさらに備える、請求項6に記載の半導体装置の製造方法。

【請求項 8】 前記工程 (e) は、

(e - 1) 前記工程 (d) により得られる構造上に第6の絶縁膜を形成する工程と、

(e - 2) 前記第6の絶縁膜上に第7の絶縁膜を形成する工程と、

(e - 3) 前記第6の絶縁膜をエッチングストップとして、前記SOI基板の深さ方向にエッチングレートの高い異方性ドライエッチングにより前記第7の絶縁膜をエッチングする工程と、

(e - 4) 前記工程 (e - 3) により露出した前記第6の絶縁膜をウェットエッチングにより除去する工程と

を有する、請求項7に記載の半導体装置の製造方法。

【請求項 9】 (f) プラズマを用いた全ての製造工程が終了した後、前記第1の膜に紫外線を照射する工程をさらに備える、請求項4～8のいずれか一つに記載の半導体装置の製造方法。

【請求項 10】 SOI基板の第1及び第2の素子形成領域にそれぞれ形成される第1及び第2の半導体素子を互いに電気的に分離するために、前記SOI基板の前記第1及び第2の素子形成領域の間の素子間分離領域上に素子分離構造を形成する方法であって、

(a) 前記SOI基板の主面上に第1の絶縁膜を形成する工程と、

(b) 前記第1及び第2の素子形成領域における前記第1の絶縁膜を、前記SOI基板の深さ方向にエッチングレートの高い異方性ドライエッチングにより除去する工程と、

(c) 前記工程 (b) によって露出した前記SOI基板の前記主面を熱酸化することにより、熱酸化膜を形成する工程と、

(d) 前記熱酸化膜を除去する工程と

を備える、半導体装置の製造方法。

【請求項 11】 (e) 前記工程 (d) よりも後に実行され、前記素子間分離領域における前記第1の絶縁膜の側壁部に、第2の絶縁膜から成るサイドウォールを形成する工程をさらに備える、請求項10に記載の半導体装置の製造方法。

【請求項 12】 前記工程 (e) は、

(e - 1) 前記工程 (d) により得られる構造上に第3の絶縁膜を形成する工程と、

(e - 2) 前記第3の絶縁膜上に第4の絶縁膜を形成する工程と、

(e - 3) 前記第3の絶縁膜をエッチングストップとして、前記SOI基板の深さ方向にエッチングレートの高い異方性ドライエッチングにより前記第4の絶縁膜をエッチングする工程と、

(e - 4) 前記工程 (e - 3) により露出した前記第3の絶縁膜をウェットエッチングにより除去する工程と

を有する、請求項11に記載の半導体装置の製造方法。

【請求項 13】 SOI基板の第1及び第2の素子形成領域にそれぞれ形成される第1及び第2の半導体素子を互いに電気的に分離するために、前記SOI基板の前記第1及び第2の素子形成領域の間の素子間分離領域上に素子分離構造を形成する方法であって、

(a) 前記SOI基板の主面上に、第1の膜を形成する工程と、

(b) 前記素子間分離領域における前記第1の膜を除去することにより、凹部を形成する工程と、

(c) 前記凹部を絶縁膜たる第2の膜によって充填する工程と、
(d) 前記第1及び第2の素子形成領域における前記第1の膜をウェットエッチングにより除去する工程と
を備える、半導体装置の製造方法。

【請求項14】 SOI基板と、

前記SOI基板の素子間分離領域上に形成された、第1の絶縁膜、導体膜、及び第2の絶縁膜がこの順に積層された素子分離構造と
を備える半導体装置。

【請求項15】 前記素子分離構造は、前記導体膜の側面部に熱酸化膜を有する、請求項14に記載の半導体装置。

【請求項16】 前記素子分離構造は、前記第1の絶縁膜、前記導体膜、及び前記第2の絶縁膜の側壁部に、第3の絶縁膜から成るサイドウォールを有する、請求項14に記載の半導体装置。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0009

【補正方法】変更

【補正の内容】

【0009】

【課題を解決するための手段】

この発明のうち請求項1に記載の半導体装置の製造方法は、SOI基板の第1及び第2の素子形成領域にそれぞれ形成される第1及び第2の半導体素子を互いに電気的に分離するために、SOI基板の第1及び第2の素子形成領域の間の素子間分離領域上に素子分離構造を形成する方法であって、(a) SOI基板の主面上に、少なくとも第1の絶縁膜及び第1の膜をこの順に積層する工程と、(b) 第1及び第2の素子形成領域における第1の膜を除去する工程と、(c) 第1及び第2の素子形成領域における第1の絶縁膜をウェットエッチングにより除去する工程とを備え、素子分離構造は、工程(b)において除去されずに残った第1の膜、及び工程(c)において除去されずに残った第1の絶縁膜を有することを特徴とするものである。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0012

【補正方法】変更

【補正の内容】

【0012】

また、この発明のうち請求項4に記載の半導体装置の製造方法は、請求項1に記載の半導体装置の製造方法であって、第1の膜は導体膜であり、工程(a)においては、第1の膜上に第3の絶縁膜がさらに積層され、(d)工程(c)よりも後に実行され、第1の膜の側面部に第4の絶縁膜を形成する工程をさらに備えることを特徴とするものである。

また、この発明のうち請求項5に記載の半導体装置の製造方法は、請求項4に記載の半導体装置の製造方法であって、第3の絶縁膜はシリコン酸化膜であることを特徴とするものである。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0013

【補正方法】変更

【補正の内容】

【0013】

また、この発明のうち請求項6に記載の半導体装置の製造方法は、請求項4に記載の半導体装置の製造方法であって、導体膜は、不純物が導入されたポリシリコン膜であり、工

程（d）は、（d-1）工程（c）により得られる構造の表面を熱酸化する工程と、（d-2）工程（d-1）によって、第1及び第2の素子形成領域におけるSOI基板の正面が熱酸化されることにより形成された熱酸化膜を除去する工程とを有することを特徴とするものである。

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0014

【補正方法】変更

【補正の内容】

【0014】

また、この発明のうち請求項7に記載の半導体装置の製造方法は、請求項6に記載の半導体装置の製造方法であって、（e）工程（d）よりも後に実行され、第1の絶縁膜、第1の膜、及び第3の絶縁膜の側壁部に、第5の絶縁膜から成るサイドウォールを形成する工程をさらに備えることを特徴とするものである。

【手続補正6】

【補正対象書類名】明細書

【補正対象項目名】0015

【補正方法】変更

【補正の内容】

【0015】

また、この発明のうち請求項8に記載の半導体装置の製造方法は、請求項7に記載の半導体装置の製造方法であって、工程（e）は、（e-1）工程（d）により得られる構造上に第6の絶縁膜を形成する工程と、（e-2）第6の絶縁膜上に第7の絶縁膜を形成する工程と、（e-3）第6の絶縁膜をエッチングストップとして、SOI基板の深さ方向にエッチングレートの高い異方性ドライエッチングにより第7の絶縁膜をエッチングする工程と、（e-4）工程（e-3）により露出した第6の絶縁膜をウェットエッチングにより除去する工程とを有することを特徴とするものである。

【手続補正7】

【補正対象書類名】明細書

【補正対象項目名】0016

【補正方法】変更

【補正の内容】

【0016】

また、この発明のうち請求項9に記載の半導体装置の製造方法は、請求項4～8のいずれか一つに記載の半導体装置の製造方法であって、（f）プラズマを用いた全ての製造工程が終了した後、第1の膜に紫外線を照射する工程をさらに備えることを特徴とするものである。

【手続補正8】

【補正対象書類名】明細書

【補正対象項目名】0017

【補正方法】変更

【補正の内容】

【0017】

また、この発明のうち請求項10に記載の半導体装置の製造方法は、SOI基板の第1及び第2の素子形成領域にそれぞれ形成される第1及び第2の半導体素子を互いに電気的に分離するために、SOI基板の第1及び第2の素子形成領域の間の素子間分離領域上に素子分離構造を形成する方法であって、（a）SOI基板の主面上に第1の絶縁膜を形成する工程と、（b）第1及び第2の素子形成領域における第1の絶縁膜を、SOI基板の深さ方向にエッチングレートの高い異方性ドライエッチングにより除去する工程と、（c）工程（b）によって露出したSOI基板の正面を熱酸化することにより、熱酸化膜を形

成する工程と、(d)熱酸化膜を除去する工程とを備えるものである。

【手続補正9】

【補正対象書類名】明細書

【補正対象項目名】0018

【補正方法】変更

【補正の内容】

【0018】

また、この発明のうち請求項1_1に記載の半導体装置の製造方法は、請求項1_0に記載の半導体装置の製造方法であって、(e)工程(d)よりも後に実行され、素子間分離領域における第1の絶縁膜の側壁部に、第2の絶縁膜から成るサイドウォールを形成する工程をさらに備えることを特徴とするものである。

【手続補正10】

【補正対象書類名】明細書

【補正対象項目名】0019

【補正方法】変更

【補正の内容】

【0019】

また、この発明のうち請求項1_2に記載の半導体装置の製造方法は、請求項1_1に記載の半導体装置の製造方法であって、工程(e)は、(e-1)工程(d)により得られる構造上に第3の絶縁膜を形成する工程と、(e-2)第3の絶縁膜上に第4の絶縁膜を形成する工程と、(e-3)第3の絶縁膜をエッティングストップとして、SOI基板の深さ方向にエッティングレートの高い異方性ドライエッティングにより第4の絶縁膜をエッティングする工程と、(e-4)工程(e-3)により露出した第3の絶縁膜をウェットエッティングにより除去する工程とを有することを特徴とするものである。

【手続補正11】

【補正対象書類名】明細書

【補正対象項目名】0020

【補正方法】変更

【補正の内容】

【0020】

また、この発明のうち請求項1_3に記載の半導体装置の製造方法は、SOI基板の第1及び第2の素子形成領域にそれぞれ形成される第1及び第2の半導体素子を互いに電気的に分離するために、SOI基板の第1及び第2の素子形成領域の間の素子間分離領域上に素子分離構造を形成する方法であって、(a)SOI基板の主面上に、第1の膜を形成する工程と、(b)素子間分離領域における第1の膜を除去することにより、凹部を形成する工程と、(c)凹部を絶縁膜たる第2の膜によって充填する工程と、(d)第1及び第2の素子形成領域における第1の膜をウェットエッティングにより除去する工程とを備えるものである。

【手続補正12】

【補正対象書類名】明細書

【補正対象項目名】0021

【補正方法】変更

【補正の内容】

【0021】

また、この発明のうち請求項1_4に記載の半導体装置は、SOI基板と、SOI基板の素子間分離領域上に形成された、第1の絶縁膜、導体膜、及び第2の絶縁膜がこの順に積層された素子分離構造とを備えるものである。

【手続補正13】

【補正対象書類名】明細書

【補正対象項目名】0022

【補正方法】変更

【補正の内容】

【0022】

また、この発明のうち請求項15に記載の半導体装置は、請求項14に記載の半導体装置であって、素子分離構造は、導体膜の側面部に熱酸化膜を有することを特徴とするものである。

【手続補正14】

【補正対象書類名】明細書

【補正対象項目名】0023

【補正方法】変更

【補正の内容】

【0023】

また、この発明のうち請求項16に記載の半導体装置は、請求項14に記載の半導体装置であって、素子分離構造は、第1の絶縁膜、導体膜、及び第2の絶縁膜の側壁部に、第3の絶縁膜から成るサイドウォールを有することを特徴とするものである。

【手続補正15】

【補正対象書類名】明細書

【補正対象項目名】0076

【補正方法】変更

【補正の内容】

【0076】

また、この発明のうち請求項4に係るものによれば、素子分離構造が内部に導体膜を有するため、素子分離構造とSOI基板との間に容量を構成することができ、素子分離構造の分離性能を高めることができる。しかも、第1、第3、及び第4の絶縁膜によって、導体膜とSOI基板とを電気的に分離することができる。

【手続補正16】

【補正対象書類名】明細書

【補正対象項目名】0077

【補正方法】変更

【補正の内容】

【0077】

また、この発明のうち請求項6に係るものによれば、工程(d-1)における熱酸化によって、不純物が導入されたポリシリコン膜は増速酸化される。従って、工程(d-2)によって熱酸化膜を除去しても、増速酸化によりポリシリコン膜の側面内部に形成された熱酸化膜として、第4の絶縁膜を形成することができる。しかも、第1及び第2の素子形成領域において、熱酸化膜はSOI基板の正面内部にも形成されるため、工程(d-2)によって熱酸化膜を除去することにより、第1及び第2の素子形成領域におけるSOI基板の膜厚を、素子間分離領域におけるSOI基板の膜厚よりも薄くすることができる。

【手続補正17】

【補正対象書類名】明細書

【補正対象項目名】0078

【補正方法】変更

【補正の内容】

【0078】

また、この発明のうち請求項7に係るものによれば、熱酸化膜の除去に伴い第1及び第2の素子形成領域と素子間分離領域との境界部分に生じるSOI基板の正面の段差を、サイドウォールを形成することにより低減することができる。これにより、この段差に起因する寄生MOSトランジスタの発生を抑制することができる。

【手続補正18】

【補正対象書類名】明細書

【補正対象項目名】0079

【補正方法】変更

【補正の内容】

【0079】

また、この発明のうち請求項8に係るものによれば、工程(e-4)において、第6の絶縁膜をウェットエッティングで除去することによりSOI基板の正面を露出する。従って、サイドウォールを形成する際にSOI基板の正面内にダメージ層が形成されることを回避することができる。

【手続補正19】

【補正対象書類名】明細書

【補正対象項目名】0080

【補正方法】変更

【補正の内容】

【0080】

また、この発明のうち請求項9に係るものによれば、第1の膜に紫外線を照射することにより、プラズマを用いた製造工程によって第1の膜中に注入された電荷を放電することができる。

【手続補正20】

【補正対象書類名】明細書

【補正対象項目名】0081

【補正方法】変更

【補正の内容】

【0081】

また、この発明のうち請求項10に係るものによれば、工程(c)において、熱酸化膜はSOI基板の正面内部にも形成される。従って、工程(b)における異方性ドライエッティングによりSOI基板の正面内にダメージ層が形成された場合であっても、工程(d)における熱酸化膜の除去により、このダメージ層を併せて除去することができる。

【手続補正21】

【補正対象書類名】明細書

【補正対象項目名】0082

【補正方法】変更

【補正の内容】

【0082】

また、この発明のうち請求項11に係るものによれば、熱酸化膜の除去に伴い第1及び第2の素子形成領域と素子間分離領域との境界部分に生じるSOI基板の正面の段差を、サイドウォールを形成することにより低減することができる。これにより、この段差に起因する寄生MOSトランジスタの発生を抑制することができる。

【手続補正22】

【補正対象書類名】明細書

【補正対象項目名】0083

【補正方法】変更

【補正の内容】

【0083】

また、この発明のうち請求項12に係るものによれば、工程(e-4)において、第3の絶縁膜をウェットエッティングで除去することによりSOI基板の正面を露出する。従って、サイドウォールを形成する際にSOI基板の正面内にダメージ層が形成されることを回避することができる。

【手続補正23】

【補正対象書類名】明細書

【補正対象項目名】0084

【補正方法】変更

【補正の内容】

【0084】

また、この発明のうち請求項1_3に係るものによれば、工程(d)において、第1及び第2の素子形成領域における第1の膜をウェットエッチングにより除去することにより、SOI基板の正面を露出する。従って、SOI基板の正面内にダメージ層が形成されることを回避しつつ、第2の膜から成る素子分離構造を形成することができる。

【手続補正24】

【補正対象書類名】明細書

【補正対象項目名】0085

【補正方法】変更

【補正の内容】

【0085】

また、この発明のうち請求項1_4に係るものによれば、素子分離構造が内部に導体膜を有するため、素子分離構造とSOI基板との間に容量を構成することができ、素子分離構造の分離性能を高めることができる。

【手続補正25】

【補正対象書類名】明細書

【補正対象項目名】0086

【補正方法】変更

【補正の内容】

【0086】

また、この発明のうち請求項1_5に係るものによれば、第1及び第2の絶縁膜と熱酸化膜とによって、導体膜とSOI基板とを電気的に分離することができる。

【手続補正26】

【補正対象書類名】明細書

【補正対象項目名】0087

【補正方法】変更

【補正の内容】

【0087】

また、この発明のうち請求項1_6に係るものによれば、第1及び第2の絶縁膜とサイドウォールとによって、導体膜とSOI基板とを電気的に分離することができる。