(19) RÉPUBLIQUE FRANÇAISE

INSTITUT NATIONAL
DE LA PROPRIÉTÉ INDUSTRIELLE

PARIS

(11) N° de publication : **2 633 100**
(à n'utiliser que pour les commandes de reproduction)

(21) N° d'enregistrement national : **89 08206**

(51) Int Cl⁴ : H 01 L 29/76, 29/06.

(12) DEMANDE DE BREVET D'INVENTION A1

(22) **Date de dépôt :** 20 juin 1989.

(30) **Priorité :** JP, 20 juin 1988, n° 63-153071.

(43) **Date de la mise à disposition du public de la demande :** BOPI « Brevets » n° 51 du 22 décembre 1989.

(60) **Références à d'autres documents nationaux apparentés :**

(71) **Demandeur(s) :** *MITSUBISHI DENKI KABUSHIKI KAISHA.* — JP.

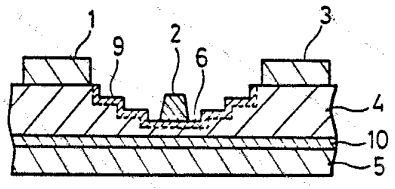
(72) **Inventeur(s) :** Shinichi Sakamoto ; Takuji Sonoda. *Mitsubishi Denki Kabushiki Kaisha.*

(73) **Titulaire(s) :**

(74) **Mandataire(s) :** Cabinet Plasseraud.

(54) Transistor à effet de champ et procédé de fabrication.

(57) Un transistor à effet de champ comporte dans sa section de grille une structure de cavité 6 présentant une configuration à marches multiples, telle que la cavité devienne progressivement plus profonde et plus étroite lorsqu'on se rapproche de l'intérieur, et une électrode de grille 2 est formée dans la partie la plus interne de la cavité. Cette structure permet d'améliorer la tension de claquage grille-drain, sans entraîner une augmentation élevée de la résistance grille-source.



FR 2 633 100 - A1

Vente des fascicules à l'IMPRIMERIE NATIONALE, 27, rue de la Convention — 75732 PARIS CEDEX 15

TRANSISTOR A EFFET DE CHAMP ET PROCEDE DE FABRICATION

La présente invention concerne un transistor à effet de champ (qu'on appellera ci-après "TEC"), ou un transistor à mobilité des électrons élevée, et elle porte plus particulièrement sur un tel transistor comportant une structure de cavité de grille (qu'on appellera ci-après "structure de cavité"), et sur un procédé de fabrication d'un TEC et d'un transistor à mobilité des électrons élevée, du type précité.

La figure 5 montre une coupe d'une structure de cavité d'un TEC de l'art antérieur. Sur la figure 5, la référence 5 désigne un substrat en GaAs semi-isolant. Une couche active 4, constituant un chemin de circulation du courant, est formée sur le substrat en GaAs 5. Une cavité 6 est formée sur une surface de la couche active 4. Sur cette figure (W) représente la largeur de la cavité et (t) représente la profondeur de la cavité, tandis que (a) représente l'épaisseur de la couche active au-dessous du sillon formant la cavité. Une électrode de source 1 et une électrode de drain 3 sont formées sur la couche active 4, respectivement de chaque côté du sillon de la cavité, et une électrode de grille 2 est formée à la surface du sillon de la cavité.

Dans un TEC, on forme un sillon de cavité par une opération de gravure jusqu'à ce que l'épaisseur de la couche active devienne égale à (a), pour obtenir un courant de canal désiré. La tension de claquage grille-drain dépend de la structure de la cavité de grille, en plus de

la structure de la couche active, comme la concentration de porteurs et l'épaisseur de la couche active. Une structure de cavité de grille plus large (W) et plus mince (t) présente une tension de claquage grille-drain plus élevée, pour une concentration de porteurs donnée de la couche active et pour une épaisseur de couche donnée au-dessous de l'électrode de grille. Cette structure de cavité provoque cependant une augmentation importante de la résistance grille-source (Rs), qui a un effet nuisible sur les caractéristiques en RF. Dans le TEC de l'art antérieur qui est réalisé de cette manière, il est difficile d'améliorer la tension de claquage grille-drain sans entraîner une augmentation importante de la résistance grille-source (Rs), en optimisant seulement la largeur de la cavité (W) et la profondeur de la cavité (t).

Un but de l'invention est de procurer un TEC ou un transistor à mobilité élevée des électrons, permettant d'améliorer la tension de claquage grille-drain, tout en évitant l'augmentation de la résistance parasite entre la grille et la source. Le TEC que procure l'invention présente un autre avantage qui consiste dans la possibilité d'augmenter la résistance de drain à une interface entre la couche active et une couche tampon, et dans la possibilité d'augmenter la résistance de drain.

Un autre but de l'invention est de procurer un procédé de fabrication d'un TEC ou d'un transistor à mobilité élevée des électrons du type précité.

Conformément à l'invention, on forme une région de cavité en lui donnant une configuration à marches multiples, de façon qu'elle devienne progressivement plus profonde et plus étroite lorsqu'on se rapproche de l'intérieur, et on forme une électrode de grille dans la partie la plus interne de la cavité. Dans cette structure de cavité, le champ électrique entre la grille et le drain est dispersé. On peut donc obtenir à la fois une augmenta-

tion de la tension de claquage grille-drain et une augmentation de la résistance de drain. L'augmentation de la résistance de drain est due à la diminution de l'injection de porteurs dans la couche tampon non dopée. En outre, du fait que dans sa partie la plus interne, qui est la plus profonde à partir de la surface de la couche active, la largeur de la cavité est faible, on évite toute augmentation de la résistance parasite entre la source et la grille.

Un aspect de l'invention porte sur un procédé de fabrication d'un transistor à effet de champ ou d'un transistor à mobilité des électrons élevée comportant une structure de cavité dans la section de grille, caractérisé en ce qu'il comprend les étapes suivantes : on forme une couche active et une couche de protection de surface du semiconducteur sur un substrat semiconducteur; on forme un motif de grille consistant en résine photosensible sur la couche de protection de surface, et on attaque la couche de protection de surface en utilisant comme masque le motif de grille; on attaque sélectivement la couche active et on attaque sélectivement la couche de protection de surface; on attaque sélectivement la couche de protection de surface et on attaque sélectivement la couche active, pour produire une cavité présentant une configuration à marches; on répète plus de deux fois cette série d'attaques sélectives, pour produire une cavité présentent une configuration à marches multiples; et on forme une électrode de grille dans la partie la plus interne de la cavité, et on forme des électrodes de source/drain sur la couche active.

L'invention sera mieux comprise à la lecture de la description qui va suivre de modes de réalisation, donnés à titre d'exemples non limitatifs. La suite de la description se réfère aux dessins annexés sur lesquels :

La figure 1 est un schéma qui montre une coupe

d'un TEC conforme à un mode de réalisation de l'invention;

Les figures 2(a) à 2(i) sont des schémas qui montrent des étapes de processus de fabrication d'un procédé de fabrication du dispositif de la figure 1;

Les figures 3(a) à 3(h) sont des schémas qui montrent des étapes de processus de fabrication d'un autre procédé de fabrication du dispositif de la figure 1;

Les figures 4(a) à 4(c) sont des schémas qui montrent des étapes de processus de fabrication d'un procédé de fabrication d'électrodes de source/drain du dispositif de la figure 1; et

La figure 5 est un schéma qui montre une coupe d'un TEC conforme à l'art antérieur.

La figure 1 montre une coupe d'un TEC conforme à un mode de réalisation de l'invention. Sur la figure 1, la référence 7 désigne une résine photosensible, la référence 8 désigne une couche de protection de surface, la référence 9 désigne une couche de désertion de surface et la référence 10 désigne une couche tampon.

Dans le TEC de l'invention, la structure de cavité 6 est formée avec une configuration à marches multiples, de façon à devenir progressivement plus profonde et plus étroite lorsqu'on se dirige vers l'intérieur, et la largeur de la cavité dans la partie la plus interne, à l'endroit où se trouve l'électrode de grille 2, est plus faible que la largeur de la cavité à une seule marche du dispositif de l'art antérieur.

Ainsi, en formant une cavité avec une telle configuration à marches multiples, de façon qu'elle devienne progressivement plus profonde et plus étroite lorsqu'on se rapproche de l'intérieur, la concentration du champ électrique est dispersée vers les bords des marches respectives, et la tension de claquage grille-drain est augmentée, tandis que la concentration du champ électrique entre la grille et le drain est dispersée. En outre, du fait que le

courant de fuite dans la couche tampon 10, c'est-à-dire à l'interface entre la couche active 4 et le substrat 5, est réduit, la résistance de drain est augmentée, ce qui améliore les caractéristiques en RF. De plus, on peut éviter l'augmentation de la résistance parasite en faisant en sorte que la largeur de la cavité dans la partie la plus interne, où est formée l'électrode de grille 2, soit inférieure à la largeur de la cavité à une seule marche du dispositif de l'art antérieur.

On décrira un exemple de processus de fabrication pour ce dispositif en se référant aux figures 2(a) à 2(i) et aux figures 4(a) à 4(c). Les figures 2(a) à 2(i) montrent des étapes de processus jusqu'à la formation d'une électrode de grille, et les figures 4(a) à 4(c) montrent des étapes de processus pour la formation d'électrodes de source/drain.

En premier lieu, on fait croître sur un substrat en GaAs 5 une couche active 4 consistant en GaAs de type n, avec une épaisseur d'environ 0,5 µm, et on dépose sur la couche active 4 une couche de protection de surface 8 consistant en SiN ou en SiO, avec une épaisseur d'environ 50 nm (figure 2(a)), et on forme sur la couche de protection un motif de grille consistant en une résine photosensible 7. On attaque sélectivement la couche de protection 8 à travers l'ouverture du motif de grille (figure 2(b)). Ensuite, on attaque sélectivement la couche active 4 (figure 2(c)), et on attaque à nouveau sélectivement la couche de protection de surface 8 (figure 2(d)). Ensuite, on attaque sélectivement la couche active 4 (figure 2(e)). On effectue une série des attaques sélectives décrites ci-dessus, portant sur la couche active 4 et la couche de protection 8, pour produire ainsi une cavité 6 ayant une configuration à marches multiples, comme le montrent les figures 2(f) et 2(g). La largeur de la partie la plus interne (W1) est ici d'environ 1 µm, tandis que la largeur

des marches (W2) est supérieure à (W1-lg)/2. On désigne ici par lg la longueur de grille. On forme sur la partie la plus interne de la cavité 6 une électrode de grille consistant par exemple en Al, en procédant par évaporation et décollement, et on effectue une opération de recuit pour produire ainsi une électrode de grille 2 (figures 2(h) et 2(i)).

Ensuite, comme le montrent les figures 4(a) à 4(c), on forme sur la couche active 4 une électrode de source 1 et une électrode de drain 3, chacune d'elles consistant en AuGe/Ni/Au, pour obtenir ainsi un TEC représenté sur la figure 1.

On décrira un autre processus de fabrication en se référant aux figures 3(a) à 3(h).

En premier lieu, on forme une cavité 6a d'environ 2 à 3 µm de largeur, en utilisant la résine photosensible 7a qui est déposée sur la couche active 4 (figure 3(a)), et dans laquelle on a défini un motif correspondant à la cavité. Ensuite, on enlève la résine photosensible 7(a) et on recouvre la totalité de la surface avec la couche de protection de surface 8 (figure 3(b)). On forme un motif de grille au moyen de la résine photosensible 7b (figure 3(c)), et on attaque sélectivement la couche de protection de surface 8, par l'ouverture du motif de grille, après quoi on attaque sélectivement la couche active 4 (figure 3(d)). Ensuite, on attaque à nouveau sélectivement la couche de protection de surface 8 (figure 3(e)), et on attaque sélectivement la couche active 4, pour former ainsi une cavité présentant une configuration à marches multiples (figure 3(f)). On forme une électrode de grille en métal 2 sur la partie la plus interne 6b, par évaporation et décollement, après quoi on effectue une opération de recuit pour produire ainsi une électrode de grille 2 (figures 3(g) et 3(h)).

Ensuite, comme le montrent les figures 4(a) à

4(c), on forme l'électrode de source 1 et l'électrode de drain 3 sur la couche active 4, pour obtenir ainsi un TEC représenté sur la figure 1.

Dans les étapes du processus de fabrication des figures 2(a) à 2(i), du fait qu'on obtient une structure de cavité à marches multiples en utilisant la résine photosensible du motif de grille 7, avec l'augmentation du nombre de cycles d'attaque de la couche active 4, la largeur (W1) de la partie la plus interne de la cavité 6 est progressivement augmentée jusqu'à une valeur plus élevée, qui est supérieure à la largeur de l'ouverture de la résine photosensible 7.

Cependant, dans le processus de fabrication qui est représenté sur les figures 3(a) à 3(h), du fait que l'attaque de la couche active 4 est effectuée en utilisant la résine photosensible 7a dans laquelle est formé un motif de cavité, la cavité 6a est formée avec une largeur prédéterminée. On peut donc donner à la largeur de la cavité 6b dans la partie la plus interne une valeur inférieure à la largeur de la partie la plus interne de la cavité qui est formée dans le processus de fabrication des figures 2(a) à 2(i).

Bien qu'un TEC en GaAs soit décrit dans le mode de réalisation considéré ci-dessus, on peut appliquer l'invention à un transistor à mobilité des électrons élevée, ayant une hétérojonction qui comprend des couches de semiconducteurs ayant des affinités électroniques différentes, ou à d'autres TEC fabriqués à partir de matériaux tels que le silicium, en obtenant des effets identiques à ceux décrits ci-dessus.

Comme il ressort de façon évidente de la description précédente, et conformément à l'invention, la cavité est fabriquée avec une configuration à marches multiples telle qu'elle devienne progressivement plus profonde et plus étroite lorsqu'on se rapproche de l'intérieur, et une

électrode de grille est formée dans la partie la plus interne de la cavité.

Conformément à l'invention, on forme une cavité avec une configuration à marches multiples telle qu'elle devienne progressivement plus profonde et plus étroite lorsqu'on se rapproche de l'intérieur, et on forme une électrode de grille dans la partie la plus interne de la cavité. Dans cette structure de cavité, le champ électrique entre la grille et le drain est dispersé. Par conséquent, on peut obtenir à la fois une augmentation de la tension de claquage grille-drain et une augmentation de la résistance de drain. L'augmentation de la résistance de drain est due à la diminution de l'injection de porteurs dans la couche tampon non dopée. En outre, du fait de la faible valeur de la largeur de la cavité dans la partie la plus interne, c'est-à-dire la partie la plus profonde à partir de la surface de la couche active, il n'y a pas d'augmentation de la résistance parasite entre la source et la grille.

Il va de soi que de nombreuses modifications peuvent être apportées au dispositif et au procédé décrits et représentés, sans sortir du cadre de l'invention.

REVENDICATIONS

1. Transistor à effet de champ ou transistor à mobilité élevée des électrons, comportant une structure de cavité dans la section de grille, caractérisé en ce qu'une cavité (6) est formée avec une configuration à plusieurs marches qui est telle que la cavité devienne progressivement plus profonde et plus étroite lorsqu'on se rapproche de l'intérieur, et une électrode de grille (2) est formée dans la partie la plus interne de cette cavité (6).

2. Procédé de fabrication d'un transistor à effet de champ ou d'un transistor à mobilité des électrons élevée, comportant une structure de cavité dans la section de grille, caractérisé en ce qu'il comprend les étapes suivantes : on forme une couche active (4) et une couche de protection de surface du semiconducteur (8) sur un substrat semiconducteur (5) ; on forme un motif de grille consistant en résine photosensible (7) sur la couche de protection de surface (8), et on attaque la couche de protection de surface en utilisant comme masque le motif de grille (7) ; on attaque sélectivement la couche active (4) et on attaque sélectivement la couche de protection de surface (8) ; on attaque sélectivement la couche de protection de surface (8) et on attaque sélectivement la couche active (4), pour produire une cavité présentant une configuration à marches ; on répète plus de deux fois cette série d'attaques sélectives, pour produire une cavité présentant une configuration à marches multiples (6) ; et on forme une électrode de grille (2) dans la partie la plus interne de la cavité (6), et on forme des électrodes de source/drain (1, 3) sur la couche active (4).

3. Procédé de fabrication d'un transistor à effet de champ ou d'un transistor à mobilité des électrons élevée, comportant une structure de cavité dans la sec-

tion de grille, caractérisé en ce qu'il comprend les étapes suivantes : on forme une couche active (4) sur un substrat semiconducteur (5); on forme sur la couche active (4) un motif de cavité défini par une première couche de résine photosensible (7a), et on attaque la couche active (4) en utilisant ce motif de cavité à titre de masque, pour former une cavité (6); on forme une couche de protection de surface du semiconducteur (8) sur la totalité de la surface de la couche active (4) et du substrat (5); on forme sur la couche de protection de surface (8) un motif de grille qui est défini par une seconde couche de résine photosensible (7b), et on attaque la couche de protection de surface (8) en utilisant ce motif de grille en tant que masque; on attaque sélectivement la couche active (4) et on attaque sélectivement la couche de protection de surface (8); on attaque sélectivement la couche de protection de surface (8) et on attaque sélectivement la couche active (4), pour produire ainsi une cavité présentant une configuration à marches; on répète plus d'une fois cette série d'attaques sélectives pour produire une cavité présentant une configuration à marches multiples (6); et on forme une électrode de grille (2) dans la partie la plus interne de la cavité (6) et on forme des électrodes de source/drain (1, 3) sur la couche active (4).

2633100

FIG. 1.

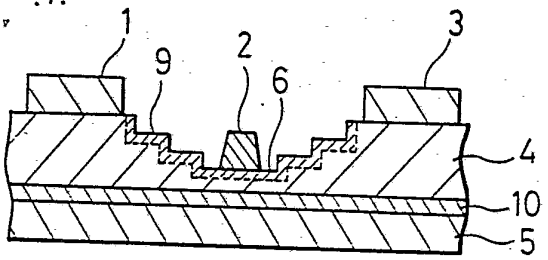


FIG. 2 (a)

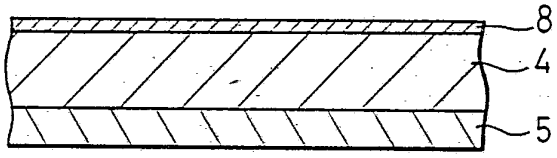


FIG. 2 (b)

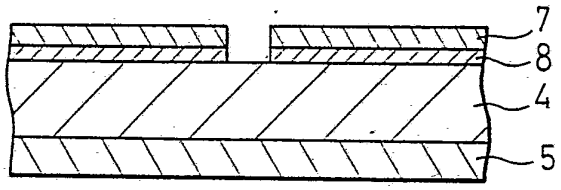


FIG. 2 (c)

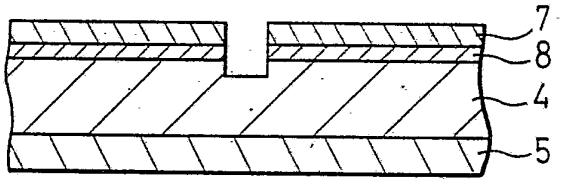


FIG. 2 (d)

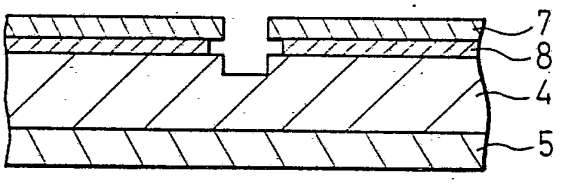


FIG. 2 (e)

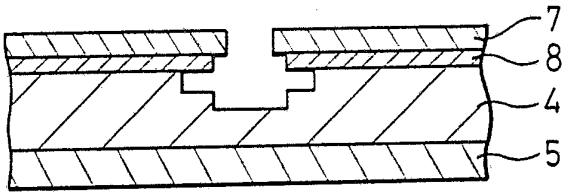


FIG. 2 (f)

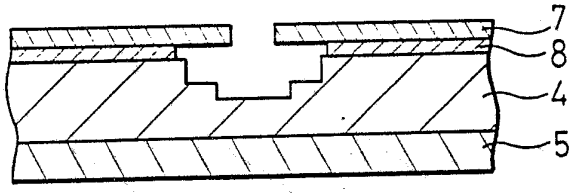


FIG. 2 (g)

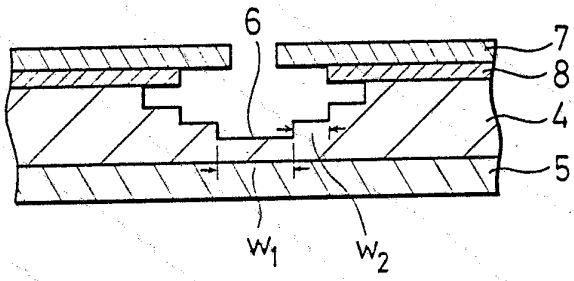


FIG. 2 (h)

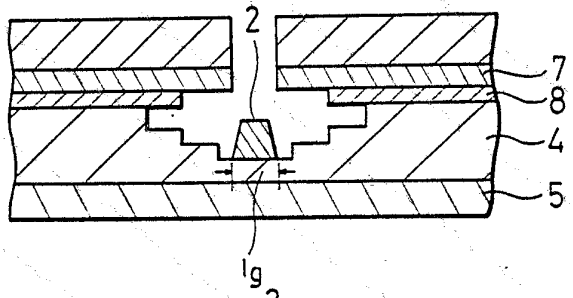


FIG. 2 (i)

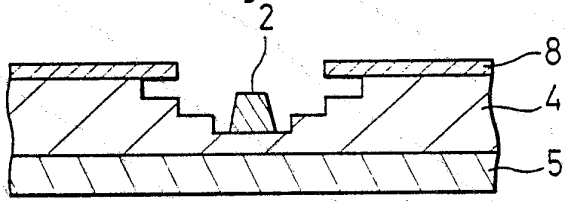


FIG. 3 (a)

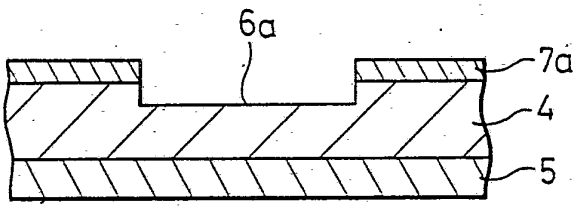


FIG. 3 (b)

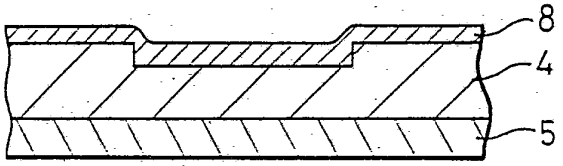


FIG. 3 (c)

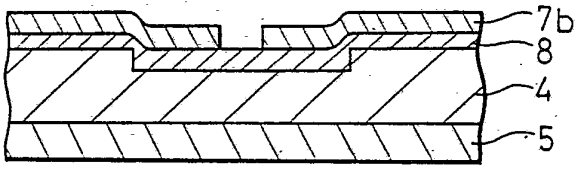


FIG. 3 (d)

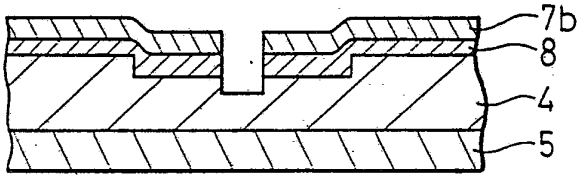


FIG. 3 (e)

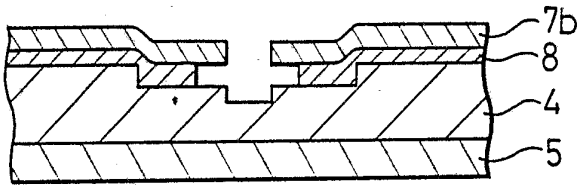


FIG. 3 (f)

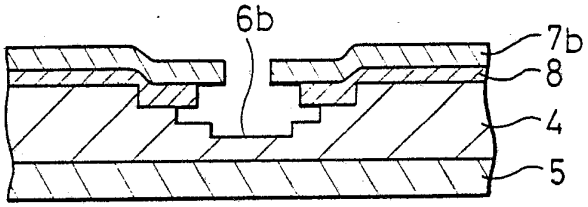


FIG. 3 (g)

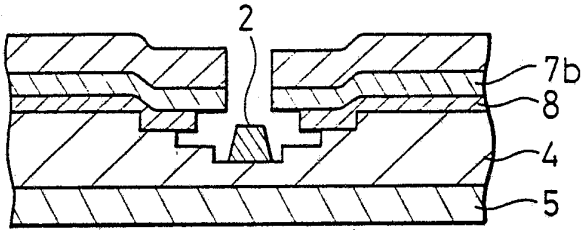


FIG. 3 (h)

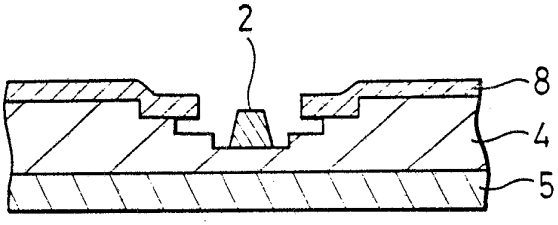


FIG. 4 (a)

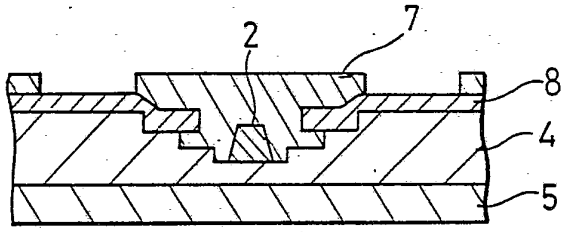


FIG. 4 (b)

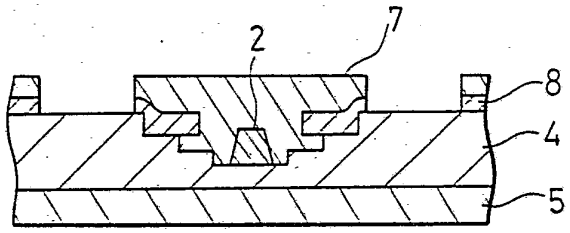


FIG. 4 (c)

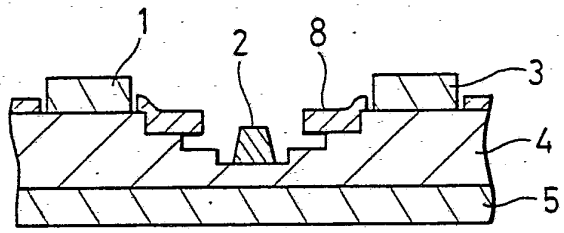
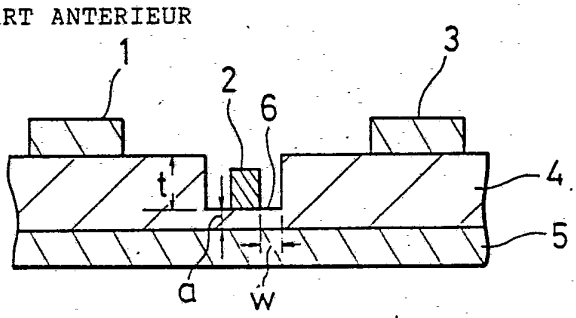



FIG. 5.
ART ANTERIEUR