

12)

DEMANDE DE BREVET D'INVENTION

A1

22) Date de dépôt : 25.02.97.

30) Priorité :

43) Date de mise à la disposition du public de la  
demande : 28.08.98 Bulletin 98/35.

56) Liste des documents cités dans le rapport de  
recherche préliminaire : *Se reporter à la fin du  
présent fascicule*

60) Références à d'autres documents nationaux  
apparentés :

71) Demandeur(s) : SEXTANT AVIONIQUE SOCIETE  
ANONYME — FR.

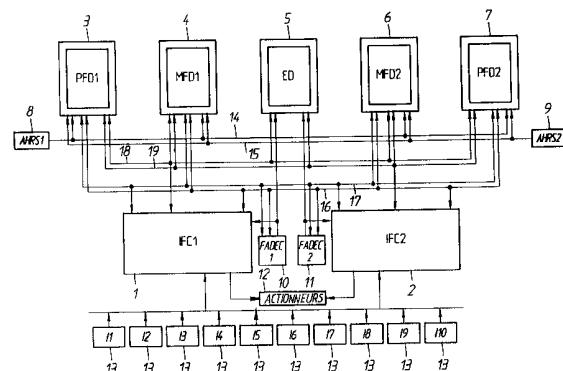
72) Inventeur(s) : LOISE DOMINIQUE, LEDOUX JEAN  
PIERRE et SARDIER PATRICK.

73) Titulaire(s) :

74) Mandataire(s) : THOMSON CSF.

54) ARCHITECTURE MODULAIRE DE PILOTAGE D'UN AERODYNE PRESENTANT UN FAIBLE COUT TOUT EN  
ETANT APTE A ASSURER UN NIVEAU ELEVE DE SECURITE DE FONCTIONNEMENT.

57) L'architecture modulaire d'équipements électroniques selon l'invention comprend des modules de concentration de données, des modules de traitement et des dispositifs d'affichage (3 à 7), interconnectés par des moyens de transmission de données avec des capteurs (13), des instruments de mesure (8, 9, 13) et des actionneurs (12), les modules de concentration de données ne concentrant que les données non critiques pour le processus industriel, ces données étant transmises aux autres modules au moyen d'un bus numérique série multi-récepteurs, les autres modules comprenant des moyens pour recevoir directement les données critiques qui sont acheminées au moyen de liaisons numériques séries séparées, respectives (14, 15) entre d'une part, les dispositifs d'affichage et les fonctions effectuant le pilotage du processus qui sont réparties dans les modules de traitement, et d'autre part les capteurs (13), les instruments de mesure (8, 9, 13) et les actionneurs (12).



1

**ARCHITECTURE MODULAIRE DE PILOTAGE D'UN AERODYNE  
PRESENTANT UN FAIBLE COUT TOUT EN ETANT APTE A ASSURER  
UN NIVEAU ELEVE DE SECURITE DE FONCTIONNEMENT.**

La présente invention concerne une architecture modulaire d'un ensemble d'équipements électroniques permettant de piloter un processus industriel qui nécessite un niveau élevé de sécurité de fonctionnement.

Elle s'applique notamment, mais non exclusivement, aux équipements électroniques embarqués à bord des aérodyne qui assurent différentes fonctions de conduite de vol. Il s'avère que les développements en cours de ces équipements visent à automatiser de plus en plus les tâches de conduite de vol, et en particulier, le pilotage des aérodyne. Cette tendance conduit à des équipements de plus en plus complexes, encombrants, consommateurs d'énergie, coûteux, et difficiles à maintenir.

Pour résoudre ce problème, on a cherché à intégrer et à rendre modulaires ces équipements. Pour cela, on a déjà proposé une architecture qui rassemble différents modules électroniques dans des baies ou des armoires électroniques, ces modules effectuant l'acquisition des informations issues des capteurs et des autres équipements embarqués, ainsi que l'élaboration de commandes de vol.

On a par ailleurs tenté de regrouper et de partager plusieurs fonctionnalités au sein d'un même module, les calculs et traitements nécessaires pouvant être effectués au moyen d'un même processeur utilisé en temps partagé.

Or, dans les équipements embarqués à bord des aéroplanes, on associe généralement un niveau de criticité à chaque fonction réalisée et chaque donnée utilisée par les fonctions, chaque niveau de criticité correspondant à un  
5 taux de panne maximum requis par les autorités de certification des équipements aéronautiques. Ainsi, les fonctions de niveau le plus critique correspondent aux fonctions dont la défaillance peut avoir des conséquences catastrophiques. Ces fonctions doivent donc présenter une très faible probabilité de défaillance (inférieure à  $10^{-9}$  panne par heure de vol). De même,  
10 les données les plus critiques sont les données qui, si elles ne sont plus disponibles ou erronées, peuvent entraîner des événements catastrophiques. Bien entendu, la criticité des données n'est pas en relation avec la criticité des fonctions qui les utilisent, une même donnée pouvant être utilisée par plusieurs fonctions de niveaux de criticité différents.

15 Le partage d'un même processeur par plusieurs fonctions implique donc que des fonctions de niveaux de criticité différents sont exécutées par un même processeur, ce qui accroît d'une manière importante le risque que des fonctions moins critiques, comme les fonctions liées à la maintenance des équipements,  
20 perturbent, voire bloquent l'exécution de fonctions les plus critiques, c'est-à-dire, dont un dysfonctionnement peut conduire à une situation catastrophique. Il est alors nécessaire de prendre des dispositions particulières pour que les fonctions réalisées, et en particulier les plus critiques, soient exécutées avec un niveau de sécurité requis par les autorités de certification des équipements  
25 embarqués.

A cet effet, on a proposé une architecture redondante, où tous les modules, en particulier ceux qui assurent des fonctions critiques, sont triplés de manière à ce que les fonctions critiques puissent être réalisées même à la suite d'une  
30 défaillance. Cependant, cette solution présente peu d'intérêt dans une optique de réduction des coûts, du nombre de modules nécessaires, de la puissance consommée et dissipée, de la disponibilité (taux de pannes) et des facilités de maintenance des équipements.

En outre, la solution de l'architecture redondante revient à dupliquer non seulement des fonctions critiques, mais aussi des fonctions non critiques, comme les fonctions de maintenance.

5 La présente invention a pour but de supprimer ces inconvénients. A cet effet, elle propose une architecture modulaire d'équipements électroniques pour le pilotage d'un processus industriel, comprenant des modules de concentration de données, des modules de traitement, et des dispositifs d'affichage, interconnectés par des moyens de transmission de données avec des capteurs,  
10 des instruments de mesure et des actionneurs, ces modules étant alimentés en énergie par des modules d'alimentation.

Selon l'invention, cette architecture est caractérisée en ce que les modules de concentration de données ne concentrent que les données non critiques pour le  
15 processus industriel, ces données étant transmises aux autres modules au moyen de bus numériques séries multi-récepteurs, tandis que les données critiques sont acheminées directement au moyen de liaisons numériques séries séparées respectives entre d'une part, les dispositifs d'affichage et les fonctions effectuant le pilotage du processus qui sont réparties dans les modules de  
20 traitement, et d'autre part les capteurs, les instruments de mesure et les actionneurs.

Grâce à ces dispositions, la distribution des données critiques est répartie dans l'ensemble de l'architecture, ces données n'étant acheminées que vers les  
25 modules qui assurent leur traitement. Par ailleurs, comme les données critiques ne sont pas concentrées sur un bus unique, on évite que l'ensemble de l'équipement soit hors service en cas de défaillance du bus. Cette architecture permet donc le confinement des pannes au seul module affecté en évitant leur propagation. Il n'est donc plus nécessaire d'utiliser une architecture totalement  
30 doublée ou triplée, seules les fonctions critiques étant doublées ou triplées. L'invention permet ainsi de réduire notablement le coût, l'encombrement et la puissance dissipée d'un tel équipement.

Par ailleurs, comme les pannes sont confinées au seul module affecté, la maintenance de l'équipement, et en particulier les opérations de localisation de  
35 panne et de réparation, se trouve facilitée d'une manière importante.

Avantageusement, les dispositifs d'affichage comprennent des moyens de traitement pour assurer la visualisation des données qui leur sont transmises en provenance des capteurs, des instruments de mesure ou d'autres équipements.

5

De cette manière, les dispositifs d'affichage peuvent fournir directement toutes les informations sur la conduite du processus, et en particulier, les informations critiques, indépendamment de la disponibilité des modules de traitement.

10

Selon une particularité de l'invention, chaque module de traitement et de concentration des données comprend une carte de traitement identique, munie d'un processeur, et une carte d'entrée / sortie assurant la connexion de la carte de traitement avec les entrées et les sorties du module, la carte de traitement  
15 comprenant une mémoire dans laquelle est chargé le programme permettant de piloter le processeur afin d'assurer la fonction du module.

Cette disposition permet, par un effet d'échelle, de réduire de façon importante les coûts de conception et de fabrication des modules et d'en faciliter la  
20 maintenance. En effet, lorsqu'une carte de traitement d'un module est défaillant, elle peut ainsi être remplacée directement sur l'aérodyne, par une autre carte de traitement dans laquelle on aura préalablement chargé le programme correspondant aux fonctions du module.

25 Ces équipements réalisent par exemple les fonctions de pilotage automatique d'un aérodyne, de protection contre le décrochage, de concentration des données et de maintenance centralisée.

Un mode de réalisation du dispositif selon l'invention sera décrit ci-après, à  
30 titre d'exemple non limitatif, avec référence aux dessins annexés dans lesquels :

35 La figure 1 représente schématiquement une architecture selon l'invention d'un ensemble d'équipements électroniques embarqués à bord d'un aérodyne ;

La figure 2 montre en détail un équipement montré sur la figure 1, rassemblant plusieurs modules ;

La figure 3 montre plus en détail un exemple de module selon l'invention ;

5 La figure 4 montre une unité de traitement d'un module selon l'invention ;

La figure 5 montre un module d'alimentation selon l'invention ;

La figure 6 montre un module d'alimentation selon l'invention ;

La figure 7 illustre le fonctionnement d'une unité de traitement ;

10 La figure 8 représente l'organisation d'une partie de la mémoire d'une unité de traitement ;

La figure 9 illustre la répartition de l'utilisation du processeur en tranches de temps cycliques.

L'architecture d'équipements électroniques embarqués, représentée sur la  
15 figure 1 permet d'assurer le pilotage automatique d'un aérodyne, la protection  
contre le décrochage, la concentration des données et la maintenance  
centralisée de ces équipements. A cet effet, elle comprend cinq dispositifs de  
visualisation 3 à 7, deux ensembles modulaires de traitement IFC1 et IFC2  
(Integrated Flight Cabinet) 1, 2, deux systèmes de référence primaires 8, 9,  
20 comportant chacun par exemple une centrale d'attitude AHRS (Attitude  
Heading Reference System) et système ADC d'acquisition et de traitement de  
données relatives à l'air extérieur (Air Data Computer), permettant l'acquisition  
de paramètres de vol à court terme, deux dispositifs de commande des moteurs  
FADEC1 et FADEC2 (Full Authority Digital Engine Computer), 10, 11, un  
25 ensemble d'actionneurs 12 et une pluralité d'équipements périphériques I1 à  
I10 13, tel que des capteurs, des instruments de mesure, de communication, de  
signalisation d'alarmes.

Chacun des dispositifs de visualisation 3 à 7 comprend un écran de visualisation, une interface d'acquisition de données, des moyens de traitement de ces données et en particulier des moyens qui élaborent les symbologies  
5 spécifiques à chaque donnée à afficher. Les deux écrans PFD1 et PFD2 3, 7, sont dédiés à l'affichage des données de vol, l'écran ED à l'affichage des paramètres de fonctionnement des moteurs, et les deux écrans MFD1 et MFD2 dits "multifonctions" permettant l'affichage des autres paramètres utiles à la conduite du vol.

10

Les données critiques pour la sécurité du vol, comme celles issues des systèmes de référence primaires 8 et 9, sont transmises directement par des liaisons numériques séries 14, 15 spécifiques, respectives, aux dispositifs de visualisation 3, 4, 6, 7 qui assurent leur affichage. De même les données  
15 échangées entre les ensembles de traitement 1, 2 et les dispositifs de commande 10, 11 des moteurs sont transmises par deux liaisons séries respectives 16, 17 auxquelles sont connectés les dispositifs de visualisation 3 à 7.

20 Par ailleurs, les autres données, moins critiques, échangées par les deux ensembles de traitement 1, 2 et affichées par les dispositifs de visualisation 3 à 7 sont transmises sous forme multiplexée par deux bus série 18, 19, par exemple de type ARINC 429 qui assure la distribution des informations aux modules, de manière redondante, avec une sécurité adaptée aux besoins, et ce  
25 pour un coût réduit grâce à l'utilisation de composants de traitement identiques. En outre, ce bus permet à un émetteur de s'adresser à plusieurs récepteurs, la panne d'un récepteur n'empêchant pas la réception par les autres récepteurs.

30 Tel que représenté sur la figure 2, les ensembles de traitement 1 et 2 se présentent sous la forme de baies électroniques dans lesquelles sont insérés et interconnectés une pluralité de modules 21 à 25. Chaque ensemble de traitement 1, 2 comprend un module IOM 25 chargé de gérer les entrées et sorties de données analogiques et discrètes, non critiques, un module IOP 24  
35 chargé de concentrer les données numériques non critiques, un module FGM

23 chargé du traitement des données critiques liées au pilotage automatique, et un module SPM 22 chargé d'assurer la fonction de prévention des risques de décrochage.

5 Afin d'assurer la distribution des alimentations au moindre coût, chaque ensemble de traitement 1, 2 comprend un module d'alimentation primaire PPSM 21 qui regroupe les fonctions de pré-régulation des tensions primaires à 28 Volts nominales fournies par deux lignes 26, 27 d'alimentation générale en courant continu de l'aérodyne, les autres modules 22 à 25 comportant un  
10 circuit d'alimentation secondaire constitué de convertisseurs de tension de faible coût, assurant la production de tensions d'alimentations adaptées à leurs propres besoins. En particulier, le module 21 assure les fonctions de limitation des surtensions, d'écrêtage des tensions transitoires liées à la foudre, de compensation des baisses de tension passagères, dans le but de délivrer aux  
15 autres modules 22 à 25 une tension pré-régulée. Il s'avère en effet que les tensions fournies par les alimentations générales d'un aérodyne sont soumises à de fortes variations, de 18 à 32 Volts, ces variations pouvant varier en transitoire de 12 à 48 Volts. Le module d'alimentation primaire PPSM 21 regroupe sur une seule carte électronique 34 un ensemble de composants  
20 relativement encombrants et coûteux pour fournir à plusieurs modules une tension pré-régulée présentant une faible plage de variations, par exemple entre 18 et 32 Volts, qui peut ensuite être adaptée par des convertisseurs bon marché intégrés dans chacun des modules 22 à 25, et capables de fournir les tensions variées utilisées par ces derniers.

25

Les autres modules 22 à 24, à l'exception du module de gestion 25 des données analogiques et discrètes, comprennent chacun une même carte à microprocesseur 30 et une carte d'extension spécifique 31 à 33, mais de structure voisine, assurant notamment les tâches d'entrée et sortie du module.

30 Le module de gestion des données analogiques et discrètes 25 comprend également deux cartes 28, 29, mais celles-ci sont toutes les deux dédiées à la gestion des entrées et sorties et ne comportent pas de processeur.

35 Il est à noter que deux modules identiques dans les deux ensembles de traitement 1, 2 peuvent effectuer le même traitement en redondance ou des

traitements complémentaires, selon la criticité des fonctions réalisées. Cette architecture offre donc de nombreuses possibilités d'adaptation et de configuration.

- 5 Sur la figure 3 qui représente un exemple de module 22, 23, 24 muni de moyens de calcul, la carte à microprocesseur 30 comprend :
- 10 – une alimentation secondaire 41 comprenant un convertisseur de tension continue qui reçoit une tension de 18 à 32 Volts pré-régulée, pour produire les tensions d'alimentation des différents composants de la carte, ainsi que de la carte d'extension associée 31',
  - 15 – une unité de traitement 40 qui communique par l'intermédiaire de dispositifs de stockage temporaire et de mise en forme 46, 47 avec un bus numérique interne 39 à l'ensemble de traitement 1, 2, par exemple un bus "fond de panier" de type ARINC 429 qui assure la liaison, non seulement avec les autres modules de l'ensemble de traitement, mais aussi avec la carte d'extension associée 31', et
  - 20 – une mémoire de maintenance 43 non volatile, par exemple de type FEPROM ou EEPROM dans laquelle sont stockées en temps réel toutes les données nécessaires à la maintenance, en particulier, les résultats d'autotests et les données permettant de localiser des pannes éventuelles et d'en établir la cause.
- 25 Cette carte de traitement 30 regroupe également tous les interfaces d'entrées / sorties qui sont nécessaires à tous les modules de traitements pour communiquer directement avec l'extérieur des ensembles de traitement 1, 2. Ainsi, elle comprend une liaison numérique externe 61, par exemple de type
- 30 ARINC 429, reliée à l'unité de traitement 40 par l'intermédiaire d'un circuit de protection 42 contre les radiations électromagnétiques et contre la foudre, et de dispositifs de stockage temporaire et de mise en forme 44, 45.

Par ailleurs, l'unité de traitement 40 est reliée à la carte d'extension 31' par une ligne série 60 permettant d'échanger avec celle-ci des données discrètes dites de servitude de fonctionnement.

5 Chaque carte d'extension 31' comprend un automate séquenceur programmable 50, par exemple constitué d'un circuit ASIC, qui est associé à une mémoire non volatile 62, par exemple de type PROM, contenant des séquences d'instructions consécutives et linéaires. Cet automate gère, selon les  
10 instructions reçues par exemple de la ligne série 60, le chargement de sa mémoire associée et l'exécution de différentes tâches qui lui sont affectées (par exemple, des acquisitions de données analogiques, la génération de signaux audibles, ...) et qui ne peuvent pas être effectuées par les interfaces génériques de la carte module de traitement 30.

A cet effet, l'automate 50 est relié au bus numérique "fond de panier" 39 par  
15 l'intermédiaire de dispositifs de stockage temporaire et de mise en forme 58, 59, ce qui lui permet notamment de communiquer avec l'unité de traitement 40. Il est également relié directement à l'extérieur de l'ensemble de traitement 1, 2 par exemple par l'intermédiaire d'un circuit de protection 49 contre la foudre et les émissions électromagnétiques, pour recevoir des données  
20 discrètes par l'intermédiaire d'un circuit d'adaptation et d'interface spécifique 52 et d'un multiplexeur 57, et des données analogiques grâce à un circuit d'adaptation et d'interface spécifique 53, un multiplexeur 56 et un convertisseur analogique /numérique 55, et pour émettre des données analogiques par l'intermédiaire d'un convertisseur numérique / analogique 54  
25 et d'un circuit d'adaptation et d'interface spécifique 51.

Chaque carte d'extension 31' peut comprendre également une mémoire de maintenance non volatile, prévue dans un même but que la mémoire 43 de la  
30 carte de traitement du module, ou encore par d'autres moyens prévus directement sur la carte d'extension 30'.

Les cartes 28 et 29 du module de gestion 25 des entrées et sorties analogiques et discrètes sont construites selon un schéma analogue à celui de la carte 31'  
35 qui vient d'être décrite. En particulier, ces cartes comprennent le circuit ASIC

50. Toutefois, l'une de ces deux cartes 28, 29 comprend en outre une alimentation secondaire du même type que le circuit d'alimentation 41, qui assure l'alimentation des deux cartes 28, 29 du module 25. Au moins l'une de ces deux cartes comprend une mémoire de maintenance non volatile.

5

Du point de vue matériel, cette architecture présente l'avantage d'utiliser un nombre réduit de cartes de base de même structure, à savoir des cartes de traitement 30, et des cartes d'extension 31 à 33 de structure sensiblement analogue à celle des cartes d'entrées / sorties 28, 29. Il en résulte des  
10 économies d'échelle importantes.

Il est à noter que dans les modules 22 à 25 constitués de deux cartes, celles-ci ne sont interconnectées que par le connecteur de fond de panier de la baie 1, 2, le simple enfichage d'une carte dans ce connecteur assurant sa connexion  
15 complète. Cette disposition permet de faciliter les opérations de maintenance et supprime les risques d'erreur de connexion lors de remplacements de cartes dans un module.

Sur la figure 4, l'unité de traitement 40 comprend un microprocesseur 70  
20 cadencé par un horloge 71, et dont le fonctionnement est surveillé par un circuit "chien de garde" 75 qui cadencé par une autre horloge 76. Le microprocesseur 70 est relié par l'intermédiaire d'un bus d'adresse et de données 72 à une mémoire programme de type non volatile 81, et à une mémoire de données de type volatile 82, ainsi qu'à un circuit ASIC 73. Les  
25 adresses d'accès fournies par le microprocesseur 70 sont traitées par un décodeur d'adresses 74 avant d'être envoyées sur le bus 72.

Le circuit ASIC 73 comprend des moyens 77 pour gérer les entrées / sorties de l'unité de traitement 40, qui peuvent être de type numérique ARINC 429,  
30 discrètes, ou série, et fournit des services 78 de transfert rapide de données entre zones adressables par le microprocesseur 70, de comptage de temps, et des services de contrôle 79 des accès à l'espace adressable par le microprocesseur 70 en fonction de droits d'accès affectés aux différentes tâches exécutées par celui-ci, ces droits d'accès étant stockés dans une autre

mémoire non volatile 80 adressée par le bus 72 et dont le port de données et relié au circuit ASIC 73.

Sur le plan logiciel, toutes les cartes 30 à microprocesseur identique  
5 comprennent un même logiciel d'exploitation assurant les fonctions communes de démarrage du microprocesseur, les fonctions d'initialisation et d'autotests de la carte, les fonctions de gestion temps réel de système multitâches, et comprenant des bibliothèques de fonctions communes utilisées par les applications exécutées par l'ensemble de traitement 1, 2. Ces dispositions  
10 permettent de réaliser des gains substantiels en termes de coûts de développement et de délais de réalisation d'applications.

Sur la figure 5, la carte 34 d'un module d'alimentation primaire 21 comprend successivement en série, pour chaque ligne 89, 90 d'alimentation à 28 Volts de  
15 l'aérodynes appliquée en entrée :

- un dispositif d'écrêtage 93, 94, constitué par une diode Zener et/ou un dispositif similaire tel qu'une varistance, connecté en parallèle entre la ligne respective d'alimentation et la masse, ce dispositif permettant d'éliminer les  
20 impulsions supérieures à 80 Volts, par exemple dues à la foudre,
- un circuit de filtrage passe-bas 91, 92 relié à la sortie du dispositif d'écrêtage 93, 94,
- 25 – des moyens de commutation automatiques 106, 107 pour alimenter ou non le reste du circuit en fonction de la présence ou de l'absence de tension en entrée, ces moyens étant configurés de manière à donner la préférence à l'un des deux réseaux 89, 90 d'alimentation de l'aérodynes, lorsque ceux-ci sont tous les deux disponibles, et  
30
- un circuit de pré-régulation de tension 95, 96 réalisant un écrêtage en tension et une limitation du courant en sortie du circuit de filtrage 91, 92.

La carte 34 du module d'alimentation primaire 21 comprend en outre un circuit  
35 régulateur / élévateur de tension 100 connecté aux deux circuits de pré-

régulation de tension 95, 96 pour appliquer au reste du circuit une tension de 28 Volts pendant quelques dizaines de secondes, par exemple 30 secondes, lorsque la tension en entrée est descendue à 12 Volts minimum, et un circuit de distribution de courant 98 connecté à la sortie du circuit régulateur /  
5 élévateur de tension 100. Le circuit de distribution 98 comprend une réserve d'énergie 104 constituée par exemple par une batterie de condensateurs, et un ensemble de disjoncteurs électroniques 101 à 103 qui fournissent respectivement aux autres modules 22 à 25 de la baie 1, 2 une tension continue à 28 Volts pré-régulée.

10

Il est à noter que la réserve d'énergie 104 est disposée en sortie du circuit régulateur / élévateur de tension 100 qui lui applique donc une tension élevée et à peu près constante. Comme la charge d'un condensateur est proportionnelle à la tension appliquée entre ses bornes, l'énergie stockée dans  
15 la réserve d'énergie 104 reste donc à peu près constante et élevée quelque soit le niveau de la tension fournie par le réseau.

Grâce à ces dispositions, le module d'alimentation primaire 21 est capable de compenser des coupures de quelques dizaines de millisecondes (20 à 200 ms par exemple) en maintenant les alimentations vers les modules 22 à 25.

20

Les disjoncteurs 101 à 103 sont conçus de manière à s'ouvrir automatiquement en cas de court-circuit en aval, et à se refermer automatiquement lorsqu'ils sont mis hors tension. Ils assurent ainsi une protection séparée du module d'alimentation primaire 21 contre les courts-circuits qui peuvent se produire au  
25 niveau des modules 22 à 25 ou des connexions entre ces derniers et les disjoncteurs, et donc garantissent la disponibilité de l'alimentation et la non propagation des pannes, en cas de court-circuit sur un module.

Les circuits de pré-régulation 95, 96 comprennent chacun une diode de  
30 blocage permettant d'éviter la décharge des condensateurs 104 vers les réseaux, en cas de coupure du circuit.

Grâce à la réserve d'énergie 104 et au dispositif régulateur / élévateur de tension 100, le module d'alimentation primaire 21 est capable de compenser

des coupures de quelques dizaines de millisecondes (20 à 200 ms par exemple) en maintenant les alimentations vers les modules 22 à 25.

Par ailleurs, la carte 34 du module 21 comprend en outre deux dispositifs de  
5 détection de coupure de réseau 108, 109 respectivement connectés en parallèle  
entre la sortie des filtres 91, 92 et la sortie du circuit régulateur / élévateur de  
tension 100. Lorsque la durée de coupure des réseaux dépasse le temps de  
couverture de la réserve d'énergie 104, les dispositifs de détection de coupure  
de réseau 108, 109 indiquent aux modules 22 à 25, à l'aide des signaux 108a et  
10 109a qu'il y aura perte totale d'alimentation dans un délai proche de quelques  
millisecondes (2 à 20 ms). L'apparition des signaux 108a et 109a déclenchent  
un processus de mémorisation en mémoire secourue par pile ou condensateur  
de certains paramètres de vol critiques. Le temps d'écriture dans la mémoire  
est de l'ordre de 2 à 20 ms, tandis que le temps de mémorisation nécessaire de  
15 ces paramètres est en général compris entre 200 ms et 5 s.

Certains disjoncteurs électroniques 101 à 103 peuvent aussi s'ouvrir à l'aide  
d'un signal 99 issu du détecteur de réseau principal 108 lors de la perte de  
celui-ci, et lorsque l'on ne veut pas alimenter un ou plusieurs modules 22 à 25  
20 avec le réseau de secours, afin d'éviter une charge trop importante de celui-ci.

Par ailleurs, la carte 34 comprend également une mémoire de maintenance 105  
non volatile, par exemple de type FEPROM permettant de mémoriser tous les  
événements susceptibles de faciliter la maintenance de la carte, comme par  
25 exemple l'ouverture d'un disjoncteur 101 à 103 et les coupures de réseau ayant  
entraîné des changements d'état des commutateurs 106, 107. Le contenu de  
cette mémoire 105 est mis à jour par les modules 22 à 25 qui y ont accès en  
écriture et en lecture pour vérifier chaque écriture. Cette mémoire peut  
également être mise à jour par les détecteurs de coupure 108, 109, et par les  
30 disjoncteurs 101 à 103 et les dispositifs de commutation 106, 107, qui  
présentent à cet effet, une sortie binaire donnant l'état, respectivement, du  
disjoncteur ou du dispositif de commutation.

La carte 34 de ce module d'alimentation primaire 21 fournit aux autres  
35 modules 22 à 25 de l'équipement 1 une tension pré-régulée qui peut ensuite

être adaptée par les autres modules au moyen de blocs d'alimentation  
secondaire intégrés 41, présentant une structure beaucoup plus simple et moins  
encombrante, et par conséquent, moins coûteuse que s'il avait fallu adapter  
directement les tensions fournies par chaque réseau de l'aérodyne aux besoins  
5 de chaque module.

Ainsi, sur la figure 6, chaque bloc d'alimentation secondaire 41 comprend un  
filtre d'entrée 131 recevant la tension de 28 Volts pré-régulée, permettant  
d'éliminer les hautes fréquences qui peuvent apparaître au niveau des lignes de  
10 connexion entre les disjoncteurs 101 à 103 et les blocs d'alimentation 41. La  
sortie du filtre d'entrée 131 est connectée à un convertisseur de tension continu  
132 comprenant un bloc primaire et un bloc secondaire isolés galvaniquement  
par un transformateur d'impulsions. L'alimentation des modules est ainsi isolée  
galvaniquement du module d'alimentation primaire 21. Le convertisseur 132  
15 est par exemple de type à découpage "Flyback" à commutation à 0 Volt. Le  
bloc secondaire permet de fournir les différentes tensions V1, V2, V3,  
nécessaires au module, par exemple 5 V et +/- 15 V, qui sont préalablement  
filtrées par des filtres de sortie 133, 134 permettant d'éliminer les hautes  
fréquences éventuellement introduites par le convertisseur à découpage 132.

20 Par ailleurs, le convertisseur 132 est asservi en tension par un circuit de  
commande comprenant un circuit primaire 135 recevant des signaux de  
commande, et un circuit secondaire 136 isolés fournissant des signaux de  
contrôle, ces deux circuits 135, 136 étant isolés galvaniquement par un  
25 transformateur d'impulsions 137. Le circuit de commande secondaire 136  
effectue la mesure d'une des tensions en sortie des filtres 133, 134, par  
exemple la tension V1, pour générer un signal de commande qui est transmis  
au circuit primaire 135. Le circuit primaire 135 transforme ce signal en  
fonction d'une puissance de sortie maximum de consigne, en un second signal  
30 de commande qui est appliqué aux transistors de commutation du  
convertisseur à découpage 132. La régulation des autres tensions de sortie V2,  
V3, est obtenue grâce au couplage magnétique réalisé par le transformateur du  
convertisseur 132 et grâce à la symétrie des circuits de celui-ci. Un tel  
convertisseur ne nécessite aucune charge minimum au niveau de ses sorties.

En cas de panne, les différentes cartes des modules 21 à 25 peuvent être facilement déconnectées simplement en les retirant de la baie où elles sont enfichées. La localisation des pannes éventuelles est réalisée en connectant un outil de maintenance approprié au moyen du connecteur de la carte, cet outil  
5 étant muni de moyens pour lire et mettre à jour la mémoire de maintenance 43, 105 du module.

Comme précédemment mentionné, les cartes de traitement 30 des modules 22 à 24 sont identiques. Toutefois, les tâches exécutées par chacune de ces  
10 différentes cartes peuvent être de natures très différentes, de durées variables, et surtout, de niveaux de criticité très différents. Il est donc nécessaire de prendre des mesures particulières pour assurer le bon déroulement de ces tâches.

Ainsi, par exemple, le module IOP 24 assure les tâches suivantes :

15

- la concentration dans l'ensemble de traitement 1, 2, des données non critiques provenant des différents systèmes de l'aérodrome, à destination, en particulier, du système d'instrumentation électronique de la planche de bord,
- 20 – l'élaboration des paramètres et des logiques de contrôle issus et à destination de fonctions redondantes,
- la collecte et la mise en forme des données destinées à l'enregistreur de vol,
- 25 – la génération des alarmes destinées à l'équipage et l'activation de dispositifs d'alerte visuelle et sonore,
- la communication avec d'autres équipements, tels que le système avertisseur de la proximité du sol (GPWS), et
- 30 – le test du système et la localisation d'avaries, cette dernière tâche ayant un degré de criticité moindre que les autres.

Afin d'interdire qu'une fonction en perturbe une autre, et en particulier, qu'une fonction moins critique bloque l'exécution d'une fonction plus critique, le circuit ASIC 73 comprend :

- 5 – un circuit de gestion 77 des entrées / sorties de l'unité de traitement 40, qui peuvent être de type numérique ARINC 429, discrètes, ou série,
- un circuit de gestion de périphériques 78 comprenant des moyens de transfert rapide (DMA) de données entre zones adressables par le  
10 microprocesseur 70, et des moyens de comptage de temps et de génération d'interruptions cycliques en direction du microprocesseur 70, pour délimiter des tranches de temps cycliques, et
- un circuit de contrôle 79 des accès à l'espace adressable par le  
15 microprocesseur 70 en fonction de droits d'accès affectés aux différentes tâches exécutées par celui-ci, ces droits d'accès étant stockés dans une autre mémoire non volatile 80 adressée par le bus 72 et dont le port de données et relié au circuit ASIC 73.
- 20 Le circuit de contrôle des accès 79 comprend des moyens 79 pour effectuer le contrôle des plans d'adressage de l'espace adressable par le microprocesseur 70, cet espace comprenant les mémoires 81, 82 et des registres d'entrée et de sortie accessibles par le circuit de gestion des entrées/sorties 77,
- 25 Par ailleurs, la mémoire 80 est connectée aux bits de poids forts du bus d'adresse, ce qui permet d'associer des droits d'accès stockés dans la mémoire à chaque ensemble, par exemple de 512 octets, de l'espace adressable par le microprocesseur.
- 30 Tel que représenté sur la figure 7, le circuit de contrôle 79 des accès à l'espace adressable par le microprocesseur 70 comprennent un registre 111 contenant le droit d'accès autorisé correspondant à la tranche de temps cyclique en cours, mis à jour par le microprocesseur 70 au début de chaque nouvelle tranche de temps, marqué par une interruption. Ce circuit est connecté au bus de données

de la mémoire non volatile 80 qui contient les droits d'accès de chaque zone de l'espace adressable par le microprocesseur 70.

Sur la figure 8, la mémoire contenant les programmes 81 et la mémoire  
5 contenant les données 82 sont divisées en partitions 114p, 115p, 114d, 115d, attribuées respectivement à deux fonctions distinctes F1, F2, les partitions 114p et 115p contenant respectivement le programme exécutable par le microprocesseur 70 permettant la réalisation des fonctions F1, F2, et les partitions 114d et 115d les données utilisées exclusivement, respectivement  
10 par F1, F2. Comme chaque fonction comprend plusieurs tâches J11, J12, J21, les partitions 114p, 115p, 114d, 115d sont à leur tour divisées en plusieurs zones 116p, 117p, 118p, 116d, 117d, 118d, chaque zone mémoire contenant le programme, ou selon le cas, étant utilisable pour stocker des données, par une tâche Jij de la fonction Fi correspondante.

15

Ainsi, l'espace adressable par le microprocesseur est structuré en partitions et en zones à l'intérieur d'une même partition, chaque zone étant associée à un droit d'accès.

20 Avantageusement, les zones de mémoire utilisables par chaque tâche cyclique sont séparées les unes des autres par des zones de mémoire non utilisées (zones hachurées montrées sur la figure 4), ce qui permet de rendre sans effet pour les autres fonctions certaines erreurs d'adressage.

25 Lorsque le microprocesseur 70 effectue un accès à une des mémoires 81, 82, à une adresse donnée, celle-ci est envoyée sur le bus d'adresse 72a à la fois vers la zone mémoire adressée dans l'espace adressable du microprocesseur 70, et vers la mémoire 80 qui fournit alors les droits d'accès de la zone adressée au service de contrôle 79. Le service de contrôle 79 comprend un comparateur  
30 113 qui compare les droits d'accès provenant du registre 111 avec les droits d'accès lus dans la mémoire 80.

Si le comparateur détecte une différence, il interdit au microprocesseur 70 d'accéder à la zone mémoire adressée lorsqu'il s'agit d'un accès en écriture, et génère une interruption de violation d'accès à la mémoire, à destination du  
35 microprocesseur 70. Lorsqu'il s'agit d'un accès en lecture, il signale

simplement que la lecture a été effectuée dans une zone interdite. Si les droits d'accès lus dans la mémoire 80 et ceux stockés dans le registre 111 coïncident, les données peuvent être échangées sur le bus de données 72d entre le microprocesseur et la zone mémoire.

5

Les mots de droit d'accès stockés dans la mémoire 80 peuvent comprendre chacun quatre champs, à savoir un champ 121 correspondant à un niveau de criticité, un champ 122 correspondant à un numéro de partition, un champ de protection en écriture 123, et un champ de protection en lecture 124.

10

Selon une variante de l'invention, le comparateur 113 peut autoriser en outre l'accès à une zone correspondant à la même fonction que celle de la tranche de temps en cours, et dont le niveau de droit d'accès est inférieur à celui de la tâche en cours, ceci afin d'instaurer une hiérarchie dans les droits d'accès lors

15

de l'exécution des tâches d'une fonction.

Cette détection d'erreurs d'adressage permet de neutraliser les fautes en empêchant toute modification erronée de la mémoire ou accès erroné à un registre de sortie, et de stopper l'exécution de la tâche ou de la fonction en

20

faute, en fonction de la gravité de la faute. De cette manière, on évite toute propagation de la faute aux autres fonctions exécutées par le microprocesseur, et aux autres parties de l'espace adressable.

D'après la figure 9, le procédé selon l'invention permet d'exécuter séparément

25

par un même processeur plusieurs fonctions comprenant chacune plusieurs tâches, le temps d'utilisation du microprocesseur 70 étant divisé en périodes par une interruption IT RTC cyclique produite par une horloge temps réelle du circuit de gestion de périphériques 78, l'intervalle de temps entre deux interruptions IT RTC étant lui-même divisé en autant de tranches de temps que

30

de fonctions F1, F2, F3 exécutées par le microprocesseur, par des interruptions ITS2, ITS3 espacées les unes des autres en fonction du temps que l'on souhaite attribuer à chaque fonction F1, F2, F3, ces interruptions étant également produites par le circuit de gestion 78.

La fonction F1 comprend six tâches J11 à J16, la tâche J11 étant exécutée à chaque interruption IT RTC marquant le début de la partition attribuée à F1, les tâches J12, J13 et J14 (non représentée) étant exécutées en alternance à la suite de la tâche J11, la tâche J15 étant exécutée à chaque partition attribuée à F1 à la suite de l'une des tâches J12, J13, J14, la tâche J16 étant exécutée en tâche de fond dans le temps restant de la partition attribuée à F1. De même, la fonction F2 comprend deux tâches J21 et J22, la tâche J21 étant exécutée à chaque interruption ITS2 marquant le début de la partition attribuée à F2, et la tâche J22 étant exécutée en tâche de fond dans le temps restant de la partition attribuée à F2. La fonction F3 comprend 5 tâches, à savoir la tâche J31 exécutée à la suite de chaque interruption ITS3, la tâche J32, et les tâches J33 et J34 (non représentées), exécutées en alternance à la suite de la tâche J31, et la tâche J35 exécutée en tâche de fond dans le temps restant dans la partition attribuée à F3.

15

Les interruptions IT RTC, ITS2 et ITS3 sont masquables, c'est-à-dire qu'elles sont reportées dans le cas où le microprocesseur exécute une séquence de code qui ne doit pas être interrompue. Pour éviter qu'une erreur se produisant durant une telle séquence de code ne perturbe l'exécution des autres fonctions, une interruption non masquable IT FinS3, IT FinS1, IT FinS2, est générée par le circuit de gestion des périphériques 78 juste après la fin normale de la tranche de temps correspondante, cette interruption étant systématiquement désactivée par le microprocesseur 70 à la fin de l'exécution de toutes les tâches de chaque cycle.

25 De cette manière, en fonctionnement normal, cette interruption n'apparaît pas, mais si l'exécution d'une fonction F1, F2, F3 pour un cycle donné dépasse la durée du cycle, cette interruption apparaît, ce qui permet d'éviter dans ce cas que l'activation de la fonction au cycle suivant soit retardée.

30 Le microprocesseur 70 a accès à une table stockée en mémoire 81 décrivant l'ordonnancement des tâches à chaque cycle délimité par les interruptions IT RTC, ITS2 et ITS3, et les droits d'accès attribués à chaque tâche. Au lancement de la chaque tâche, le microprocesseur met à jour le registre 111 avec le droit d'accès attribué à la tâche dans cette table.

Par ailleurs, on peut prévoir d'attribuer dans cette table, un temps minimum et un temps maximum à l'exécution de chaque tâche. Le processeur peut alors accéder à un compteur de temps compris dans le circuit de gestion des périphériques 78 au début et à la fin de chaque tâche et contrôler que le temps  
5 d'exécution ainsi mesuré se situe entre les temps minimum et maximum. Si cela n'est pas le cas, il appelle alors un gestionnaire d'erreur logiciel pour prendre en compte l'erreur et éventuellement stopper l'exécution ultérieure de la tâche ou de la fonction concernée de manière à neutraliser les effets de l'erreur.

10

Afin d'augmenter encore la sécurité de fonctionnement apportée par la structuration de l'espace adressable par le microprocesseur, les zones non utilisées des mémoires 81, 82 peuvent être remplies avec du code exécutable par le microprocesseur 70 qui, s'il venait à être exécuté par le microprocesseur,  
15 provoquerait par exemple son arrêt ou son blocage, et ainsi, un dépassement du temps maximum attribué à la tâche.

## REVENDEICATIONS

1. Architecture modulaire d'équipements électroniques pour le pilotage d'un processus industriel, comprenant des modules (25) de concentration de données, des modules de traitement (22 à 24) et des dispositifs d'affichage (3 à 7), interconnectés par des moyens de transmission de données avec des capteurs (13), des instruments de mesure (8, 9, 13) et des actionneurs (12), ces modules étant alimentés en énergie par des modules d'alimentation (21),

10 caractérisée en ce que les modules de concentration (24, 25) de données ne concentrent que les données non critiques pour le processus industriel, ces données étant transmises aux autres modules (22 à 24) au moyen d'un bus numérique série multi-récepteurs (39), les autres modules comprenant des moyens pour recevoir directement les données critiques qui sont acheminées

15 au moyen de liaisons numériques séries séparées, respectives (14, 15) entre d'une part, les dispositifs d'affichage et les fonctions effectuant le pilotage du processus qui sont réparties dans les modules de traitement (22 à 25), et d'autre part les capteurs (13), les instruments de mesure (8, 9, 13) et les actionneurs (12).

20

2. Architecture modulaire d'équipements électroniques selon la revendication 1,

caractérisée en ce que les dispositifs d'affichage (3 à 7) comprennent des moyens de traitement pour assurer l'interprétation et la visualisation des

25 données qui leur sont transmises en provenance des capteurs (13), des instruments de mesure (8, 9, 13) ou d'autres équipements(10, 11).

3. Architecture modulaire d'équipements électroniques selon la revendication 1 ou 2,

30 caractérisée en ce que chaque module de traitement (22 à 24) et de concentration des données comprend une carte de traitement (30) identique, munie d'un processeur, et une carte d'entrée / sortie (31, 31', 32, 33) assurant la connexion de la carte de traitement (30) avec les entrées et les sorties directes du module (21 à 24), la carte de traitement comprenant une mémoire (81) dans

laquelle est chargé le programme permettant de piloter le processeur (70) afin d'assurer la fonction du module.

5                   4. Architecture modulaire d'équipements électroniques selon l'une  
des revendications précédentes,  
caractérisée en ce que les modules de traitement (22 à 25) et de  
concentration de données sont rassemblés dans une baie (1, 2)  
comprenant un module d'alimentation primaire (21) assurant la pré-  
régulation de tensions primaires alimentant la baie et présentant  
10 une plage de variations importante, pour fournir des tensions  
primaires pré-régulées présentant une faible plage de variations,  
chaque module (22 à 25) de traitement et de concentration de  
données de la baie comprenant un dispositif convertisseur (41) de  
tension continue recevant les tensions primaires pré-régulées et  
15 fournissant au module (22 à 25) les tensions qui lui sont  
nécessaires.

                  5. Architecture modulaire d'équipements électroniques selon la  
revendication 4,  
20 caractérisée en ce que le module d'alimentation primaire (21)  
comprend des moyens de filtrage (91, 92) et d'écrêtage (93, 94)  
des surtensions, et des moyens compensation (100) des baisses de  
tension de courte durée connectés à une réserve d'énergie (104).

25                   6. Architecture modulaire d'équipements électroniques selon la  
revendication 4 ou 5,  
caractérisée en ce que le module d'alimentation primaire (21)  
comprend en outre un disjoncteur électronique (101 à 103) de  
protection contre les courts-circuits par module (22 à 25) à  
30 alimenter de la baie (1, 2), ce disjoncteur étant connecté au  
dispositif convertisseur (41) du module de la baie pour fournir une  
des tensions primaires pré-régulées à celui-ci.

                  7. Architecture modulaire d'équipements électroniques selon l'une  
35 des revendications 3 à 6,

caractérisée en ce que chaque module (21 à 25) comprend une mémoire de maintenance (43, 105) non volatile dans laquelle sont mémorisés les résultats des autotests et tous les événements susceptibles d'aider à la maintenance du module.

5

8. Architecture modulaire d'équipements électroniques selon l'une des revendications 3 à 7,

caractérisée en ce que chaque carte de traitement (22 à 24) comporte un dispositif (73) comprenant :

- 10 – des moyens (79) pour diviser l'espace adressable par le microprocesseur en partitions adressables et en zones adressable, et pour attribuer à chaque fonction et chaque tâche exécutée par le microprocesseur, respectivement au moins une partition adressable et au moins une zone adressable,
- des moyens (79) pour diviser le temps d'utilisation du processeur en  
15 tranches de temps cycliques, et pour attribuer ces tranches de temps respectivement à l'exécution de chacune des fonctions,
- des moyens pour activer successivement dans un ordre prédéfini les tâches de chaque fonction pendant les tranches de temps attribuées à la fonction,
- des moyens pour mettre à jour et stocker (111) les droits d'accès  
20 correspondant à la tâche en cours d'exécution, et des moyens (113) pour contrôler lors de chaque accès à une zone adressable que les droits d'accès attribués à la tâche en cours correspondent à ceux de la zone adressée.

9. Architecture modulaire d'équipements électroniques selon l'une  
25 des revendications 3 à 8,

caractérisée en ce que les parties de mémoire utilisables par chaque tâche exécutée par le processeur sont séparées par des zones non utilisées.

30

10. Architecture modulaire d'équipements électroniques selon la revendication 9,

caractérisée en ce que les zones non utilisées de la mémoire de données et de programme (81, 82) sont remplies avec du code exécutable par le processeur (70) permettant la signalisation d'une  
35 erreur d'accès à la mémoire, par arrêt ou blocage du processeur.

11. Architecture modulaire d'équipements électroniques selon l'une des revendications 3 à 10, caractérisée en ce que toutes les cartes de traitement (22 à 24) mémorisent un même logiciel d'exploitation comprenant les fonctions d'initialisation et d'autotests de la carte, les fonctions de gestion temps réel de système multitâche, et les bibliothèques de fonctions communes à tous les modules de traitement.

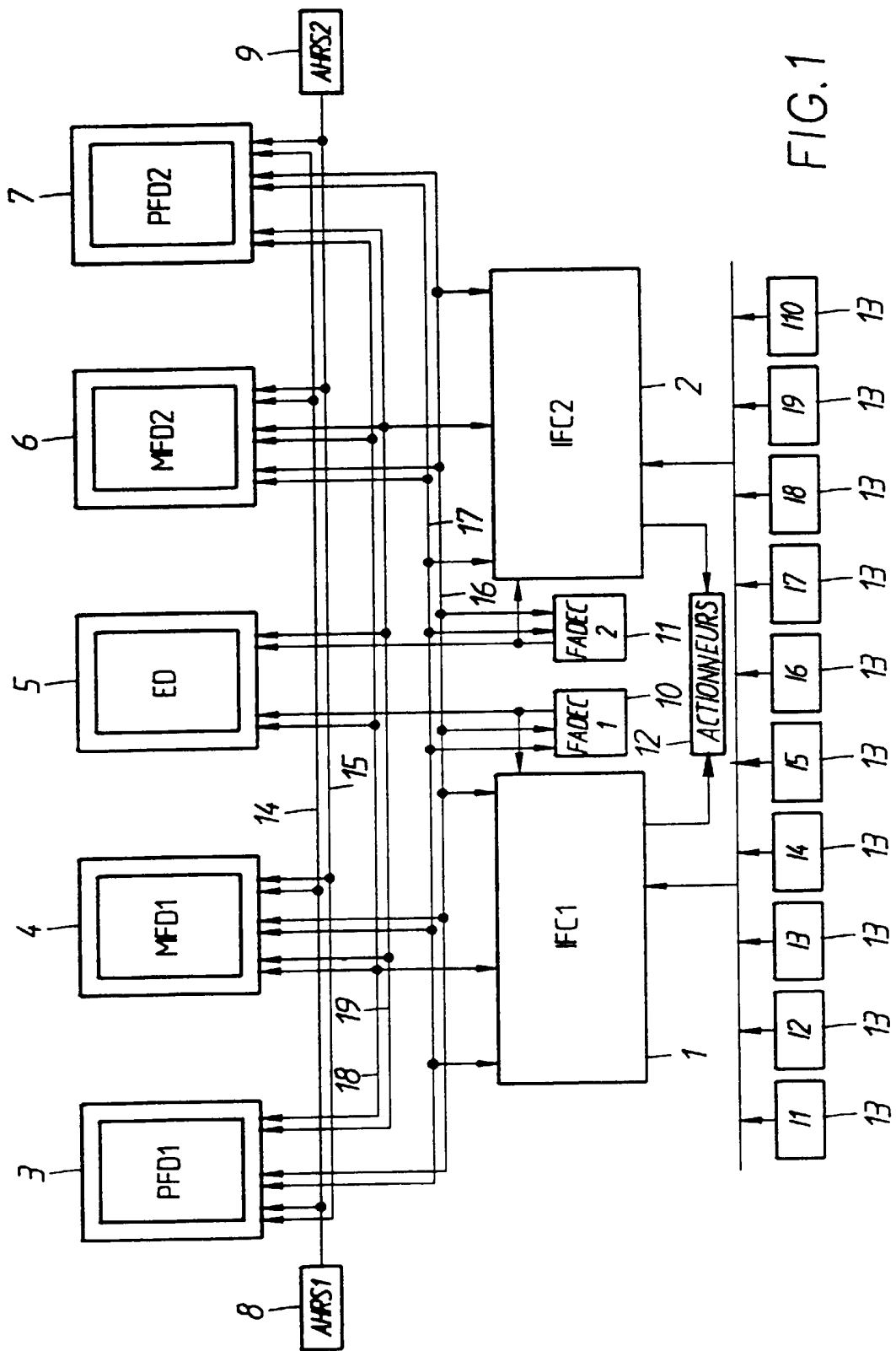


FIG.1

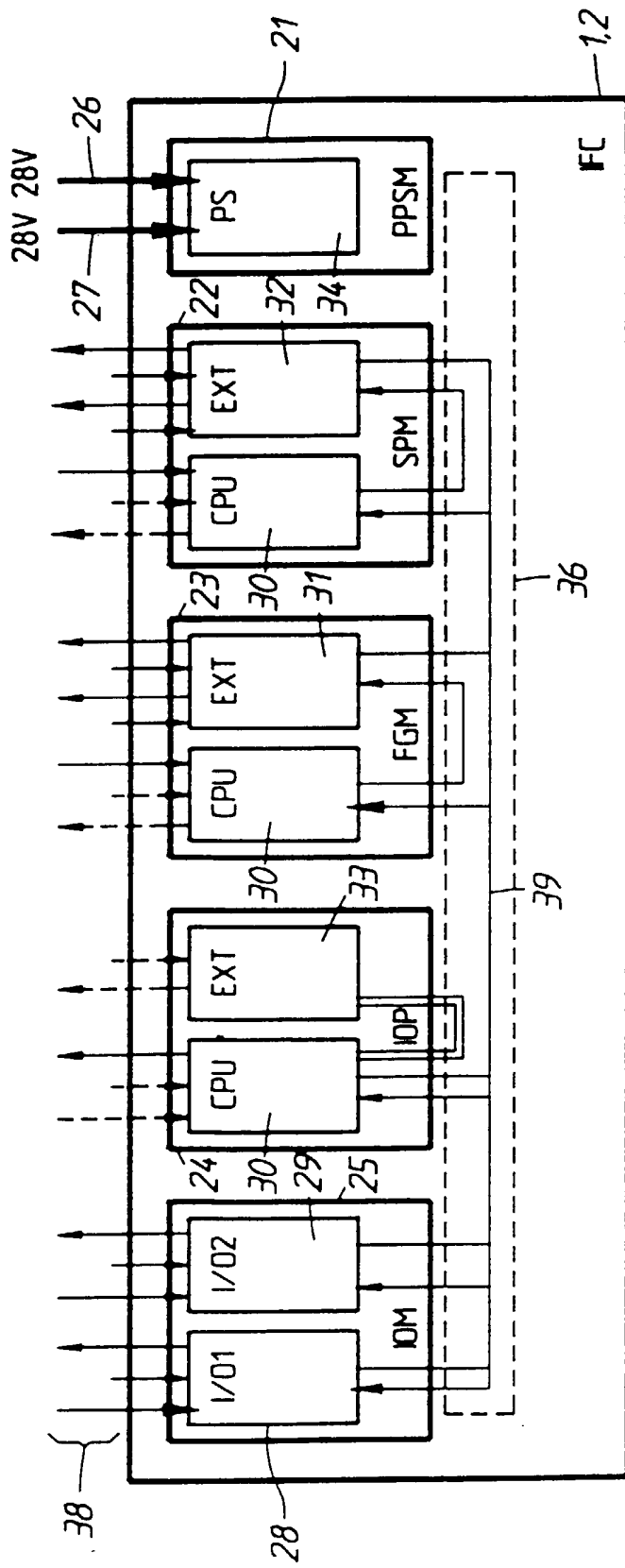


FIG. 2

FIG. 3

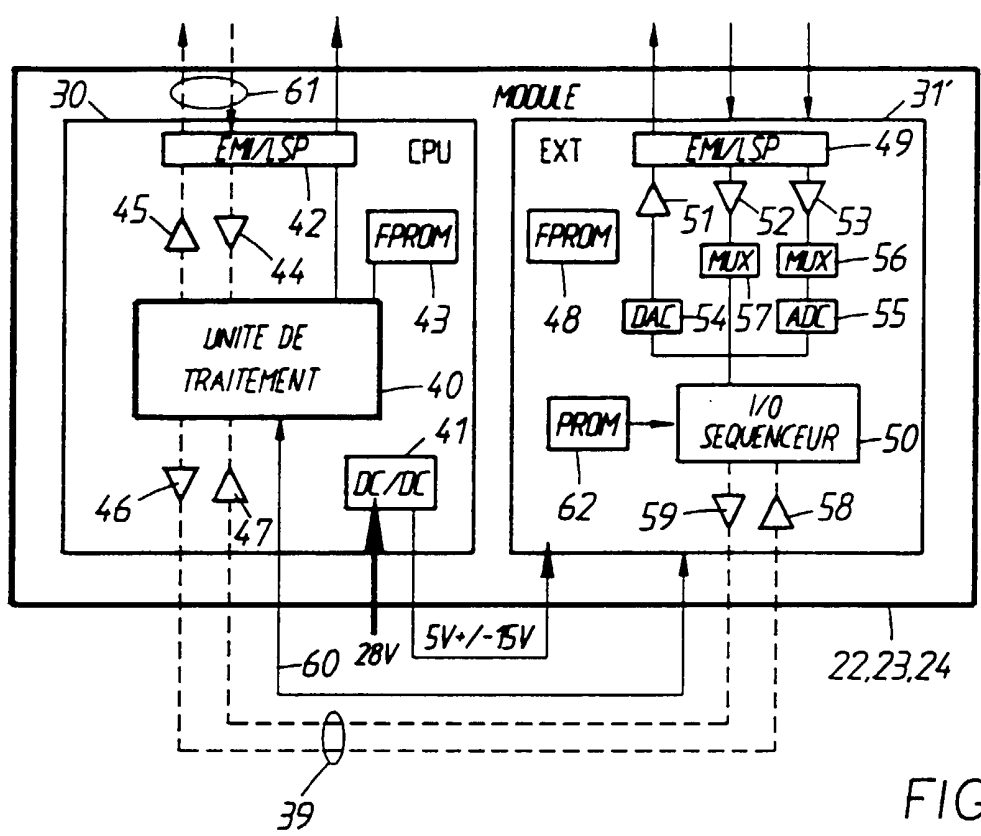
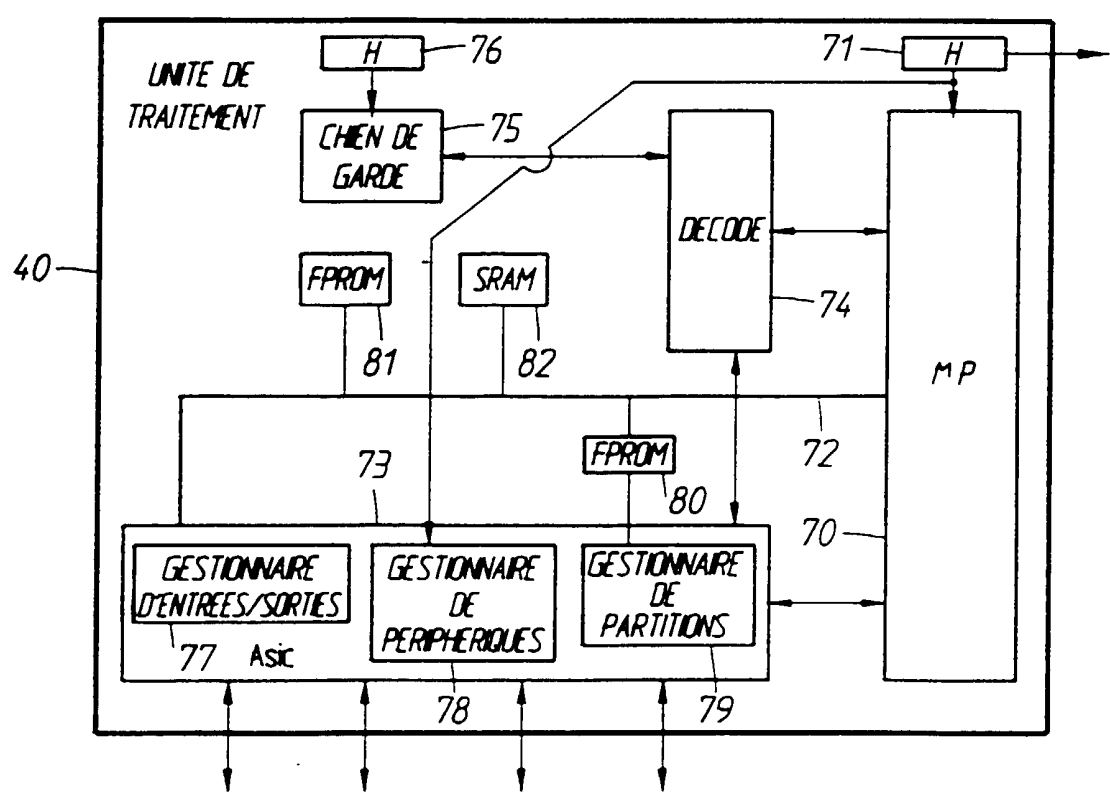


FIG. 4



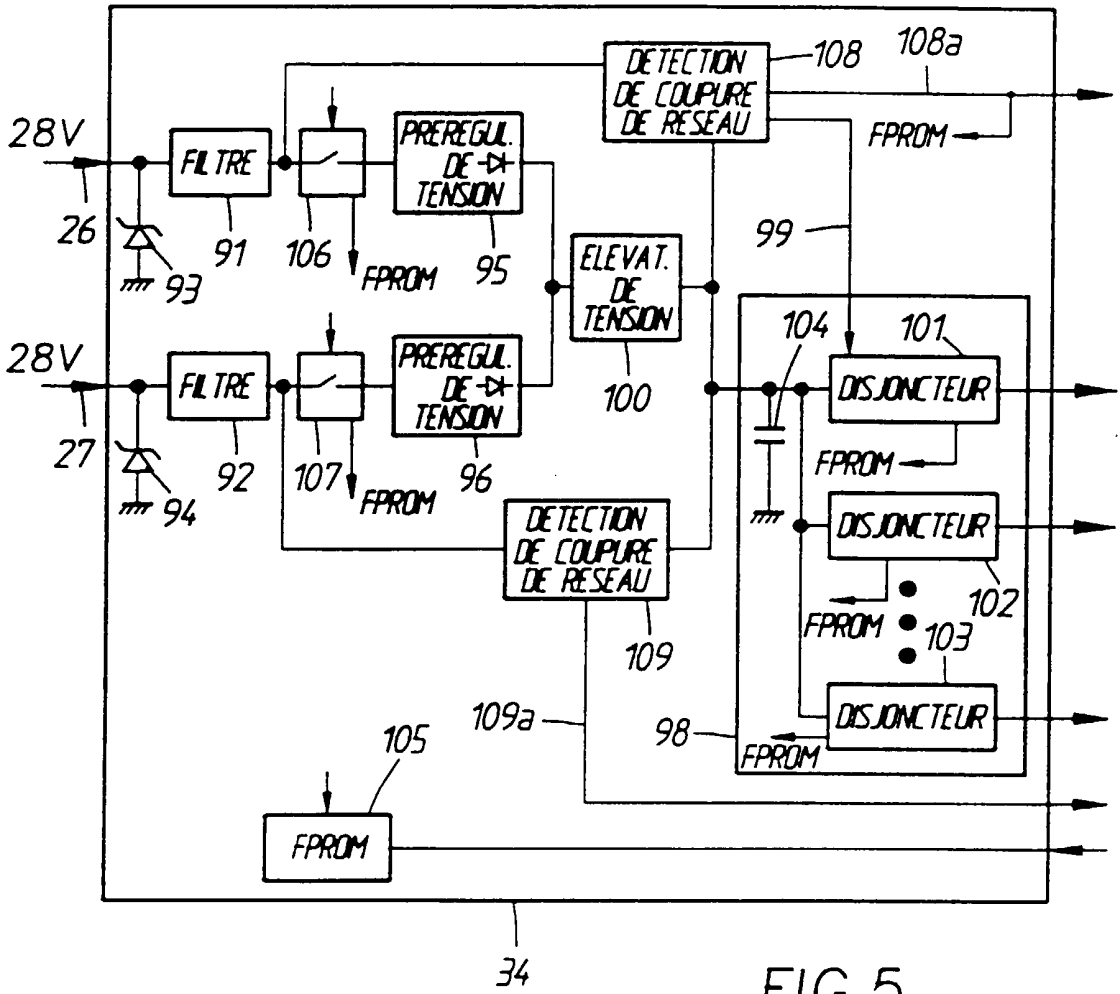


FIG. 5

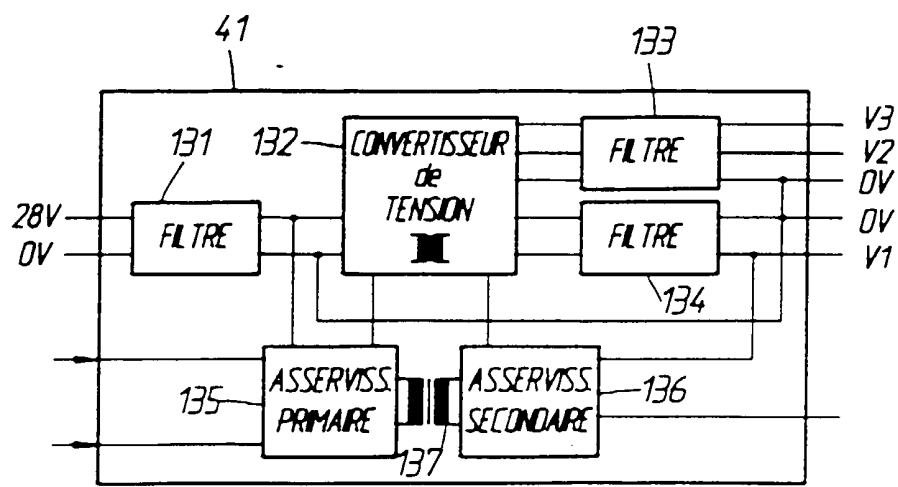


FIG. 6

FIG. 7

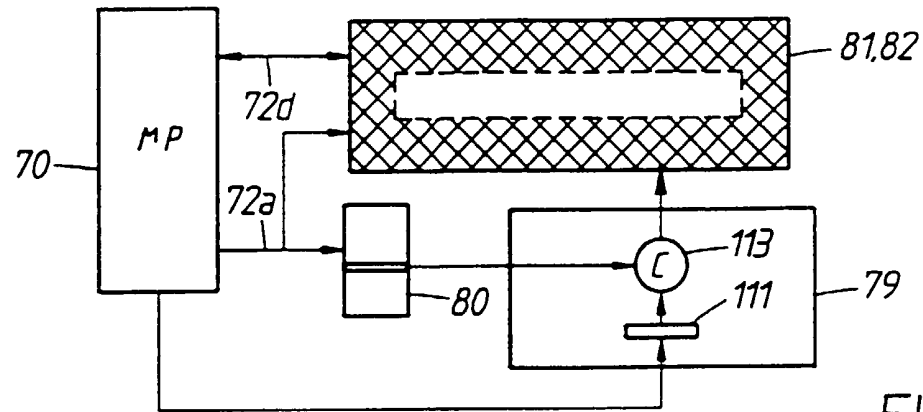


FIG. 8

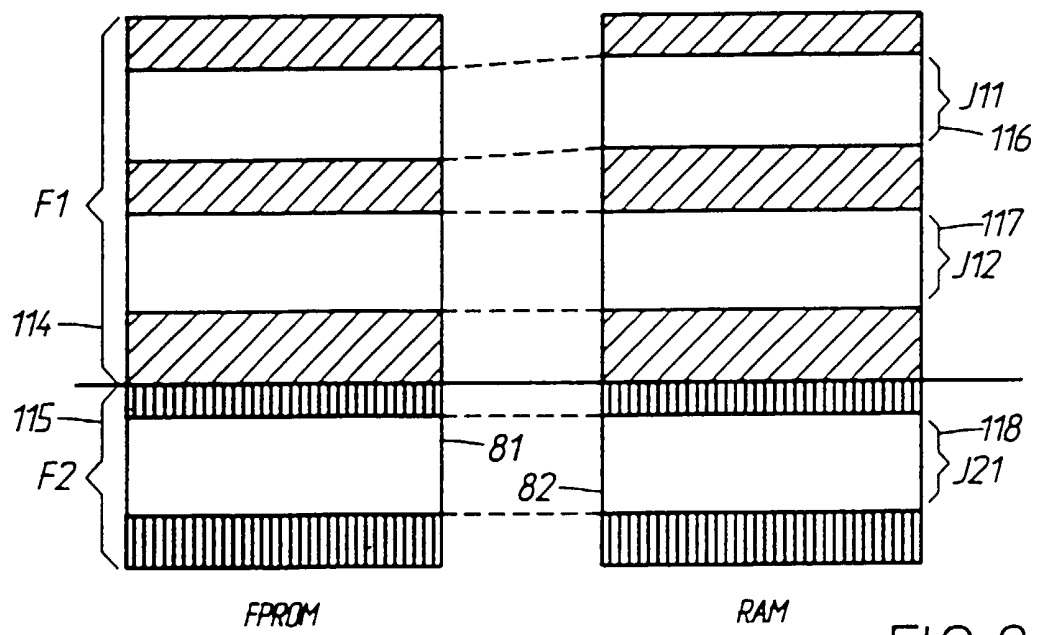
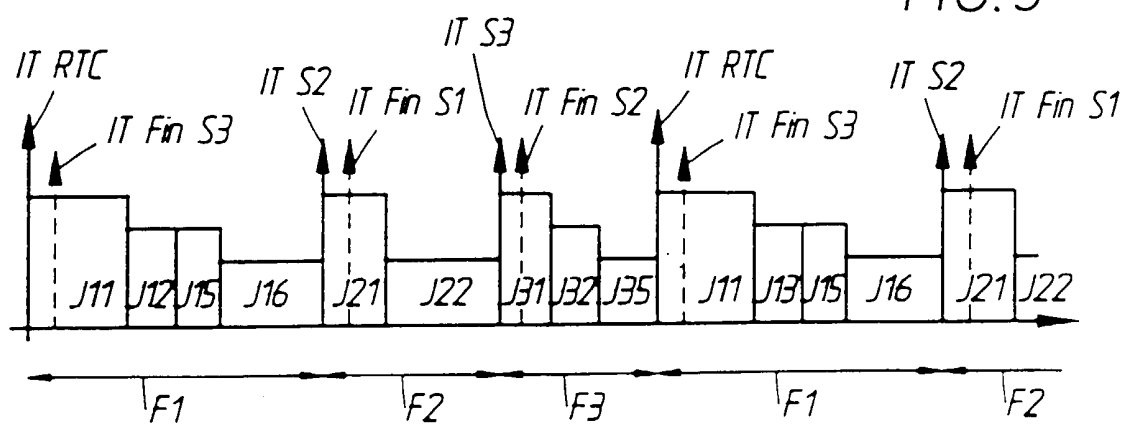


FIG. 9



REPUBLIQUE FRANÇAISE

INSTITUT NATIONAL  
de la  
PROPRIETE INDUSTRIELLE

RAPPORT DE RECHERCHE  
PRELIMINAIRE

établi sur la base des dernières revendications  
déposées avant le commencement de la recherche

N° d'enregistrement  
national

FA 540489  
FR 9702210

DOCUMENTS CONSIDERES COMME PERTINENTS		Revendications concernées de la demande examinée
Catégorie	Citation du document avec indication, en cas de besoin, des parties pertinentes	
Y	EP 0 482 526 A (OSAKA GAS CO LTD ;UNIV VANDERBILT (US)) * le document en entier * ---	1
Y	US 4 155 116 A (BOLLARD ROBERT ET AL) * le document en entier * ---	1
A	GB 2 238 650 A (COMBUSTION ENG) * page 24, ligne 7 - page 25, ligne 20 * ---	1
A	US 4 421 716 A (HENCH JOHN E ET AL) * le document en entier * ---	1
A	US 4 400 694 A (WONG RAPHAEL W H ET AL) * le document en entier * ---	1
A	EP 0 652 689 A (VARI LITE INC A DELAWARE CORP) * le document en entier * ---	4
A	EP 0 532 045 A (HITACHI LTD) * le document en entier * ---	5,6
A	DE 37 32 334 A (KLOECKNER MOELLER ELEKTRIZIT) * le document en entier * -----	5,6
		DOMAINES TECHNIQUES RECHERCHES (Int.CL.6)
		G05B
Date d'achèvement de la recherche		Examineur
28 octobre 1997		Kelperis, K
<p>CATEGORIE DES DOCUMENTS CITES</p> <p>X : particulièrement pertinent à lui seul Y : particulièrement pertinent en combinaison avec un autre document de la même catégorie A : pertinent à l'encontre d'au moins une revendication ou arrière-plan technologique général O : divulgation non-écrite P : document intercalaire</p> <p>T : théorie ou principe à la base de l'invention E : document de brevet bénéficiant d'une date antérieure à la date de dépôt et qui n'a été publié qu'à cette date de dépôt ou qu'à une date postérieure. D : cité dans la demande L : cité pour d'autres raisons ..... &amp; : membre de la même famille, document correspondant</p>		

1

EPO FORM 1503 03.82 (P04C13)