

(19) 日本国特許庁 (JP)

(12) 公表特許公報 (A)

(11) 特許出願公表番号

特表2009-533772

(P2009-533772A)

(43) 公表日 平成21年9月17日 (2009.9.17)

(51) Int.Cl.		F I			テーマコード (参考)
G06T 1/60	(2006.01)	G06T 1/60	450D		5B047
H04N 5/225	(2006.01)	H04N 5/225	F		5C122

審査請求 有 予備審査請求 未請求 (全 18 頁)

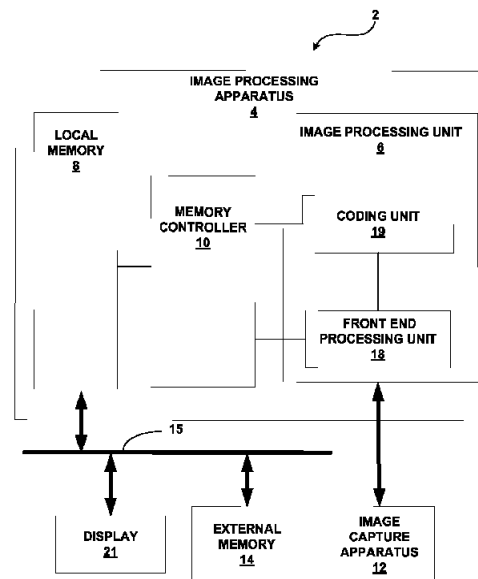
(21) 出願番号 特願2009-505581 (P2009-505581) (86) (22) 出願日 平成19年4月10日 (2007.4.10) (85) 翻訳文提出日 平成20年11月20日 (2008.11.20) (86) 国際出願番号 PCT/US2007/066353 (87) 国際公開番号 W02007/121197 (87) 国際公開日 平成19年10月25日 (2007.10.25) (31) 優先権主張番号 11/402,661 (32) 優先日 平成18年4月11日 (2006.4.11) (33) 優先権主張国 米国 (US)	(71) 出願人 595020643 クゥアルコム・インコーポレイテッド QUALCOMM INCORPORATED アメリカ合衆国、カリフォルニア州 92 121-1714、サン・ディエゴ、モア ハウス・ドライブ 5775 (74) 代理人 100058479 弁理士 鈴江 武彦 (74) 代理人 100108855 弁理士 蔵田 昌俊 (74) 代理人 100091351 弁理士 河野 哲 (74) 代理人 100088683 弁理士 中村 誠
--	---

最終頁に続く

(54) 【発明の名称】 小さな画像又は大きな画像を処理する小さなラインバッファを容易に用いる技術

(57) 【要約】

本開示は、異なる大きさの画像の画像処理をサポートするデバイスのために役立つ画像処理技術を説明する。この技術は多くの状況において用いられることができ、特に、デバイスによって取得された小さなビューファインダ画像及び大きな静止画像のフロントエンド画像処理のために役立つ。1つの実施形態において、本開示は、デバイスを用いて第1の画像を取得することと、第1の画像の画像幅を収納できる大きさのラインバッファを用いて第1の画像を処理することと、デバイスを用いて、第1の画像の画像幅よりも大きい画像幅を有する第2の画像を取得することとを備える方法を提供する。この方法は、ラインバッファを用いて、ラインバッファ内に収まる幅を定める前記第2の画像の縦縞を処理することを含む。



【特許請求の範囲】**【請求項 1】**

デバイスを用いて第 1 の画像を取得することと、
前記第 1 の画像の画像幅を収納できる大きさのラインバッファを用いて前記第 1 の画像を処理することと、
前記デバイスを用いて、前記第 1 の画像の画像幅よりも大きい画像幅を有する第 2 の画像を取得することと、
前記ラインバッファを用いて、前記ラインバッファ内に収まる幅を定める前記第 2 の画像の縦縞を処理することと
を備える方法。

10

【請求項 2】

前記第 1 の画像はビューファインダ画像を備え、前記第 2 の画像は静止画像を備える請求項 1 に記載の方法。

【請求項 3】

前記第 1 の画像を処理することは前記第 1 の画像をフィルタすることを備え、前記第 2 の画像の縦縞を処理することは前記第 2 の画像をフィルタすることを備える請求項 1 に記載の方法。

【請求項 4】

前記縦縞は互いにオーバーラップする請求項 3 に記載の方法。

【請求項 5】

フィルタすることは、2 次元フィルタリングを備える請求項 4 に記載の方法。

20

【請求項 6】

デバイスを用いて画像を取得することと、
前記画像の幅よりも小さい幅を定めるラインバッファを用いて、前記画像の縦縞を処理することと
を備える方法。

【請求項 7】

前記画像は静止画像であり、前記方法は更に、
前記デバイスを用いてビューファインダ画像を取得することと、
前記ビューファインダ画像を収納できる幅のラインバッファを用いて前記ビューファインダ画像を処理することと
を備える請求項 6 に記載の方法。

30

【請求項 8】

前記ラインバッファの幅は、前記ビューファインダ画像の幅に対応する請求項 7 に記載の方法。

【請求項 9】

前記画像を処理することは、前記画像のオーバーラップする縦縞を 2 次元フィルタリングすることを備え、前記 2 次元フィルタリングの出力は、フィルタされ、オーバーラップしていない縦縞を備える請求項 6 に記載の方法。

【請求項 10】

画像を取得する画像取得装置と、
メモリと、
前記画像のオーバーラップする縦縞を定めるメモリコントローラと、
前記画像の幅よりも小さい幅を定めるラインバッファを用いて、前記画像のオーバーラップする縦縞を処理する処理ユニットと
を備えるデバイス。

40

【請求項 11】

前記画像は静止画像であり、
前記画像取得装置はビューファインダ画像を取得し、
前記処理ユニットは、前記ビューファインダ画像を収納できる幅の前記ラインバッファ

50

を用いて、前記ビューファインダ画像を処理する請求項 10 に記載のデバイス。

【請求項 12】

前記ラインバッファの幅は、前記ビューファインダ画像の幅に対応する請求項 11 に記載のデバイス。

【請求項 13】

前記処理ユニットは、前記画像のオーバーラップする縦縞に 2 次元フィルタリングを実行し、前記 2 次元フィルタリングの出力は、フィルタされ、オーバーラップしていない、前記メモリへ再び格納される縦縞を備える請求項 10 に記載のデバイス。

【請求項 14】

前記デバイスは無線電話を備え、前記画像取得装置は前記デバイスのデジタルカメラを備える請求項 10 に記載のデバイス。

【請求項 15】

デバイスによって取得された画像を処理するフロントエンド処理ユニットであって、前記処理ユニットは、

第 1 の画像の画像幅を収納できる大きさのラインバッファを用いて前記第 1 の画像を処理し、

前記ラインバッファを用いて第 2 の画像の縦縞を処理し、前記第 2 の画像は前記第 1 の画像の画像幅よりも大きく、前記ラインバッファよりも大きい画像幅を有し、前記第 2 の画像の縦縞は前記ラインバッファ内に収まる幅を定めるフロントエンド処理ユニット。

【請求項 16】

前記第 1 の画像はビューファインダ画像を備え、前記第 2 の画像は静止画像を備える請求項 15 に記載のフロントエンド処理ユニット。

【請求項 17】

前記ユニットは、前記第 1 の画像をフィルタすることによって前記第 1 の画像を処理し、前記第 2 の画像をフィルタすることによって前記第 2 の画像の縦縞を処理する請求項 15 に記載のフロントエンド処理ユニット。

【請求項 18】

前記縦縞は互いにオーバーラップする請求項 17 に記載のフロントエンド処理ユニット。

【請求項 19】

フィルタすることは、2 次元フィルタリングを備える請求項 18 に記載のフロントエンド処理ユニット。

【請求項 20】

前記ユニットは、プログラマブル命令を実行するデジタル信号プロセッサを備える請求項 15 に記載のフロントエンド処理ユニット。

【請求項 21】

命令群を備えるコンピュータ読取可能媒体であって、前記命令群はデバイス内で実行されると、前記デバイスに、

第 1 の画像の画像幅を収納できるサイズのラインバッファを用いて前記第 1 の画像を処理させ、

前記ラインバッファを用いて第 2 の画像の縦縞を処理させ、前記第 2 の画像は前記第 1 の画像の画像幅よりも大きく、前記ラインバッファよりも大きい画像幅を有し、前記第 2 の画像の縦縞は前記ラインバッファ内に収まる幅を定めるコンピュータ読取可能媒体。

【請求項 22】

前記第 1 の画像はビューファインダ画像を備え、前記第 2 の画像は静止画像を備える請求項 21 に記載のコンピュータ読取可能媒体。

【請求項 23】

前記命令は、前記第 1 の画像をフィルタすることによって前記第 1 の画像を処理し、前記第 2 の画像をフィルタすることによって前記第 2 の画像の縦縞を処理する請求項 21 に

10

20

30

40

50

記載のコンピュータ読取可能媒体。

【請求項 2 4】

前記縦縞は互いにオーバーラップする請求項 2 3 に記載のコンピュータ読取可能媒体。

【請求項 2 5】

フィルタすることは、2次元フィルタリングを備える請求項 2 4 に記載のコンピュータ読取可能媒体。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は画像処理及びビデオ処理に関し、特に、異なる大きさの画像の効率的な処理のためのメモリ格納技術に関する。

10

【背景技術】

【0002】

多くの「フロントエンド」画像処理技術は、しばしばイメージングデバイス内又はビデオデバイス内で行われる。一般にこのようなデバイスは、ビデオシーケンスからの例えば個々の静止画像又は画像シーケンスのような生画像データを得る画像センサを含む。画像品質を向上させるためにしばしば生データについて、画像処理技術が実行される。このような画像処理技術の例は、いくつかの例を挙げると、2次元フィルタリング、デモザイク、レンズロールオフ補正、拡大縮小、色補正、色変換、ノイズ低減フィルタリング、及び空間フィルタリングである。フロントエンド処理は、例えば階調再現、彩度、色彩再現及び鮮明さのようなビジュアル画像品質特性を向上させることができる。

20

【0003】

多くの場合において、デバイスは、いくつかの異なる大きさの異なる画像について、画像処理技術をサポートする必要がある。実際に、デバイスによってサポートされる必要がある画像の大きさは、いくつかの場合において抜本的に変化する。例えばデバイスは、デバイスのビューファインダにおいてリアルタイムで非常に小さな画像のシーケンスを表示し、ビューファインダにおける画像品質を向上させるために、このような画像に迅速に画像処理を行う必要がある。加えて、デバイスは、例えばデバイスによって取得された静止画像や、デバイスによって取得された画像のビデオシーケンスのような非常に大きな画像に、画像処理技術を行うことができる。異なる画像に対する画像処理をサポートするために、従来技術は、画像処理モジュール内のラインバッファに、デバイスによって処理可能である最も大きな画像の画像幅を収納できることを課した。ラインバッファは、画像データのライン又はラインの一部を格納するために用いられる、小さく、一時的な記憶場所である。ラインバッファは一般にオンチップであり、1つ又は複数の処理モジュールに関連する。

30

【発明の開示】

【発明の概要】

【0004】

本開示は、異なる大きさの画像の画像処理をサポートするデバイスのために役立つ画像処理技術を説明する。この技術は、多数の文脈において用いられることができ、特に、デバイスによって取得される小さなビューファインダ画像及び大きな静止画像のフロントエンド画像処理のために役立つ。本明細書で説明される技術は、画像処理に関連するラインバッファの大きさの著しい低減を可能とする。本開示によると、ラインバッファは小さなビューファインダ画像を収納できる大きさであることができるので、このような画像は非常に迅速に処理されることができる。大きな画像の生データは一時的な場所に格納され、このような大きな画像の幅よりも小さいラインバッファを用いて処理されることが可能となるような方式でアクセスされることができる。

40

【0005】

1つの実施形態において、本開示は、デバイスを用いて第1の画像を取得することと、第1の画像の画像幅を収納できる大きさのラインバッファを用いて第1の画像を処理する

50

ことと、デバイスを用いて、第 1 の画像の画像幅よりも大きい画像幅を有する第 2 の画像を取得することと、ラインバッファを用いて、ラインバッファ内に収まる幅を定める前記第 2 の画像の縦縞を処理することとを備える方法を提供する。

【 0 0 0 6 】

別の実施形態において、本開示は、デバイスを用いて画像を取得することと、画像の幅よりも小さい幅を定めるラインバッファを用いて、画像の縦縞を処理することとを備える方法を提供する。

【 0 0 0 7 】

別の実施形態において、本開示は、画像を取得する画像取得装置と、メモリと、画像のオーバーラップする縦縞を定めるメモリコントローラと、画像の幅よりも小さい幅を定めるラインバッファを用いて、画像のオーバーラップする縦縞を処理する処理ユニットとを備えるデバイスを提供する。

【 0 0 0 8 】

別の実施形態において、本開示は、デバイスによって取得された画像を処理するフロントエンド処理ユニットを提供する。フロントエンド処理ユニットは、第 1 の画像の画像幅を収納できる大きさのラインバッファを用いて第 1 の画像を処理し、そのラインバッファを用いて第 2 の画像の縦縞を処理する。第 2 の画像は第 1 の画像の画像幅よりも大きく、ラインバッファよりも大きい画像幅を有し、第 2 の画像の縦縞はラインバッファ内に収まる幅を定める。

【 0 0 0 9 】

本明細書で説明されるこれらの技術又はその他の技術は、ハードウェア、ソフトウェア、ファームウェア、又はこれらの任意の組み合わせによって実現されうる。ソフトウェアによって実現される場合、ソフトウェアは、デジタル信号プロセッサ (DSP) 又はその他のタイプのプロセッサにおいて実行されうる。この技術を実行するソフトウェアは、最初にコンピュータ読取可能媒体に格納され、異なる大きさの画像を効率的に処理するために、DSP 内にロードされ実行される。

【 0 0 1 0 】

本開示はまた、デバイス内で実行されると、デバイスに、第 1 の画像の画像幅を収納できるサイズのラインバッファを用いて第 1 の画像を処理させ、ラインバッファを用いて、第 1 の画像の画像幅よりも大きく、ラインバッファよりも大きい画像幅を有する第 2 の画像の縦縞であって、ラインバッファ内に収まる幅を定める縦縞を処理させる命令群を備えるコンピュータ読取可能媒体を考慮する。

【 0 0 1 1 】

本発明の 1 つ又は複数の実施形態の詳細は、添付図面及び以下の詳細な説明において示す。本発明のその他の特徴、目的、及び利点は、詳細な説明、図面、及び特許請求の範囲から明らかになるであろう。

【 詳細な説明 】

【 0 0 1 2 】

本開示は、異なる大きさの画像の画像処理をサポートするデバイスに役立つ画像処理技術を説明する。この技術は多くの状況において用いられることができ、特に、小さなビューファインダ画像及びデバイスによって得られた大きな静止画像のフロントエンド画像処理に役立つ。この場合、デバイスのビューファインダモードと静止画像取得モードとは、これらの異なるモードで取得された異なる画像に異なる処理要求を出す。具体的には、ビューファインダモードは、ビューファインダがリアルタイムビデオシーケンスのように画像をビューファインダに表示することができるように、非常に小さな画像の迅速な処理を必要としうる。一方、静止画像取得モードは、より長い待ち時間を許容しうるが、画像はビューファインダモードの画像よりも格段に大きい。

【 0 0 1 3 】

本開示によると、フロントエンド画像処理のために用いられるラインバッファは、第 1 の画像 (例えばビューファインダ画像) に関する画像幅を収納できるような大きさである

が、第2の画像（例えば静止画像）よりも小さな大きさであることができる。ビューファインダ画像の各ラインは処理ユニット内のラインバッファ内に収まるので、ビューファインダ画像は非常に早く処理されることができる。より大きな画像を処理するために、大きな画像は、画像の縦縞のようにアドレス指定されるか、定められることができ、この縦縞は、ラインバッファ内に収まる幅を定める。縦縞は、他の縦縞とオーバーラップするピクセルを有することができ、画像処理が2次元（又はより高次元の）フィルタリングを含む場合に特に役立つ。静止画像の幅よりも小さい同じラインバッファが、小さなビューファインダ画像の処理にも大きな静止画像の処理にも用いられることができるために、デバイスにおけるハードウェア低減が達成されうる。

【0014】

10

図1は、本開示の技術を実現しうるデバイス2を示すブロック図である。デバイス2は、画像取得デバイス、あるいはビデオデータを符号化及び送信することができるデジタルビデオデバイスの一部を形成しうる。一例として、デバイス2は、デジタルカメラ、例えばセルラー電話や人工衛星無線電話のような無線通信デバイス、携帯情報端末（PDA）、又はイメージング機能やビデオ機能を備える任意のデバイスを備えることができる。

【0015】

図1に示すように、デバイス2は、生画像データを格納し、このようなデータに様々な処理技術を行う画像処理装置4を含む。装置4は、デジタル信号プロセッサ（DSP）とオンチップメモリ（例えば本明細書で説明されるラインバッファ）とを含むいわゆる「チップセット」を備えることができる。しかし他の場合において、装置4は、プロセッサ、ハードウェア、ソフトウェア又はファームウェアの任意の組み合わせを備えることができる。また装置4は、もし望まれば単一の集積チップを備えることもできる。

20

【0016】

図1に示された例において、画像処理装置4は、ローカルメモリ8と、メモリコントローラ10と、画像処理ユニット6とを含む。画像処理ユニット6は、フロントエンド処理ユニット18を含むが、符号化ユニット19も含む。一般にフロントエンド処理ユニット18は、本開示の技術を実現し、複数の画像処理モジュールを含むことができる。フロントエンド処理ユニット18は、複数の画像処理モジュールを含むことができる。一例として、フロントエンド処理ユニット18のモジュールは、2次元フィルタリングモジュール、デモザイクモジュール、レンズロールオフ補正モジュール、拡大縮小モジュール、色補正モジュール、色変換モジュール、ノイズ低減フィルタリングモジュール、空間フィルタリングモジュール、又はその他のタイプのモジュールを含むことができる。本開示の教示は、例えば2次元フィルタリングモジュール、ノイズ低減フィルタリングモジュール、及び垂直拡大縮小モジュールのような、ラインバッファを実現することができる任意のモジュールに関して特に重要である。

30

【0017】

符号化ユニット19は、装置4によって処理される画像がビデオフレームのストリームである場合に役立つ。この場合、符号化ユニット19は、例えばフレーム間圧縮やフレーム内圧縮のような1つ又は複数のビデオ圧縮技術を含みうるビデオ符号化を実行することができる。例えば符号化ユニット19は、フレーム間圧縮を提供するために、動き推定技術及び動き補正技術を実現し、時間データ相関性又はフレーム間データ相関性を利用することができる。あるいは、又は加えて、符号化ユニット19は、フレーム内圧縮を提供するために、空間データ補正又はフレームデータ補正を利用する空間推定技術及びフレーム内予測技術を実行することができる。符号化ユニット19はまた、静止画像を圧縮するためにも用いられることができる。

40

【0018】

ローカルメモリ8は、一般に生画像データを格納し、また、画像処理ユニット6によって実行される任意の処理に後続して、処理された画像データを格納することもできる。メモリコントローラ10は、メモリ8内のメモリ構成を制御する。メモリコントローラ10はまた、メモリ8からユニット6へのメモリのロードを制御し、ユニット6からメモリ8

50

へ書き戻す。更に、以下でより詳しく説明するように、メモリコントローラ 10 は、生画像データをオーバーラップする縦縞としてアドレス指定することができる。この場合、オーバーラップする縦縞は、大きな画像の幅よりも小さな幅を有しうるので、フロントエンド処理ユニット 18 内のラインバッファは、縦縞の行を収納することができる。(例えばビューファインダ画像のような) 小さな画像は、ラインバッファ内で迅速に処理されることができるが、(例えば静止画像のような) 大きな画像はメモリ 8 内にオーバーラップする縞としてアドレス指定され、その後フロントエンド処理ユニット 18 のラインバッファ内で処理されることができる。

【0019】

従って静止画像は、画像の幅全体がラインバッファ内へ直ちにはロードされないで、処理するためにより長い時間がかかりうる。その代わり、大きな画像の各々は、連続する縞をラインバッファ内へロードすることによって処理される。しかし静止画像は、(例えばユーザがリアルタイムビデオ取得を観ている場合のように) リアルタイムで配信される必要がないので、この状況において生じうる追加のレイテンシをより容易に許容することができる。

【0020】

デバイス 2 は、画像を取得する画像取得装置 12 を含むことができる。画像取得装置 12 は、それぞれのセンサの表面に配置された色フィルタアレイ (CFA) を含む画像センサのセットを備え、ビューファインダ画像の画像処理におけるレイテンシを避けるために、画像処理ユニット 6 に直接接続されることができる。しかしその他のタイプの画像センサも、画像データを取得するために用いられることができる。画像取得装置 12 を実現するために用いられることができるその他の典型的なセンサは、例えば相補型金属酸化膜半導体 (CMOS) センサ素子、電荷結合素子 (CCD) センサ素子、又は同様のもののようなソリッドステートセンサ素子のアレイを含む。画像取得装置 12 は、本開示に従ってその後処理される異なる大きさの画像を取得するために用いられることができる。しかし、他の場合において、複数の異なる画像取得装置が、異なる大きさの画像を取得するために用いられうる。

【0021】

上述したように、装置 12 によって取得されるいくつかの画像は、例えばビューファインダ画像のような小さな画像であることができる。デバイス 2 は、リアルタイムビデオをシミュレートするために装置 12 によってサンプリングされたビューファインダ画像のリアルタイムシーケンスを表示するディスプレイ 21 を含むことができる。これらの画像は比較的幅が小さい。フロントエンド処理ユニット 18 のラインバッファは、小さなビューファインダ画像の幅を収納できる大きさであることができる。従って、このような小さな画像は取得されると、フロントエンド処理ユニット 18 へラインごとに直接ロードされることができる。処理後、ビューファインダ画像は、ローカルメモリ 8 又は外部メモリ 14 へ書き込まれることができる。処理された画像はその後、ユーザへ表示するためにディスプレイ 21 へ送られる。

【0022】

ディスプレイ 21 は、(上述したように) ビューファインダ画像を表示するために用いられることができ、また、処理ユニット 18 による静止画像の処理に後続して、このような静止画像を表示するためにも用いられることができる。しかしいくつかの場合において、静止画像は、デバイス 2 によって表示されることなしには、処理され格納されることができない。静止画像の獲得後、ローカルメモリ 8 は生データを格納することができる。メモリコントローラはその後、生データの縦縞にアクセスすることができる。静止画像の幅は、ユニット 18 内のラインバッファの幅よりも大きいかもしれないが、縦縞の幅はラインバッファ内に収まるることができる。従って、一度データが縦縞へ構成又はアドレス指定されると、その縦縞はメモリコントローラ 10 によってフロントエンド処理ユニット 18 へロードされ、処理され、ローカルメモリ 8 (又はメモリ 14) へ書き戻されることができる。処理された画像はその後、ディスプレイ 21 によって格納されるか、あるいは表示

10

20

30

40

50

されることができる。

【 0 0 2 3 】

いくつかの場合において、デバイス 2 は多数のメモリを含むことができる。例えばデバイス 2 は、一般に比較的大きなメモリ空間を備える外部メモリ 1 4 を含むことができる。外部メモリ 1 4 は、例えばダイナミック・ランダム・アクセス・メモリ (D R A M) 又はフラッシュメモリを備えることができる。メモリ 1 4 は、いわゆる「 N O R 」又は「 N A N D 」メモリ技術、又はその他任意のデータ格納技術に基づくことができる。他の例において、外部メモリ 1 4 は、不揮発性メモリ又はその他任意のタイプのデータ格納ユニットを備えることができる。外部メモリ 1 4 とは対照的に、ローカルメモリ 8 は、より小さく高速なメモリ空間を備えるが、本開示は必ずしもこの点に限定されない。一例として、ローカルメモリ 8 は、同期ダイナミック・ランダム・アクセス・メモリ (S D R A M) を備えることができる。

10

【 0 0 2 4 】

任意の場合において、メモリ 1 4 及びメモリ 8 は単なる典型例であり、同じメモリ部内に結合されたり、その他多くの構成で実現されることができる。好適な実施形態において、ローカルメモリ 8 は、外部メモリ 1 4 の一部を一般に S D R A M 内に形成する。この場合において、メモリ 8 及びメモリ 1 4 は、何れのメモリも画像処理ユニット 6 を備えた「オンチップ」で設けられていないという意味で、どちらも「外部」である。従って、画像処理ユニット 6 のラインバッファのみが「オンチップ」メモリでありうる。この方式によって、本開示の教示は、小さなビューファインダ画像及び大きな静止画像を処理するために必要な「オンチップ」メモリの量を著しく低減することができる。

20

【 0 0 2 5 】

デバイス 2 はまた、処理された画像又は符号化された画像シーケンスを別のデバイスへ送信する送信機 (図示せず) を含むこともできる。ローカルメモリ 8 、ディスプレイ 2 1 、及び外部メモリ 1 4 (及びもし望まれればその他の構成要素) は、通信バス 1 5 を経由して接続されることができる。その他多くの構成要素もデバイス 2 に含まれることができるが、例示の簡略化のために図 1 には特に示さない。図 1 に示すアーキテクチャは単に典型例であり、本明細書で説明される技術はその他様々なアーキテクチャによって実現される。

【 0 0 2 6 】

小さなビューファインダ画像に関して、結果的に処理された画像は、通常外部メモリ 1 4 の一部である「フレームバッファ」メモリ内へ書き込まれることができる。この場合において、ディスプレイ 2 1 は一般に、ディスプレイスクリーン上に画像をレンダリングするために、この「フレームバッファ」メモリを読み取る。大きな静止写真画像において、(オーバーラップしない縦縞内の) 結果的に処理された画像は、これもまた通常外部メモリ 1 4 の一部である「フレームバッファ」メモリ内へ縞ごとに書き込まれる。各縞はその後、静止画像をレンダリングするために結合され、この静止画像は格納されるか、別のデバイスへ送られるか、あるいはディスプレイ 2 1 上にレンダリングされることができる。しかしフレームバッファメモリのメモリ場所は、本開示によると、任意の特定の場所に限定されない。

30

40

【 0 0 2 7 】

図 2 は、第 1 の画像 2 6 の幅と、第 2 の画像 2 8 のオーバーラップする縦縞 2 7 A 乃至 2 7 C (集合的に縦縞 2 7) の幅とに対応する幅を有する大きさのラインバッファ 2 5 のセットを示す概念図である。より一般的には、ラインバッファ 2 5 は、第 1 の画像 2 6 の幅及び縦縞 2 7 の幅を収納できる幅を有していなければならない。従ってラインバッファ 2 5 は、第 1 の画像 2 6 の幅又は縦縞 2 7 の幅よりも幅広いが、第 1 の画像のライン又は縦縞のラインを収納するために、少なくともそれぞれの幅と同じ幅でなければならない。

【 0 0 2 8 】

ラインバッファ 2 5 は一時的な格納ユニットであり、D S P のオンチップ要素であることができる。もしハードウェアによって実現される場合、ラインバッファ 2 5 は、フロン

50

トエンド処理ユニット 18 (図 1) の 1 つ又は複数の画像処理モジュール内に位置することができる。図 2 に示すように、画像 26 のピクセルの全ライン (例えばピクセル A₁ 乃至 I₁) が、ラインバッファ 25 のうちの 1 つに収まることができる。ラインバッファ 25 に必要な実際の幅は、画像 26 及び 28 のピクセルに関するピクセルフォーマットに依存しうる。ラインバッファが第 1 の画像 26 の幅全体に関するピクセルフォーマットを収納できる幅を有してさえいれば、多くの異なるピクセルフォーマットが、本開示に従って用いられることができる。例えば画像 26 及び 28 の各ピクセルは、8 ビット又は 16 ビットを備えることができる。また、ピクセルは、デバイス依存又はデバイス独立の色空間において、3 色値又は 4 色値によって表されうる。ピクセルのフォーマットにかかわらず、ラインバッファ 25 は、画像 26 及び縦縞 27 の幅と同じ又はそれよりも大きい画像 28 の幅よりも小さい適切な大きさを有するように設計されることができる。

10

【0029】

また、ラインバッファ 25 は小さな画像 26 の幅を収納できるので、画像 26 は非常に迅速に処理されることができる。画像 26 は、ディスプレイ 21 (図 1) に表示されるリアルタイムビデオシーケンスの一部として迅速に処理されなければならないビューファインダ画像を備えることができる。より大きな画像 28 は、静止画像 (あるいは符号化されるビデオシーケンスの画像) を備えることができる。第 1 の画像である小さな画像 26 と異なり、第 2 の画像である大きな画像 28 は、自身の画像処理における長いレイテンシを許容することができる。従って、システム 2 は、ラインバッファの大きさを画像 28 の幅より小さく低減することによって、このレイテンシに対する許容を利用する。この場合において、画像 28 はラインごとに処理されず、ラインバッファ 25 を用いて処理されることができる縦縞 27 に区切られる。

20

【0030】

図 2 に示す例において、縦縞 27 は互いにオーバーラップしている。具体的には、画像 28 内の各ラインのピクセル H 及び I は、縦縞 27 A 内のラインの最後尾に含まれ、縦縞 27 B 内のラインの先頭にも含まれる。同様に、ピクセル O 及び M は、縦縞 27 B 及び 27 C の両方のラインに含まれる。このオーバーラップする縦縞の配列は、特に画像 28 に多次元フィルタリングが実行される場合に役立つ。

【0031】

例えば、2 次元フィルタリング (又はその他の高次元フィルタリング) は、隣接するピクセルの値の一部に基づくピクセル値をフィルタすることができる。従って、フィルタされたピクセル C₁ の値は、C₁ の値のみに依存するのではなく、一部において、隣接するピクセル B₁ 及び D₁ の値、及びピクセル A₁ 及び E₁、又はフィルタされるピクセル C₁ から離れたいっそう高次のその他のピクセルの値にも依存しうる。このような高次元フィルタリングに効率的な方式で対処するために、縦縞 27 は互いにオーバーラップするように区切られる。フィルタリング後、(例えばフレームバッファ内の) 外部メモリ 14 へ書き戻され、ラインバッファ 25 内へロードされた最も端のピクセルのようにその範囲においてオーバーラップしていないであろうフィルタされたピクセルは、所与の縦縞の中心のピクセルのフィルタリングを定めるためにのみ用いられることができる。従って、処理画像 28 が、画像 28 のオーバーラップする縦縞 27 を 2 次元フィルタリングすることを備える場合、2 次元フィルタリングの出力は、メモリ 14 (又はメモリ 8) へ再び格納されることができる、フィルタされ、オーバーラップしていない縦縞を備えうる。

30

40

【0032】

縦縞 27 は、別々のデータ構成としてメモリ 8 内に格納されることができる。又は、アドレススキームは、メモリ 8 内に格納された画像データから、必要に応じて、縦縞にアクセスするために用いられることができる。むしろ、メモリコントローラ 10 は単純に、縦縞を再格納する必要を避けるために、生データから縦縞にアクセスする。どちらにしろ、メモリコントローラ 10 は、処理する縦縞 27 をラインバッファ 25 内で定める。フィルタされたバージョンの縦縞も、別々のデータ構成として格納されることができる。又は、完全にフィルタされた画像として、メモリコントローラ 10 によって再アセンブルされる

50

ことができる。

【 0 0 3 3 】

図 3 は、本開示の技術を実現しうる典型的なメモリ 3 2、メモリコントローラ 3 4、及びフロントエンド処理ユニット 3 6を示すブロック図である。図 3 の要素 3 2、3 4、及び 3 6 は、それぞれ図 1 の要素 8、1 0、及び 6 に対応しうるが、これらの要素はその他のデバイス内でも同様に用いられることができる。図 3 に示すように、メモリ 3 2 は、生データバッファ 4 2 と処理済データバッファ 4 4 とを含む。生データバッファ 4 2 は一般に生画像データを格納し、処理済データバッファは一般に、例えばフロントエンド処理ユニット 3 6 によって実行される 1 つ又は複数の処理ステップに従って処理されたデータを格納する。メモリ 3 2 (及び生データバッファ 4 2 と処理済データバッファ 4 4) は、単一のメモリ場所、又は例えばメモリ 8 及び 1 4 (図 1) のような複数の場所に位置づけられることができる。

10

【 0 0 3 4 】

メモリコントローラ 3 4 は、メモリ 3 2 内でのメモリ構成を制御する。メモリコントローラ 3 4 は特に、メモリ 3 2 からユニット 3 6 へのメモリのロード及びユニット 3 6 からメモリ 3 2 への書き戻しを制御する。また、フロントエンド処理ユニット 3 6 内で用いられるラインバッファよりも大きいライン幅を定める大きな画像に関して、メモリコントローラ 3 4 は、生データバッファ 4 2 内の生データについて、そのようなラインバッファに収まる縦縞を定める。図 2 に示す画像 2 8 の縦縞 2 7 が 1 つのこのような例である。

【 0 0 3 5 】

20

フロントエンド処理ユニット 3 6 は、複数の画像処理モジュール 4 5 A 乃至 4 5 D (集合的にモジュール 4 5) を含むことができる。モジュール 4 5 のうちの 1 つ又は複数の、図 2 に示すラインバッファ 2 5 を含むことができる。例えばモジュール 4 5 は、例えば 2 次元フィルタリングモジュールや高次元フィルタリングモジュール、デモザイクモジュール、レンズロールオフ補正モジュール、拡大縮小モジュール、1 つ又は複数の色補正モジュール、1 つ又は複数の色変換モジュール、ノイズ低減フィルタリングモジュール、空間フィルタリングモジュール、又は生画像データや処理済画像データに用いられうるその他任意のタイプのイメージングモジュールのような幅広く様々な画像処理モジュールを含むことができる。

【 0 0 3 6 】

30

モジュール 4 5 のラインバッファ内に収まる画像幅である例えばビューファインダ画像のような小さな画像に関して、メモリコントローラ 3 4 は、各画像の連続するラインをモジュール 1 (4 5 A) 内へロードし、処理された結果を処理済データバッファ 4 4 のうちの 1 つへ書き戻すことができる。処理済データはその後、モジュール 2 (4 5 B) 内へロードされ、更に処理され、その後書き戻されることができる。更なる処理済データはその後、モジュール 3 内へロードされ、処理され、書き戻され、このような処理は、ユニット 3 6 内のモジュール 4 5 のうちのいくつか又は全てを通して続くことができる。あるいは、小さな画像に関して、小さな画像に関する生データが画像取得装置 (図 3 に示さず) から直接来る場合、画像取得装置 1 2 (図 1) の出力が、ユニット 3 6 によって定められる画像処理パイプラインへ直接接続されることができる。この場合において、小さなビューファインダ画像に関する生データは、ラインバッファ内での処理の前に、メモリコントローラ 3 4 を通らず、(例えば 3 2 のような) 異なるメモリ内に格納もされない。これは、リアルタイムで表示される必要があるこのような小さな画像に関する処理速度を向上させることができる。

40

【 0 0 3 7 】

所与のラインが一度モジュール 1 (4 5 A) によって処理されると、その後次のラインがパイプライン形式で処理されることができる。従って、モジュール 4 5 のラインバッファ内に収まるライン幅を有する小さなビューファインダ画像に関して、画像の連続するラインが、非常に高速な画像処理スループットによってモジュール 4 5 を通してパイプラインされることができる。

50

【 0 0 3 8 】

大きな画像も同様の形式で処理されることができ、最初に、ラインバッファ内に収まる縦縞へ分割される必要がある。従って、例えばデバイスによって取得される静止画像のような大きな画像に関して、メモリコントローラ 3 4 は、2 次元フィルタリングの場合、（例えば、アドレッシングスキームによって）生データを互いにオーバーラップしうる縦縞として定める。この場合において、縦縞のラインは、モジュール 4 5 内へロードされ、パイプライン形式で書き戻されることができる。モジュール 4 5 のうちの 1 つ又は複数によって用いられるラインバッファの各々が、大きな画像の全体幅よりも小さいために、このような大きな画像の処理において更なるレイテンシが生成される。しかし、ラインバッファの大きさを低減することによって達成されるハードウェア低減は、デバイスによって取得される静止画像において許容されることのできるレイテンシという犠牲を払っても望ましい。ほとんどの場合において、ユニット 3 6 は、処理済の各ラインを、メモリコントローラ 3 4 を通って往復して送ることなしに、各縦縞のラインをパイプライン形式で処理することができる。

10

【 0 0 3 9 】

図 4 は、大きな画像や小さな画像の処理において小さなラインバッファが用いられる技術を示すフロー図である。この例において、大きな画像は、静止画像モードでデバイスによって取得された静止画像であり、小さな画像は、ビューファインダモードでデバイスによって取得されたビューファインダ画像である。しかし同じ技術が、互いと比較して大きな画像と小さな画像である任意の画像において用いられることができる。図 4 は、図 2 のラインバッファ 2 5 が図 1 のフロントエンド処理ユニット 1 8 内で用いられ、図 1 及び図 2 に関して説明される。

20

【 0 0 4 0 】

図 4 に示すように、画像取得装置 1 2 は、小さなビューファインダ画像又は大きな静止画像でありうる画像を取得する（5 1）。デバイス 2 のモードは、この画像がビューファインダ画像であるか静止画像であるかを判定する（5 2）。小さなビューファインダ画像の場合（5 2 のビューファインダ分岐）、画像取得装置 1 2 によって取得された生画像データが、フロントエンド処理ユニット 1 8 のラインバッファ 2 5 へ直接ロードされる。本明細書で説明するように、ラインバッファ 2 5 はビューファインダ画像の全体幅を収納できる幅を有することによって、これらの画像がフロントエンド処理ユニット 1 8 内でラインごとに処理されることを可能とする。その結果、図 4 に示すように、フロントエンド処理ユニット 1 8 は、ラインバッファ 2 5 を用いて画像を処理する（5 6）。その後メモリコントローラによって、処理済画像はメモリ 8（又はメモリ 1 4）内へ再び格納される（5 7）。もし望まれれば、追加の処理ステップが続いて画像に実行されることができる。

30

【 0 0 4 1 】

大きな静止画像の場合（5 2 の静止画像分岐）、メモリコントローラ 1 0 が静止画像の生データを格納し（5 9）、ローカルメモリ 8 内のメモリバッファ内で、静止画像のオーバーラップする縦縞を定める（5 4）。縦縞に関するメモリバッファは、ラインバッファの幅に従う大きさであることができ、縦縞は、静止画像のオーバーラップする縞であることができる。メモリコントローラ 1 0 はその後、フロントエンド処理ユニット 1 8 のラインバッファ 2 5 内へ縦縞の各行をロードする（5 5）。このようにして、ユニット 1 8 はラインバッファ 2 5 を用いて静止画像を処理することができるが（5 6）、静止画像の各ラインについてではなく、縦縞の各ラインについて処理する。このような処理後、メモリコントローラによって、処理済画像はメモリ 8（又はメモリ 1 4）内へ再び格納される（5 7）。こちらでも、もし望まれれば、追加の処理ステップが続いて画像に実行されうる。言い換えると、図 4 に示す処理は画像処理の 1 つの段階に適應するが、例えばもしフロントエンド処理ユニット 1 8 がラインバッファを用いるいくつかの画像処理モジュールを含む場合、連続する段階について反復されることができる。更に、ビューファインダ画像の各ライン又は静止画像の縦縞の各ラインは、フロントエンド処理ユニット 1 8 を通してパイプラインされることができる。

40

50

【 0 0 4 2 】

多くの画像処理技術が説明された。この技術は、ハードウェア、ソフトウェア、ファームウェア、又はこれらの任意の組み合わせによって実現されうる。ソフトウェアによって実現される場合、この技術は、2つ又はそれより多くの異なる大きさの画像を取得するデバイス内で実行されると、そのような画像を、少なくともいくつかの画像の幅よりも小さいラインバッファを用いて処理することができるプログラムコードを備えるコンピュータ読取可能媒体を示されうる。この場合、コンピュータ読取可能媒体は、例えば同期ランダムアクセスメモリ (S D R A M) のようなランダムアクセスメモリ (R A M) 、読取専用メモリ (R O M) 、不揮発性ランダムアクセスメモリ (N V R A M) 、電気消去可能プログラマブル読取専用メモリ (E E P R O M) 、フラッシュメモリ、又はこれらと同様のものを備える。

10

【 0 0 4 3 】

プログラムコードは、コンピュータ読取可能命令の形式でメモリに格納されることができる。この場合、例えば D S P のようなプロセッサが、1つ又は複数の画像処理技術を実行するために、メモリ内に格納された命令を実行することができる。いくつかの場合において、この技術は、様々なハードウェア部品に画像処理を加速させる D S P によって実行されることができる。他の場合において、本明細書で説明されたユニットは、マイクロプロセッサ、1つ又は複数の特定用途向け集積回路 (A S I C) 、1つ又は複数のフィールド・プログラマブル・ゲート・アレイ (F P G A) 、又はその他いくつかのハードウェアとソフトウェアとの組み合わせとして実現されうる。

20

【 0 0 4 4 】

それにもかかわらず、本明細書で説明された技術への様々な変形例が可能である。例えば、この技術は、主として小さなビューファインダ画像及び大きな静止画像の状況において説明されたが、異なる幅の任意の画像に関して適用することができる。また、この技術は、高解像度画像及び低解像度画像に関して適用することができ、いずれの場合も、高解像度画像が低解像度画像よりも高いピクセル密度を定めている限り、高解像度画像は、与えられた画像サイズについて、幅が大きくなるであろう。更に、この技術は個々の画像の文脈において説明されたが、ビデオシーケンスを形成する画像のセットにも用いることができる。この場合、低解像度シーケンスがバッファ内でラインごとに処理されることができるのに対し、高解像度シーケンスは縦縞として格納され、その後処理されることができる。これらの実施形態及びその他の実施形態は、特許請求の範囲の範囲内である。

30

【 図面の簡単な説明 】

【 0 0 4 5 】

【 図 1 】 図1は、本開示の技術を実現しうる典型的なデバイスのブロック図である。

【 図 2 】 図 2 は、第 1 の画像の幅と第 2 の画像のオーバーラップする縦縞の幅とに対応する幅を有する大きさのラインバッファのセットを示す概念図である。

【 図 3 】 図 3 は、本開示の技術を実現しうる典型的なメモリ、メモリコントローラ、及びフロントエンド処理ユニットを示すブロック図である。

【 図 4 】 図 4 は、大きな画像又は小さな画像の処理で用いられる小さなラインバッファにおける技術を示すフロー図である。

40

【図 1】

図 1

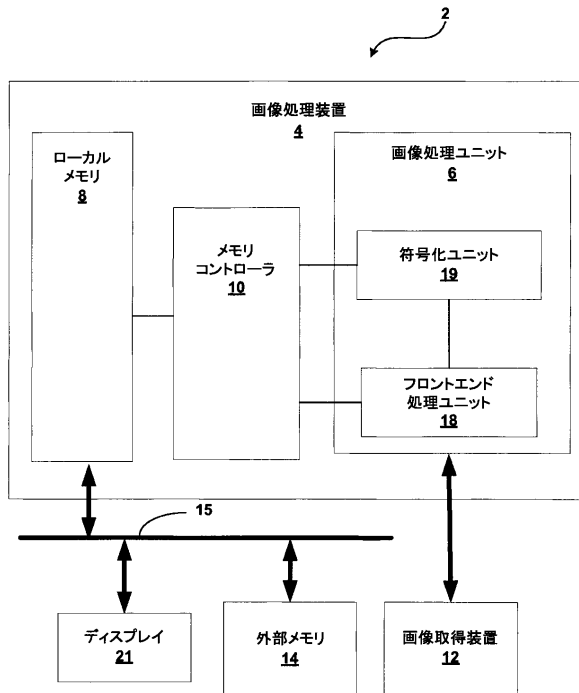


FIG. 1

【図 3】

図 3

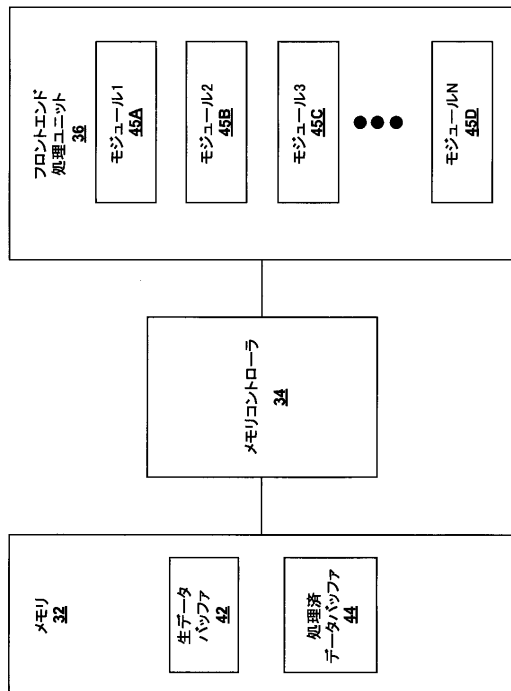


FIG. 3

【図 2】

図 2

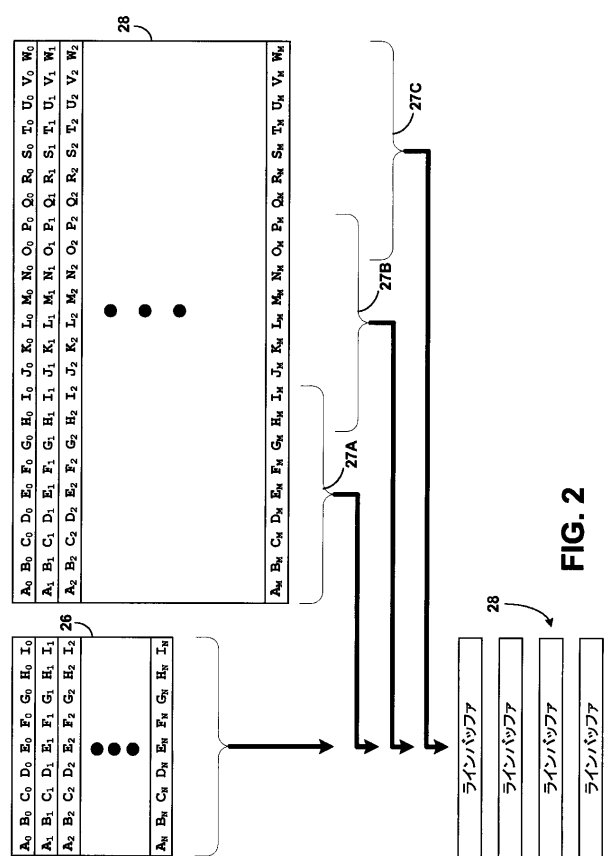


FIG. 2

【図 4】

図 4

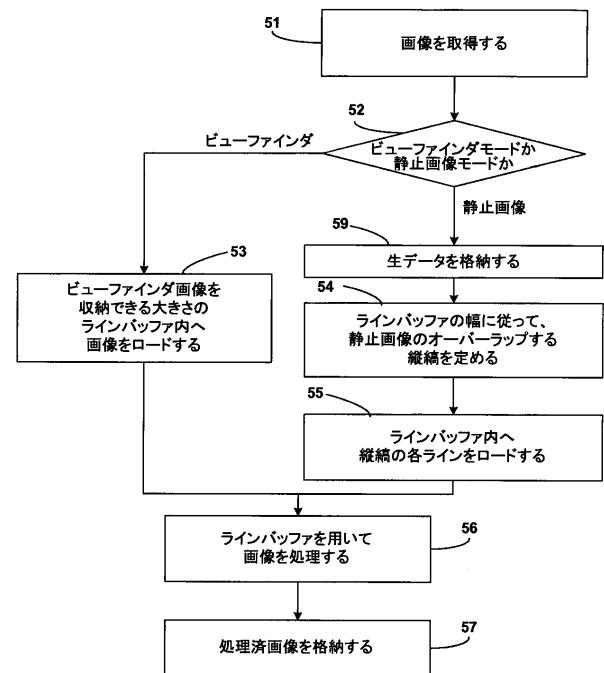


FIG. 4

【国際調査報告】

INTERNATIONAL SEARCH REPORT

International application No
PCT/US2007/066353

A. CLASSIFICATION OF SUBJECT MATTER INV. G06T1/60		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) G06T		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practical, search terms used) EPO-Internal, WPI Data, IBM-TDB, INSPEC, COMPENDEX		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
P,X	US 2006/140498 A1 (KUDO TOSHIO [JP] ET AL) 29 June 2006 (2006-06-29) abstract paragraphs [0003] - [0005], [0016] - [0018], [0041] - [0053], [0083] - [0087]	1-25
X	US 2005/122347 A1 (BUERKLE DANIEL J [US] ET AL BUERKLE DANIEL JOSEPH [US] ET AL) 9 June 2005 (2005-06-09)	6
Y	abstract paragraphs [0023] - [0045] -/--	1-5,7-25
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents : "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier document but published on or after the International filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the International filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art. "&" document member of the same patent family		
Date of the actual completion of the international search		Date of mailing of the international search report
14 August 2007		29/08/2007
Name and mailing address of the ISA/ European Patent Office, P.B. 5618 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl, Fax: (+31-70) 340-3016		Authorized officer Zamuner, Umberto

INTERNATIONAL SEARCH REPORT

International application No

PCT/US2007/066353

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CHIEN-HSIN LIN ET AL: "Algorithm and architecture for multirate polyphase video scaling with panoramic effect and enhanced video quality" CONSUMER ELECTRONICS, 2005. (ISCE 2005). PROCEEDINGS OF THE NINTH INTERNATIONAL SYMPOSIUM ON MACAU SAR 14-16 JUNE 2005, PISCATAWAY, NJ, USA, IEEE, 14 June 2005 (2005-06-14), pages 87-92, XP010832123 ISBN: 0-7803-8920-4	6
Y	abstract page 87, right-hand column, line 8 - line 25 page 90, right-hand column, line 10 - page 91, left-hand column, line 19	1-5,7-25
X	US 2002/118894 A1 (MORIMOTO KAZUYA [JP] ET AL) 29 August 2002 (2002-08-29)	6
Y	abstract paragraphs [0001] - [0012]	1-5,7-25
Y	ILLGNER K: "DSPs for image and video processing" SIGNAL PROCESSING, AMSTERDAM, NL, vol. 80, no. 11, 1 November 2000 (2000-11-01), pages 2323-2336, XP004218327 ISSN: 0165-1684 page 2327, left-hand column, paragraph 3 page 2329, right-hand column, paragraph 3.3 page 2330, right-hand column, paragraph 4 - page 2335, left-hand column, paragraph 5.2	1-5,7-25

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No

PCT/US2007/066353

Patent document cited in search report		Publication date	Patent family member(s)	Publication date
US 2006140498	A1	29-06-2006	CN 1798236 A JP 2006186917 A	05-07-2006 13-07-2006
US 2005122347	A1	09-06-2005	NONE	
US 2002118894	A1	29-08-2002	JP 3720268 B2 JP 2002252749 A	24-11-2005 06-09-2002

フロントページの続き

(81)指定国 AP(BW,GH,GM,KE,LS,MW,MZ,NA,SD,SL,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,MD,RU,TJ,TM),EP(AT,BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,HU,IE,IS,IT,LT,LU,LV,MC,MT,NL,PL,PT,RO,SE,SI,SK,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AT,AU,AZ,BA,BB,BG,BH,BR,BW,BY,BZ,CA,CH,CN,CO,CR,CU,CZ,DE,DK,DM,DZ,EC,EE,EG,ES,FI,GB,GD,GE,GH,GM,GT,HN,HR,HU,ID,IL,IN,IS,JP,KE,KG,KM,KN,KP,KR,KZ,LA,LC,LK,LR,LS,LT,LU,LY,MA,MD,MG,MK,MN,MW,MX,MY,MZ,NA,NG,NI,NO,NZ,OM,PG,PH,PL,PT,RO,RS,RU,SC,SD,SE,SG,SK,SL,SM,SV,SY,TJ,TM,TN,TR,TT,TZ,UA,UG,US,UZ,VC,VN,ZA,ZM,ZW

(特許庁注：以下のものは登録商標)

1 . E E P R O M

(74)代理人 100109830
弁理士 福原 淑弘
(74)代理人 100075672
弁理士 峰 隆司
(74)代理人 100095441
弁理士 白根 俊郎
(74)代理人 100084618
弁理士 村松 貞男
(74)代理人 100103034
弁理士 野河 信久
(74)代理人 100119976
弁理士 幸長 保次郎
(74)代理人 100153051
弁理士 河野 直樹
(74)代理人 100140176
弁理士 砂川 克
(74)代理人 100100952
弁理士 風間 鉄也
(74)代理人 100101812
弁理士 勝村 紘
(74)代理人 100070437
弁理士 河井 将次
(74)代理人 100124394
弁理士 佐藤 立志
(74)代理人 100112807
弁理士 岡田 貴志
(74)代理人 100111073
弁理士 堀内 美保子
(74)代理人 100134290
弁理士 竹内 将訓
(74)代理人 100127144
弁理士 市原 卓三
(74)代理人 100141933
弁理士 山下 元

(72)発明者 モロイ、スティーブン

アメリカ合衆国、カリフォルニア州 92005、サン・ディエゴ、ハイランド・ドライブ 3210

Fターム(参考) 5B047 EA07 EA09 EB11

5C122 DA03 DA04 EA55 FH23 FK08 HA88 HB01