



(12)发明专利

(10)授权公告号 CN 106847085 B

(45)授权公告日 2020.06.12

(21)申请号 201610934177.8

(51)Int.Cl.

(22)申请日 2016.11.01

G09F 9/30(2006.01)

G09G 3/20(2006.01)

(65)同一申请的已公布的文献号

申请公布号 CN 106847085 A

审查员 杨爽

(43)申请公布日 2017.06.13

(30)优先权数据

10-2015-0169237 2015.11.30 KR

(73)专利权人 乐金显示有限公司

地址 韩国首尔

(72)发明人 申相一 石政焯 申炳昱

(74)专利代理机构 北京律诚同业知识产权代理

有限公司 11006

代理人 徐金国 赵静

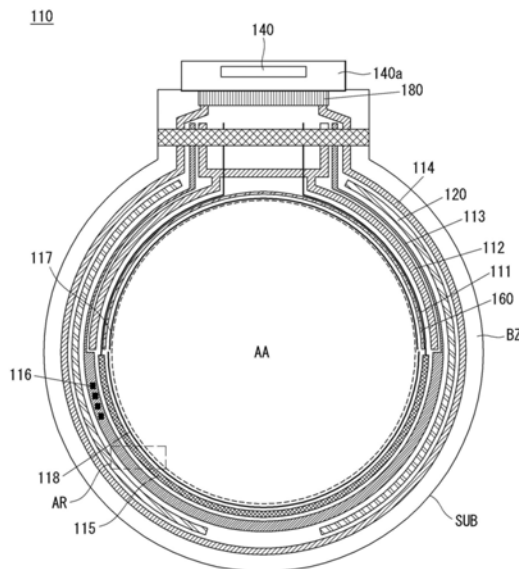
权利要求书1页 说明书11页 附图10页

(54)发明名称

显示装置

(57)摘要

一种显示装置包含:基板,所述基板包含:具有由扫描线、数据线和电源线界定的像素的自由形式有效区,和位于所述有效区外侧并且具有被施加电源电压的电源走线和被施加扫描脉冲的扫描走线的边框区;和连接线,所述连接线被设置在所述边框区中,所述连接线将所述电源走线连接至所述电源线并且将所述电源电压从所述电源走线输送至所述电源线,所述连接线包含多条第一连接线和将所述第一连接线互相连接的一或多条第二连接线,所述第一连接线每一条包含连接至所述电源走线的一端和连接至所述电源线的另一端。



1. 一种显示装置, 包含:

基板, 所述基板包含: 自由形式有效区 (AA), 所述有效区 (AA) 具有由扫描线 (GL)、数据线 (DL) 和电源线 (RFL) 界定的像素, 其中所述自由形式有效区 (AA) 是非矩形有效区, 所述有效区中的电源线 (RFL) 根据它们的位置而具有不同长度; 和位于所述有效区外侧的边框区 (BZ), 所述边框区 (BZ) 具有能被施加电源电压 (REF) 的电源走线 (RFR) 和能被施加扫描脉冲的扫描走线 (GRL); 和

联接线, 所述联接线被设置在所述边框区 (BZ) 中, 所述联接线将所述电源走线 (RFR) 连接至所述电源线 (RFL), 并且所述联接线被构造为将所述电源电压 (REF) 从所述电源走线 (RFR) 输送至所述电源线 (RFL),

所述联接线包含:

多条第一联接线 (LNL1), 所述第一联接线 (LNL1) 每一条包含连接至所述电源走线 (RFR) 的一端和连接至所述电源线 (RFL) 之一的另一端;

一或多条第二联接线 (LNL2), 所述第二联接线 (LNL2) 将所述第一联接线 (LNL1) 互相连接;

多条第一辅助联接线 (LNA1), 所述第一辅助联接线 (LNA1) 每一条包含连接至所述电源走线 (RFR) 的一端和连接至所述第二联接线 (LNL2) 之一的另一端; 和

第二辅助联接线 (LNA2), 所述第二辅助联接线 (LNA2) 每一条包含连接至所述第二联接线 (LNL2) 之一的一端和连接至所述电源线 (RFL) 之一的另一端, 或者包含连接至第二联接线 (LNL2) 的一端和连接至其他的第二联接线 (LNL2) 的另一端, 或者包含连接至电源线 (RFL) 的一端和连接至其他的电源线 (RFL) 的另一端,

其中所述第二联接线 (LNL2) 与所述扫描走线 (GRL) 在其之间有第一绝缘层 (IN1) 和第二绝缘层 (IN2) 的情况下互相交叉,

其中第一绝缘层 (IN1) 设置在扫描走线 (GRL) 上方,

其中第一联接线 (LNL1)、第一辅助联接线 (LNA1) 和第二辅助联接线 (LNA2) 设置在第一绝缘层 (IN1) 上方,

其中第二绝缘层 (IN2) 设置在第一联接线 (LNL1)、第一辅助联接线 (LNA1) 和第二辅助联接线 (LNA2) 上方,

其中电源走线 (RFR)、电源线 (RFL) 和第二联接线 (LNL2) 设置在第二绝缘层 (IN2) 上方。

2. 如权利要求1所述的显示装置, 其中:

所述显示装置进一步包含栅极驱动电路 (120), 所述栅极驱动电路 (120) 被构造为将扫描脉冲提供至所述扫描线 (GL) 并且从显示面板 (110) 选择像素以写入数据电压;

所述扫描走线 (GRL) 连接至所述栅极驱动电路 (120) 的引入部 (GLI); 并且

所述扫描走线 (GRL) 形成在与所述栅极驱动电路 (120) 的所述引入部 (GLI) 和所述扫描线 (GL) 不同的层上。

3. 如权利要求2所述的显示装置, 其中在所述扫描走线 (GRL) 与所述引入部 (GLI) 之间有至少一个绝缘层。

显示装置

技术领域

[0001] 本发明涉及具有自由形式 (free form) 有效区 (active area) 的显示装置。

背景技术

[0002] 随着信息技术的发展,在使用者与信息之间起媒介作用的显示器的市场正在扩大。因此,诸如有机发光显示器、量子点显示器 (quantum dot display; QDD)、液晶显示器 (LCD) 和等离子体显示面板 (PDP) 之类的显示装置被越来越多地使用。

[0003] 此外,近几年柔性显示器已经商业化。柔性显示器流行多种设计,并且提供诸如便携性和耐久性之类的益处。柔性显示器被应用到各种领域,包括TV (电视)、汽车显示器、可佩戴装置、以及如智能手机和平板PC这样的移动装置。存在对各种自由形式 (非常规形状) 的而非传统的方形的柔性显示器的需求,以使它们能在许多领域中获得应用。

[0004] 由于此种自由形式显示装置具有不同于现有显示装置的那些形状的形状,因此这种显示装置的部件的布置发生变化。例如,自由形式显示装置所需的线布置结构与现有显示装置的那些线布置结构不同。也就是说,存在对开发新颖的、效率高的线布置结构的需求,所述线布置结构适合自由形式显示装置的特性并且避免被施加不同信号 (或电压) 的不同信号线之间的短路故障等。

发明内容

[0005] 因此,本发明涉及一种自由形式显示装置,所述显示装置通过改变被施加电源电压或扫描脉冲的信号输送路径来避免亮度均匀性的劣化和被施加不同信号的信号线之间的短路。

[0006] 一种显示装置包含:基板,所述基板包含:具有由扫描线、数据线和电源线界定的像素的自由形式有效区,和位于所述有效区的外侧且具有能被施加电源电压的电源走线和能被施加扫描脉冲的扫描走线的边框区;和联接线,所述联接线设置在所述边框区中,所述联接线将所述电源走线连接至所述电源线并且被构造为将所述电源电压从所述电源走线输送至所述电源线,所述联接线包含多条第一联接线和将所述第一联接线互相连接的一或多条第二联接线,第一联接线每一条包含连接至所述电源走线的一端和连接至所述电源线之一的另一端。

[0007] 所述显示装置还可包含多条第一辅助联接线,所述第一辅助联接线每一条包含连接至所述电源走线的一端和连接至所述第二联接线之一的另一端。

[0008] 所述显示装置可进一步包含第二辅助联接线,所述第二辅助联接线每一条包含连接至所述电源线之一或所述第二联接线之一的一端和连接至所述电源线之一或所述第二联接线之一的另一端。

[0009] 所述显示装置可进一步包含栅极驱动电路,所述栅极驱动电路被构造为给所述扫描线提供扫描脉冲并且从显示面板选择像素以写入数据电压。

[0010] 所述扫描走线可连接至所述栅极驱动电路的引入部,并且所述扫描走线可形成在

与所述栅极驱动电路的引入部和所述扫描线不同的层上。

[0011] 所述扫描走线可被形成为在所述扫描走线与所述引入部之间有至少一个绝缘层。

附图说明

[0012] 附图被包含在内以提供对于本发明的进一步的理解,它们被并入并构成本申请文件的一部分;附图示出本发明的实施方式并与说明书一起用于解释本发明的原理。在附图中:

[0013] 图1是图示根据本发明的显示装置的方块图;

[0014] 图2是示出根据本发明的显示面板的视图;

[0015] 图3是示意地图示像素阵列的一部分的视图;

[0016] 图4和图5是图示栅极驱动电路和扫描线如何连接的各种模式(pattern)的视图,在显示面板的任一侧上布置有GIP电路;和

[0017] 图6是图示根据本发明的显示面板的俯视平面图;

[0018] 图7是图示根据本发明第一示例性实施方式的显示装置中的、图6的AR区的俯视平面图;

[0019] 图8是沿图7的线I-I' 截取的截面图;

[0020] 图9是沿图7的线II-II' 截取的截面图;

[0021] 图10是图示根据本发明第二示例性实施方式的显示装置中的、图6的AR区的俯视平面图;

[0022] 图11是沿图10的线III-III' 截取的截面图;

[0023] 图12是图示根据本发明第三示例性实施方式的显示装置中的、图6的AR区的俯视平面图;

[0024] 图13是沿图12的线IV-IV' 截取的截面图;和

[0025] 图14是沿图12的线V-V' 截取的截面图。

具体实施方式

[0026] 现将详细描述附图中图示的实施方式。在附图和说明书中尽可能使用相同的标号来表示相同或相似的部分。如果确定已知技术对解释本发明的实施方式的工作不是必须的,则将省略对该技术的详细描述。在描述不同实施方式时,将针对特定实施方式给出相同或相近部分的描述,并且该描述可在其他示例性实施方式中省略。

[0027] 虽然包括诸如第一和第二之类的序数的术语可用于描述不同部件,但是这些部件不被这些术语限制。这些术语仅用于将一个部件与其他部件区别开来。

[0028] 当一部件被描述为“联接”或“连接”至另一部件时,一部件可直接联接或连接至另一部件,然而,应当理解,又一部件可存在于中间。同时,当一部件被描述为“直接联接”或“直接连接”至另一部件时,应理解又一部件不可存在于中间。

[0029] 可基于诸如液晶显示器(LCD)、场发射显示器(FED)、等离子体显示面板(PDP)、有机发光显示器、电泳显示器(EPD)等的显示装置实现根据本发明的显示装置。为便于解释,下面将针对包含有机发光二极管(以下称作OLED)的显示装置进行描述。

[0030] 图1是图示根据本发明的显示装置的方块图。图2是示出根据本发明的显示面板的

视图。图3是示意地图示像素阵列的一部分的视图。图4和图5是图示栅极驱动电路和扫描线如何连接的各种模式的视图,在显示面板的任一侧上布置有GIP电路。

[0031] 参照图1至3,根据本发明的显示装置包含显示驱动电路和显示面板110。

[0032] 显示驱动电路包含栅极驱动电路120、数据驱动电路140和时序控制器30,并且显示驱动电路在显示面板110的像素中写入输入图像的视频数据电压。数据驱动电路140将从时序控制器30输入的数字视频数据RGB转换成模拟伽马补偿电压以产生数据电压。从数据驱动电路140输出的数据电压被提供到数据线DL。栅极驱动电路120将与数据电压同步的扫描脉冲依序提供到扫描线GL并从显示面板110选择像素以写入数据电压。

[0033] 时序控制器30接收从主机系统20输入的时序信号,比如垂直同步信号Vsync、水平同步信号Hsync、数据使能信号DE、主时钟MCLK等,并使数据驱动电路140和栅极驱动电路120的操作时序同步。用于控制数据驱动电路140的数据时序控制信号包括源极采样时钟SSC、源极输出使能信号SOE等。用于控制栅极驱动电路120的栅极时序控制信号包括栅极起始脉冲GSP、栅极移位时钟GSC、栅极输出使能信号GOE等。

[0034] 主机系统20可由电视系统、机顶盒、导航系统、DVD播放器、蓝光播放器、个人电脑(PC)、家庭影院系统和电话系统中之一实现。主机系统20包含具有嵌入其中的缩放器(scaler)的芯片上系统(system-on-chip;SoC),并且将输入图像的数字视频数据RGB转换成适于在显示面板110上显示的数据格式。主机系统20将数字视频数据RGB和时序信号Vsync、Hsync、DE、和MCLK输送至时序控制器30。

[0035] 形成显示面板110外观的基板SUB不限于特定形状。也就是说,虽然将会针对大致矩形形状的基板描述附图中所示的基板SUB,但基板SUB的形状不限于此。基板SUB的平面的形状可以变化,从多边形和圆形到椭圆形。下面将以圆形基板SUB为例进行描述。

[0036] 显示面板110包含有效区AA和边框区BZ。有效区AA具有奇特的形状,而不是传统的矩形形状。有效区AA的平面可与基板SUB的平面相同或不同。例如,可在具有方形外观的显示面板10上界定圆形有效区AA。下面将以圆形有效区AA为例进行描述。

[0037] 有效区AA包含数据线DL、与数据线DL交叉的扫描线GL、和由数据线DL与扫描线GL的矩阵界定的像素10。在有效区AA中显示输入图像的数据。有效区AA进一步包含用于给像素10提供基准电压Vref的基准电压线(以下称作“REF线”)和用于给像素10提供高电压的高压线(以下称作“VDD线”)。扫描线GL给像素10提供扫描脉冲。扫描线GL包含被施加第一扫描脉冲SCAN1的第一扫描线GL1和被施加第二扫描脉冲SCAN2的第二扫描线GL2。数据线DL将数据电压输送至像素10。

[0038] 每个像素10包含用于颜色表示的红色子像素、绿色子像素和蓝色子像素。每个像素10可进一步包含白色子像素。数据线DL、扫描线GL、REF线、VDD线等被连接至每个像素10。

[0039] 每个像素10包含用于控制流经OLED的电流的量的驱动薄膜晶体管(以下称作TFT)DT和用于设定驱动TFT DT的栅极-源极电压的编程部(programming part)SC。编程部SC可包含至少一个开关TFT和至少一个存储电容器。开关TFT响应于来自扫描线GL的扫描脉冲而导通以由此把来自数据线DL的数据电压施加至存储电容器的一个电极。驱动TFT DT通过基于存储电容器中存储的电压量控制提供至OLED的电流来调整OLED发射的光量。OLED发射的光量与从驱动TFT DT提供的电流成比例。此像素连接至高压源和低压源并且从电力发生器(未图示)取得高电压VDD和低电压VSS。像素的TFT可由p型或n型实现。此外,用于像素的

TFT的半导体层可包含非晶硅或多晶硅或氧化物。OLED包含阳极ANO、阴极CAT和介于阳极ANO与阴极CAT之间的有机化合物层。阳极ANO连接至驱动TFT DT。

[0040] 边框区BZ设置在有效区AA外侧。边框区BZ可包含数据布线部(routing part) 111、多路复用器160、高压布线部112、基准电压布线部113、栅极驱动电路GIC120和低压布线部114。这些部件可彼此间隔开一定距离,以避免它们之间短路或放电。为了改进显示装置的美学外观,可通过使部件彼此之间适当分开或最小地但足够地分开以避免放电来将边框区BZ做得尽可能小。

[0041] 数据布线部111可从焊盘部180延伸至边框区BZ的任一侧,且可由有效区AA的形状限定。数据布线部111配备有多条数据走线(routing line)。数据走线电连接至数据驱动电路140,且把从数据驱动电路140输出的数据电压提供至像素10。数据布线部111的数据走线电连接至焊盘部180的焊盘,并且所述数据走线在一对一的基础上对应于数据驱动电路140的输出通道。

[0042] 数据驱动电路140可安装于柔性电路板140a上且通过各向异性导电膜(ACF)电连接至焊盘部180。柔性电路板140a可朝向显示面板110的背部弯曲。在此情形中,数据驱动电路140可位于显示面板110的背部上。

[0043] 多路复用器(MUX) 160设置在有效区AA与数据布线部111之间。多路复用器160从数据布线部111的数据走线取得数据电压并且将该数据电压分配至有效区AA中的数据线DL。多路复用器160的一端电连接至数据布线部111的数据走线,并且另一端电连接至有效区AA中的数据线DL。多路复用器160响应于MUX使能信号通过时分(time-division)把从数据驱动电路140的一个输出端子输出的数据信号输出到多条数据线。因此,多路复用器160需要数据驱动电路140的更少的输出端子和更少的用以连接至这些输出端子的数据走线。

[0044] 数据布线部111和多路复用器160可被设置为与有效区AA相邻。数据布线部111和多路复用器160可仅设置在有效区AA的上半球(hemisphere)和下半球之一上。有效区AA的上半球表示在穿过有效区AA中心的水平线以上的区域。有效区AA的下半球表示在穿过有效区AA中心的水平线以下的区域。数据布线部111和多路复用器160可设置为与数据驱动电路140相邻。

[0045] AP(auto probe;自动探针)开关电路115可被进一步设置在边框区BZ的一侧上。AP开关电路115电连接至有效区AA中的扫描线GL和数据线DL并且操作以用于检查像素10的点亮(lighting-up)。

[0046] 高压布线部112可从焊盘部180延伸至边框区BZ的任一侧,即边框区BZ的左手侧和右手侧两者,并且由有效区AA的形状限定。高压布线部112可被限定在数据布线部111的外侧。高压布线部112配备有VDD走线。VDD走线获取从电力发生器输出的高电压。VDD走线电连接至有效区AA中的VDD线。通过VDD走线将高电压VDD输送至VDD线。高电压VDD是驱动补偿像素的驱动TFT或驱动OLED所需的电压。

[0047] 基准电压布线部113可从焊盘部180延伸至边框区BZ的任一侧,即边框区BZ的左手侧和右手侧两者,并且由有效区AA的形状限定。基准电压布线部113可被限定在数据布线部111的外侧。基准电压布线部113配备有REF走线。REF走线获取从电力发生器输出的基准电压Vref。REF走线电连接至有效区AA中的REF线。通过REF走线将基准电压Vref输送至REF线。基准电压Vref是当补偿像素被驱动时将TFT和OLED处的电势复位所需的电压。基准电压

Vref可以是初始电压VINI。

[0048] 如图中所示,要么高压布线部112要么基准电压布线部113可从焊盘部180延伸且位于上半球上,高压布线部112或基准电压布线部113的另一个可从焊盘部180延伸且位于上半球和下半球上。然而,本发明不限于此,高压布线部112和基准电压布线部113两者可均从焊盘部180延伸且可位于上半球和下半球上。在另一实例中,如果设置与电力发生器连接的上焊盘部和下焊盘部,则要么高压布线部112要么基准电压布线部113可从上焊盘部延伸并且位于上半球上,而另一个可从下焊盘部延伸并且位于下半球上。分别设置在高压布线部112和基准电压布线部113中的VDD走线和REF走线可以以下的方式形成:具有大得足以保持电压电平稳定的区域。

[0049] 若有效区AA是自由形式的,则有效区AA中的数据线DL根据它们的位置而是不同长度的。自由形式的形状可以是非方形的形状。特别地,自由形式的形状可以是非矩形的形状。自由形式的形状可以是圆。对于自由形式的有效区而言,设置在有效区AA的中心处的数据线DL的长度可不同于设置在有效区AA的较外部分(outer part)上的数据线DL的长度。由于有效区AA中的数据线DL根据它们的位置而是不同长度的,因此与每条数据线DL连接的像素的数目也不同。数据线DL之间长度的不同可对电容器产生变化。这可带来如非均匀的亮度(luminance)的问题,由此使显示装置的显示质量劣化。

[0050] 为了避免这个问题,边框区BZ可具有补偿电容器116。如图中所示,补偿电容器116可形成在基准电压布线部113中。然而,本发明不限于此,可通过第一电容器电极和第二电容器电极的重叠并且其间有至少一个绝缘层来形成补偿电容器116。第一电容器电极电连接至有效区AA中的数据线DL。若补偿电容器116形成在基准电压布线部113中,则第二电容器电极可以是REF走线。

[0051] 补偿电容器116可以是垂直布置(run vertically)的双电容器(dual capacitor)。第一电容器可通过第一电容器电极和第二电容器电极的重叠而形成在补偿电容器116的上部中,而第二电容器可通过第一电容器电极和第三电容器电极的重叠而形成在补偿电容器116的下部中。第三电容器电极可以是被施加从与其相邻的栅极驱动电路120提供的扫描脉冲的电极。

[0052] 若需要的话,可设置多个补偿电容器116。这些补偿电容器116的至少之一可具有与另一补偿电容器不同的电容值。也就是说,补偿电容器116可具有合适的电容值,该合适的电容值能补偿根据相应数据线DL的长度的变化。

[0053] 栅极驱动电路120包含移位寄存器。移位寄存器包含级联连接的级。这些级响应于起始脉冲GSP而输出扫描脉冲SCAN1和SCAN2,并且响应于移位时钟GCLK1至GCLK4而将扫描脉冲SCAN1和SCAN2的输出移位。根据GIP(面板内栅极驱动器)电路的类型,栅极驱动电路120可直接设置在显示面板110的边框区BZ中。

[0054] 栅极驱动电路120可沿着有效区AA的形状设置在边框区BZ中,而与有效区AA间隔开一定距离。栅极驱动电路120通过扫描走线给相应的扫描线GL提供扫描脉冲。栅极驱动电路120可设置在边框区BZ的任一侧上,而有效区AA在中央。然而,本发明不限于此,栅极驱动电路120可设置在边框区BZ的一侧上。栅极驱动电路120可将扫描线GL分成预定数目的群组,并且为每个群组提供扫描脉冲。

[0055] 例如,进一步参照图4,栅极驱动电路120可包含设置在显示面板110的一侧上的第

一GIP电路GIP(L)和设置在显示面板110的另一侧上的第二GIP电路GIP(R)。

[0056] 第一和第二GIP电路GIP(L)和GIP(R)可连接至全部扫描线GL1至GLn。第一和第二GIP电路GIP(L)和GIP(R)接收起始脉冲GSP,并且同时,输出扫描脉冲。因此,从第一和第二GIP电路GIP(L)和GIP(R)输出的扫描脉冲被同时分别施加至同一扫描线GL的两端。

[0057] 在另一实例中,进一步参照图5,第一GIP电路GIP(L)连接至第一群组的扫描线GL并且给第一群组的扫描线GL依序提供扫描脉冲。第二GIP电路GIP(R)连接至第二群组的扫描线GL并且给第二群组的扫描线GL依序提供扫描脉冲。第一群组的扫描线GL可包含奇数的扫描线GL1、GL3、……、GL2n-1。第二群组的扫描线GL可包含偶数的扫描线GL2、GL4、……、GL2n。起始脉冲GSP可在不同时间隙(time slot)被提供至第一和第二GIP电路GIP(L)和GIP(R)。因此,第一和第二GIP电路GIP(L)和GIP(R)可在不同时间输出扫描脉冲或输送信号。例如,来自第一GIP电路120GIP(L)的第一扫描脉冲可首先被提供至第一扫描线GL1,然后在大约1水平周期后,来自第二GIP电路GIP(R)的第二扫描脉冲可被提供至第二扫描线GL2。

[0058] 低压布线部114可从焊盘部180延伸,并且被有效区AA的形状限定。低压布线部114可从电力发生器取得低电压VSS并将该低电压VSS提供至像素10。

[0059] 若有效区AA是自由形式的,则有效区AA中的电源线(REF线和VDD线)根据它们的位置而具有不同长度。也就是说,设置在有效区AA的中心处的电源线(REF线和VDD线)的长度可不同于设置在有效区AA的较外部分上的电源线(REF线和VDD线)的长度。由于有效区AA中的电源线(REF线和VDD线)根据它们的位置而具有不同长度,因此与每条电源线(REF线和VDD线)连接的像素的数目也不同。由此,电源线(REF线和VDD线)之间可能有负载变化。这可带来比如亮度不均匀的问题,由此使显示装置的显示质量和产品可靠性劣化。

[0060] 下面将参照附图描述本发明的示例性实施方式,这些实施方式被设计成减小由电源线之间的长度差导致的负载变化。为了便于解释,将通过实例描述用于施加电源电压VDD和Vref之中基准电压Vref的信号输送路径。应注意到本发明不限于此实例。

[0061] <第一示例性实施方式>

[0062] 下面将参照图6至9描述根据本发明第一示例性实施方式的显示装置。图6是图示根据本发明的显示面板的俯视平面图。图7是图示根据本发明第一示例性实施方式的显示装置中的、图6的AR区的俯视平面图。图8是沿图7的线I-I'截取的截面图。图9是沿图7的线II-II'截取的截面图。

[0063] 参照图6和7,根据本发明的显示面板包含基板SUB和联接线LNL1和LNL2。基板SUB包含自由形式有效区AA和位于有效区AA外侧的边框区BZ。由扫描线GL、数据线DL、和REF线RFL界定的像素10布置在自由形式有效区AA中。栅极驱动电路120、基准电压布线部113和联接区LN位于边框区BZ中。

[0064] 栅极驱动电路120可通过GIP技术形成在显示面板的基板SUB上。栅极驱动电路120产生扫描脉冲。栅极驱动电路120在时序控制器30的控制下将扫描脉冲SCAN1和SCAN2提供至有效区AA中的扫描线GL。栅极驱动电路120和扫描线GL通过设置在它们之间的扫描走线GRL而电连接。来自栅极驱动电路120的扫描脉冲通过扫描走线GRL而被提供到扫描线GL。

[0065] 基准电压布线部113配备有REF走线RFR。REF走线RFR从电力发生器接收基准电压Vref。被施加不同信号(或电压)的多个驱动元件和多个电极被设置在基准电压布线部113与有效区AA之间的空间(以下称作“联接区”)LN中,其中有机和/或无机绝缘材料的绝缘层

介于驱动元件与电极之间。例如,AP开关电路元件115、联接线LNL1和LNL2、以及扫描走线GRL可设置在联接区LN中。联接线LNL1和LNL2以及扫描走线GRL经过联接区LN。

[0066] 联接线LNL1和LNL2设置在边框区BZ中,并且把REF走线RFR连接至REF线RFL以将基准电压Vref从REF走线RFR输送至REF线RFL。也就是说,基准电压Vref通过与REF走线RFR和联接线LNL1和LNL2连接的信号输送路径而被提供到有效区AA中的REF线RFL。

[0067] 联接线LNL1和LNL2包含第一联接线LNL1和第二联接线LNL2。第一联接线LNL1从基准电压布线部113延伸经过联接区LN而电连接至REF线RFL。为此,第一联接线LNL1的一端连接至基准电压布线部113的REF走线RFR,而第一联接线LNL1的另一端连接至有效区AA中的REF线RFL。

[0068] 第二联接线LNL2电连接n条第一联接线LNL1(n是大于或等于2的整数)。第二联接线LNL2的一端和另一端分别连接至不同的第一联接线LNL1。第二联接线LNL2可用作连接第一联接线LNL1的桥。第二联接线LNL2可被设置为与有效区AA相邻。第二联接线LNL2可补偿由有效区AA中的REF线RFL之间的长度差导致的负载变化。因此,本发明的第一示例性实施方式可提供避免亮度均匀性劣化的显示装置。

[0069] 边框区BZ可具有很多第二联接线LNL2以将多条第一联接线LNL1互相连接。术语互相连接可意指两个部件以在该两个部件之间形成电接触的方式联结(join)。第二联接线LNL2的数目越大,REF线RFL越容易是等电势的。可通过具有足够数目的第二联接线LNL2来均匀地将基准电压提供至REF线RFL。

[0070] 为了使REF线RFL是等电势的,显示装置可进一步包含第一辅助联接线LNA1。与连接REF走线RFR和REF线RFL的第一联接线LNL1不同,第一辅助联接线LNA1连接REF走线RFR和第二联接线LNL2。可在边框区BZ中设置许多第一辅助联接线LNA1。第一辅助联接线LNA1的数目越大,REF线RFL越容易是等电势的。可通过具有足够数目的第一辅助联接线LNA1来均匀地将基准电压提供至REF线RFL。

[0071] 图6的标号118示意地图示一实例,在该实例中被施加基准电压Vref的联接线在与有效区AA相邻的区域中互相连接。可连接被施加高电压VDD的联接线,如图6的标号117所指示的。然而,本发明不限于此实例。

[0072] 附图中括号里的标号M1、M2、M3和M4分别表示被施加不同信号(或电压)并且用作这些信号的输送路径的第一、第二、第三和第四导电层。括号里的标号被用于区分每条信号线所在的层,并且括号中的相同标号表示同一层上的信号线。应注意括号中相同标号并不必然意味着信号线被施加相同信号。

[0073] 进一步参照图7和8,将使用堆叠(stack)结构描述REF走线RFR、联接线LNL1和LNL2、以及REF线RFL之间的连接。

[0074] 进一步参照图7和8,多个绝缘层被设置在基板SUB上。例如,缓冲层BUF、栅极绝缘层GI、第一绝缘层IN1和第二绝缘层IN2可设置在基板SUB上。

[0075] 扫描走线GRL设置在栅极绝缘层GI与第一绝缘层IN1之间。扫描走线GRL将扫描脉冲输送至设置在栅极绝缘层GI与第一绝缘层IN1之间的扫描线GL。第一联接线LNL1和第二联接线LNL2设置在第一绝缘层IN1与第二绝缘层IN2之间。

[0076] REF走线RFR和REF线RFL设置在第二绝缘层IN2上。REF走线RFR经由穿透第二绝缘层IN2的接触孔RH1而连接至第一联接线LNL1。REF线RFL经由穿透第二绝缘层IN2的接触孔

RH2而连接至第一联接线LNL1。使REF线RFL与第一联接线LNL1互相接触的接触孔RH2可被设置在与有效区AA相邻的有效区AA的较外部分上。然而，本发明不限于此。

[0077] 通过具有第一联接线LNL1、第二联接线LNL2和第一辅助联接线LNA1，显示装置可避免由REF线RFL的根据位置的长度差导致的负载变化。本发明可通过避免亮度均匀性的劣化而提供显示质量和产品可靠性得到提高的显示装置。

[0078] 然而，因为被施加不同信号的多条信号线和多个驱动元件被设置在联接区LN中，所以在被施加不同信号的信号线之间可能出现短路或干扰。

[0079] 具体而言，在联接区LN中，被施加扫描脉冲的扫描走线GRL和被施加基准电压Vref的联接线LNL1和LNL2被设置在其间有第一绝缘层IN1的不同层上。尤其地，第二联接线LNL2与扫描走线GRL交叉，其间只有第一绝缘层IN1。由于第二联接线LNL2与扫描走线GRL垂直相邻，因此第二联接线LNL2与扫描走线GRL之间的距离G1非常短。

[0080] 如果被施加不同信号的第二联接线LNL2和扫描走线GRL被设置为彼此相邻，那么第二联接线LNL2与扫描走线GRL之间的绝缘层，例如第一绝缘层IN1，可能会由于施加的静电而熔化，由此导致绝缘损坏。因此，可能会在第二联接线LNL2与扫描走线GRL之间出现短路。此外，大电流通过相邻的第二联接线LNL2和扫描走线GRL流入栅极驱动电路120和/或电力发生器，由此导致电路损坏。

[0081] <第二示例性实施方式>

[0082] 本发明的第二示例性实施方式提供一种显示装置，该显示装置通过具有第一和第二联接线LNL1和LNL2来补偿由REF线RFL之间的长度差导致的负载变化，并且该显示装置避免由被施加不同信号的第二联接线LNL2和扫描走线GRL之间的接近而导致的短路。

[0083] 参照图10和11，以下将描述根据本发明第二示例性实施方式的显示装置。图10是图示根据本发明第二示例性实施方式的显示装置中的、图6的AR区的俯视平面图。图11是沿图10的线III-III' 截取的截面图。

[0084] 参照图6和10，根据本发明的显示面板包含基板SUB和联接线LNL1和LNL2。基板SUB包含自由形式有效区AA和位于有效区AA外侧的边框区BZ。由扫描线GL、数据线DL和REF线RFL界定的像素10布置在自由形式有效区AA中。栅极驱动电路120、基准电压布线部113和联接区LN位于边框区BZ中。

[0085] 栅极驱动电路120可通过GIP技术形成在显示面板的基板SUB上。栅极驱动电路120产生扫描脉冲。栅极驱动电路120在时序控制器30的控制下将扫描脉冲SCAN1和SCAN2提供至有效区AA中的扫描线GL。栅极驱动电路120和扫描线GL通过设置在它们之间的扫描走线GRL而电连接。来自栅极驱动电路120的扫描脉冲通过扫描走线GRL而被提供到扫描线GL。

[0086] 基准电压布线部113配备有REF走线RFR。REF走线RFR从电力发生器接收基准电压Vref。被施加不同信号(或电压)的多个驱动元件和多个电极被设置在基准电压布线部113与有效区AA之间的空间(以下称作“联接区”)LN中，其中有机和/或无机绝缘材料的绝缘层介于驱动元件与电极之间。例如，AP开关电路元件115、联接线LNL1和LNL2、以及扫描走线GRL可设置在联接区LN中。联接线LNL1和LNL2以及扫描走线GRL经过联接区LN。

[0087] 联接线LNL1和LNL2设置在边框区BZ中，并且将REF走线RFR连接至REF线RFL以将基准电压Vref从REF走线RFR输送至REF线RFL。也就是说，基准电压Vref通过与REF走线RFR和联接线LNL1和LNL2连接的信号输送路径而被提供到有效区AA中的REF线RFL。

[0088] 联接线LNL1和LNL2包含第一联接线LNL1和第二联接线LNL2。第一联接线LNL1从基准电压布线部113延伸经过联接区LN而电连接至REF线RFL。为此，第一联接线LNL1的一端经由接触孔RH1连接至基准电压布线部113的REF走线RFR，而第一联接线LNL1的另一端经由接触孔RH2连接至有效区AA中的REF线RFL。

[0089] 第二联接线LNL2电连接n条第一联接线LNL1 (n是大于或等于2的整数)。第二联接线LNL2从REF线RFL朝向有效区AA的较外部分延伸。也就是说，第二联接线LNL2和REF线RFL形成为单一体。因此REF线RFL经过有效区AA，并且朝向边框区BZ延伸。第二联接线LNL2的一端连接至REF线RFL。第二联接线LNL2的另一端经由接触孔RH3连接至第一联接线LNL1。因此，第一联接线LNL1可经由接触孔RH2连接至REF线RFL，并且经由接触孔RH3连接至从REF线RFL延伸的第二联接线LNL2。一条第一联接线LNL1可经由接触孔RH2连接至REF线RFL，并且同时经由接触孔RH3连接至第二联接线LNL2。

[0090] 第二联接线LNL2可通过将第一联接线LNL1互相连接来补偿由有效区AA中的REF线RFL之间的长度差导致的负载变化。本发明提供能避免亮度均匀性劣化的显示装置。

[0091] 边框区BZ可具有很多第二联接线LNL2以将多条第一联接线LNL1互相连接。第二联接线LNL2的数目越大，REF线RFL越容易是等电势的。可通过具有足够数目的第二联接线LNL2来均匀地将基准电压提供至REF线RFL。

[0092] 为了使REF线RFL是等电势的，本发明可进一步包含第一辅助联接线LNA1。与连接REF走线RFR和REF线RFL的第一联接线LNL1不同，第一辅助联接线LNA1连接REF走线RFR和第二联接线LNL2。可在边框区BZ中提供许多第一辅助联接线LNA1。第一辅助联接线LNA1的数目越大，REF线RFL越容易是等电势的。可通过具有足够数目的第一辅助联接线LNA1来均匀地将基准电压提供至REF线RFL。

[0093] 为使REF线RFL是等电势的，本发明可进一步包含第二辅助联接线LNA2。第二辅助联接线LNA2的一端连接至第二联接线LNL2或REF线RFL，并且第二辅助联接线LNA2的另一端连接至第二联接线LNL2或REF线RFL。在一个实例中，第二辅助联接线LNA2连接第二联接线LNL2和REF线RFL。在另一实例中，第二辅助联接线LNA2连接REF线RFL。也就是说，第二辅助联接线LNA2不是直接连接至REF走线RFR。第二辅助联接线LNA2不同于连接REF走线RFR和REF线RFL的第一联接线LNL1。第二辅助联接线LNA2不同于连接REF线RFL和第一联接线LNL1的第二联接线LNL2。可在边框区BZ中设置许多第二辅助联接线LNA2。第二辅助联接线LNA2的数目越大，REF线RFL越容易是等电势的。可通过具有足够数目的第二辅助联接线LNA2来将基准电压均匀地提供至REF线RFL。

[0094] 进一步参照图11，将利用堆叠结构描述REF走线RFR、联接线和REF线RFL之间的连接。

[0095] 进一步参照图11，多个绝缘层被设置在基板SUB上。例如，缓冲层BUF、栅极绝缘层GI、第一绝缘层IN1和第二绝缘层IN2可设置在基板SUB上。

[0096] 扫描走线GRL设置在栅极绝缘层GI与第一绝缘层IN1之间。扫描走线GRL将扫描脉冲输送至设置在栅极绝缘层GI与第一绝缘层IN1之间的扫描线GL。第一联接线LNL1和第二辅助联接线LNA2设置在第一绝缘层IN1与第二绝缘层IN2之间。

[0097] REF走线RFR、REF线RFL和第二联接线LNL2设置在第二绝缘层IN2上。REF走线RFR经由穿透第二绝缘层IN2的接触孔RH1而连接至第一联接线LNL1。REF线RFL经由穿透第二绝缘

层IN2的接触孔RH2而连接至第一联接线LNL1。REF线RFL经由穿透第二绝缘层IN2的接触孔RH2而连接至第二辅助联接线LNA2。使REF线RFL与第一联接线LNL1互相接触的接触孔RH2可被设置在与有效区AA相邻的有效区AA的较外部分上。然而,本发明不限于此。

[0098] 第二联接线LNL2与REF线RFL形成在同一层上,并且第二联接线LNL2直接连接至REF线RFL。第二联接线LNL2和REF线RFL形成为单一体。第二联接线LNL2经由穿透第二绝缘层IN2的接触孔RH3而连接至第一联接线LNL1。第二联接线LNL2经由穿透第二绝缘层IN2的接触孔RH3而连接至第二辅助联接线LNA2。

[0099] 在本发明的第二示例性实施方式中,第一联接线LNL1和第二联接线LNL2被设置在不同层上。也就是说,第二联接线LNL2被设置在第一联接线LNL1上方,并且其间有绝缘层。因此,在联接区LN中,第二联接线LNL2与扫描走线GRL在其之间有第一和第二绝缘层IN1和IN2的情况下互相交叉。

[0100] 与第一示例性实施方式相比,本发明的第二示例性实施方式通过在被施加不同信号的扫描走线GRL与第二联接线LNL2之间保持足够的距离G2,能够避免第二联接线LNL2与扫描走线GRL之间的短路。

[0101] 本发明通过具有第一联接线LNL1、第二联接线LNL2、第一辅助联接线LNA1和第二辅助联接线LNA2,可避免由REF线RFL的根据位置的长度差导致的负载变化。因此,本发明可通过避免亮度均匀性的劣化而提供显示质量和产品可靠性得到提高的显示装置。

[0102] <第三示例性实施方式>

[0103] 与第二示例性实施方式相比,本发明的第三示例性实施方式提供更有效地避免由被施加不同信号的扫描走线GRL与第二联接线LNL2之间的接近所导致的短路的显示装置。在描述第三示例性实施方式时,第二和第三示例性实施方式之间的重复内容将被省略。

[0104] 参照图12和14,下面将描述根据本发明第三示例性实施方式的显示装置。图12是图示根据本发明第三示例性实施方式的显示装置中的、图6的AR区的俯视平面图。图13是沿图12的线IV-IV' 截取的截面图。图14是沿图12的线V-V' 截取的截面图。

[0105] 参照图12,栅极驱动电路120可通过GIP技术形成在显示面板的基板SUB上。栅极驱动电路120产生扫描脉冲。栅极驱动电路120在时序控制器30的控制下将扫描脉冲SCAN1和SCAN2提供至有效区AA中的扫描线GL。栅极驱动电路120和扫描线GL通过设置在它们之间的扫描走线GRL而电连接。来自栅极驱动电路120的扫描脉冲通过扫描走线GRL而被提供到扫描线GL。

[0106] 扫描走线GRL从栅极驱动电路120的引入部GLI延伸,且连接至有效区AA中的扫描线GL。扫描走线GRL的一端连接至栅极驱动电路120的引入部GLI,而另一端连接至扫描线GL。从栅极驱动电路120产生扫描脉冲,并且扫描脉冲通过栅极驱动电路120的引入部GLI和扫描走线GRL被提供至扫描线GL。扫描走线GRL经过基准电压布线部113和联接区LN。

[0107] 进一步参照图13,本发明的第三示例性实施方式的特点在于,扫描走线GRL形成在与栅极驱动电路120的引入部GLI和扫描线GL不同的层上。扫描走线GRL形成在栅极驱动电路120的引入部GLI和扫描线GL下方,并且在扫描走线GRL与栅极驱动电路120的引入部GLI和扫描线GL之间有至少一个绝缘层。

[0108] 扫描走线GRL的一端经由穿透栅极绝缘层GI和缓冲层BUF的接触孔GH1而连接至栅极驱动电路120的引入部GLI。扫描走线GRL的另一端经由穿透栅极绝缘层GI和缓冲层BUF的

接触孔GH2而连接至扫描线GL。

[0109] 进一步参照图14,在本发明的第三示例性实施方式中,第一联接线LNL1和第二联接线LNL2被设置在不同层上。也就是说,第二联接线LNL2设置在第一联接线LNL1上方,并且其间有绝缘层。此外,在本发明的第三示例性实施方式中,扫描走线GRL、栅极驱动电路120的引入部GLI以及扫描线GL被设置在不同层上。也就是说,扫描走线GRL被设置在栅极驱动电路120的引入部GLI和扫描线GL下方,并且扫描走线GRL与栅极驱动电路120的引入部GLI和扫描线GL之间有绝缘层。因此,在联接区LN中,第二联接线LNL2与扫描走线GRL在其间有缓冲层BUF、栅极绝缘层GI、第一绝缘层IN1和第二绝缘层IN2的情况下互相交叉。

[0110] 与第二示例性实施方式相比,本发明的第三示例性实施方式通过在被施加不同信号的扫描走线GRL与第二联接线LNL2之间保持足够的距离G3,能够更有效地避免第二联接线LNL2与扫描走线GRL之间的短路。

[0111] 本发明通过使用新颖的信号输送路径,能够避免被施加不同信号的信号线之间的短路。

[0112] 此外,本发明通过增加或改变被施加电源电压的信号输送路径,能够补偿由扫描线的根据位置的长度差导致的负载变化。因此,本发明通过避免亮度均匀性的劣化而提供显示质量和产品可靠性得到提高的显示装置。

[0113] 虽然参照多个示例性实施方式描述了实施方式,但应理解本领域技术人员能设计出将落入本公开内容的权利要求的范围中的多个其他修改方式和实施方式。更特定而言,可在所附权利要求的范围内对部件部分和/或主题组合布置的排列做出许多修改和变化。除了对部件部分和/或排列的修改和变化外,对本领域技术人员来说替代使用也将是显而易见的。

[0114] 本发明的一个示例性方面将是一种显示装置,这种显示装置包含:

[0115] 基板,所述基板包含自由形式有效区和位于所述有效区外侧的边框区,所述有效区具有通过扫描线、数据线和电源线界定的像素,所述边框区具有被施加电源电压的电源走线和被施加扫描脉冲的扫描走线;和

[0116] 联接线,所述联接线被设置在所述边框区中,并且所述联接线将所述电源走线连接至所述电源线并将所述电源电压从所述电源走线输送至所述电源线,

[0117] 所述联接线包含:

[0118] 多条第一联接线;和

[0119] 将所述第一联接线互相连接的一或多条第二联接线,

[0120] 所述第一联接线每一条包含连接至所述电源走线的一端和连接至所述电源线的另一端。

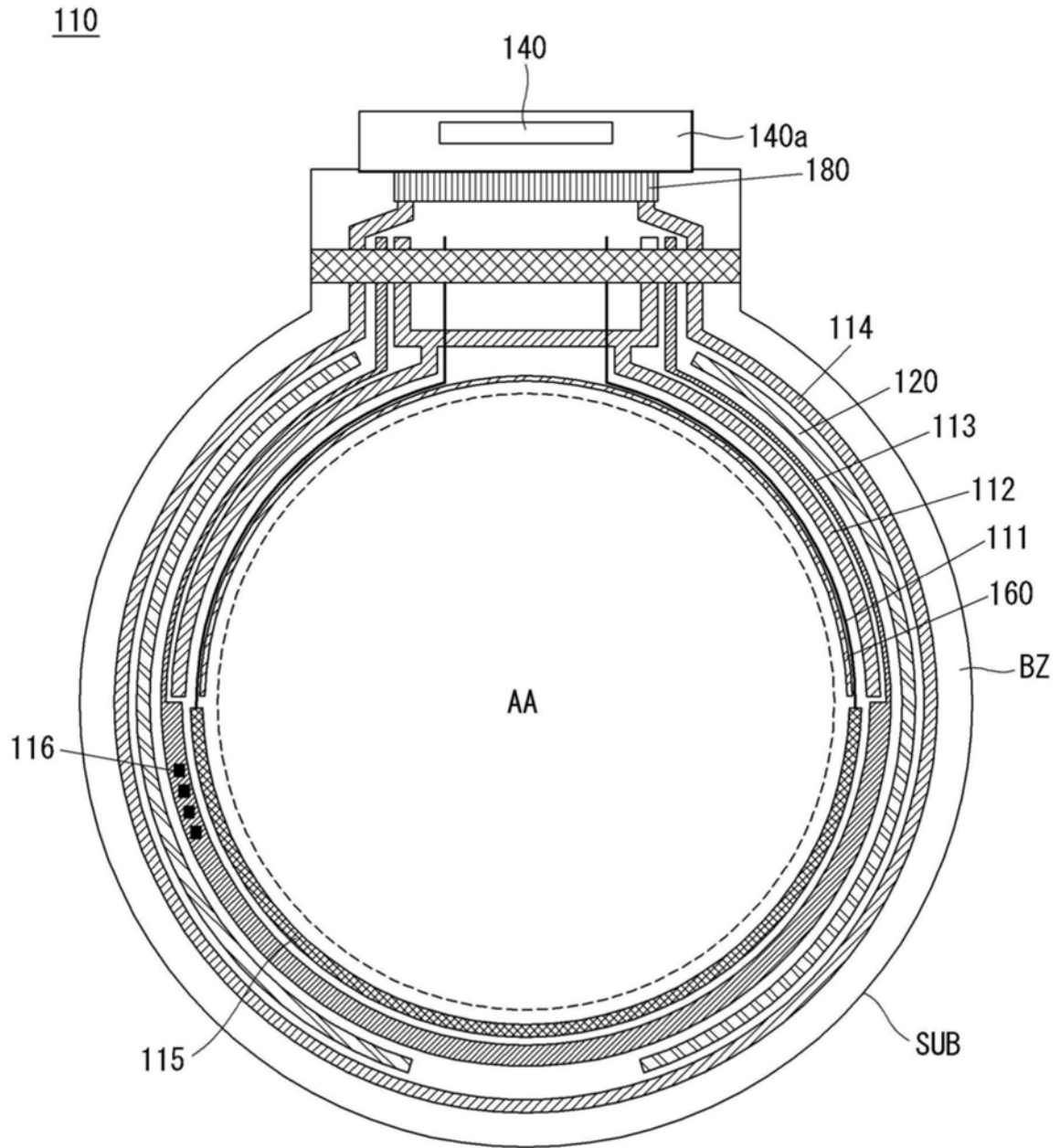


图2

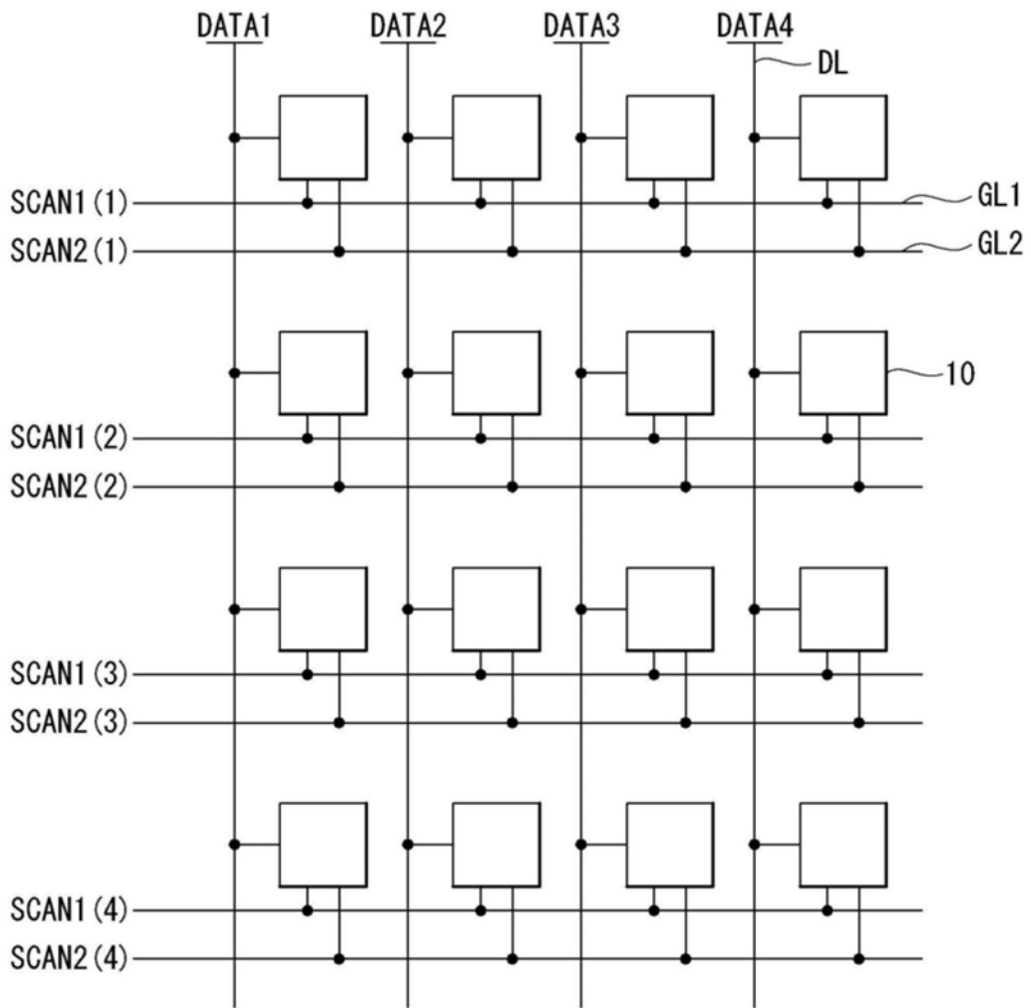


图3

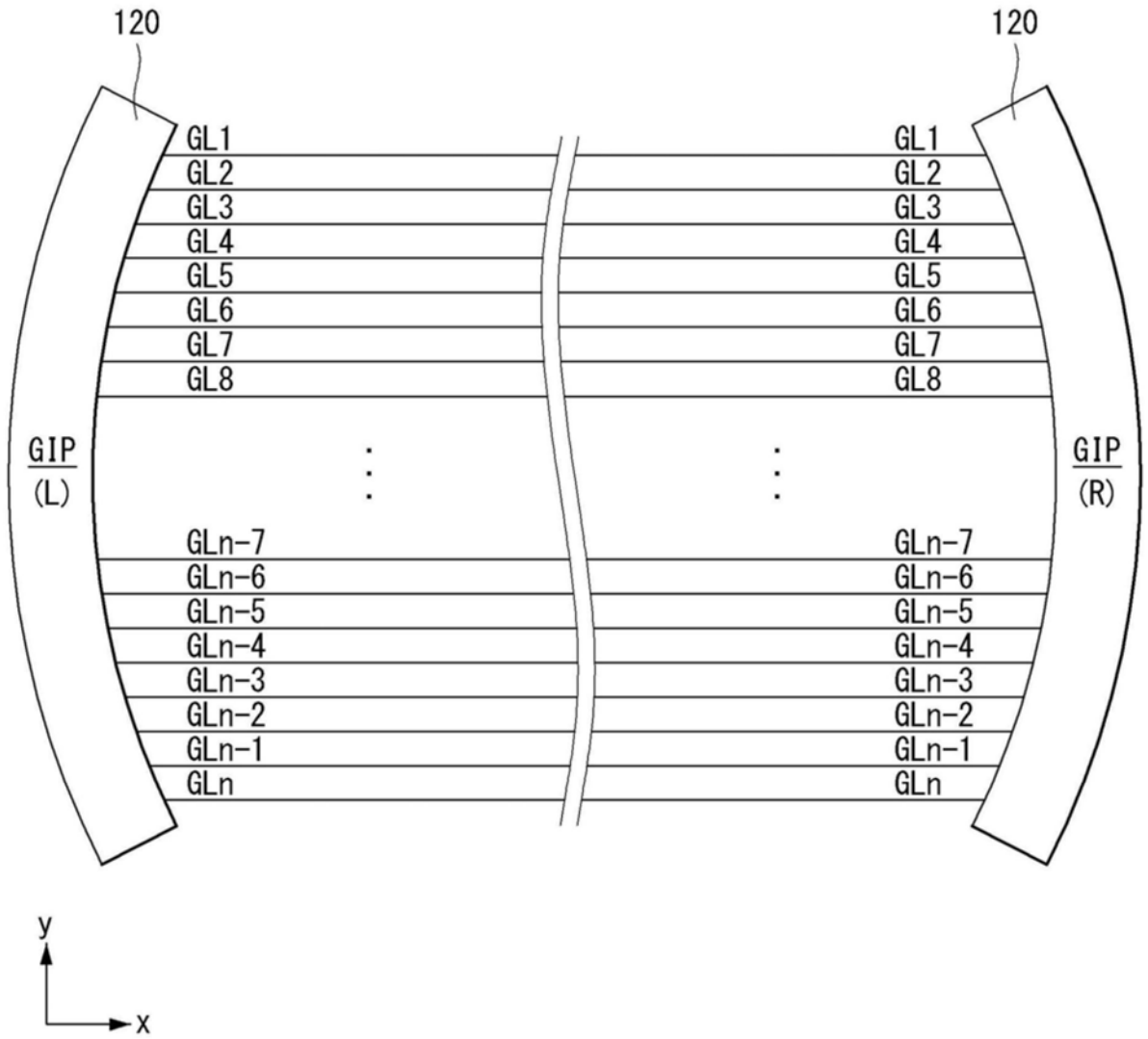


图4

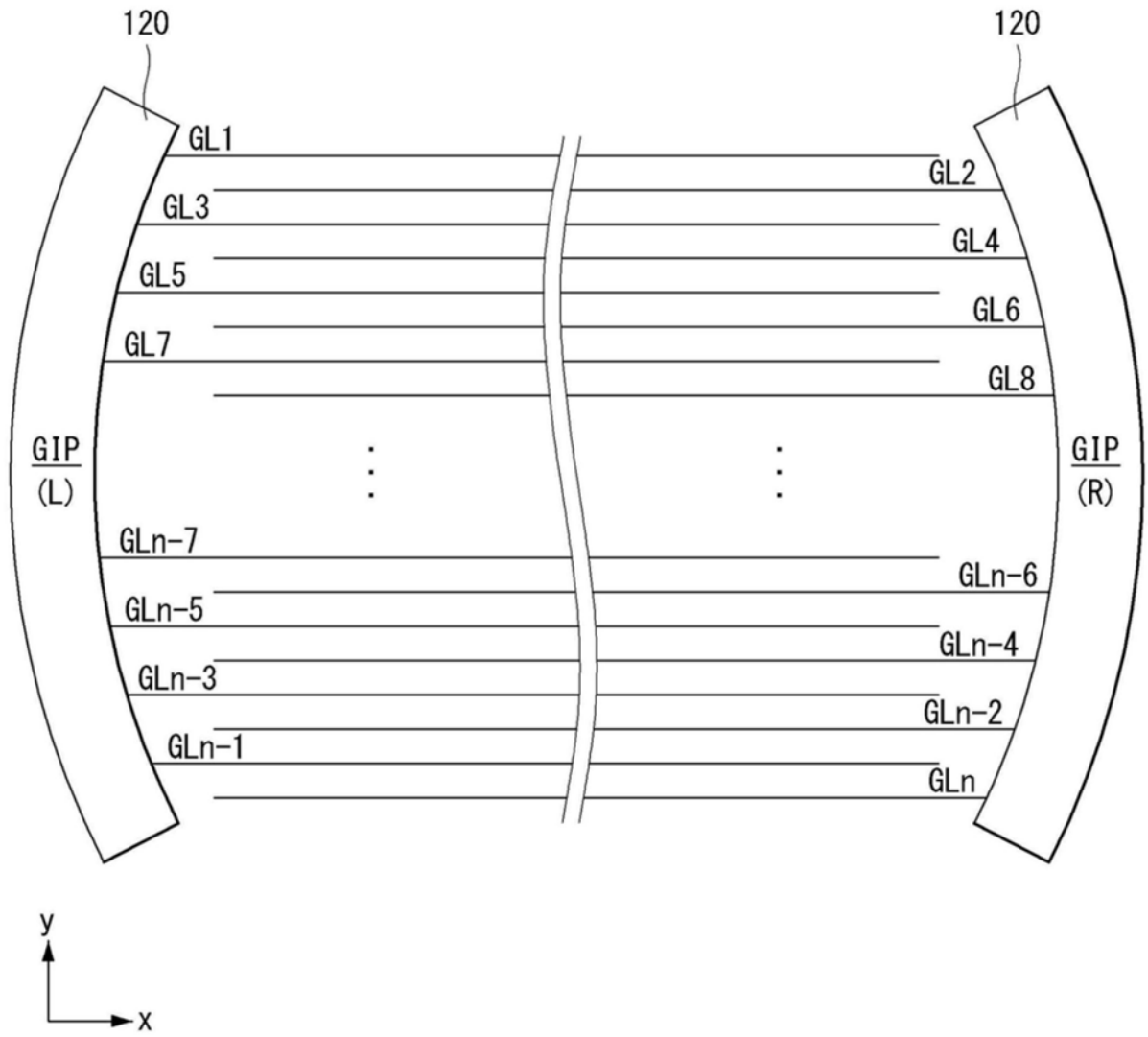


图5

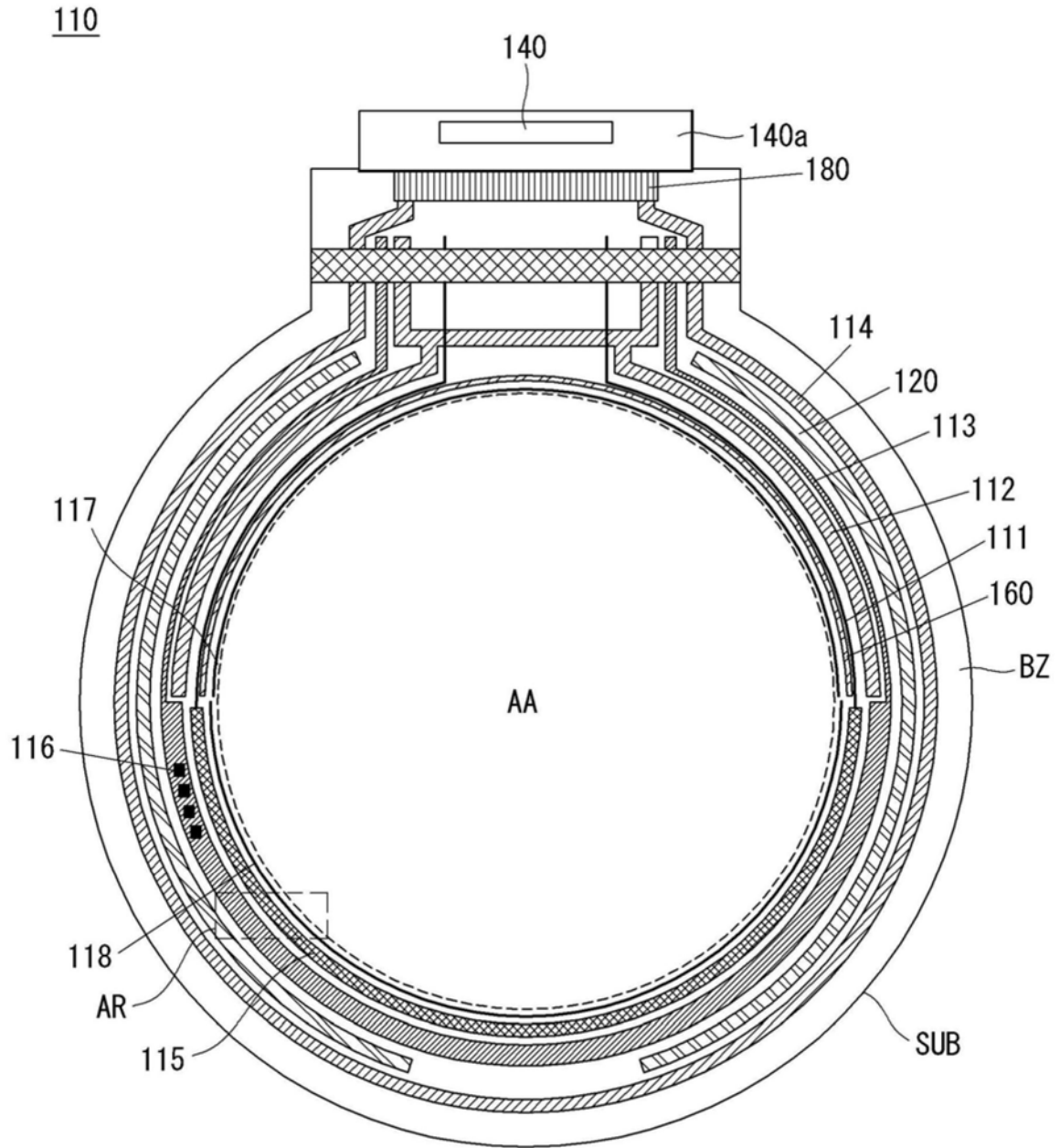


图6

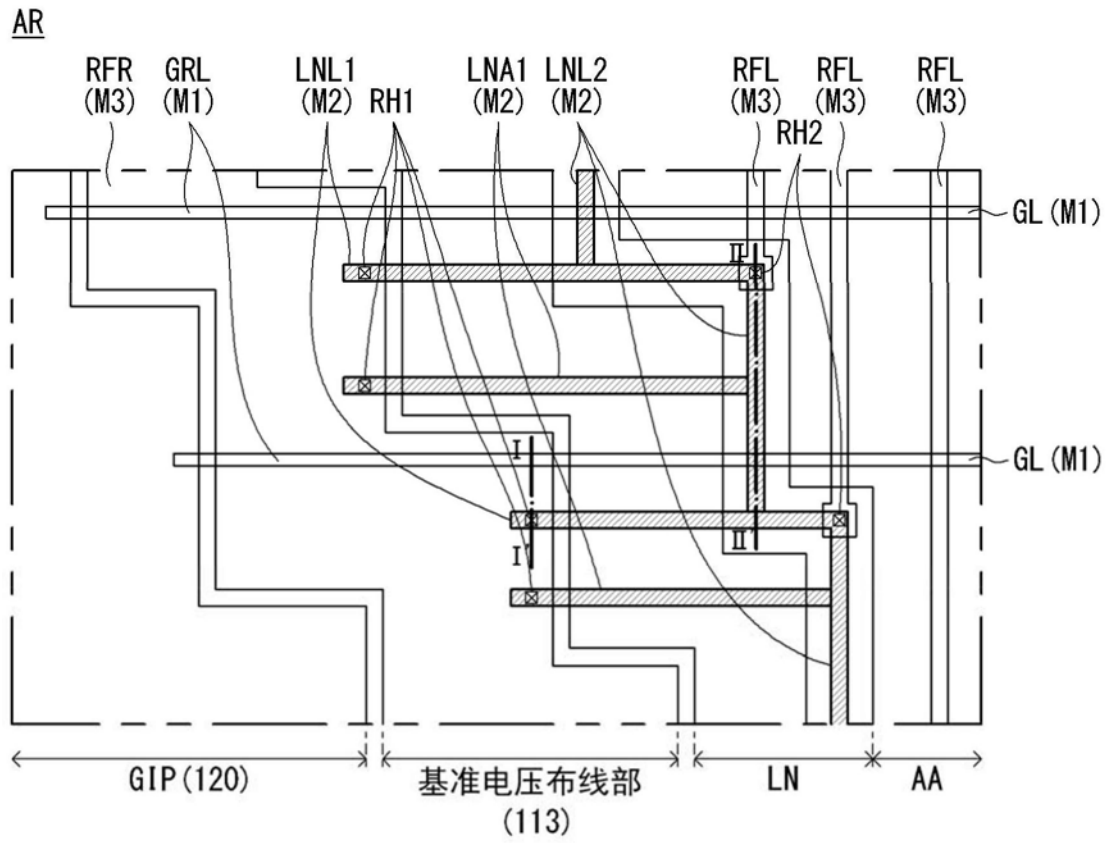


图7

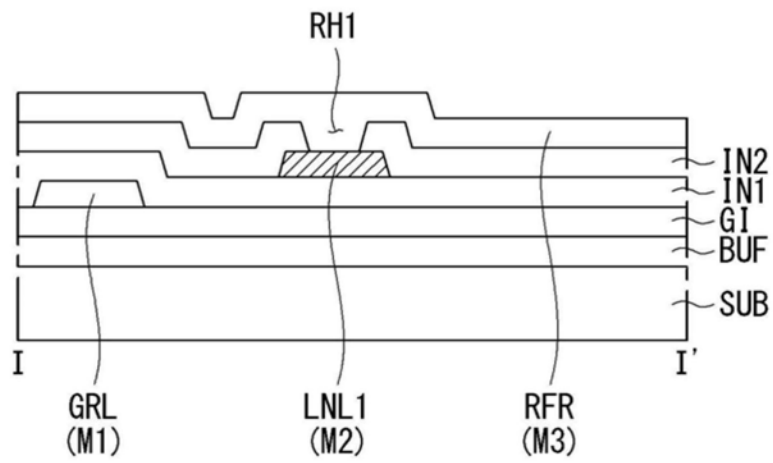


图8

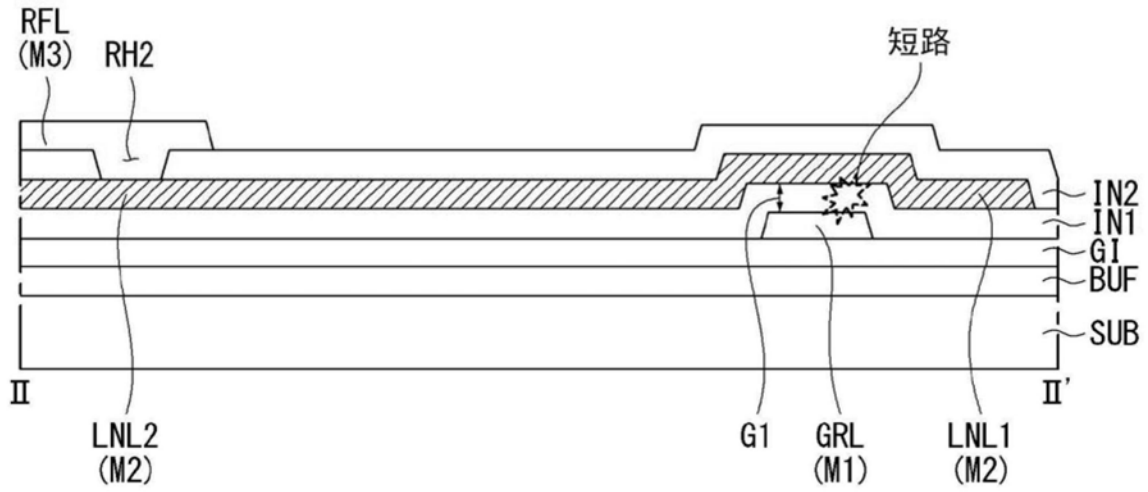


图9

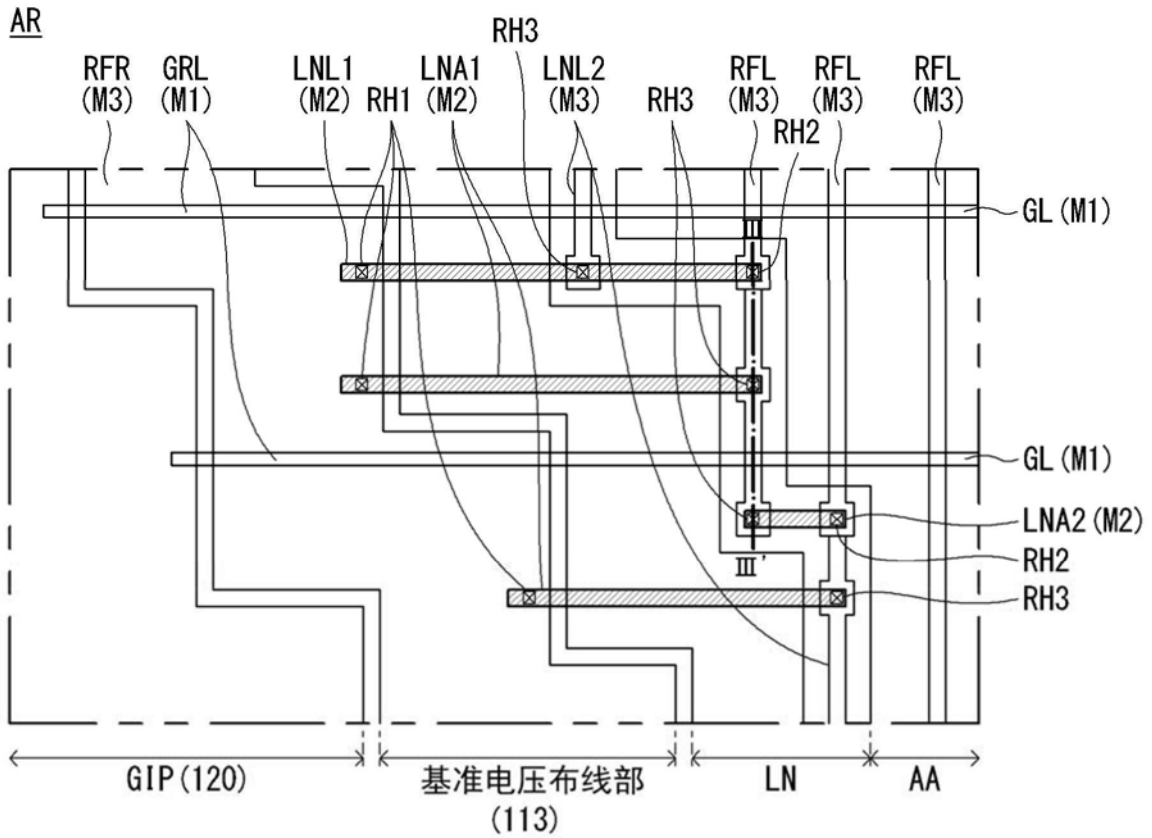


图10

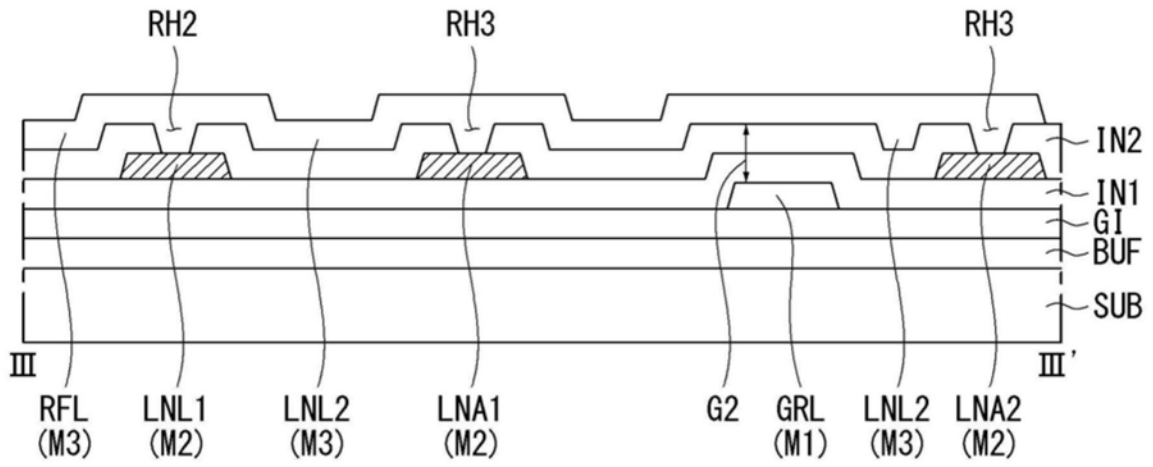


图11

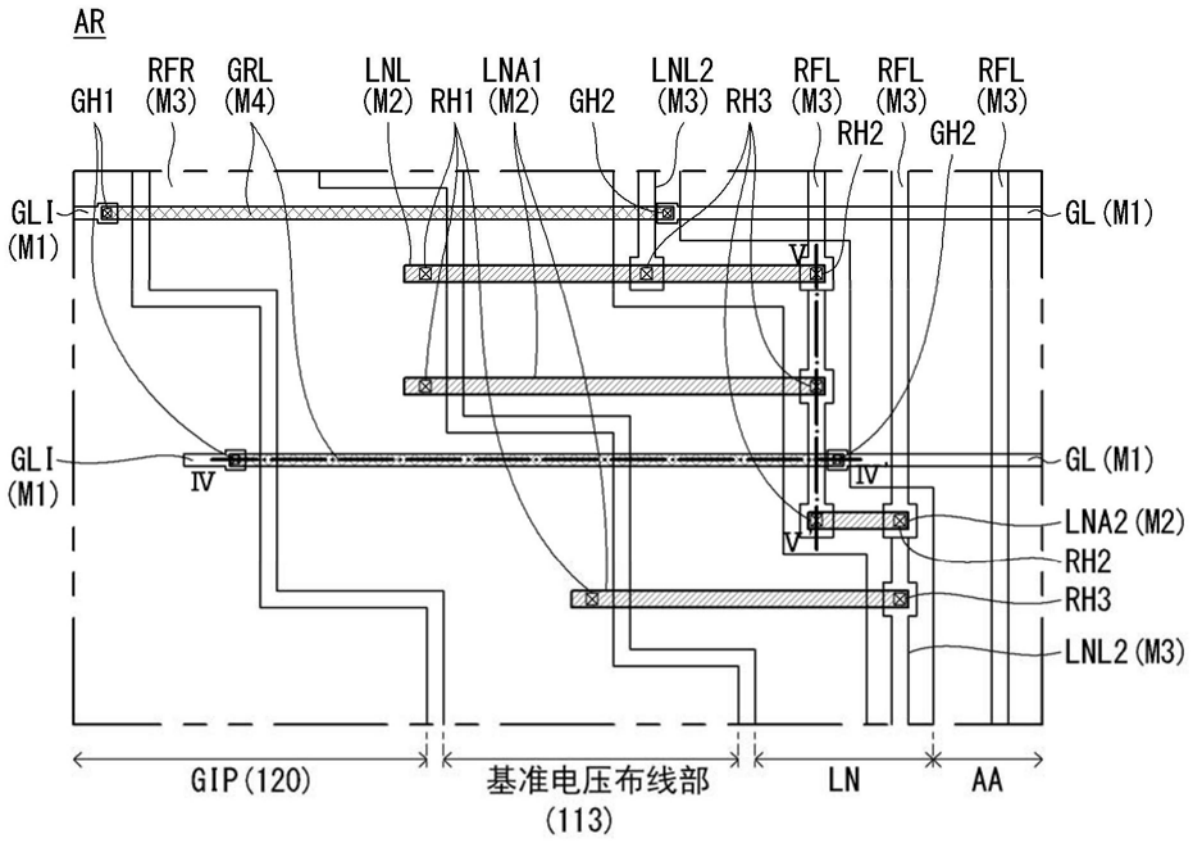


图12

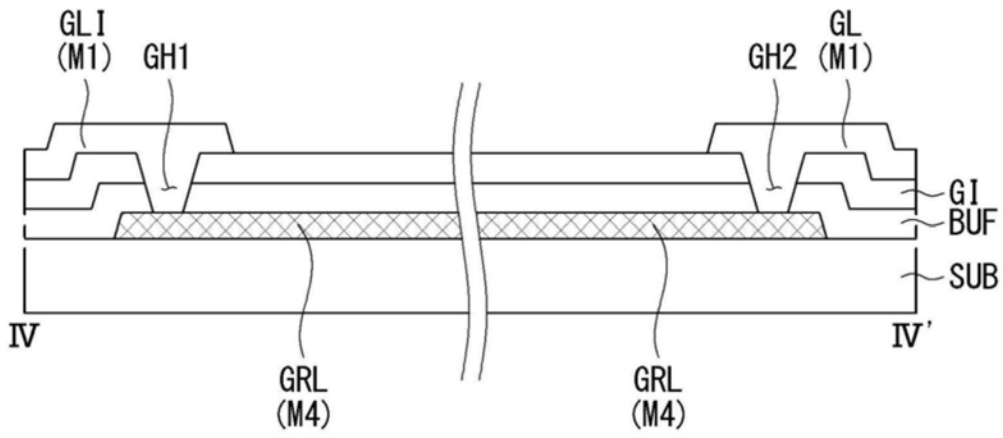


图13

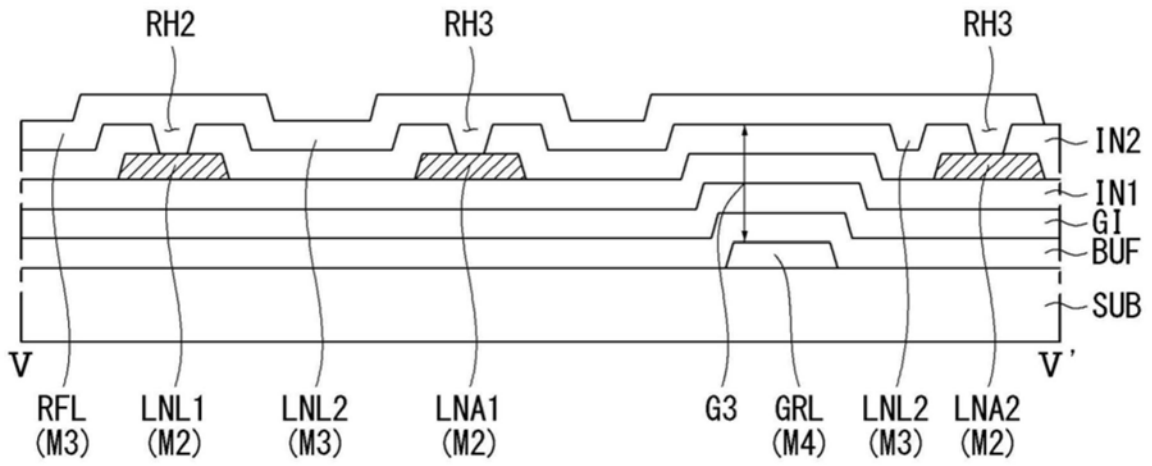


图14