

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5656466号
(P5656466)

(45) 発行日 平成27年1月21日(2015.1.21)

(24) 登録日 平成26年12月5日(2014.12.5)

(51) Int.Cl. F I
HO 1 H 37/76 (2006.01) HO 1 H 37/76 P
 HO 1 H 37/76 L

請求項の数 7 (全 13 頁)

(21) 出願番号	特願2010-135806 (P2010-135806)	(73) 特許権者	000108410
(22) 出願日	平成22年6月15日 (2010.6.15)		デクセリアルズ株式会社
(65) 公開番号	特開2012-3878 (P2012-3878A)		東京都品川区大崎一丁目11番2号 ゲートシティ大崎イーストタワー8階
(43) 公開日	平成24年1月5日 (2012.1.5)	(74) 代理人	100067736
審査請求日	平成25年5月2日 (2013.5.2)		弁理士 小池 晃
		(74) 代理人	100096677
			弁理士 伊賀 誠司
		(74) 代理人	100106781
			弁理士 藤井 稔也
		(74) 代理人	100113424
			弁理士 野口 信博
		(74) 代理人	100150898
			弁理士 祐成 篤哉

最終頁に続く

(54) 【発明の名称】 保護素子、及び、保護素子の製造方法

(57) 【特許請求の範囲】

【請求項1】

基板と、

上記基板上に複数形成された電極と、

上記電極間の電流経路に接続され、加熱により溶断されることで該電流経路を遮断する低融点金属体と、

通電すると上記低融点金属体を溶融する熱を発する抵抗体とを備え、

上記各電極は、上記基板上に積層された銀又は白金を含む第1の導電層と、該第1の導電層が積層された基板上の面方向に互いに離間した位置に積層された銀又は白金を含む第2の導電層とから形成され、

上記低融点金属体は、上記電極との濡れ性が上記基板よりも高く、上記第1の導電層と上記第2の導電層とが積層された基板上に積層され、上記抵抗体が発する熱、及び、該電極と該低融点金属体とからなる積層部が発する熱の少なくとも一方により溶融することで、上記電極間に積層された第1の導電層を浸食しながら、該基板に比べて濡れ性が高い該電極側に引き寄せられて溶断されることを特徴とする保護素子。

【請求項2】

上記第1の導電層の層厚に対する上記電極の層厚の比率は、2以上であることを特徴とする請求項1記載の保護素子。

【請求項3】

上記基板上に形成された電極間に位置し、上記低融点金属体が溶融することで浸食され

る第1の導電層には、該第1の導電層を互いに離間するスリットが1以上形成されていることを特徴とする請求項1記載の保護素子。

【請求項4】

上記低融点金属体は、非鉛系の半田であることを特徴とする請求項1記載の保護素子。

【請求項5】

通電すると低融点金属体を溶融する熱を発する抵抗体が設けられた基板に銀又は白金を含む第1の導電層を積層する第1の積層工程と、

上記第1の積層工程により第1の導電層が積層された上記基板上の面方向に互いに離間した位置に、銀又は白金を含む複数の第2の導電層を積層することで、複数の電極を形成する第2の積層工程と、

上記第2の積層工程により形成された電極との濡れ性が上記基板よりも高く、加熱により溶断されることで該電極間の電流経路を遮断する低融点金属体を、上記抵抗体が発する熱、及び、該電極と該低融点金属体とからなる積層部が発する熱の少なくとも一方により溶融して、該電極間に積層された上記第1の導電層を浸食しながら、該基板に比べて濡れ性が高い該電極側に引き寄せられて溶断されるように、上記第1の導電層と上記第2の導電層とが積層された基板上に積層する第3の積層工程とを有することを特徴とする保護素子の製造方法。

【請求項6】

上記第2の積層工程により形成された各電極上に絶縁膜を成膜する成膜工程を更に有し、

上記第3の積層工程は、上記低融点金属体を、上記各電極上に成膜された絶縁膜によって離隔された状態で、上記第1の導電層と上記第2の導電層とが積層された基板上に積層することを特徴とする請求項5記載の保護素子の製造方法。

【請求項7】

上記第3の積層工程では、ペースト状の上記低融点金属体を印刷処理することによって、上記第1の導電層と上記第2の導電層とが積層された基板上に積層することを特徴とする請求項5又は6記載の保護素子の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、電気回路を過電流状態及び過電圧状態から保護する保護素子と、この保護素子の製造方法に関する。

【背景技術】

【0002】

従来から、電気回路には、過電流状態及び過電圧状態の少なくとも一方から保護するための対策がなされている。

【0003】

例えば、特許文献1には、プリント基板の一部の配線に半田を形成して、半田の銅喰われ現象などのような、半田の浸食作用を利用した過電流時の配線パターン溶断について記載されている。また、特許文献1には、溶断時間を短縮する上で溶断部のパターン幅を細くし、電流が流れる方向にスリットを入れることについて記載されている。

【先行技術文献】

【特許文献】

【0004】

【特許文献1】特開平09-223854号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

上述した特許文献1に記載された保護機能は、あくまで過電流保護のヒューズ機能であるため、例えば、バッテリー用二次保護回路で求められているような、バッテリーの電圧異常

10

20

30

40

50

を検知する電圧検知用のICからの異常信号に応じて電流経路を素早く且つ確実に遮断するような機能には対応できない。

【0006】

また、保護素子では、代替材料による鉛フリー化の観点などから、鉛を主材料とする半田箔に比べて融点が低い金属を主材料とした半田ペーストを用いても、プリント基板へのリフロー実装が可能であることが望まれている。

【0007】

そこで、本発明は、このような実情に鑑みて提案されたものであり、低融点金属体からなる半田を、過電圧などの異常に応じて通電することで抵抗体が発する熱や過電流による自己発熱のみによって溶融させ、溶融させた半田の浸食現象を利用して、電流経路を素早く且つ確実に遮断することが可能な保護素子、及び、保護素子の製造方法を提供することを目的とする。

【課題を解決するための手段】

【0008】

上述した課題を解決するための手段として、本発明に係る保護回路は、基板と、基板上に複数形成された電極と、電極間の電流経路に接続され、加熱により溶断されることで電流経路を遮断する低融点金属体と、通電すると低融点金属体を溶融する熱を発する抵抗体とを備え、各電極は、基板上に積層された銀又は白金を含む第1の導電層と、第1の導電層が積層された基板上の面方向に互いに離間した位置に積層された銀又は白金を含む第2の導電層とから形成され、低融点金属体は、電極との濡れ性が基板よりも高く、第1の導電層と第2の導電層とが積層された基板上に積層され、抵抗体が発する熱、及び、電極と低融点金属体とからなる積層部が発する熱との少なくとも一方により溶断することで、電極間に積層された第1の導電層を浸食しながら、基板に比べて濡れ性が高い電極側に引き寄せられて溶断されることを特徴とする。

【0009】

また、本発明に係る保護回路の製造方法は、通電すると低融点金属体を溶融する熱を発する抵抗体が設けられた基板に銀又は白金を含む第1の導電層を積層する第1の積層工程と、第1の積層工程により第1の導電層が積層された基板上の面方向に互いに離間した位置に、銀又は白金を含む複数の第2の導電層を積層することで、複数の電極を形成する第2の積層工程と、第2の積層工程により形成された電極との濡れ性が基板よりも高く、加熱により溶断されることで電極間の電流経路を遮断する低融点金属体を、抵抗体が発する熱、及び、電極と低融点金属体とからなる積層部が発する熱の少なくとも一方により溶融して、電極間に積層された第1の導電層を浸食しながら、基板に比べて濡れ性が高い電極側に引き寄せられて溶断されるように、第1の導電層と第2の導電層とが積層された基板上に積層する第3の積層工程とを有することを特徴とする。

【発明の効果】

【0010】

本発明は、低融点金属体が、電極間において第1の導電層の上に積層されているので、抵抗体が発する熱や過電流による自己発熱以外では、第1の導電層による浸食作用を起こすことなく、電流経路を溶断させないようにすることができる。また、本発明は、基板に対して層厚差を設けた積層構造によって電極を形成しているので、低融点金属体が、溶融したときに第2の導電層のみを浸食しながら、表面張力により基板に比べて濡れ性が高い電極側に引き寄せることができる。

【0011】

したがって、本発明は、低融点金属体からなる半田を、過電圧などの異常に応じて通電することで抵抗体が発する熱や過電流による自己発熱のみによって溶融させ、溶融させた半田の浸食現象を利用して、電流経路を素早く且つ確実に遮断することができる。

【図面の簡単な説明】

【0012】

【図1】本発明が適用されたバッテリーパックの全体構成を示す図である。

【図 2】本発明が適用された保護回路の回路構成を示す図である。

【図 3】(A) 及び (B) は、ともに本発明が適用された保護素子 100 の製造方法について説明するための図である。

【図 4】図 3 (A) の積層体を上部から見た平面図である。

【図 5】図 3 (B) の積層体を上部から見た平面図である。

【図 6】保護素子の半田ペースト 116 によって電流経路が溶断された状態について説明するための断面図である。

【図 7】保護素子の半田ペースト 116 によって電流経路が溶断された状態について説明するための平面図である。

【図 8】本発明が適用された変形例に係る保護素子の積層構造について説明するための図である。

10

【図 9】本発明が適用された変形例に係る保護素子の積層構造について説明するための図である。

【図 10】図 8 の積層体を上部から見た平面図である。

【図 11】図 9 の積層体を上部から見た平面図である。

【図 12】変形例に係る保護素子の半田ペースト 116 によって電流経路が溶断された状態について説明するための断面図である。

【図 13】変形例に係る保護素子の半田ペースト 116 によって電流経路が溶断された状態について説明するための平面図である。

【図 14】(A) は試験基板の断面構造を示す図であり、(B) は試験基板を上部から見た平面図である。

20

【発明を実施するための形態】

【0013】

以下、本発明を実施するための形態について、図面を参照しながら詳細に説明する。なお、本発明は、以下の実施形態のみに限定されるものではなく、本発明の要旨を逸脱しない範囲内において種々の変更が可能であることは勿論である。

【0014】

<全体構成>

本発明が適用された保護素子は、電気回路を過電流状態及び過電圧状態の少なくとも一方から保護する保護素子であって、例えば、図 1 に示すような合計 4 個の充放電可能なバッテリーセル 11 ~ 14 からなるバッテリー 10 を有するバッテリーパック 1 に組み込まれて使用される。

30

【0015】

すなわち、バッテリーパック 1 は、バッテリー 10 と、バッテリー 10 の充放電を制御する充放電制御回路 20 と、バッテリー 10 と充放電制御回路 20 とを保護する保護素子 100 と、各バッテリーセル 11 ~ 14 の電圧を検出する検出回路 40 と、検出回路 40 の検出結果に応じて保護素子 100 の動作を制御する電流制御素子 50 とを備える。

【0016】

バッテリー 10 は、上述したように、例えばリチウムイオン電池のような過充電及び過放電状態とならないような制御を要するバッテリーセル 11 ~ 14 が直列接続されたものであって、バッテリーパック 1 の正極端子 1a、負極端子 1b を介して、着脱可能に充電装置 2 に接続され、充電装置 2 からの充電電圧が印加される。

40

【0017】

充放電制御回路 20 は、バッテリー 10 から充電装置 2 に流れる電流経路に直列接続された 2 つの電流制御素子 21、22 と、これらの電流制御素子 21、22 の動作を制御する制御部 23 とを備える。電流制御素子 21、22 は、例えば電界効果トランジスタ (以下、FET と呼ぶ。) により構成され、制御部 23 により制御されるゲート電圧によって、バッテリー 10 の電流経路の導通と遮断とを制御する。制御部 23 は、充電装置 2 から電力供給を受けて動作し、検出回路 40 による検出結果に応じて、バッテリー 10 が過放電又は過充電であるとき、電流経路を遮断するように、電流制御素子 21、22 の動作を制御す

50

る。

【0018】

保護素子100は、バッテリー10と充放電制御回路20との間の充放電電流経路上に接続され、その動作が電流制御素子50によって制御される。

【0019】

検出回路40は、各バッテリーセル11～14と接続され、各バッテリーセル11～14の電圧値を検出して、各電圧値を充放電制御回路20の制御部23に供給する。また、検出回路40は、いずれか1つのバッテリーセル11～14が過充電電圧又は過放電電圧になったときに電流制御素子50を制御する制御信号を出力する。

【0020】

電流制御素子50は、検出回路40から出力される検出信号によって、バッテリーセル11～14の電圧値が所定の範囲外となったとき、具体的には過放電又は過充電状態になったとき、保護素子100を動作させて、バッテリー10の充放電電流経路を遮断するように制御する。

【0021】

以上のような構成からなるバッテリーパック1において、以下では、保護素子100の構成について具体的に説明する。

【0022】

<保護回路の構成>

本発明が適用された保護素子100は、上述したバッテリーパック1内の電気回路を過電流状態及び過電圧状態から保護するため、図2に示すような回路構成となっている。

【0023】

すなわち、保護素子100は、図2に示すように、加熱により溶断される低融点金属体からなるヒューズ101、102と、通電するとヒューズ101、102を溶融する熱を発生する抵抗体103とを備える。

【0024】

ヒューズ101、102は、例えば、物理的に1つの低融点金属体を回路構成上で分離して、接続点P1を介して直列接続されるようにした素子であって、バッテリー10と充放電制御回路20との間の充放電電流経路上に直列接続される。例えば、ヒューズ101は、ヒューズ102と接続されていない接続点A1を介してバッテリー10と接続され、ヒューズ102は、ヒューズ101と接続されていない接続点A2を介して充放電制御回路20と接続される。

【0025】

抵抗体103は、一方の端部が接続点P1を介して、ヒューズ101、102と接続され、もう一方の端部が接続点P2を介して電流制御素子50と接続されている。

【0026】

以上のような回路構成からなる保護素子100は、電流制御素子50の動作によって、抵抗体103が通電するとヒューズ101、102を溶融する熱を発生し、ヒューズ101、102が溶断することで、バッテリーパック1内の電気回路を保護する。

【0027】

保護素子100は、低融点金属体からなる半田を用いてヒューズ101、102として機能させ、半田の浸食現象を利用して、電流経路を素早く且つ確実に遮断するため、具体的には、次に示すような製造工程により製造されるものである。

【0028】

本発明が適用された保護素子100の製造方法について、図3を参照して説明する。

【0029】

保護素子100は、図3(A)に示すような、セラミック基板111a上にガラス層111bを介して抵抗体103が形成され、更にその上にガラス層111cを介して第1の導電層112が積層されたものである。なお、本発明が適用された保護素子では、上述した積層構造に限定されず、ガラス以外の絶縁部材による積層構造を用いたり、また、セラ

10

20

30

40

50

ミック基板 1 1 1 a の表面に抵抗体 1 0 3 を直接積層して、ガラス層 1 1 1 b を形成しない構造を用いるようにしてもよい。セラミック基板 1 1 a としては、たとえば、アルミナ基板、ガラスセラミックス基板等が用いられる。

【 0 0 3 0 】

まず、第 1 の積層工程において、基板 1 1 1 には、A g 又は P t などの良導体が、印刷処理などにより膜厚 d 1 の第 1 の導電層 1 1 2 が積層される。

【 0 0 3 1 】

次に、第 2 の積層工程において、第 1 の導電層 1 1 2 が形成された基板 1 1 1 上には、この基板 1 1 1 上の面方向に互いに離間した複数の位置に、A g 又は P t などの良導体が印刷処理などにより膜厚 d 2 の第 2 の導電層 1 1 3 がそれぞれ積層されることで、複数の電極 1 1 4 a、1 1 4 b、1 1 4 c が形成される。ここで、電極 1 1 4 a は、上述した図 2 に示す回路構成中の接続点 A 1 に相当する部位であり、電極 1 1 4 b は、上述した図 2 に示す回路構成中の接続点 P 1 に相当する部位であり、電極 1 1 4 c は、上述した図 2 に示す回路構成中の接続点 A 2 に相当する部位である。便宜上、以下では電極 1 1 4 a、1 1 4 b、1 1 4 c を総称した場合、電極 1 1 4 と呼ぶものとする。

10

【 0 0 3 2 】

なお、第 1 の導電層 1 1 2 及び第 2 の導電層 1 1 3 は、ともに A g 又は P t などの良導体が用いられるが、後述するように半田による第 1 の導電層 1 1 2 の浸食作用を相対的に高めるため、第 2 の導電層 1 1 3 に対して第 1 の導電層 1 1 2 の材料を半田による浸食作用を起こしやすい物性に調整することが好ましい。

20

【 0 0 3 3 】

次に、第 3 の積層工程において、電極 1 1 4 が形成された基板 1 1 1 上には、低融点金属体として、例えば S n A g 系などの非鉛系の半田ペースト 1 1 6 を印刷処理することによって、図 3 (B) に示すように、第 1 の導電層 1 1 2 と第 2 の導電層 1 1 3 と接するようにして積層する。この工程により、電極 1 1 4 a、1 1 4 b 間を橋渡しするように積層された半田ペースト 1 1 6 はヒューズ 1 0 1 として機能し、電極 1 1 4 b、1 1 4 c 間を橋渡しするように積層された半田ペースト 1 1 6 はヒューズ 1 0 2 として機能する。

【 0 0 3 4 】

なお、第 3 の積層工程において積層される金属材料は、当該金属材料が溶融したときの濡れ性が、基板 1 1 1 に比べて電極 1 1 4 の方が高い特性を有していればよく、S n A g 系の金属材料に限定されない。

30

【 0 0 3 5 】

また、均一な層厚で半田ペースト 1 1 6 が容易に積層する観点から、第 3 の積層工程を行う前に、第 2 の積層工程により形成された各電極 1 1 4 上に絶縁膜 1 1 7 を成膜する成膜工程を行うことが好ましい。このようにして各電極 1 1 4 上に絶縁膜 1 1 7 を成膜することで、保護素子 1 0 0 の製造方法においては、図 3 (A) の積層体を上部から見た図 4 の平面図で示される絶縁膜 1 1 7 で仕切られた各配置位置 1 1 6 a、1 1 6 b に、印刷処理後凝固するまでの間の液状の半田ペースト 1 1 6 を保持することができ、結果として均一な層厚となるように半田ペースト 1 1 6 を積層することができる。

【 0 0 3 6 】

なお、図 4 に示すように、電極 1 1 4 b は、接続点 P 1 に相当する電極 1 1 8 a と接続されている。また、基板 1 1 1 内部に配置された抵抗体 1 0 3 は、導電体 1 0 3 a を介して電極 1 1 8 a と接続され、導電体 1 0 3 b を介して電極 1 1 8 b と接続されている。

40

【 0 0 3 7 】

保護素子 1 0 0 は、さらに図 5 に示すように、半田ペースト 1 1 6 の積層された部位に、半田ペースト 1 1 6 が溶融したときに流動性を活性化させるフラックス 1 1 9 が積層され、さらに当該保護素子 1 0 0 全体を保護するキャップ 1 2 0 が設けられる。

【 0 0 3 8 】

以上のような構成からなる保護素子 1 0 0 は、半田ペースト 1 1 6 が、抵抗体 1 0 3 が発する熱と、電極 1 1 4 と半田ペースト 1 1 6 とからなり、例えば図 5 に示すような部位

50

に当たる積層部 1 2 1 が発する熱との少なくとも一方により溶融し始める。そして、保護素子 1 0 0 は、図 6 及び図 7 に示すように、溶融した半田ペースト 1 1 6 が、電極 1 1 4 間に積層された第 1 の導電層 1 1 2 を浸食しながら、表面張力によって基板 1 1 1 よりも濡れ性が高い電極 1 1 4 側に引き寄せられる。

【 0 0 3 9 】

このようにして、保護素子 1 0 0 は、図 6 に示すように、半田ペースト 1 1 6 と第 1 の導電層 1 1 2 とからなる溶融残り 1 3 1 が存在するが微量であるため、電極 1 1 4 間が溶断されることとなる。すなわち、保護素子 1 0 0 では、第 2 の導電層 1 1 3 が積層されていない電極 1 1 4 間に位置する第 1 の導電層 1 1 2 が、溶断部 1 3 2 として機能し、電極 1 1 4 が形成された第 2 の導電層 1 1 3 が、浸食された半田を引き寄せる半田溜まり部 1 3 3 として機能する。

10

【 0 0 4 0 】

このようにして、保護素子 1 0 0 は、第 1 の導電層 1 1 2 と第 2 の導電層 1 1 3 とを用いて、基板 1 1 1 に対して層厚差を設けた積層構造によって電極 1 1 4 を形成しているので、半田ペースト 1 1 6 が、第 1 の導電層 1 1 2 のみを浸食させながら電極 1 1 4 側に引き寄せられるようにすることができる。

【 0 0 4 1 】

また、保護素子 1 0 0 では、半田ペースト 1 1 6 が、電極 1 1 4 間において第 1 の導電層 1 1 2 の上に積層されているので、例えば保護素子 1 0 0 がバッテリー 1 内の回路基板上にリフロー実装されるときに加えられる熱によって溶断することを防止することができる。すなわち、保護素子 1 0 0 では、抵抗体 1 0 3 が発する熱や過電流による自己発熱以外では、第 1 の導電層 1 1 2 による浸食作用を起こすことなく、電流経路を遮断させないようにすることができる。

20

【 0 0 4 2 】

したがって、本発明が適用された保護素子 1 0 0 では、低融点金属体からなる半田ペースト 1 1 6 を、過電圧などの異常に応じて通電することで抵抗体 1 0 3 が発する熱や過電流による自己発熱のみによって溶融させ、溶融させた半田の浸食現象を利用して、電流経路を素早く且つ確実に遮断することができる。

【 0 0 4 3 】

また、本発明が適用された保護素子では、特に非鉛系のペースト状の半田を用いることで、半田素材の選択肢を広げつつ、印刷処理によって容易に上述した第 3 の積層処理を行うことができる点で好ましい。なお、本発明が適用された保護素子では、上記のような非鉛系のペースト状に限定されず、半田の材料として、Pb を含んだものや、ペースト状でなく例えば半田箔などを用いてよい。

30

【 0 0 4 4 】

本発明が適用された保護素子の変形例として、保護素子 1 0 0 は、図 8 及び図 9 に示すように、基板 1 1 1 上における電極 1 1 4 間に位置し、半田ペースト 1 1 6 が溶融することで浸食される第 1 の導電層 1 1 2 に、この第 1 の導電層 1 1 2 を互いに離間するスリット 1 1 2 a が 1 以上形成されていることが、電流経路を素早く且つ確実に遮断する観点から好ましい。

40

【 0 0 4 5 】

すなわち、変形例に係る保護素子 1 0 0 は、図 8 に示すように、基板 1 1 1 上における電極 1 1 4 間の第 1 の導電層 1 1 2 を互いに離間するスリット 1 1 2 a を形成し、さらに、図 9 に示すように、第 1 の導電層 1 1 2 と第 2 の導電層 1 1 3 との両方に接するようにして、半田ペースト 1 1 6 を積層したものである。

【 0 0 4 6 】

ここで、変形例に係る保護素子 1 0 0 の製造工程において、各電極 1 1 4 上に絶縁膜 1 1 7 を成膜することで、図 9 の積層体を上部から見た図 1 0 の平面図で示される絶縁膜 1 1 7 で仕切られた各配置位置 1 1 6 a、1 1 6 b に、均一な層厚となるように半田ペースト 1 1 6 を積層することができる。

50

【 0 0 4 7 】

さらに図 1 1 に示すように、変形例に係る保護素子 1 0 0 は、半田ペースト 1 1 6 の積層された部位に、半田ペースト 1 1 6 が溶融したときに流動性を活性化させるフラックス 1 1 9 が積層され、さらに当該保護素子 1 0 0 全体を保護するキャップ 1 2 0 が設けられる。

【 0 0 4 8 】

以上のようにして製造される変形例に係る保護素子 1 0 0 では、図 1 2 の断面図に示すように、半田ペースト 1 1 6 の溶融時において、半田ペースト 1 1 6 がスリット 1 1 2 a に入り込むことで、より効率よく第 1 の導電層 1 1 2 が浸食されるので、図 1 3 の平面図に示すように、半田ペースト 1 1 6 と第 1 の導電層 1 1 2 とからなる溶融残り 1 3 1 が殆ど生じないようにすることができる。すなわち、変形例に係る保護素子 1 0 0 では、電極 1 1 4 間のリーク電流をより小さくすることができ、電流経路を素早く且つ確実に遮断することができる。

10

【 0 0 4 9 】

また、本発明が適用された保護素子 1 0 0 では、第 1 の導電層 1 1 2 と第 2 の導電層 1 1 3 とを用いて、基板 1 1 1 に対して層厚差を設けた導電層によって電極 1 1 4 を形成しているが、特に、第 1 の導電層 1 1 2 の膜厚に対する電極 1 1 4 の膜厚の比率は、2 以上であることが、下記の試験から得られる導電層の層厚に応じた半田による浸食特性から好ましい。

【 0 0 5 0 】

導電層の層厚に応じた半田による浸食特性については、図 1 4 に示すような試験基板 2 0 0 を用いた試験により評価した。ここで、図 1 4 (A) は、試験基板 2 0 0 の断面構造を示す図であり、図 1 4 (B) は、試験基板 2 0 0 を上部から見た平面図である。試験基板 2 0 0 は、抵抗体 2 0 1 が内部に設けられた基板 2 0 2 上に、層厚 d で規定される導電層 2 0 3 と、半田 2 0 4 とが順に積層されたものである。ここで、本試験では、導電層 2 0 3 の材料として、銀系厚膜焼成材料を用いた。また、この銀系厚膜焼成材料が抵抗体 2 0 1 により加熱される面積を、図 1 4 (B) に示すように $2.5 [\text{mm}] \times 0.8 [\text{mm}]$ とした。さらに、この導電層 2 0 3 は、その表面温度が、抵抗体 2 0 1 によって約 650 に加熱されることとした。また、導電層 2 0 3 の表面には、膜厚が約 0.1mm であって、融点が約 300 の鉛系の半田 2 0 4 を積層した。

20

30

【 0 0 5 1 】

なお、本試験条件では、比較的、 SnAg 系の材料に比べて融点が高い鉛系の半田 2 0 4 を用いたが、 SnAg 系のような非鉛系の半田では、比較的融点が高いため、より半田による浸食作用が起きやすい傾向がある点で好ましい。

【 0 0 5 2 】

以上の試験条件の下、導電層 2 0 3 の層厚 d を $7 [\mu\text{m}]$ 、 $14 [\mu\text{m}]$ 、 $[22 \mu\text{m}]$ の 3 種類を用いて加熱処理を施したときに、半田 2 0 4 により浸食される面積は、それぞれ下記の表 1 のようになった。

【 0 0 5 3 】

【表 1】

膜厚	浸食面積
$7 [\mu\text{m}]$	$1.12 \times 0.22 [\text{mm}]$
$14 [\mu\text{m}]$	$\phi 0.12 [\text{mm}]$
$22 [\mu\text{m}]$	浸食なし

40

【 0 0 5 4 】

上記の表 1 から明らかなように、加熱条件が一定であったとき、層厚 d が $7 [\mu\text{m}]$ 程度の導電層 2 0 3 は、浸食作用が大きく、溶断部 1 3 2 として機能する第 1 の導電層 1 1 2 に適しており、層厚 d が $14 [\mu\text{m}]$ 程度の導電層 2 0 3 では、浸食作用が少なく、半田溜まり部 1 3 3 として機能する電極部 1 1 4 に適している。さらに、層厚 d が $22 [\mu$

50

m]程度の導電層203では、浸食作用がなく、特に電極部114に適している。

【0055】

以上の結果から明らかなように、保護素子100では、第1の導電層112の膜厚に対する電極114の膜厚の比率が2以上、特に3以上であることが、電極114間を確実に溶断する観点から好ましい。ここで、電極114の膜厚とは、第1の導電層112と第2の導電層113との合計の膜厚である。また、保護素子100では、第1の導電層112の膜厚に対する電極114の膜厚の比率を2乃至3の範囲とすることで、導電層の材料費低減を図りつつ、電極114が浸食作用が起きないようにする点で特に好ましい。

【0056】

第1の導電層112の厚さは、その膜厚が、上記の試験から明らかなように、効率よく浸食作用を発揮させる観点から7[μm]以下が好ましく、さらにリフロー実装時にも浸食されない最低膜厚として1「μm」以上が特に好ましい。

【0057】

電極114の膜厚、すなわち、第1の導電層112と第2の導電層113との合計の膜厚は、浸食作用が起きないようにする観点から、14[μm]以上、特に22[μm]以上であることが好ましい。

【0058】

第1の導電層112が浸食される溶断部132は、その面積が幅0.5~2[mm]×長さ0.2~0.4[mm]程度が好ましく、更に変形例として示したようにスリットを形成する場合には、そのスリットサイズが電極114間の幅方向に0.5~2[mm]とし、この幅方向に直交する長さ方向に0.1~0.2[mm]程度であることが好ましい。

【0059】

なお、本発明が適用された保護素子は、上述したようなバッテリーパック1だけでなく、過電流状態及び過電圧状態の少なくとも一方から保護することを目的とするため、これ以外の電気回路に組み込んで、半田の浸食現象を利用して、電流経路を素早く且つ確実に遮断可能であることは勿論である。

【符号の説明】

【0060】

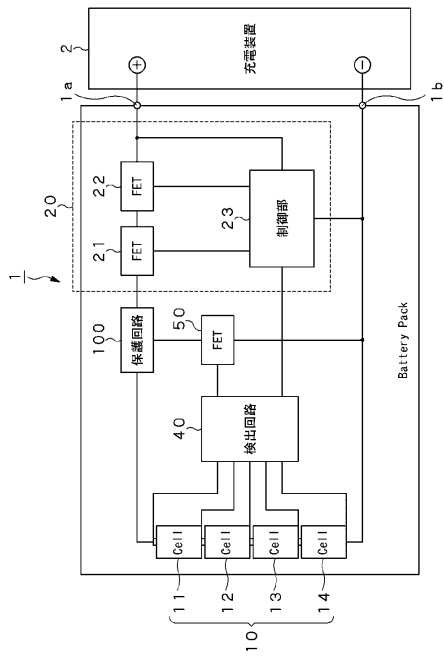
1 バッテリーパック、10 バッテリー、11-14 バッテリーセル、1a 正極端子、1b 負極端子、2 充電装置、20 充放電制御回路、21、22 電流制御素子、23 制御部、40 検出回路、50 電流制御素子、100 保護素子、101、102 ヒューズ、103、201 抵抗体、103a、103b 導電体、111、202 基板、111a セラミック基板、111b、111c ガラス層、112 第1の導電層、112a スリット、113 第2の導電層、114、114a-114c、118a、118b 電極、116 半田ペースト、116a 配置位置、117 絶縁膜、119 フラックス、120 キャップ、131 溶解残り、132 溶断部、133 半田溜まり部、200 試験基板、203 導電層、204 半田

10

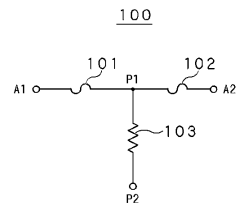
20

30

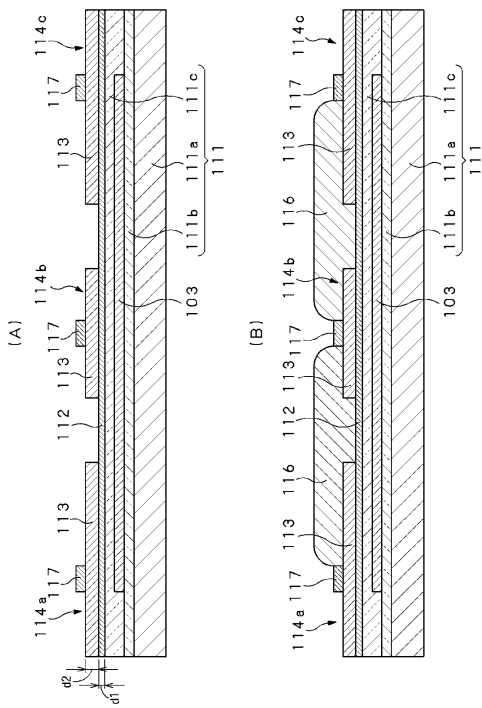
【図1】



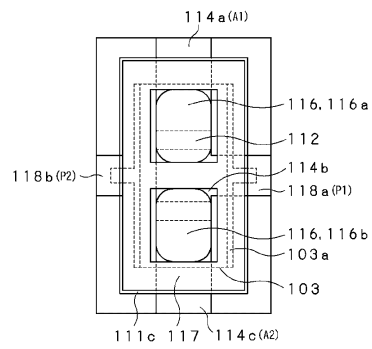
【図2】



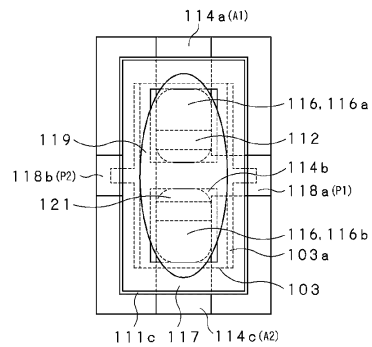
【図3】



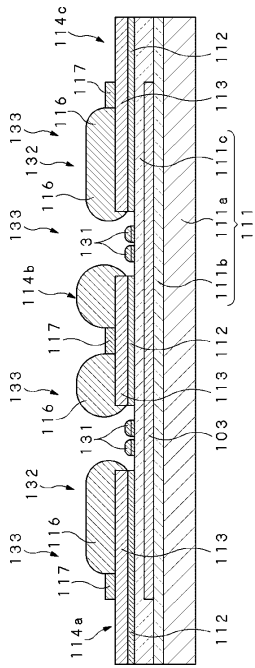
【図4】



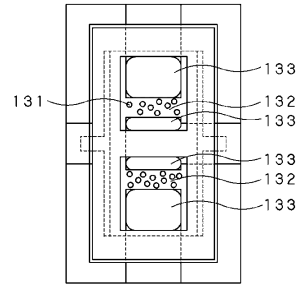
【図5】



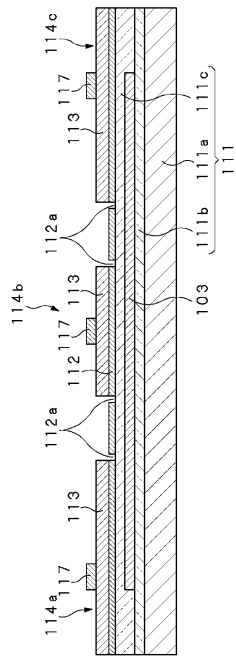
【図6】



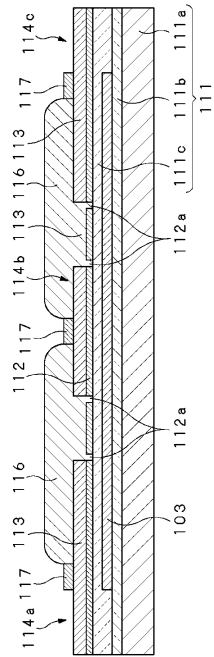
【図7】



【図8】



【図9】



フロントページの続き

(72)発明者 米田 吉弘

東京都品川区大崎一丁目11番2号 ゲートシティ大崎イーストタワー8階 ソニーケミカル&インフォメーションデバイス株式会社内

審査官 佐藤 吉信

(56)参考文献 特開2004-079306(JP,A)

特開2001-043781(JP,A)

特開平03-093122(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01H 37/76

H01H 69/02

H01H 85/00 - 85/62

H01H 87/00