



(12) 发明专利申请

(10) 申请公布号 CN 102931961 A

(43) 申请公布日 2013. 02. 13

(21) 申请号 201110230476. 0

(22) 申请日 2011. 08. 09

(71) 申请人 成都芯源系统有限公司

地址 611731 四川省成都市高新西区出口加工区（西区）科新路8号

(72) 发明人 欧阳茜

(74) 专利代理机构 北京市金杜律师事务所

11256

代理人 王茂华

(51) Int. Cl.

H03K 17/687(2006. 01)

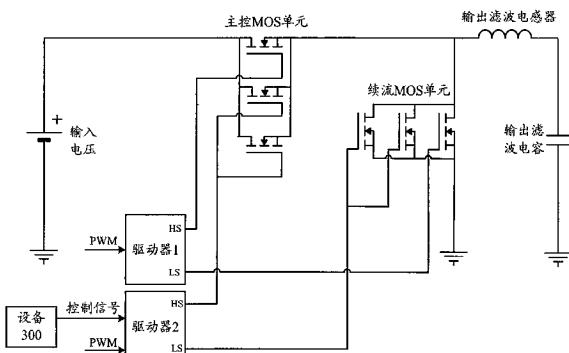
权利要求书 2 页 说明书 9 页 附图 5 页

(54) 发明名称

控制金属氧化物半导体单元的功耗的方法和设备

(57) 摘要

本发明的实施方式涉及控制金属氧化物半导体单元的功耗的方法和设备。具体地，公开了一种用于管理金属氧化物半导体 MOS 单元的功耗的方法。该方法包括：确定所述 MOS 单元的负载状态；以及根据所确定的负载状态而配置所述 MOS 单元，以调节所述 MOS 单元的驱动功耗一种用于管理金属氧化物半导体 MOS 单元的功耗的方法。还公开了相应的设备。根据本发明的实施方式，可以有效地降低模拟或数字电路中 MOS 单元的功耗。



1. 一种用于控制金属氧化物半导体 MOS 单元的功耗的方法,包括 :  
确定所述 MOS 单元的负载状态;以及  
根据所确定的负载状态而配置所述 MOS 单元,以调节所述 MOS 单元的驱动功耗。
2. 根据权利要求 1 所述的方法,其中根据所确定的负载状态配置所述 MOS 单元包括 :  
响应于确定所述 MOS 单元处于轻负载状态,配置所述 MOS 单元以降低所述驱动功耗。
3. 根据权利要求 2 所述的方法,其中所述 MOS 单元包括并联连接的多个 MOS 器件,并且其中配置所述 MOS 单元以降低所述驱动功耗包括 :  
屏蔽所述多个 MOS 器件中的一个或多个 MOS 器件。
4. 根据权利要求 3 所述的方法,其中屏蔽所述多个 MOS 器件中的一个或多个 MOS 器件包括 :  
禁用所述一个或多个 MOS 器件的驱动电压。
5. 根据权利要求 2 所述的方法,其中配置所述 MOS 单元以降低所述驱动功耗包括 :  
降低所述 MOS 单元的驱动电压。
6. 根据权利要求 3 所述的方法,还包括 :  
响应于确定所述 MOS 单元转变为重负载状态,解除对所述一个或多个 MOS 器件的屏蔽。
7. 根据权利要求 5 所述的方法,还包括 :  
响应于确定所述 MOS 单元转变为重负载状态,将所述 MOS 单元的所述驱动电压恢复到正常水平。
8. 根据权利要求 1 所述的方法,其中所述 MOS 单元的负载状态基于以下至少一个来确定 :与所述 MOS 单元关联的主设备的运行状态,以及对所述 MOS 单元的电学参数的测量。
9. 根据权利要求 1-8 任一项所述的方法,其中所述 MOS 器件是金属氧化物半导体场效应晶体管 MOSFET。
10. 一种用于控制金属氧化物半导体 MOS 单元的功耗的设备,包括 :  
负载确定装置,配置用于确定所述 MOS 单元的负载状态;以及  
功耗控制装置,配置用于根据所确定的负载状态配置所述 MOS 单元,以调节所述 MOS 单元的驱动功耗。
11. 根据权利要求 10 所述的设备,其中所述功耗控制装置包括 :  
驱动功耗降低装置,配置用于响应于确定所述 MOS 单元处于轻负载状态而配置所述 MOS 单元以降低所述驱动功耗。
12. 根据权利要求 11 所述的设备,其中所述 MOS 单元包括并联连接的多个 MOS 器件,并且其中所述驱动功耗降低装置包括 :  
屏蔽装置,配置用于屏蔽所述多个 MOS 器件中的一个或多个 MOS 器件。
13. 根据权利要求 12 所述的设备,其中所述屏蔽装置包括 :  
配置用于禁用所述一个或多个 MOS 器件的驱动电压的装置。
14. 根据权利要求 11 所述的设备,其中所述驱动功耗降低装置包括 :  
驱动电压降低装置,配置用于降低所述 MOS 单元的驱动电压。
15. 根据权利要求 12 所述的设备,其中所述驱动功耗降低装置包括 :  
解除屏蔽装置,配置用于响应于确定所述 MOS 单元转变为重负载状态而解除对所述一个或多个 MOS 器件的屏蔽。

16. 根据权利要求 14 所述的设备,其中所述驱动功耗降低装置包括 :  
驱动电压恢复装置,响应于确定所述 MOS 单元转变为重负载状态而将所述 MOS 单元的所述驱动电压恢复到正常水平。
17. 根据权利要求 10 所述的设备,其中所述负载确定装置配置用于基于以下至少一个来确定所述 MOS 单元的负载状态 :与所述 MOS 单元关联的主设备的运行状态,以及对所述 MOS 单元的电学参数的测量。
18. 根据权利要求 10-17 任一项所述的设备,其中所述 MOS 器件是金属氧化物半导体场效应晶体管 MOSFET。
19. 一种集成电路 IC,包含根据权利要求 10-18 任一项所述的用于管理金属氧化物半导体 MOS 单元的功耗的设备。
20. 一种系统芯片 SOC,包含根据权利要求 10-18 任一项所述的用于管理金属氧化物半导体 MOS 单元的功耗的设备。

## 控制金属氧化物半导体单元的功耗的方法和设备

### 技术领域

[0001] 本发明的实施方式总体上涉及半导体技术领域，并且更具体地，涉及控制金属氧化物半导体单元的功耗的方法和设备。

### 背景技术

[0002] 由于基于金属氧化物半导体 (Metal Oxide Semiconductor, MOS) 的器件在开关速度、功耗以及成本效益等方面的优势，其已经被广泛地应用于各种数字电路和模拟电路。目前，常见的一类 MOS 器件是金属氧化物半导体场效应晶体管 (MOSFET)。当 MOSFET 被导通时它允许电流通过，而当 MOSFET 被关断时它对电流具有截止作用。MOSFET 或者由多个 MOSFET 构成的 MOS 单元可以在电路中充当开关、调压电压、调节电流以及被用于其他各种目的。

[0003] 按照沟道特性、电压幅值等方面，MOSFET 可被划分为多种不同的类型。一般地，各类 MOSFET 都包括栅极 (G 极)、源极 (S 极) 和漏极 (D 极)。通过对 MOSFET 的栅极施加电压，可以驱动 MOSFET 的导通与关断。在驱动 MOSFET 的过程中通常存在功率损耗（或称“功耗”）。

[0004] 一般而言，与 MOSFET 相关联的功耗包括以下三个部分：(1) 驱动功耗，它是对 MOSFET 的栅电容进行充电和放电所引起的功耗，主要与 MOSFET 的栅极电荷 ( $Q_g$ )、驱动电压 ( $V_{DD}$ ) 以及开关频率 ( $f_{sw}$ ) 等因素有关；(2) 开关功耗，它是 MOSFET 在被导通或关断的过程期间发生的损耗，主要与 MOSFET 的输入电压 ( $V_{in}$ )、导通时间 ( $T_{on}$ )、关断时间 ( $T_{off}$ )、负载电流 ( $I_o$ ) 和开关频率 ( $f_{sw}$ ) 等因素有关；以及 (3) 导通功耗，它是指在 MOSFET 被导通的情况下由流经 MOSFET 的稳态电流消耗引起的功耗，主要与 MOSFET 的导通阻抗 ( $RDS(on)$ ) 有关。

[0005] 当 MOS 单元所在的主设备处于开机运行状态时，MOS 单元相应地处于重负载状态。此时，开关功耗和导通功耗将构成 MOS 单元功耗的主要部分。因此为了尽量降低开关功耗和导通功耗从而提高 MOS 单元的工作性能，在现有技术中，通常尽可能地降低 MOS 单元（或构成该单元的 MOS 器件）的导通阻抗。例如，常见的方式是增加 MOS 单元中并联连接的 MOS 器件的数目，以降低 MOS 单元的总导通阻抗。

[0006] 然而，可以理解，导通阻抗的降低将导致 MOS 单元的栅极电容增加，这将转而引起 MOS 单元的驱动功耗的增加。例如，当并联的 MOS 器件增加时，MOS 单元的总体栅极面积将会增加，从而使栅极电荷增大。此时，MOS 单元的驱动功耗增大。MOS 单元驱动功耗的增加对于轻负载状态而言是不利的。这是因为在轻负载状态下，MOS 单元的功耗将主要归因于驱动功耗不再是开关功耗和导通功耗，这将在下文进行详细分析。因此，为了确保重负载的工作性能而降低 MOS 单元的导通阻抗将不利于轻负载状态的节能。

[0007] 而且，很多设备（例如，电视机、空调，等等）可能在较长的时间内保持待机或者低功耗运行状态，使得相应的 MOS 单元也长时间处于轻负载状态。在这种情况下，如何使 MOS 单元在重负载和轻负载状态下的功耗都保持在较低水平的问题更为突出。

### 发明内容

[0008] 鉴于现有技术中存在的上述问题,需要一种在保证 MOS 单元的重负载性能的同时,有效地降低 MOS 器件在轻负载状态下的功耗的解决方案。为此,本发明的实施方式提供一种用于控制 MOS 单元的功耗的方法和设备。

[0009] 本发明的核心思想在于:根据 MOS 单元所处的负载状态动态地调节 MOS 单元的驱动功耗。这样,通过操纵驱动功耗,可以有效地降低重负载状态和轻负载状态二者的总功耗。

[0010] 在本发明的一个方面,提供一种用于管理金属氧化物半导体 MOS 单元的功耗的方法。该方法包括:确定所述 MOS 单元的负载状态;以及根据所确定的负载状态而配置所述 MOS 单元,以调节所述 MOS 单元的驱动功耗一种用于管理金属氧化物半导体 MOS 单元的功耗的方法。

[0011] 在本发明的另一方面,提供一种用于控制金属氧化物半导体 MOS 单元的功耗的设备。该设备包括:负载确定装置,配置用于确定所述 MOS 单元的负载状态;以及功耗控制装置,配置用于根据所确定的负载状态配置所述 MOS 单元以调节所述 MOS 单元的驱动功耗。

[0012] 根据本发明的实施方式,可以根据 MOS 单元的负载状况而动态地调节控制其驱动功耗。发明人的研究表明,当 MOS 单元的负载状态变化时,驱动功耗在 MOS 单元的总功耗中比例显著变化。由此,根据本发明的实施方式,当 MOS 单元处于轻负载状态时,动态修改 MOS 单元的设置以尽量降低主导性的驱动功耗。另一方面,当 MOS 单元处于重负载状态时,使 MOS 单元保持或恢复默认设置,从而牺牲部分驱动功耗而尽量降低主要性的导通功耗和开关功耗。

[0013] 通过根据负载状态而动态地、自适应地调节 MOS 单元的驱动功耗,可以在确保重负载状态的性能的同时,有效地降低 MOS 单元在轻负载状态下的功耗。以此方式,可以获得更好的总体节能效果,并且保证对已有 MOS 单元和器件的修改和影响尽可能小。

## 附图说明

[0014] 通过参考附图阅读下文的详细描述,本发明实施方式的上述以及其他目的、特征和优点将变得易于理解。在附图中,以示例性而非限制性的方式示出了本发明的若干可行实施方式,其中:

[0015] 图 1 是示出根据本发明实施方式的用于控制 MOS 单元的功耗的方法 100 的流程图;

[0016] 图 2 是示出根据本发明的可选实施方式的用于控制 MOS 单元的功耗的方法 200 的流程图;

[0017] 图 3 是示出根据本发明实施方式的用于控制 MOS 单元的功耗的设备的示意性框图;

[0018] 图 4 是示出根据本发明实施方式的用于实现图 3 所示的功率管理设备的系统芯片(SOC) 的框图;

[0019] 图 5A 和图 5B 是示出本发明的实施方式可应用于其中的示例性电路的框图;以及

[0020] 图 6 是示出根据本发明的实施方式的实验效果的图表。

[0021] 在附图中,相同或对应的标号被用以表示相同或对应的元件。

## 具体实施方式

[0022] 下面参考附图详细描述本发明的实施方式。在下文描述中，术语“MOS 器件”是指以金属氧化物半导体 (MOS) 为主要材质构成的目前已知和将来开发的任何电路器件。在下文的某些描述中将参考 MOSFET 作为 MOS 器件的示例，但是这仅仅是出于描述和示例目的，而不是排他性的。可以理解，目前已知或将来开发的任何适当的 MOS 器件均落入本发明的范围之内。

[0023] 此外，术语“MOS 单元”是指通过耦合或连接在一起的 MOS 器件构成的电路单元。例如，常见的 MOS 单元由多个并联连接的 MOS 器件（例如，MOSFET）构成，例如降压式变换 (BUCK) 电路中的主控 MOS 单元和续流 MOS 单元。当然，取决于具体应用和需求，MOS 单元中的 MOS 器件也可串联或混联。

[0024] 另外，术语“重负载状态”是指 MOS 单元的负载电流大于预定义阈值的负载状态。例如，当 MOS 单元所在的主设备处于加电运行状态时，MOS 单元通常处于重负载状态。与之相对，术语“轻负载状态”是指 MOS 单元的负载电流小于预定义阈值的负载状态。例如，当主设备处于低功率运转（例如，待机）时，MOS 单元通常处于轻负载状态。

[0025] <MOS 单元功耗分析>

[0026] 如上文概述的，MOS 单元的功耗大体上可以分为三部分，即驱动功耗、开关功耗和导通功耗。发明人的研究表明：当 MOS 单元处于重负载状态时，开关损耗和导通损耗在 MOS 单元的总功耗中是主导性的；而当 MOS 单元处于轻负载状态时，驱动损耗在 MOS 单元的总功耗中是决定性的。为进一步验证这一结论，发明人在具有主控 MOS 单元和续流 MOS 单元的 BUCK 电路中进行了定量实验。

[0027] 参考下面示出的表 1，在发明人的实验中，主控 MOS 单元由多个并联连接的 MOSFET 构成，其导通阻抗为  $30\text{m}\Omega$ ，栅极电荷为  $5\text{nC}$ 。续流 MOS 单元同样由多个并联的 MOSFET 构成，其导通阻抗为  $10\text{m}\Omega$ ，栅极电荷为  $15\text{nC}$ 。通过表 1 可以看到，在重负载的情况下（负载电流为  $10\text{A}$ ），驱动功耗占主控 MOS 单元和续流 MOS 单元的总功耗的  $3.6\%$ 。然而，随着 MOS 单元负载的降低，驱动功耗在总功耗中所占的比例逐渐增大。当负载电流减小到  $0.1\text{A}$  时，驱动功耗却占据总功耗的  $89.2\%$ 。

[0028]

负载电流	驱动功耗	开关功耗	导通功耗	总功耗
$I_O = 10 \text{ A}$	80 mW	960 mW	1200 mW	2240 mW
	3.6%	42.9%	53.6%	100%
$I_O = 2 \text{ A}$	80 mW	192 mW	48 mW	320 mW
	25%	60%	15%	100%
$I_O = 0.5 \text{ A}$	80 mW	48 mW	3 mW	131 mW
	61.1%	36.6%	2.3%	100%
$I_O = 0.1 \text{ A}$	80 mW	9.6 mW	0.12 mW	89.72 mW
	89.2%	10.7%	0.134%	100%

[0029] 表 1. MOS 单元的功耗随其负载情况的变化

[0030] 通过以上定性研究和定量分析可知,为了保证 MOS 单元在工作情况下(即,重负载状态下)的较低功耗,通常希望尽可能地降低 MOS 单元的开关功耗和导通功耗。目前,这主要是通过降低 MOS 单元的总体导通阻抗来实现的。然而,这将导致 MOS 单元的栅极电荷的增加,转而增加驱动功耗,不利于 MOS 单元在轻负载状态下的节能。

[0031] 特别注意,在下文描述中假设:MOS 单元被设计和制造具有这样的默认设置,该默认设置有利于确保 MOS 单元在重负载状态下具有较低的功耗。

[0032] <方法>

[0033] 本发明的目的之一是解决现有技术中存在的驱动功耗与开关功耗和导通功耗之间的权衡问题。首先参考图 1,其示出了根据本发明的实施方式的用于控制 MOS 单元的功耗的方法 100 的流程图。

[0034] 方法 100 开始之后,在步骤 S102 确定所述 MOS 单元的负载状态。根据本发明的实施方式,在步骤 S102 处可以利用各种方式来确定给定 MOS 单元的负载状态。例如,根据本发明的某些实施方式,可以基于与 MOS 单元关联的主设备的运行状态来确定 MOS 单元的负载状态。

[0035] 在此使用的术语“主设备”是指 MOS 单元所驻留或所服务的设备。例如,根据某些实施方式,可以通过读取主设备的功率状态指示符(Power Status Indicator,PSI)信号来确定 MOS 单元的状态。已知很多主设备的中央处理单元(CPU)能够通过 PSI 信号指示该设备的当前运行状态。此时,合理的假设是:当主设备处于低功率状态(例如,待机状态)时,认为与该主设备相关联的 MOS 单元处于轻负载状态;反之,当主设备处于高功率状态时,认为与该主设备相关联的 MOS 单元处于重负载状态。

[0036] 注意,根据本发明的实施方式,对主设备运行状态的检测可以定期执行。而且,两次确定之间的时间间隔是可配置的。备选地,对主设备运行状态的检测也可以基于中断的方式执行。例如,当主设备的 CPU 产生 PSI 信号之后,该 PSI 信号以中断的形式被提供给执行方法 100 的主体(例如,下文参考图 3 描述的设备 300)。此外,应当理解,PSI 信号只是一个示例。根据本发明的实施方式,可以采用目前已知或者将来开发的指示主设备运行状

态的任何适当技术手段来确定 MOS 单元的负载状态。

[0037] 备选地或附加地,在步骤 S102,也可以通过对 MOS 单元的电学参数的直接测量来确定 MOS 单元的负载状态。例如,可以测量 MOS 单元的负载电流,并且将测量结果与预定义的阈值进行比较。当 MOS 单元的负载电流高于阈值时,认为该 MOS 单元处于重负载状态。当 MOS 单元的负载电流低于该阈值时,认为该 MOS 单元处于轻负载状态。该阈值可以是固定的,也可以运行时可配置的。除了负载电流之外,还可以通过测量 MOS 单元的任何适当电学参数来确定该 MOS 单元的负载状态。

[0038] 以上描述的仅仅是步骤 S102 的若干示例性实施方式,并非意在限制本发明的实施方式。可以采用任何适当的方式来确定电路中给定 MOS 单元的负载状态,均落入本发明的范围之内。

[0039] 接下来,方法 100 进行到步骤 S104,在此根据步骤 S102 处确定的 MOS 单元的负载状态来配置该 MOS 单元,以调节该 MOS 单元的驱动功耗。如上文所述,当 MOS 单元的负载状态变化时,其驱动功耗对于 MOS 单元的总体功耗所起的作用是不同的。因此,方法 100 的核心思想在于:根据 MOS 单元所处的负载状态动态地调节 MOS 单元的驱动功耗。这样,通过操纵驱动功耗,可以有效地降低重负载状态和轻负载状态二者的总功耗。

[0040] 下面将结合图 2 详细来描述本发明的一个优选实施方式。参考图 2,其示出了根据本发明的一个优选实施方式的用于控制 MOS 单元的功耗的方法 200 的流程图。图 2 中示出的方法 200 可以理解为图 1 中示出的方法 100 的一个具体实现。

[0041] 方法 200 开始之后,在步骤 S202,确定 MOS 单元的负载状态。步骤 S202 对应于方法 100 中的步骤 S102。根据本发明的实施方式,对 MOS 单元负载状态的确定可以基于以下至少一个:与该 MOS 单元关联的主设备的运行状态,以及对该 MOS 单元的电学参数的测量。

[0042] 接下来,在步骤 S204,确定 MOS 单元是否处于轻负载状态。如果在步骤 S204 确定 MOS 单元处于重负载状态(分支“否”),方法 200 进行到步骤 S208,在此配置 MOS 单元使其处于默认设置。注意,在本发明的实施方式中,已经假设 MOS 单元的默认设置被设计为确保 MOS 单元的开关功耗和导通功耗较低。同时如上所述,MOS 单元在高负载的情况下主要功耗正是来自于开关功耗和导通功耗。因此,在步骤 S208 将 MOS 单元配置为默认设置有利于降低 MOS 单元的总体功耗。

[0043] 特别地,在步骤 S208 处,如果 MOS 单元已经处于默认设置(例如,在 MOS 单元先前已处于重负载状态的情况下),则保持该 MOS 单元的默认设置不变。另一方面,如果 MOS 单元未处于其默认设置(例如,在 MOS 单元从轻负载状态变为重负载状态的情况下),则在步骤 S208 处恢复 MOS 单元的默认设置,这将在下文详述。换言之,在不同情况下,步骤 S208 处对 MOS 单元的配置可以包括“保持”或者“恢复”的动作。

[0044] 另一方面,如果在步骤 S204 处确定 MOS 单元当前处于轻负载状态下,方法 200 进行到步骤 S206,在此配置 MOS 单元以降低其驱动功耗。如上所述,在轻负载的情况下,MOS 单元的功耗主要来自于驱动功耗。因此,在步骤 S206 动态地降低 MOS 单元的驱动功耗有助于降低该 MOS 单元的总功耗。

[0045] 特别地,根据本发明的某些实施方式,MOS 单元可以由多个并联连接的 MOS 器件(例如,MOSFET)而构成。在这种情况下,步骤 S206 处的配置包括:屏蔽所述多个 MOS 器件中的一个或多个 MOS 器件。在此使用的术语“屏蔽”可以理解为“旁路”操作,即,将并联的

一个或多个 MOS 器件在逻辑上从 MOS 单元中移除。可以理解，通过屏蔽一个或多个 MOS 器件，MOS 单元的并联器件数目将会减少，这转而导致 MOS 单元的总体栅极面积的减小。MOS 单元栅极面积的减小能够有效地降低 MOS 单元的栅极电荷，从而降低驱动功耗。

[0046] 对 MOS 单元中一个或多个 MOS 器件的屏蔽可以通过多种方式实现。例如，在某些实施方式中，可以禁用对所述一个或多个 MOS 器件的驱动电压，从而实现这些器件从 MOS 单元的逻辑断开。具体而言，不同于现有技术中利用单个驱动器为一个 MOS 单元中的多个 MOS 器件提供驱动电压，根据本发明的某些实施方式，可以为 MOS 单元提供不止一个驱动器。此时，在步骤 S206 处，可以使某些驱动器停止供电，同时保持其他驱动器正常操作。以此方式，可以有效地禁用对 MOS 单元中的一个或多个 MOS 器件提供驱动电压，从而将这些 MOS 器件从 MOS 单元屏蔽掉。下文参考图 5A 描述的系统中示出了这样的实施方式，将在此后详述。备选地，可以仍然使用单个驱动器来驱动 MOS 单元。在这种情况下，通过在驱动器的电压输出端采用多路复用机制，同样可以动态地禁用一个或多个 MOS 器件的驱动电压，以便将其从 MOS 单元中屏蔽。

[0047] 应当理解，上文描述的仅仅是若干可行示例。根据本发明的实施方式，可以利用其他适当的方法来屏蔽 MOS 单元中的一个或多个并联 MOS 器件。例如，通过对相应的 MOS 器件实施断路来实现屏蔽，等等。本发明的范围在此方面不受限制。

[0048] 备选地或附加地，在步骤 S206 处，还可以通过降低对整个 MOS 单元的驱动电压来降低驱动功耗。如上文所述，MOS 单元的驱动功耗随着驱动电压的降低而减小。因此，在步骤 S206 处降低对 MOS 单元的驱动电压也能够有效地降低驱动功耗。下文参考图 5B 描述的系统中示出了这样的实施方式，将在此后详述。

[0049] 应当理解，通过屏蔽 MOS 单元中的并联 MOS 器件和 / 或降低对 MOS 单元的驱动电压来实现驱动功耗的降低仅仅是示例性的。基于在此给出的教导，本领域技术人员能够想到其他备选的或附加的方式在轻负载情况下降低 MOS 单元的驱动功耗。

[0050] 如上所述，当 MOS 单元处于重负载情况下时，驱动功耗不再是 MOS 单元功耗的主要部分。为了能够适应随后可能出现的高负载状态，根据本发明的可选实施方式，方法 200 在步骤 S206 之后返回步骤 S202，在此继续确定所述 MOS 单元的负载状态。

[0051] 在这种情况下，如果随后在步骤 S204 处确定 MOS 单元从轻负载状态变为重负载状态（分支“否”），则在步骤 S208，配置 MOS 单元以使其恢复默认设置。此时，如上文所述，步骤 S208 处对 MOS 单元的配置是指恢复 MOS 单元的默认设置。特别地，如果 MOS 单元中的一个或多个 MOS 器件在步骤 S206 被屏蔽，则在步骤 S208 处，解除对这些 MOS 器件的屏蔽。例如，如果在步骤 S206 是通过禁用对 MOS 器件的驱动电压来屏蔽该 MOS 器件的，则在步骤 S208 可以恢复对这些 MOS 器件的驱动电压。此外，如果 MOS 单元的总体驱动电压在步骤 S206 被降低，则在步骤 S208 可以将驱动电压恢复到正常水平。

[0052] 在步骤 S208 之后，方法 200 可以返回步骤 S202 以继续确定 MOS 单元的负载状态。以此方式，可以实现对 MOS 单元的持续监测和控制。

[0053] 通过上文描述的方法 100 和方法 200，本发明的实施方式支持根据 MOS 单元所处的负载状态而动态地调整 MOS 单元的配置，从而在高负载和低负载状态时均保持较低的功耗。更具体地说，通过上文描述可以理解：在低负载状态下，通过修改 MOS 单元的设置尽可能降低此时主导性的驱动功耗；而在高负载状态下恢复或保持 MOS 单元的默认设置，以便

牺牲部分驱动功耗而降低主导性的开关功耗和导通损耗。

[0054] 注意,上文描述的方法或过程可以在硬件模块中实现。例如,硬件模块可以包括但不限于专用集成电路(ASIC)芯片、现场可编程门阵列(FPGA)和现在已知或者将来开发的其它可编程逻辑器件。当激活硬件模块时,硬件模块实现硬件模块内包括的方法和过程。

[0055] 备选地,上述方法也可实施为能够存储于如上所述计算机可读存储介质中的代码和/或数据。当计算机系统读取和执行计算机可读存储介质上存储的代码和/或数据时,计算机系统实现作为数据结构和代码来实施的并且存储于计算机可读存储介质内的方法和过程。

[0056] <设备>

[0057] 现在参考图3,其示出了根据本发明实施方式的用于控制金属氧化物半导体MOS单元的功耗的设备。可以理解,图3中所示的设备300可以作为上文描述的方法100和方法200的执行实体。而且,根据本发明的实施方式,设备300可以与电路中的MOS单元的驱动器耦合、被构造为驱动器的一部分或者以其他方式与驱动器配合使用,以便动态地控制MOS单元的功耗。

[0058] 如图3所示,设备300包括:负载确定装置302,配置用于确定所述MOS单元的负载状态。设备300还包括功耗控制装置304,配置用于根据所确定的负载状态配置所述MOS单元以调节所述MOS单元的驱动功耗。

[0059] 根据本发明的可选实施方式,功耗控制装置304可以包括:驱动功耗降低装置,配置用于响应于确定所述MOS单元处于轻负载状态而配置所述MOS单元以降低所述驱动功耗。特别地,在本发明的某些实施方式中,MOS单元可以包括并联连接的多个MOS器件。此时,驱动功耗降低装置可以包括:屏蔽装置,配置用于屏蔽所述多个MOS器件的一个或多个MOS器件。例如,屏蔽装置可以包括配置用于禁用所述一个或多个MOS器件的驱动电压的装置。相应地,驱动功耗降低装置还可以包括解除屏蔽装置,配置用于响应于确定所述MOS单元转变为重负载状态而解除对所述一个或多个MOS器件的屏蔽。

[0060] 备选地或附加地,根据本发明的可选实施方式,驱动功耗降低装置可以包括:驱动电压降低装置,配置用于降低所述MOS单元的驱动电压。在这样的实施方式,驱动功耗降低装置还可以包括:驱动电压恢复装置,配置用于响应于确定所述MOS单元转变为重负载状态,将所述MOS单元的所述驱动电压恢复到正常水平。

[0061] 根据本发明的可选实施方式,负载确定装置302配置用于基于以下至少一个来确定MOS单元的负载状态:与所述MOS单元关联的主设备的运行状态,以及对所述MOS单元的电学参数的测量。对主设备的运行状态的检测和/或对MOS单元的电学参数的测量可以由负载确定装置302自己完成,也可以由其他装置完成并将结果传输给负载确定装置302。

[0062] 应当理解,上文参考图3描述的设备300包含的各个装置分别对应于上文参考图1描述的方法100中的步骤。由此,上文针对方法100描述的所有特征和操作同样适用于设备300,故在此不再赘述。此外,设备300中装置的划分不是限制性的而是示例性的。例如,在图3中示出的单个装置可以由多个装置实现。反之,在图3中示出的多个装置亦可由单个装置来实现。本发明的范围在此方面不受限制。

[0063] 还应当理解,设备300可以利用硬件、固件、软件和/或其任意组合来实现。例如,在某些实施方式中,设备300的各装置可以利用软件和/或固件模块来实现。备选地或附

加地,设备 300 的各装置也可以利用硬件模块来实现。例如,设备 300 的各装置可以实现为集成电路 (IC) 芯片、专用集成电路 (ASIC)、现场可编程门阵列 (FPGA) 以及现在已知或者将来开发的任何器件。本发明的范围在此方面不受限制。

[0064] 下面参考图 4,其示出了适于用来实施图 3 所示的设备 300 的系统芯片 (SOC) 400 的结构框图。SOC 400 可以与电子电路、微处理器、存储器、输入输出 (I/O) 逻辑、通信接口和组件、运行整个设备所需的其他硬件、固件和 / 或软件集成。SOC 400 还可以包括集成数据总线 (未示出),其耦合 SOC 的各个组件以用于组件之间的数据通信。包括 SOC 400 的设备还可以利用不同组件的多个组合来实现。

[0065] 在图 4 的示例中, SOC 400 包括各种组件,包括 :输入输出 (I/O) 逻辑 406 (例如用以包括电子电路) 以及微处理器 408 (例如,任何微控制器或者数字信号处理器)。SOC 400 还包括存储器 410,它可以是任何类型的随机访问存储器 (RAM),低延迟非易失性存储器 (例如,闪存)、只读存储器 (ROM) 和 / 或其他适当的电子数据存储。SOC 400 还可以包括各种固件和 / 或软件,诸如操作系统 412,其可以是由存储器 410 维护并由微处理器 408 执行的计算机可执行指令。SOC 400 还可以包括其他各种通信接口和组件、网络接口组件、其他硬件、固件和 / 或软件。

[0066] 特别地,如图所示, SOC 400 还包括 :负载确定块 402,配置用于确定所述 MOS 单元的负载状态;以及功耗控制块 404,配置用于根据所确定的负载状态配置所述 MOS 单元以调节所述 MOS 单元的驱动功耗。块 402 和 404 可以作为硬件、软件和 / 或固件模块,独立地或者与信号处理和控制电路等其他实体相集成地操作,以用于实现在此描述的各种实施方式和 / 或特征。

[0067] <示例>

[0068] 下面参考图 5A 和图 5B,其示出了本发明的实施方式可应用于其中的示例性电路的框图。图 5A 所示的是一个示例性降压式变换 (BUCK) 电路的高级别框图。在图 5A 所示的示例中,主控 MOS 单元和续流 MOS 单元分别由并联的 MOSFET 构成,并且该电路配备有两个独立的 MOS 驱动器,即驱动器 1 和驱动器 2。

[0069] 如图所示,驱动器 1 按照传统的方式进行操作。另一方面,用于控制 MOS 单元的功耗的设备 300 的实例耦合至驱动器 2。如上所述,当设备 300 确定 MOS 单元处于低负载状态时,它可以向驱动器 2 发出控制信号,指示驱动器 2 禁用由其驱动的 MOS 器件的驱动电压。由此,相应的 MOS 器件从 MOS 单元中被屏蔽掉。作为结果,主控 MOS 单元和续流 MOS 单元的栅极电荷降低,从而实现了轻负载状态下的驱动功耗降低。

[0070] 如果设备 300 随后确定 MOS 单元再次进入高负载状态,则通过控制信号指示驱动器 2 恢复对相应 MOS 器件的驱动电压,从而解除对这些 MOS 器件的屏蔽。这样,主控 MOS 单元和续流 MOS 单元的导通阻抗得以降低,从而在高负载状态下确保较低的开关功耗和导通功耗。

[0071] 参考图 5B,其示出了与图 5A 中类似的电路,区别在于图 5B 中的电路仅使用单个驱动器为 MOS 元件提供驱动电压。在此示例中,当设备 300 确定 MOS 单元处于低负载状态时,它可以向驱动器发出控制信号,指示驱动器降低对主控 MOS 单元和续流 MOS 单元的驱动电压。注意,在此降低的是 MOS 单元的总体驱动电压,而不是个别 MOS 器件的驱动电压。由此,可以降低 MOS 单元的驱动功耗。随后,如果设备 300 确定 MOS 单元进入高负载状态,则

它可以通过控制信号指示驱动器将 MOS 元件的驱动电压恢复到正常水平。

[0072] 应当理解,图 5A 和图 5B 中所示的电路结构仅仅是示意性的。基于上文描述的方法和设备,本领域技术人员能够想到其他可行的方式来实践本发明。而且,本发明的实施方式不仅适用于 BUCK 电路,而是可以适用于任何包含 MOS 单元的电路。

[0073] 图 6 示出了根据本发明的实施方式的实验效果的图表。在图 6 所示的图标中,纵轴为功率效率,即输出功率与输入功率的比值。横轴是所测试的电路中包含的 MOS 单元的负载电流  $I_o$ 。可以看到,在高负载状态的功耗基本相同的前提下,在低负载状态下,本发明的实施方式能够获得明显高于现有技术的功率效率。可以理解,这通过对驱动损耗的动态调节实现的。特别地,如图所示,在负载电流  $I_o$  为 0.1A 的情况下,本发明的实施方式可以获得超过现有技术 20% 以上的节能效果。

[0074] < 小结 >

[0075] 上文已经通过本发明的若干具体实施方式而阐释了本发明的思想和原理。根据本发明的实施方式,可以根据 MOS 单元的负载状况而动态地调节控制其驱动功耗。当 MOS 单元处于轻负载状态时,动态修改 MOS 单元的设置以尽量降低主导性的驱动功耗。另一方面,当 MOS 单元处于重负载状态时,使 MOS 单元保持或恢复默认设置,从而牺牲部分驱动功耗而尽量降低主要性的导通功耗和开关功耗。

[0076] 通过根据负载状态而动态地、自适应地调节 MOS 单元的驱动功耗,可以在确保重负载状态的性能的同时,有效地降低 MOS 单元在轻负载状态下的负载。以此方式,可以获得更好的总体节能效果,并且保证对已有 MOS 单元和器件的修改和影响尽可能小。

[0077] 注意,在上文描述的流程图和框图中,框中所标注的功能也可以按照不同于图中所示的顺序发生。例如,两个接连地表示的方框实际上可以基本并行地执行,它们有时也可以按相反的顺序执行,这取决于所涉及的具体功能。还应注意,框图和 / 或流程图中的每个框、以及框图和 / 或流程图中的方框的组合,可以利用执行指定功能或操作的专用的基于硬件的系统来实现,或者可以用专用硬件与计算机指令的组合来实现。

[0078] 根据本发明实施方式的方法和装置可以采取完全硬件实施方式、完全软件实施方式或既包含硬件组件又包含软件组件的实施方式的形式。在可选实施方式中,本发明实现为软件,其包括但不限于固件、驻留软件、微代码等。

[0079] 本发明还可以采取可从计算机可用或计算机可读介质访问的计算机程序产品的形式,这些介质提供程序代码以供计算机或任何指令执行系统使用或与其结合使用。出于描述目的,计算机可用或计算机可读机制可以是任何有形的装置,其可以包含、存储、通信、传播或传输程序以由指令执行系统、装置或设备使用或与其结合使用。

[0080] 介质可以是电的、磁的、光的、电磁的、红外线的、或半导体的系统(或装置或器件)或传播介质。计算机可读介质的示例包括半导体或固态存储器、磁带、可移动计算机磁盘、随机访问存储器(RAM)、只读存储器(ROM)、硬磁盘和光盘。目前光盘的示例包括紧凑盘 - 只读存储器(CD-ROM)、压缩盘 - 读 / 写(CD-R/W)和 DVD。

[0081] 尽管已在上文描述了本发明的若干实施方式,但是本领域技术人员应当理解,这些描述仅仅是示例性和说明性的。根据说明书的教导和启示,在不脱离本发明真实精神的情况下,可以对本发明的实施方式进行各种修改和变更。因此,说明书中记载的特征不应被认为是限制性的。本发明的范围仅由所附权利要求书来限定。

方法 100

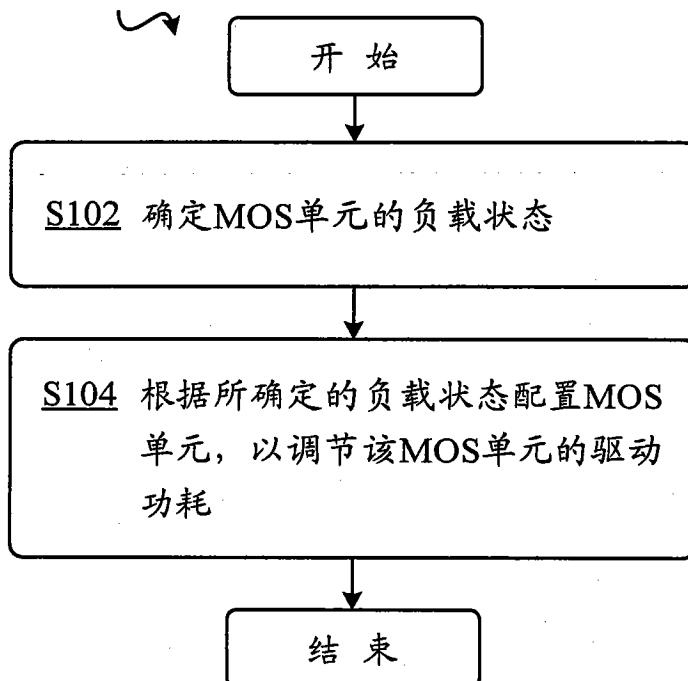


图 1

方法 200

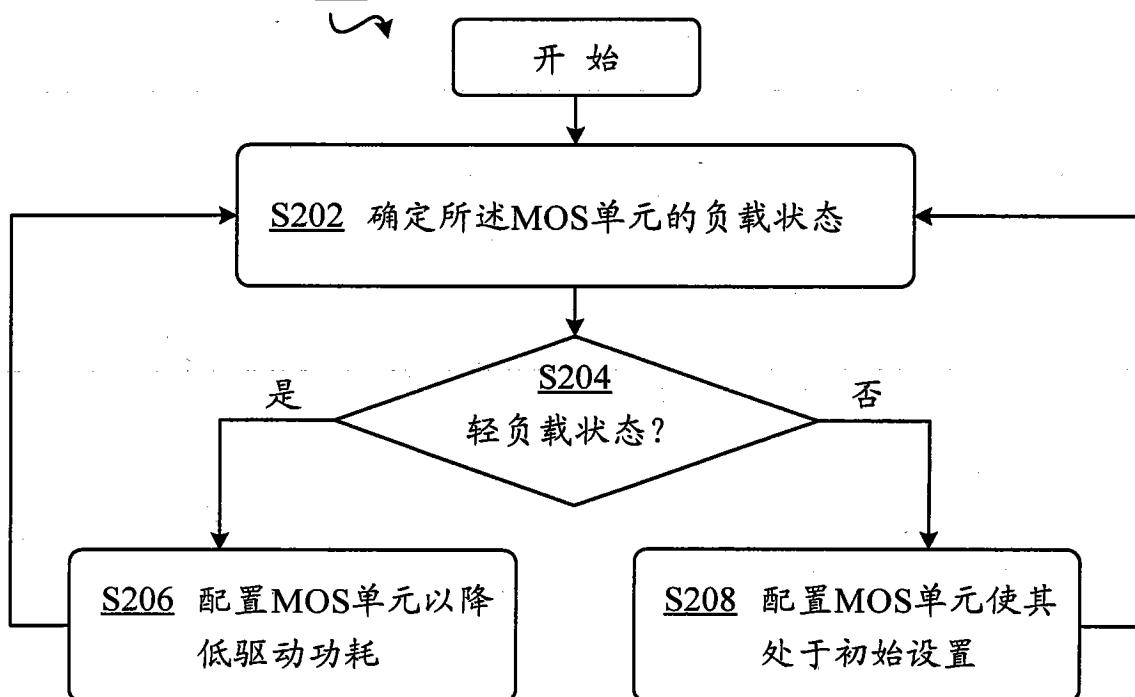


图 2

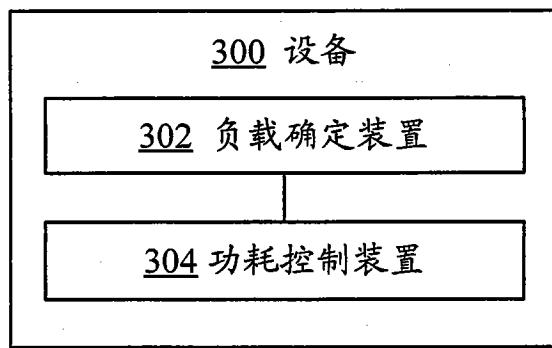


图 3

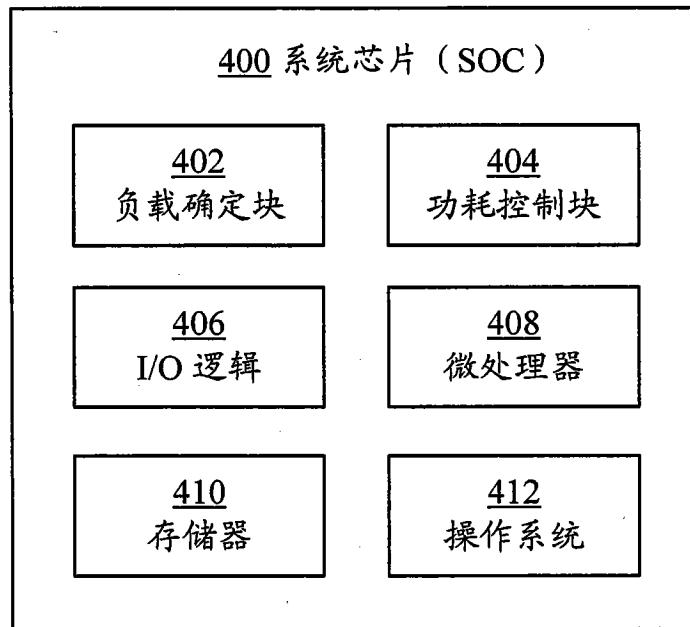


图 4

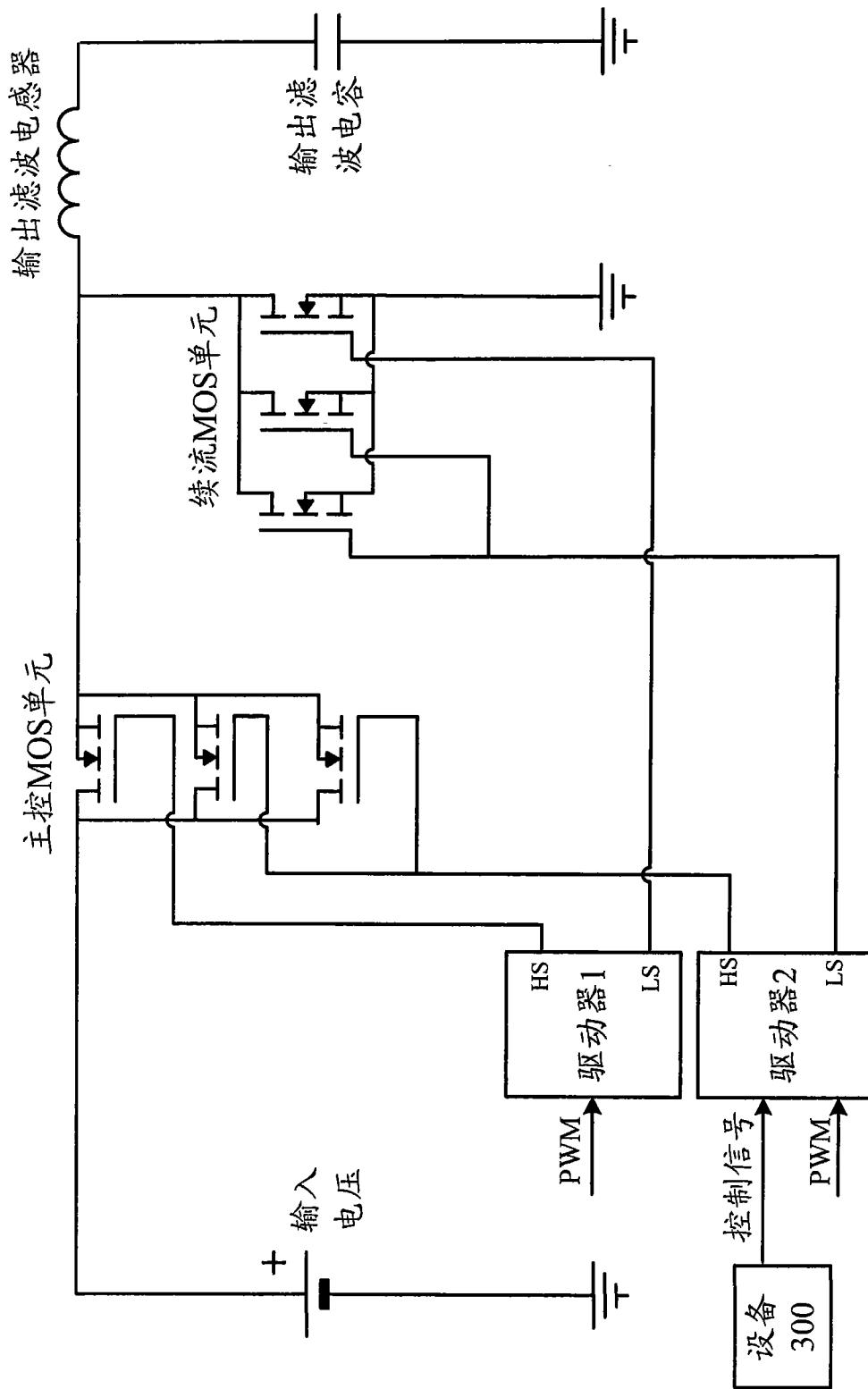


图 5A

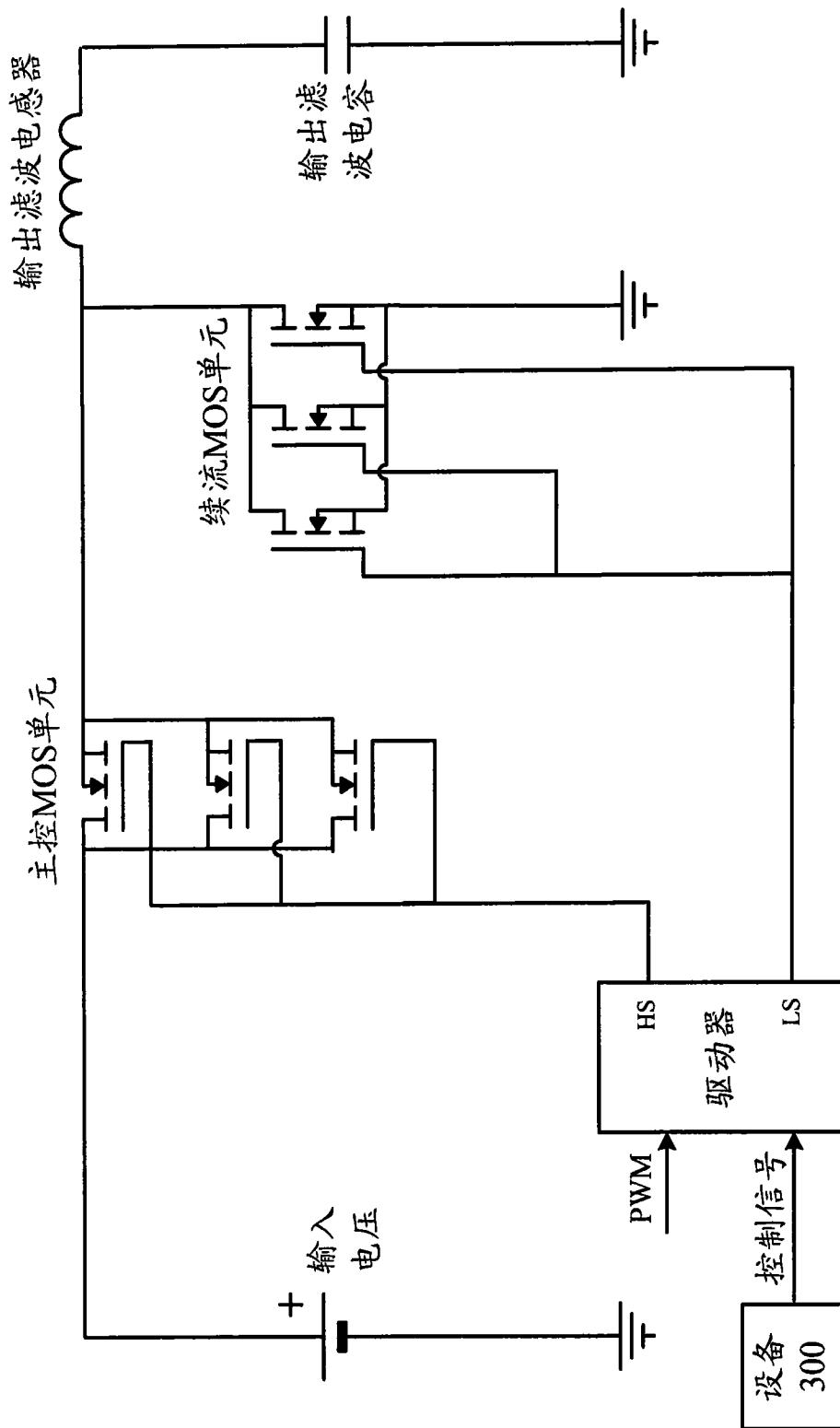


图 5B

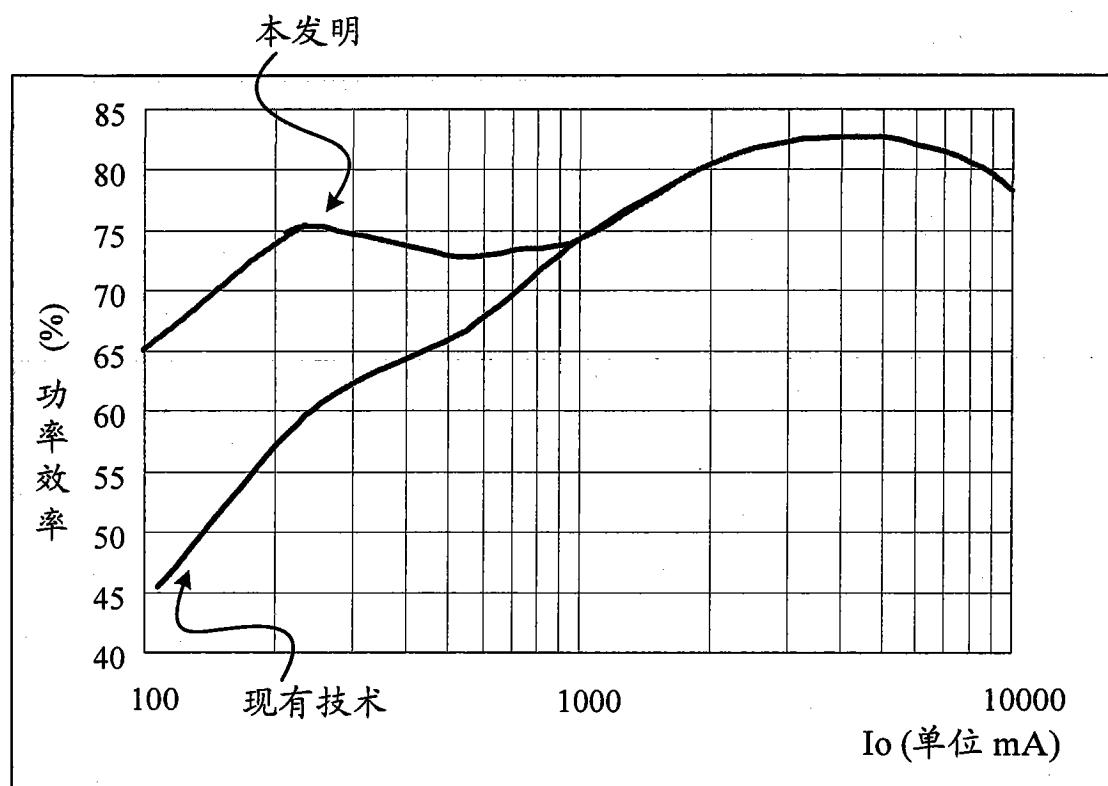


图 6