



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2011년04월13일
(11) 등록번호 10-1029359
(24) 등록일자 2011년04월07일

(51) Int. Cl.
G09G 5/00 (2006.01)
(21) 출원번호 10-2005-0071350
(22) 출원일자 2005년08월04일
심사청구일자 2009년06월01일
(65) 공개번호 10-2006-0049291
(43) 공개일자 2006년05월18일
(30) 우선권주장
10/911,703 2004년08월05일 미국(US)
(56) 선행기술조사문헌
JP2003332624 A
JP2001215913 A
전체 청구항 수 : 총 59 항

(73) 특허권자
리니어 테크놀로지 코퍼레이션
미합중국 캘리포니아 95035-7487 밀피타스 맥카씨
블러바드 1630
(72) 발명자
비투닉 마크 알.
미국 매사추세츠 02421 렉싱턴 링컨 스트리트 39
마틴 스티븐 엘.
미국 매사추세츠 01852 로웰 롱미도우 드라이브
105
(74) 대리인
특허법인 신성

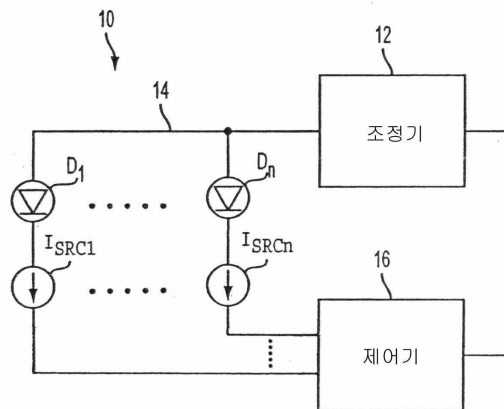
심사관 : 김재문

(54) 다수의 발광 소자의 구동을 위한 회로 및 방법

(57) 요약

병렬-결합된 발광 소자의 그룹에 대해 고효율 구동 회로가 제공되고, 각각의 발광 소자는 각각의 바이어스 전류원에 의해 연속으로 구동된다. 바이어싱된 발광 소자의 그룹 중 최대 전압 강하가 판정되고, 그에 따라 LED 그룹에 대해 최저 유효 전압에서 모든 발광 소자를 구동하기 위한 제어 전압이 생성된다.

대표도 - 도1



특허청구의 범위

청구항 1

각각의 발광 소자가 각각의 바이어스 회로에 의해 바이어싱되고, 출력 노드에 접속된 다수의 병렬-결합 발광 소자들을 구동하기 위한 회로에 있어서,

상기 출력 노드로 인가될 출력 전압을 조정하기 위해 구성된 조정기;

상기 각각의 바이어스 회로들로부터의 신호들을 수신하고, 그에 따라 바이어싱된 상기 발광 소자들 중 어느 것이 최대 순방향 전압 강하를 갖는지를 검출하기 위해 구성된 검출 회로; 및

상기 검출 회로에 결합되고, 상기 발광 소자들 중 최대 순방향 전압 강하를 갖는 것을 구동하는데 유효한, 실질적으로 최저 출력 전압을 생성하도록 상기 조정기를 제어하는 제어 신호를 생성하기 위해 구성된 제어회로

를 포함하는 회로.

청구항 2

제1항에 있어서,

상기 신호들 각각은, 각각의 바이어스 회로 내의 대응하는 노드에서의 전압을 나타내고, 상기 대응하는 노드들 중 최대 전압을 운반(carrying)하는 노드는 바이어싱된 상기 발광 소자들 중 어느 것이 최대 순방향 전압 강하를 갖는지를 나타내며,

상기 검출 회로는 상기 최대 전압을 검출하기 위해 구성된

회로.

청구항 3

제2항에 있어서,

상기 검출 회로는, 다수의 NPN-트랜지스터들을 갖는 OR-회로를 포함하고, 상기 다수의 NPN-트랜지스터들의 베이스는 상기 최대 전압에 대응하는 전압을 출력하기 위해 각각 상기 바이어스 회로들로부터의 신호들을 수신하는

회로.

청구항 4

제2항에 있어서,

상기 제어 회로는 상기 검출 회로에 의해 검출된 상기 최대 전압과 미리 정해진 기준 전압을 비교하고, 그에 따라 제어 신호를 생성하기 위해 구성되고,

상기 기준 전압은 상기 발광 소자들 중 최대 순방향 전압 강하를 갖는 것을 구동하는 실질적으로 최저 출력 전압을 생성하도록 상기 조정기를 제어하기 위해 선택되는

회로.

청구항 5

제4항에 있어서,

상기 제어 회로는 상기 최대 전압과 상기 기준 전압 사이의 차(difference)에 기반하여 제어 신호로서 전류를 소싱(sourcing)하거나 싱킹(sinking)하기 위해 구성된 제1 트랜스컨덕턴스 증폭기(transconductance amplifier)를 포함하는

회로.

청구항 6

제5항에 있어서,

상기 출력 노드에서의 출력 전압이 미리 정해진 전압을 초과할 때, 상기 제1 트랜스컨덕턴스 증폭기로부터 소싱된 전류의 미리 정해진 양을 상킹하기 위해 구성된 제2 트랜스컨덕턴스 증폭기를 더 포함하는 회로.

청구항 7

제4항에 있어서,

상기 바이어스 회로들 각각은 전류 미러(current mirror)를 구성하기 위한 증폭기와 MOS 트랜지스터들을 포함하고, 여기서 기준 전류는 상기 출력 노드에 접속된 발광 소자에 전류가 흐르도록 야기하기 위해 상기 트랜지스터들에 의한 K의 이득으로 미러링되고, 상기 트랜지스터들의 드레인들은 상기 증폭기의 각각의 입력들에 접속되고, 상기 증폭기의 출력은 상기 트랜지스터들의 게이트들에 접속되며, 상기 증폭기는 상기 트랜지스터들 중 하나의 트랜지스터의 드레인 및 게이트 전압을 다른 트랜지스터의 드레인 및 게이트 전압과 동일하게 유지하고,

상기 기준 전압은 각각의 바이어스 회로 내의 상기 증폭기가 그 고-이득 공통 모드 범위(high-gain common mode range)에서 동작하도록 가능하게 하는 전압 중 최대의 전압으로 설정되는

회로.

청구항 8

제7항에 있어서,

상기 대응하는 노드들은 상기 트랜지스터들의 게이트 전압들을 획득하기 위해 결합되는

회로.

청구항 9

제1항에 있어서,

상기 신호들 각각은, 각각의 바이어스 회로 내의 대응하는 노드에서의 전압을 나타내고, 상기 대응하는 노드 중 최저 전압을 운반하는 노드는 상기 바이어싱된 발광 소자들 중 어느 것이 최대 순방향 전압 강하를 갖는지를 나타내며,

상기 검출 회로는 상기 최저 전압을 검출하기 위해 구성된

회로.

청구항 10

제9항에 있어서,

상기 검출 회로는, 다수의 PNP-트랜지스터들을 갖는 OR-회로를 포함하고, 상기 다수의 PNP-트랜지스터들의 베이스들은 상기 최저 전압에 대응하는 전압을 출력하기 위해 각각 상기 바이어스 회로들로부터의 신호들을 수신하는

회로.

청구항 11

제9항에 있어서,

상기 제어 회로는 상기 검출 회로에 의해 검출된 상기 최저 전압과 미리 정해진 기준 전압을 비교하고, 그에 따라 제어 신호를 생성하기 위해 구성되고,

상기 기준 전압은 최대 순방향 전압 강하를 갖는 상기 발광 소자 중 어느 하나를 구동하기 위한 실질적으로 최

저 출력 전압을 생성하도록 상기 조정기를 제어하기 위해 선택되는 회로.

청구항 12

제11항에 있어서,

최대 전압을 선택하기 위해, 상기 검출 회로로부터의 상기 최저 전압과, 상기 출력 노드에서의 출력 전압을 스케일 다운(scaling down)하여 취득된 스케일 다운 전압을 비교하는, 상기 검출 회로와 상기 제어 회로 사이에 접속된 셀렉터

를 더 포함하고,

여기서, 상기 제어 회로는 상기 셀렉터에 의해 선택된 상기 최대 전압과 상기 기준 전압을 비교하기 위해 구성된

회로.

청구항 13

제11항에 있어서,

상기 바이어스 회로들 각각은 전류 미러를 구성하기 위한 증폭기와 MOS 트랜지스터들을 포함하고, 여기서 기준 전류는 상기 출력 노드에 접속된 발광 소자에 전류가 흐르도록 야기하기 위해 상기 트랜지스터들에 의한 K의 이득으로 미러링되고, 상기 트랜지스터들의 드레인들은 상기 증폭기의 각각의 입력들에 접속되고, 상기 증폭기의 출력은 상기 트랜지스터들의 게이트들에 접속되며, 상기 증폭기는 상기 트랜지스터들 중 하나의 트랜지스터의 드레인 및 게이트 전압을 다른 트랜지스터의 드레인 및 게이트 전압과 동일하게 유지하고,

상기 기준 전압은 각각의 바이어스 회로 내의 상기 증폭기가 그 고-이득 공통 모드 범위에서 동작하도록 가능하게 하는 전압 중 최저의 전압으로 설정되는

회로.

청구항 14

제13항에 있어서,

상기 대응하는 노드들은 상기 트랜지스터들의 드레인 전압들을 획득하기 위해 결합되는

회로.

청구항 15

제1항에 있어서,

상기 발광 소자들은 발광 다이오드들인

회로.

청구항 16

제15항에 있어서,

상기 발광 다이오드들은 백색 발광 다이오드들인

회로.

청구항 17

제1항에 있어서,

상기 조정기는 인덕터-기반(inductor-based) DC-DC 컨버터인

회로.

청구항 18

제17항에 있어서,
 상기 인덕터-기반 DC-DC 컨버터는 벡-부스트(buck-boost) DC-DC 컨버터인 회로.

청구항 19

제1항에 있어서,
 상기 출력 노드로 과도한 전압이 인가되는 것을 방지하기 위한 클램프 회로(clamp circuit)를 더 포함하는 회로.

청구항 20

각각의 발광 소자가 각각의 바이어스 회로에 의해 바이어싱되고, 다수의 발광 소자들이 병렬로 접속되는 출력 노드로 공급되는 출력 전압을 조정하는 조정기를 제어하기 위한 회로에 있어서,
 상기 각각의 바이어스 회로들로부터의 신호들을 수신하고, 그에 따라 바이어싱된 상기 발광 소자들 중 어느 것이 최대 순방향 전압 강하를 갖는지를 상기 신호들에 기반하여 검출하기 위해 구성된 검출 회로; 및
 상기 검출 회로에 결합되고, 상기 발광 소자들 중 최대 순방향 전압 강하를 갖는 것을 구동하는데 유효한, 실질적으로 최저 출력 전압을 생성하도록 상기 조정기를 제어하는 제어 신호를 생성하기 위해 구성된 제어 회로를 포함하는 회로.

청구항 21

제20항에 있어서,
 상기 신호들 각각은, 각각의 바이어스 회로 내의 대응하는 노드에서의 전압을 나타내고, 상기 대응하는 노드들 중 최대 전압을 운반하는 노드는 바이어싱된 상기 발광 소자들 중 어느 것이 최대 순방향 전압 강하를 갖는지를 나타내며,
 상기 검출 회로는 상기 최대 전압을 검출하기 위해 구성된 회로.

청구항 22

제21항에 있어서,
 상기 검출 회로는, 다수의 NPN-트랜지스터들을 갖는 OR-회로를 포함하고, 상기 다수의 NPN-트랜지스터들의 베이스들은 상기 최대 전압에 대응하는 전압을 출력하기 위해 각각 상기 바이어스 회로들로부터의 신호들을 수신하는 회로.

청구항 23

제21항에 있어서,
 상기 제어 회로는 상기 검출 회로에 의해 검출된 상기 최대 전압과 미리 정해진 기준 전압을 비교하고, 그에 따라 제어 신호를 생성하기 위해 구성되고,

상기 기준 전압은 상기 발광 소자들 중 최대 순방향 전압 강하를 갖는 것을 구동하기 위한 실질적으로 최저 출력 전압을 생성하도록 상기 조정기를 제어하도록 선택되는

회로.

청구항 24

제23항에 있어서,

상기 제어 회로는 상기 최대 전압과 상기 기준 전압 사이의 차에 기반하여 제어 신호로서 전류를 소싱하거나 싱킹하기 위해 구성된 제1 트랜스컨덕턴스 증폭기를 포함하는

회로.

청구항 25

제24항에 있어서,

상기 출력 노드에서의 출력 전압이 미리 정해진 전압을 초과할 때, 상기 제1 트랜스컨덕턴스 증폭기로부터 소싱된 전류의 미리 정해진 양을 싱킹하기 위해 구성된 제2 트랜스컨덕턴스 증폭기

를 더 포함하는 회로.

청구항 26

제23항에 있어서,

상기 바이어스 회로들 각각은 전류 미러를 구성하기 위한 증폭기와 MOS 트랜지스터들을 포함하고, 여기서 기준 전류는 상기 출력 노드에 접속된 발광 소자에 전류가 흐르도록 야기하기 위해 상기 트랜지스터들에 의한 K의 이득으로 미러링되고, 상기 트랜지스터들의 드레인들은 상기 증폭기의 각각의 입력들에 접속되고, 상기 증폭기의 출력은 상기 트랜지스터들의 게이트들에 접속되며, 상기 증폭기는 상기 트랜지스터들 중 하나의 트랜지스터의 드레인 및 게이트 전압을 다른 트랜지스터의 드레인 및 게이트 전압과 동일하게 유지하고,

상기 기준 전압은 각각의 바이어스 회로 내의 상기 증폭기가 그 고-이득 공통 모드 범위에서 동작하도록 가능하게 하는 전압 중 최대의 전압으로 설정되는

회로.

청구항 27

제26항에 있어서,

상기 대응하는 노드들은 상기 트랜지스터들의 게이트 전압들을 획득하기 위해 결합되는

회로.

청구항 28

제20항에 있어서,

상기 신호들 각각은, 각각의 바이어스 회로 내의 대응하는 노드에서의 전압을 나타내고, 상기 대응하는 노드들 중 최저 전압을 운반하는 노드는 바이어싱된 상기 발광 소자들 중 어느 것이 최대 순방향 전압 강하를 갖는지를 나타내며,

상기 검출 회로는 상기 최저 전압을 검출하기 위해 구성된

회로.

청구항 29

제28항에 있어서,

상기 검출 회로는, 다수의 PNP-트랜지스터들을 갖는 OR-회로를 포함하고, 상기 다수의 PNP-트랜지스터들의 베이스들은 상기 최저 전압에 대응하는 전압을 출력하기 위해 각각 상기 바이어스 회로들로부터의 신호들을 수신하는

회로.

청구항 30

제28항에 있어서,

상기 제어 회로는 상기 검출 회로에 의해 검출된 상기 최저 전압과 미리 정해진 기준 전압을 비교하고, 그에 따라 상기 제어 신호를 생성하기 위해 구성되고,

상기 기준 전압은 상기 발광 소자들 중 최대 순방향 전압 강하를 갖는 것을 구동하기 위한 실질적으로 최저 출력 전압을 생성하도록 상기 조정기를 제어하도록 선택되는

회로.

청구항 31

제30항에 있어서,

최대 전압을 선택하기 위해, 상기 검출 회로로부터의 상기 최저 전압과, 상기 출력 노드에서의 출력 전압을 스케일 다운하여 취득된 스케일 다운 전압을 비교하는, 상기 검출 회로와 상기 제어 회로 사이에 접속된 셀렉터를 더 포함하고,

여기서, 상기 제어 회로는 상기 셀렉터에 의해 선택된 상기 최대 전압과 상기 기준 전압을 비교하기 위해 구성된

회로.

청구항 32

제30항에 있어서,

상기 바이어스 회로들 각각은 전류 미러를 구성하기 위한 증폭기와 MOS 트랜지스터들을 포함하고, 여기서 기준 전류는 상기 출력 노드에 접속된 발광 소자에 전류가 흐르도록 야기하기 위해 상기 트랜지스터들에 의한 K의 이득으로 미러링되고, 상기 트랜지스터들의 드레인들은 상기 증폭기의 각각의 입력들에 접속되고, 상기 증폭기의 출력은 상기 트랜지스터들의 게이트들에 접속되며, 상기 증폭기는 상기 트랜지스터들 중 하나의 트랜지스터의 드레인 및 게이트 전압을 다른 트랜지스터의 드레인 및 게이트 전압과 동일하게 유지하고,

상기 기준 전압은 각각의 바이어스 회로 내의 상기 증폭기가 그 고-이득 공통 모드 범위에서 동작하도록 가능하게 하는 전압 중 최저의 전압으로 설정되는

회로.

청구항 33

제32항에 있어서,

상기 대응하는 노드들은 상기 트랜지스터들의 드레인 전압들을 획득하기 위해 결합되는

회로.

청구항 34

제20항에 있어서,

상기 발광 소자들은 발광 다이오드들인

회로.

청구항 35

제34항에 있어서,
 상기 발광 다이오드들은 백색 발광 다이오드들이
 회로.

청구항 36

제20항에 있어서,
 상기 조정기는 인덕터-기반 DC-DC 컨버터인
 회로.

청구항 37

제36항에 있어서,
 상기 인덕터-기반 DC-DC 컨버터는 벡-부스트 DC-DC 컨버터인
 회로.

청구항 38

제20항에 있어서,
 상기 출력 노드로 과도한 전압이 인가되는 것을 방지하기 위한 클램프 회로(clamp circuit)
 를 더 포함하는 회로.

청구항 39

다수의 발광 소자들과 직렬로 접속된 바이어스 회로들로부터 신호들을 각각 수신하기 위한 입력 노드들 - 여기
 서, 상기 발광 소자들은 파워 서플라이 노드에 병렬로 접속되어 있음 - ; 및
 상기 입력 노드들의 신호들에 응답하여, 바이어싱된 상기 발광 소자들 중 어느 것이 최대 순방향 전압 강하를
 갖는지를 판정하기 위한 검출 회로
 를 포함하는 회로.

청구항 40

제39항에 있어서,
 상기 신호들 각각은, 각각의 바이어스 회로 내의 대응하는 노드에서의 전압을 나타내고, 상기 대응하는 노드들
 중 최대 전압을 운반하는 노드는 바이어싱된 상기 발광 소자들 중 어느 것이 최대 순방향 전압 강하를 갖는지를
 나타내며,
 상기 검출 회로는 상기 최대 전압을 검출하기 위해 구성된
 회로.

청구항 41

제40항에 있어서,
 상기 검출 회로는, 다수의 NPN-트랜지스터들을 갖는 OR-회로를 포함하고, 상기 다수의 NPN-트랜지스터들의 베이
 스들은 상기 최대 전압에 대응하는 전압을 출력하기 위해 각각 상기 입력 노드들로부터의 신호들을 수신하는

회로.

청구항 42

제40항에 있어서,

상기 바이어스 회로들 각각은 전류 미러를 구성하기 위한 증폭기와 MOS 트랜지스터들을 포함하고, 여기서 기준 전류는 상기 파워 서플라이 노드에 접속된 발광 소자에 전류가 흐르도록 야기하기 위해 상기 트랜지스터들에 의한 K의 이득으로 미러링되고, 상기 트랜지스터들의 드레인들은 상기 증폭기의 각각의 입력들에 접속되고, 상기 증폭기의 출력은 상기 트랜지스터들의 게이트들에 접속되며, 상기 증폭기는 상기 트랜지스터들 중 하나의 트랜지스터의 드레인 및 게이트 전압을 다른 트랜지스터의 드레인 및 게이트 전압과 동일하게 유지하고,

상기 대응하는 노드들은 상기 트랜지스터들의 게이트 전압들을 획득하기 위해 결합되는

회로.

청구항 43

제39항에 있어서,

상기 신호들 각각은, 각각의 바이어스 회로 내의 대응하는 노드에서의 전압을 나타내고, 상기 대응하는 노드들 중 최저 전압을 운반하는 노드는 바이어싱된 상기 발광 소자들 중 어느 것이 최대 순방향 전압 강하를 갖는지를 나타내며,

상기 검출 회로는 상기 최저 전압을 검출하기 위해 구성된

회로.

청구항 44

제43항에 있어서,

상기 검출 회로는, 상기 최저 전압에 대응하는 전압을 출력하기 위해, 그 베이스들이 각각 상기 입력 노드들로부터의 신호들을 수신하는 다수의 PNP-트랜지스터들을 갖는 OR-회로를 포함하는

회로.

청구항 45

제43항에 있어서,

상기 바이어스 회로들 각각은 전류 미러를 구성하기 위한 증폭기와 MOS 트랜지스터들을 포함하고, 여기서 기준 전류는 상기 파워 서플라이 노드에 접속된 발광 소자에 전류가 흐르도록 야기하기 위해 상기 트랜지스터들에 의한 K의 이득으로 미러링되고, 상기 트랜지스터들의 드레인들은 상기 증폭기의 각각의 입력들에 접속되고, 상기 증폭기의 출력은 상기 트랜지스터들의 게이트들에 접속되며, 상기 증폭기는 상기 트랜지스터들 중 하나의 트랜지스터의 드레인 및 게이트 전압을 다른 트랜지스터의 드레인 및 게이트 전압과 동일하게 유지하고,

상기 대응하는 노드들은 상기 트랜지스터들의 게이트 전압들을 획득하기 위해 결합되는

회로.

청구항 46

제39항에 있어서,

상기 발광 소자들은 발광 다이오드들인

회로.

청구항 47

제46항에 있어서,

상기 발광 다이오드들은 백색 발광 다이오드들인

회로.

청구항 48

출력 노드에 병렬로 접속되고, 발광 소자들을 바이어싱하기 위한 각각의 바이어스 회로들에 각각이 직렬로 접속된 다수의 발광 소자를 구동하기 위한 방법에 있어서,

상기 출력 노드로 인가될 출력 전압을 조정하는 단계;

상기 각각의 바이어스 회로들로부터 신호들을 수신하는 단계;

상기 신호들에 기반하여, 바이어싱된 상기 발광 소자들 중 어느 것이 최대 순방향 전압 강하를 갖는지를 검출하는 단계; 및

상기 출력 전압은 상기 발광 소자 중 상기 최대 순방향 전압 강하를 갖는 것을 구동하기 위한 최저 전압으로 되도록, 상기 조정하는 단계를 제어하기 위한 제어 신호를 생성하는 단계

를 포함하는 방법.

청구항 49

제48항에 있어서,

상기 신호들 각각은, 각각의 바이어스 회로 내의 대응하는 노드에서의 전압을 나타내고, 상기 대응하는 노드 중 최대 전압을 운반하는 노드는 상기 바이어싱된 발광 소자 중 어느 것이 최대 순방향 전압 강하를 갖는지를 나타내며,

상기 검출 단계는 상기 최대 전압을 검출하는

방법.

청구항 50

제49항에 있어서,

상기 검출 단계에서 검출된 상기 최대 전압을 미리 정해진 기준 전압과 비교하는 단계 - 여기서, 상기 기준 전압은 상기 발광 소자 중 최대 순방향 전압 강하를 갖는 것을 구동하기 위해 실질적으로 최저 출력 전압을 생성하도록 선택됨 - ,

를 더 포함하고,

상기 생성 단계는 상기 최대 전압 및 상기 기준 전압 사이의 차에 기반하여 상기 제어 신호를 생성하는

방법.

청구항 51

제50항에 있어서,

상기 생성 단계는 상기 최대 전압과 상기 기준 전압 사이의 차에 기반한 상기 제어 신호로서 전류를 소싱하거나 싱킹하는 단계를 포함하는

방법.

청구항 52

제51항에 있어서,

상기 출력 노드에서의 출력 전압이 미리 정해진 전압을 초과하는지를 판정하는 단계; 및

상기 출력 전압이 상기 미리 정해진 전압을 초과할 때, 상기 생성 단계에 의해 소싱된 미리 정해진 양의 전류를 싱킹하는 단계

를 더 포함하는 방법.

청구항 53

제50항에 있어서,

상기 바이어스 회로들 각각은 전류 미러를 구성하기 위한 증폭기와 MOS 트랜지스터들을 포함하고, 여기서 기준 전류는 상기 출력 노드에 접속된 발광 소자에 전류가 흐르도록 야기하기 위해 상기 트랜지스터들에 의한 K의 이득으로 미러링되고, 상기 트랜지스터들의 드레인들은 상기 증폭기의 각각의 입력들에 접속되고, 상기 증폭기의 출력은 상기 트랜지스터들의 게이트들에 접속되며, 상기 증폭기는 상기 트랜지스터들 중 하나의 트랜지스터의 드레인 및 게이트 전압을 다른 트랜지스터의 드레인 및 게이트 전압과 동일하게 유지하고,

상기 다수의 발광 소자를 구동하기 위한 방법은,

상기 기준 전압을, 상기 각각의 바이어스 회로 내의 상기 증폭기가 그 고-이득 공통 모드 범위에서 동작하도록 가능하게 하는 전압 중 최대의 전압으로 설정하는 단계

를 더 포함하는 방법.

청구항 54

제53항에 있어서,

상기 수신 단계는 각각의 바이어스 회로로부터 상기 트랜지스터들의 게이트 전압들을 획득하는 방법.

청구항 55

제48항에 있어서,

상기 신호들 각각은, 각각의 바이어스 회로 내의 대응하는 노드에서의 전압을 나타내고, 상기 대응하는 노드들 중 최저 전압을 운반하는 노드는 바이어싱된 상기 발광 소자들 중 어느 것이 최대 순방향 전압 강하를 갖는지를 나타내며,

상기 검출 단계는 상기 최저 전압을 검출하는 방법.

청구항 56

제55항에 있어서,

상기 검출 단계에서 검출된 상기 최저 전압을 기준 전압과 비교하는 단계 - 여기서, 상기 기준 전압은 상기 발광 소자들 중 최대 순방향 전압 강하를 갖는 것을 구동하기 위한 실질적으로 최저 출력 전압을 생성하도록 선택됨 - ,

를 더 포함하고,

상기 생성 단계는 상기 기준 전압과 상기 최저 전압 사이의 차에 기반하여 상기 제어 신호를 생성하는 방법.

청구항 57

제56항에 있어서,

스케일 다운 전압을 획득하기 위해 상기 출력 노드에서의 출력 전압을 스케일 다운하는 단계; 및

상기 검출 단계에서 검출된 상기 최저 전압과 상기 스케일 다운 전압 중 더 높은 전압을 선택하기 위해 상기 최저 전압과 상기 스케일 다운 전압을 비교하는 단계

를 더 포함하고,

상기 제어 단계는 상기 더 높은 전압과 상기 기준 전압을 비교함으로써 제어 신호를 생성하는 방법.

청구항 58

제56항에 있어서,

상기 바이어스 회로들 각각은 전류 미러를 구성하기 위한 증폭기와 MOS 트랜지스터들을 포함하고, 여기서 기준 전류는 상기 출력 노드에 접속된 발광 소자에 전류가 흐르도록 야기하기 위해 상기 트랜지스터들에 의한 K의 이득으로 미러링되고, 상기 트랜지스터들의 드레인들은 상기 증폭기의 각각의 입력들에 접속되고, 상기 증폭기의 출력은 상기 트랜지스터들의 게이트들에 접속되며, 상기 증폭기는 상기 트랜지스터들 중 하나의 트랜지스터의 드레인 및 게이트 전압을 다른 트랜지스터의 드레인 및 게이트 전압과 동일하게 유지하고,

상기 다수의 발광 소자를 구동하기 위한 방법은,

상기 기준 전압을, 상기 각각의 바이어스 회로 내의 상기 증폭기가 그 고-이득 공통 모드 범위에서 동작하도록 가능하게 하는 전압 중 최저의 전압으로 설정하는 단계

를 더 포함하는 방법.

청구항 59

제58항에 있어서,

상기 수신 단계는 각각의 바이어스 회로들로부터 상기 트랜지스터들의 드레인 전압들을 획득하는 방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- [0011] 본 발명은 발광 다이오드 등과 같은 다수의 발광 소자의 구동을 위한 회로 및 방법에 관한 것으로, 구체적으로는 모든 발광 소자의 구동에 효율적인 최저 전압이 생성되는 다수의 발광 소자의 구동을 위한 전압을 조정하는 새로운 회로 및 방법에 관한 것이다.
- [0012] 백색 발광 다이오드(LED)는 PDA(Personal Digital Assistant)와 셀룰러 폰 등의 핸드헬드 장치(handheld device)의 디스플레이에 광범위하게 사용된다. 백색 LED의 특성 중 하나는 비교적 높은 순방향 전압 강하(forward voltage drop)에 있으며, 실질적으로, 백색 LED의 순방향 전압 강하는 배터리 전압과 밀접한 관계에 있다. 따라서, 백색 LED 구동 효율은 핸드헬드 애플리케이션에서 배터리 수명을 연장하기 위한 중요한 요인이다.
- [0013] 핸드헬드 애플리케이션에서 백색 LED 구동을 위한 현재 기술에서는, 전하 펌프(charge pump)와 인덕터-기반 부스트 컨버터(inductor-based boost converter)의 2가지 타입 중 하나를 채용하는 것이 일반적이다. 2가지 타입의 조정기(regulator)는 LED를 바이어싱(bias)하기 위해 입력 전압(예를 들면, Li-Ion 배터리)을 고전압(high voltage)으로 "셋-업(set-up)" 한다. 전하 펌프는 입력 전압에 "셋-업"의 양(amount)을 곱한 것과 동일한 출력 전압에서 최대 효율이 달성된다. 백색 LED 애플리케이션에서, 백색 LED를 구동하는데 필요한 전압이 최대 효율이 달성되는 출력 전압보다 작다면, 전하 펌프에 의해 생성되는 추가적인 전압은 유효 효율 손실을 나타낸다. 이런 이유로, 백색 LED 애플리케이션에서의 전하 펌프의 유효 효율은 입력 전압($1/V_{in}$ 으로 변화함)에 강하게 의존한다. 다중-모드(multi-mode) 전하 펌프는 추가적인 회로 및 비용을 들여 유효 효율을 향상시킨다. 한편, 인덕터-기반 DC-DC 컨버터는 다중-모드 전하 펌프를 포함하는 전하 펌프로 달성가능한 성능 레벨 보다 더 높은 성능 레벨이 달성될 수 있다고 알려져 있다. 인덕터-기반 DC-DC 컨버터 중에서, 벡-부스트(buck-boost) DC-DC 컨버터는 입력 및 출력 전압 범위의 관점에서 양호한 것으로 고려된다.
- [0014] 백색 LED 디스플레이의 구현에서, 예를 들면, 다수의 백색 LED는 조정기의 출력에 직렬 또는 병렬로 접속된다. 다수의 LED의 직렬 접속은 온전한 전류 매칭을 제공하는 반면 백색 LED를 구동하기 위해 매우 높은 출력 전압을 생성하는 조정기를 필요로 한다. 이러한 구성은 고전압을 견디기 위해 더욱 고가의 컴포넌트(component)를 필요

로 하는 단점이 있다. 또한, 인덕터-기반 DC-DC 컨버터가 채용된 경우, 입력 전압에 대한 고효율의 효율이 감소된다. 직렬 접속은 또한 잘 알려진 "크리스마스-트리 광 문제점(Christmas-tree light problem)"을 갖는다. 한편, 다수의 LED를 병렬로 구동하는 것은 고전압 방출을 제거하여 높은 효율에 도달가능하지만, 양호한 전류 매칭을 달성하기 위해 전류안정기(ballasting)를 필요로 한다.

발명이 이루고자 하는 기술적 과제

- [0015] 본 발명은 백색 발광 다이오드(LED) 등과 같은 병렬로 접속된 다수의 발광 소자를 구동할 때, 최저 효율 구동 전압을 생성함으로써 전력 효율을 최대화하는 것을 목적으로 한다.
- [0016] 또한, 본 발명은 병렬로 접속된 다수의 발광 소자를 구동할 때, 전력 효율을 최대화하도록 구성되고 선택된 엘리먼트(element)를 포함하는 회로를 제공한다.
- [0017] 본 발명의 일 양태에서, 구동 회로는 다수의 발광 소자가 병렬로 접속되는 파워 서플라이 노드(power supply node)로 공급되는 파워 서플라이 전압을 조정하기 위한 조정기를 제어한다. 바이어스 회로(bias circuit)는 각각의 발광 소자에 직렬로 접속된다. 구동 회로는 각각의 바이어스 회로로부터 신호를 수신하고, 그에 따라, 이 신호에 기반하여 발광 소자 중 어느 것이 최대 순방향 전압 강하를 갖는지를 검출하는 검출 회로를 포함한다. 구동 회로는 검출 회로에 결합되고, 최대 순방향 전압 강하를 갖는 발광 소자 중 하나를 구동하는데 유효한 실질적으로 최저 전압을 생성하도록 조정기를 제어하는 제어 신호를 생성하기 위해 구성된 제어 회로를 더 포함한다.
- [0018] 일 실시예에서, 각각의 신호는 각각의 바이어스 회로 내의 대응 노드(corresponding node)에서의 전압을 나타낸다. 노드 중 최대 전압을 운반(carrying)하는 대응 노드는 바이어싱된 발광 소자 중 어느 것이 최대 순방향 전압 강하를 갖는지를 나타낸다. 검출 회로는 최대 전압을 검출하기 위해 구성될 수 있고, 다수의 NPN-트랜지스터를 포함하는 OR-회로를 포함할 수 있으며, 바이어스 회로로부터 각각 수신한 신호에 기초하여 최고 전압에 대응하는 전압을 출력한다.
- [0019] 제어 회로는 검출 회로에 의해 검출된 최대 전압을 미리 정해진 기준 전압과 비교하고, 그에 따라 제어 신호를 생성하도록 구성될 수 있다. 제어 회로는 최고 전압과 기준 전압 사이의 차이에 기반하여 제어 신호로서 전류를 소싱(sourcing)하거나 싱킹(sinking)하도록 구성된 제1 트랜스컨덕턴스 증폭기일 수 있다. 기준 전압은, 최저 순방향 전압 강하를 갖는 발광 소자 중 하나를 구동하기 위해, 실질적으로 최저 출력 전압을 생성하도록 조정기를 제어하기 위해 선택된다.
- [0020] 구동 회로는, 출력 노드에서의 출력 전압이 미리 정해진 전압을 초과한 경우, 제1 트랜스컨덕턴스 증폭기로부터 소싱된 미리 정해진 양의 전류를 싱킹하도록 구성된 제2 트랜스컨덕턴스 증폭기를 포함할 수 있다.
- [0021] 대안적으로, 검출 회로는, 노드 중 최저 전압을 운반하는 대응 노드가 바이어싱된 발광 소자 중 어느 것이 최대 순방향 전압 강하를 갖는 지를 나타낼 때, 최저 전압을 검출하도록 구성될 수 있다. 이 경우, 검출 회로는 다수의 PNP-트랜지스터를 포함하는 OR-회로를 포함할 수 있으며, 바이어스 회로로부터 각각 수신한 신호에 기초하여 최저 전압에 대응하는 전압을 출력한다.
- [0022] 또한, 제어 회로는 검출 회로에 의해 검출된 최저 전압을 미리 정해진 기준 전압과 비교하고, 그에 따라 제어 신호를 생성하도록 구성될 수 있다. 기준 전압은, 최저 순방향 전압 강하를 갖는 발광 소자 중 하나를 구동하기 위해, 실질적으로 최저 출력 전압을 생성하도록 조정기를 제어하기 위해 선택된다.
- [0023] 구동 회로는, 검출 회로로부터의 최저 전압과 출력 노드에서의 출력 전압과 스케일링 감소(scaling down)함으로써 얻어진 스케일 다운 전압을 비교하여 최고 전압을 선택하기 위해, 검출 회로와 제어회로 사이에 접속된 셀렉터를 더 포함한다.
- [0024] 본 발명의 다른 양태에서, 입력 노드와 검출 회로를 포함하는 검출기 회로(detector circuitry)가 제공된다. 입력 노드는 각각 다수의 발광 소자와 직렬로 접속된 바이어스 회로로부터 신호를 수신하기 위해 배열되고, 여기서 발광 소자는 파워 서플라이 노드에 병렬로 접속된다. 검출 회로는 바이어싱된 발광 소자 중 어느 것이 최대 순방향 전압 강하를 갖는지를 검출하기 위해 입력 노드 상의 신호에 응답한다.
- [0025] 본 발명의 또 다른 양태에서, 파워 서플라이 노드에 병렬로 접속되고, 발광 소자를 바이어싱하기 위한 바이어스 회로에 각각이 직렬로 접속된 다수의 발광 소자의 구동 방법이 제공된다. 파워 서플라이 노드로 인가될 파워 서

플라이 전압이 조정된다. 각각의 바이어스 회로로부터 신호가 수신되고, 이 신호에 기반하여 바이어싱된 발광 소자 중 어느 것이 최대 순방향 전압 강하를 갖는지가 검출된다. 그에 따라, 조정 단계를 제어하기 위한 제어 신호가 생성되어, 파워 서플라이 전압은 최대 순방향 전압 강하를 갖는 발광 소자 중 하나를 구동하는데 유효한 최저 전압이 획득되도록 기인된다.

[0026] 본 발명의 추가적인 장점은 다음의 상세한 설명을 통해 당업자에게 쉽고 명확하게 이해될 것이며, 여기서는 본 발명을 수행하는 최적의 실시예만을 도시 및 설명할 것이다. 물론 본 발명은 기타 상이한 실시예로 수행될 수 있으며, 본 발명의 요지를 일탈하지 않은 범위 내에서 변형될 수 있다. 따라서, 도면 및 설명은 예시적인 것으로 간주되어야 하며, 제한적으로 간주되는 것은 아니다.

발명의 구성 및 작용

[0027] 도1은 백색 LED 등의 다수의 LED를 구동하기 위한 구동 회로의 기본 구성을 도시한다. 구동 회로(10)는 다수의 LED(D₁~D_n)가 병렬로 접속되는 출력 노드(14)로 인가될 출력 전압을 조정하는 조정기(12)를 포함한다. 각각의 LED(D₁~D_n)는 LED(D₁~D_n)의 전류를 제어하는 전류원(I_{SRC1}, ..., I_{SRCn})과 같은 전류안정기(ballasting)과 직렬로 접속될 수 있다.

[0028] 각각의 LED(D₁~D_n)에 걸리는 순방향 전압 강하는 표준 제조 편차 또는 불일정한 전류 바이어싱으로 인해 서로 다를 수 있다. 따라서, 조정기(12)는 높은 전력 효율을 유지하기 위해 가능한 한 낮은 크기(magnitude)로 모든 LED(D₁~D_n)를 바이어싱 하기에 충분히 높은 출력 전압을 생성해야만 한다. 본 발명에 핵심은 LED(D₁~D_n) 중 어느 것이 최대 순방향 전압 강하를 갖는지를 판정하고, 최대 순방향 전압 강하를 갖는 그 LED에 기반하여 모든 LED(D₁~D_n)를 제어함으로써 최대 전력 효율을 획득하는 것이다.

[0029] 도1에서, 제어기(16)는 바이어싱된 다수의 LED(D₁~D_n) 중 어느 것이 최대 순방향 전압 강하를 갖는지를 판정한다. 다음으로, 제어기(16)는 그 특정 LED의 조정 루프(regulation loop)를 폐쇄하기 위한 제어 신호를 생성한다. 제어기(6)는 최고 순방향 전압 강하를 갖는 LED를 구동하는데 유효한 최저 출력 전압이 출력 노드(14)에 인가되도록 조정기(12)를 제어한다. 이 최저 출력 전압은 가능한 한 낮은 구동전압의 크기를 나타내지만, 모든 LED(D₁~D_n)를 효과적으로 구동(바이어싱)하기에 충분히 높다.

[0030] 전술한 실시예는 각각의 소자에 구동 전류를 제공하기 위해 각각의 LED(D₁~D_n)와 직렬로 접속된 종래의 안정화된 전류원을 구현한다. 일례로서, 도2는 LED D₁에 대한 전류를 제어하기 위한 전류원 I_{SRCn}의 실시예를 도시한다. 전류원 I_{SRCn}은 n-형 MOS 트랜지스터(T₁, T₂)와 LED D₁을 바이어싱하기 위한 전류 미러(current mirror)를 함께 구성하는 증폭기(A)를 포함할 수 있다.

[0031] 트랜지스터 T₁의 드레인은 증폭기(A)의 비반전 입력(noninverting input)에 접속되고, 트랜지스터 T₂의 드레인은 증폭기(A)의 반전 입력(inverting input)에 접속되고, 증폭기(A)의 출력은 서로 결합된 트랜지스터(T₁, T₂)의 게이트에 접속된다. 레지스터(R_{GATE})는 안정성을 위해 포함되지만, 전류원 I_{SRCn}의 DC 동작에 영향을 주지는 않는다.

[0032] 기준 전류 I_{ref}는 트랜지스터(T₁, T₂)에 의해 이득 K로 미러링되어 프로그램 전류 K_{Iref}로 하여금 LED D₁을 흐르도록 한다. 증폭기(A)는 트랜지스터 T₁의 게이트 전압을 서보하고, 기준 전류 I_{ref}에서 바이어싱되도록 유지하여, 트랜지스터 T₁의 드레인 전압이 트랜지스터 T₂의 드레인 전압과 매칭하도록 기인한다. 이는 트랜지스터 T₂로 하여금 트랜지스터 T₁의 드레인 전류와 여전히 매칭하면서 낮은 절대 드레인 전압을 갖는 3극(triode) 또는 선형 영역에서 동작하도록 허용한다. 당업자라면 이해하겠지만, 팩터 K는 트랜지스터(T₁, T₂)의 기하학적 함수이다.

[0033] 이 전류원 I_{SRCn}은 로우 드롭아웃 동작을 위해 설계되어, 트랜지스터 T₂는 낮은 절대 드레인 전압에서 동작할 수 있다. 이 전류원을 본 발명의 스킴과 조합에 의해, 전류원에 걸리는 전압을 가능한 한 낮지만, 지정된 레벨에서 발광하도록 그 LED를 제어하기에 충분히 크게 유지함으로써 매우 효과적인 구동 전압 조정이 달성된다.

[0034] 이 실시예에서, MOS 트랜지스터는 전술한 바와 같은 특정 전류 미러 회로를 형성하기 위해 이용된다. 그러나, 바이폴라 트랜지스터를 채용하거나 상이한 전류 회로 토폴리지를 사용하는 상이한 구조를 갖는 전류 미러가 구

현될 수 있다는 것은 당업자에게 명백하다.

- [0035] 도3은 도1에 도시한 구동 회로(10)의 실시예의 보다 상세한 도면이다. 도3을 참조하면, 제어 회로(16)는 각각이 도2에 도시한 전류원 I_{SRCn} 과 동일한 구성을 갖는 전류원($I_{SRC1} \sim I_{SRCn}$)으로부터 신호를 수신하도록 구성된다. 전술한 바와 같이, 먼저 제어 회로(16)는 LED($D_1 \sim D_n$) 중 어느 것이 최대 순방향 전압 강하를 갖는지를 판정한다. 이러한 판정에서, 드레인 및 게이트 전압은 LED의 순방향 전압 강하의 선형적인 역함수이고, 이들 트랜지스터의 드레인 또는 게이트 전압 중 하나가 모니터링될 수 있다. 전술한 실시예에서, 제어 회로(16)는 LED 중 어느 것이 최대 순방향 전압 강하를 갖는지를 검출하기 위해 각각의 전류원($I_{SRC1} \sim I_{SRCn}$)에서의 트랜지스터 T_2 의 게이트 전압($GATE_1 \sim GATE_n$)을 수신한다. 각각의 전류원($I_{SRC1} \sim I_{SRCn}$)은 동일한 기준 전류 I_{ref} 로부터 바이어싱되기 때문에, 게이트 전압($GATE_1 \sim GATE_n$) 중 최대 게이트 전압은 어떤 전류원($I_{SRC1} \sim I_{SRCn}$)에서도 트랜지스터 T_2 의 최저 대응 드레인 전압(lowest counterpart drain voltage)에 대응한다. 즉, 이는 LED 중 어느 것이 최대 순방향 전압 강하를 갖는지를 식별한다. 예를 들면, 통상의 드레인 전압은 50 내지 100mV이다.
- [0036] LED 중 어느 것이 최대 순방향 전압 강하를 갖는 지를 판정하도록 구현된 검출회로는 전술한 구성으로 한정되지 않는다. 채용된 전류원의 토폴리지에 의존하여 다른 구성이 이용될 수 있다.
- [0037] 최대 게이트 전압의 판정을 위해, 제어기(16)는 최대 전압 검출기(또는 셀렉터)(20)와 트랜스컨덕턴스 증폭기(22,24)를 포함할 수 있다. 최대 전압 검출기(20)는 각각의 전류원($I_{SRC1} \sim I_{SRCn}$)으로부터 게이트 전압($GATE_1 \sim GATE_n$)을 수신하여 게이트 전압($GATE_1 \sim GATE_n$)의 최대를 검출하도록 구성된다. 최대 전압 검출기(20)는 검출된 최대 게이트 전압에 대응하는 전압 $GATE_{max}$ 를 출력한다. 최대 전압 검출기(20)로부터의 $GATE_{max}$ 는 트랜스컨덕턴스 증폭기(22)의 비반전 입력으로 공급되고, 여기서 반전 입력은 기준 전압 V_{ref1} 을 수신한다. 트랜스컨덕턴스 증폭기(22)의 출력은 노드(30)에서 캐패시터 C_1 에 접속된다. 노드(30)와 그라운드 사이에 접속된 캐패시터 C_1 은 조정 루프용 보상 캐패시터이고, LED($D_1 \sim D_n$)로의 공급을 위한 전압 V_{out} 의 조정을 수행하는 벡-부스트 DC-DC 컨버터(12a)로 제어 전압 V_c 를 제공한다.
- [0038] 기준 전압 V_{ref1} 은 최대 순방향 전압 강하를 갖는 LED($D_1 \sim D_n$) 중 하나를 구동하는데 유효한 실질적으로 최저 출력 전압을 생성하도록 조정 루프를 제어하기 위해 선택된다. 전류원($I_{SRC1} \sim I_{SRCn}$)이 채용된 경우, 기준 전압 V_{ref1} 은 각각의 전류원($I_{SRC1} \sim I_{SRCn}$)에서의 증폭기(A)의 내부 특성에 기반하여 결정될 수 있다. 전술한 바와 같이, 전압 $GATE_{max}$ 는 어떤 전류원($I_{SRC1} \sim I_{SRCn}$)에서도 트랜지스터(T_1, T_2)로부터의 최저 드레인 전압에 대응한다. 즉, 게이트 전압이 높으면 드레인 전압은 낮다. 따라서, 전압 $GATE_{max}$ 가 기준 전압 V_{ref1} 과 동일할 때, 증폭기(A)가 고-이득 공통 모드 범위에서, 즉, 활성 영역에서 동작가능하다는 조건하에서, 가능한 한 최대 전압이 기준 전압 V_{ref1} 로서 선택될 수 있다. 그렇지 않은 경우, 각각의 전류원($I_{SRC1} \sim I_{SRCn}$)은 트랜지스터 T_2 를 트랜지스터 T_1 의 드레인 전류와 매칭하면서 낮은 절대 드레인 전압으로 동작시킬 수 없다. 증폭기(A)가 그 출력 공통 모드 범위 내의 높은 영역에서 동작할 수 있도록 기준 전압 V_{ref1} 을 설정하는 것이 바람직하다.
- [0039] 조정 루프는 노드(14)에서의 출력 전압 V_{out} 을 전압 $GATE_{max}$ 가 기준 전압 V_{ref1} 과 동일하게 되는 전압으로 서보한다. 전압 $GATE_{max}$ 가 기준 전압 V_{ref1} 보다 높다면, 트랜스컨덕턴스 증폭기(22)는 노드(30)로 전류를 소싱(source)한다. 한편, 전압 $GATE_{max}$ 가 기준 전압 V_{ref1} 보다 낮다면, 트랜스컨덕턴스 증폭기(22)는 노드(30)로부터 전류를 싱킹(sink)한다. 따라서, 벡-부스트 DC-DC 회로(12a)용의 제어 전압 V_c 는 트랜스컨덕턴스 증폭기(22)의 소싱 및 싱킹 전류에 따라 변화된다.
- [0040] 구동 회로(10)는 LED($D_1 \sim D_n$) 중 어느 하나가 개방-회로로 되면 발생하는 출력 전압 폭주(voltage runaway)를 방지하기 위해 액티브 클램프(active clamp)로서 제공되는 트랜스컨덕턴스 증폭기(24)를 더 포함할 수 있다. 트랜스컨덕턴스 증폭기(24)는 레지스터(R_1, R_2)의 접합(junction)에 결합되는 반전 입력과, 기준 전압 V_{ref2} 에 결합되는 비반전 입력을 갖는다. 트랜스컨덕턴스 증폭기(24)는, 전압 V_{out} 이 $[V_{ref2}(R_2+R_1)/R_1]$ 으로 상승할 때, 증폭기(22)가 하나 또는 그 이상의 개방-회로로 된 LED를 소싱하는 최대 전류의 크기와 등가인 전류의 싱킹을 개시하도록 설계된다. $[V_{ref2}(R_2+R_1)/R_1]$ 의 레벨은 예상된 LED 순방향 전압으로부터 떨어져 위치되어, 증폭기(24)는 정

상 동작(normal operation)을 방해하지 않는다. 기준 전압 V_{ref2} 와 레지스터(R_1, R_2)는 구동 회로(10)에 채용된 조건과 호환되도록 결정될 수 있다.

- [0041] 최대 순방향 전압 강하를 갖는 특정 LED에 대한 최저 구동 전압을 생성하도록, 벡-부스트 DC-DC 컨버터(12a)에는 트랜스컨덕턴스 증폭기(22)에 의해 제어된 제어 전류 V_c 가 공급된다. 일반적으로, 벡-부스트 DC-DC 컨버터는 벡 모드, 부스트 모드, 또는 벡-부스트 모드로 동작한다. 벡 모드에서, 컨버터는 입력 전압보다 작은 출력 전압을 조절을 한다. 부스트 모드에서, 조절기는 입력 전압 보다 큰 출력전압을 조절한다. 벡 및 부스트 모드에서, 모든 내부 스위치 보다 소수의 스위치는, 출력 전압을 조절하여 파워를 유지하도록 ON 및 OFF로 스위치된다. 벡-부스트 모드에서, 모든 스위치는, 입력 전압보다 크거나, 작거나 또는 동일한 값으로 출력 전압을 조절하도록 모든 스위치를 ON 및 OFF로 스위치된다. 미국특허 제 6,166,527호에는 벡-부스트 DC-DC 컨버터가 상세하게 기재되어 있으며, 본 명세서에서는 참조로서 내포된다. 물론, 전하 펌프로서 벡-부스트 DC-DC 컨버터를 대신하여 다른 타입의 인덕터-기반 DC-DC 컨버터가 구동 회로(10)에 채용될 수 있다.
- [0042] 또한, 구동 회로(10)는, 노드(14)와 그라운드 사이에 접속되고, DC 출력 전압을 유지하는 출력 바이패스 캐패시터(bypass capacitor)로서 캐패시터 C_2 를 포함할 수 있다. 벡-부스트 DC-DC 컨버터(12a)는 전류를 운반하지 않고, 캐패시터 C_2 가 부하로, 즉 LED($D_1 \sim D_n$)로 전류를 운반한다.
- [0043] 도4는 파워 서플라이 전압 V_{cc} 과 GND 사이에 제공된 최대 전압 검출기(20)와 트랜스컨덕턴스 증폭기(22,24)의 회로 구성의 일례를 도시한다.
- [0044] 최대 전압 검출기(20)는 복수의 NPN-트랜지스터($Q_{G1} \sim Q_{Gn}$)을 포함하는 OR-회로를 포함한다. 도4에서, 최대 전압 검출기(20)는 12개의 전류원이 존재한다는 가설 상에서 구성된다. 트랜지스터($Q_{G1} \sim Q_{Gn}$)의 모든 베이스에는 전위적으로 상이한 전압, 즉 각각의 전류원($I_{SRC1} \sim I_{SRCn}$)으로부터의 게이트 전압($GATE_1 \sim GATE_n$)이 각각 인가된다. 트랜지스터($Q_{G1} \sim Q_{Gn}$)의 모든 에미터는 서로 접속된다. 최대 전압 검출기(20)에서, 트랜지스터($Q_{G1} \sim Q_{Gn}$) 중 최대값을 갖는 트랜지스터의 베이스 전압은 접속된 에미터에서의 전압(도3에서 $GATE_{max}$ 로 도시됨)을 판정하는 것으로 된다. 예를 들면, 트랜지스터 Q_{G1} 의 베이스가 다른 베이스에서의 크기보다 높은 100mV 전압이라면, 트랜지스터 Q_{G1} 은 전류 I_3 을 전도하고, 다른 트랜지스터는 오프된다. 따라서, DC 레벨-시프트된 최대 게이트 전압 $GATE_{max}$ 가 얻어진다.
- [0045] 트랜스컨덕턴스 증폭기(22)는 테일 전류(tail current) I_1 을 갖는 NPN 차동 쌍 트랜지스터(differential pair transistor)(Q_1, Q_2)로 구현되고, 유사하게 트랜스컨덕턴스 증폭기(24)는 테일 전류 I_2 를 갖는 NPN 차동 쌍 트랜지스터(Q_3, Q_4)로 구현된다.
- [0046] 도4에서의 최대 전압 검출기(20)에 의해 생성된 DC 레벨-시프트된 $GATE_{max}$ 전압은 트랜스컨덕턴스 증폭기(22)의 비반전 입력으로 접속된다. 도4에서, $GATE_{max}$ 전압은 트랜지스터($Q_{G1} \sim Q_{Gn}$) 중 최고 게이트 전압, 즉 $GATE_{max} = V_{IN} - V_{BE}$ 를 수신하는 것에 의해 시프트된다. 따라서, 전류원 I_4 로 바이어싱되는 트랜지스터 Q_{REF} 는, $GATE_{max}$ 전압과 기준 전압 V_{ref1} 은 트랜스컨덕턴스 증폭기(22)에 의해 근사적으로 비교하도록 기준 전압 V_{ref1} 을 $V_{ref1} - V_{BE}$ 로 레벨-시프트한다.
- [0047] 트랜지스터의 쌍 $M_1 \sim M_2$, $M_3 \sim M_4$, 및 $M_5 \sim M_6$ 은 벡-부스트 DC-DC 컨버터(12a)의 제어 전압을 생성하기 위해, 노드(30)에서의 전류의 근사적인 합을 수행하는 전류 미러를 구성한다. 트랜지스터 Q_1 의 콜렉터 전류는 노드(30)에서의 소싱 전류를 나타내는 단일 이득(unity gain)을 갖는 트랜지스터 M_1 및 M_2 에 의해 미러링된다. 트랜지스터 Q_2 콜렉터 전류는 단일 이득을 갖는 트랜지스터 M_3 및 M_4 에 의해 미러링되고, 노드(30)로부터의 싱킹을 나타내는 단일 이득을 갖는 트랜지스터 M_5 및 M_6 에 의해 다시 미러링된다. 평형점은 노드(30)로 소싱하는 전류 M_2 가 노드(30)로부터 싱킹되는 전류 M_6 과 동일할 때이다. 그러한 경우, 트랜지스터 Q_1 및 Q_2 의 콜렉터 전류가 동일하고, 따라서 $GATE_{max}$ 전압과 기준 전압 V_{ref1} 은 동일하다. 이 조건에서, LED($D_1 \sim D_n$)을 구동하기 위한 최저 전압이 벡-부스트 DC-DC 컨버터(12a)에 의해 출력 노드(14)로 인가된다.
- [0048] 전술한 바와 같이, 구동 회로(10)는 최대 순방향 전압 강하를 갖는 특정 LED에 기반하여 LED($D_1 \sim D_n$)를 구동한다.

구동 회로(10)는 최대 순방향 전압 강하를 갖는 그 특정 LED를 구동하는데 유효한 최저 전압으로 출력 전압을 제어한다. 비록 전압이 그 특정 LED에 대한 최저 전압이지만, 이 전압은 병렬로 접속된 모든 LED를 구동하는데 충분히 높다. 따라서, 다수의 LED를 구동하기 위한 전력 효율은, 모든 LED를 구동하는 최저 유효 구동 전압이 출력 노드(14)로 인가되기 때문에 향상된다. 또한, 도2에 도시된 바와 같은 벡-부스트 DC-DC 컨버터와 로우 드롭아웃 전류원을 채용함으로써 전력 효율이 극대화될 수 있다.

[0049] 대안적인 실시예

[0050] 도5는 동일한 목적으로 게이트 전압보다 전류원($I_{SRC1} \sim I_{SRCn}$) 내의 트랜지스터(T_1, T_2)의 드레인 전압을 이용하는 구동 회로(10)의 대안적인 실시예를 도시한다. 전술한 바와 같이, 전류원($I_{SRC1} \sim I_{SRCn}$) 중의 최저 드레인 전압은 바이어싱된 LED($D_1 \sim D_n$) 중 어느 것이 최대 순방향 전압 강하를 갖는지를 식별한다.

[0051] 도5를 참조하면, 구동 회로(40)는 도2에서의 전류원 I_{SRCn} 의 각각의 트랜지스터(T_1, T_2) 사이의 드레인 전압(DRAIN1~DRAINn)의 최저값을 검출한다. 따라서, 최저 드레인 전압에 대응하는 전압 DRAIN_{min}은 최저 전압 검출기(42)로부터 출력된다. 최저 전압 검출기(42)는 다수의 PNP-트랜지스터를 포함하는 OR-회로를 이용하여 구현될 수 있고, 이는 도4에 도시된 최대 전압 검출기(20)의 그것을 보상하는 구성이다.

[0052] 구동 회로(40)는 최소 전압 검출기(42)로부터 전압 DRAIN_{min}과, 전압 분배기를 형성하기 레지스터 R_3 및 R_4 에서의 구동 출력 전압 V_{OUT} 을 분할하여 얻어지는 스케일 다운 전압을 수신하는 최대 전압 검출기(44)를 포함한다. 최대 전압 검출기(44)는 전압 DRAIN_{min}과 스케일 다운 전압의 높은쪽을 검출 또는 선택한다. 이하에 설명하는 바와 같이, 이 최대 전압 검출기(44)는 액티브 클램프로서 동작한다. 최대 전압 검출기(44)의 출력은 그 비반전 입력이 기준 전압 V_{ref3} 에 접속되는 트랜스컨덕턴스 증폭기(46)의 반전 입력에 제공된다. 도3 및 도4에서의 증폭기(22)와 유사하게, 트랜스컨덕턴스 증폭기(46)는 벡-부스트 DC-DC 컨버터(12a)를 제어하기 위해 기준 전압 V_{ref3} 과 최대 전압 검출기(44)로부터의 출력 사이의 차에 따라 노드(30)로 전류를 공급한다.

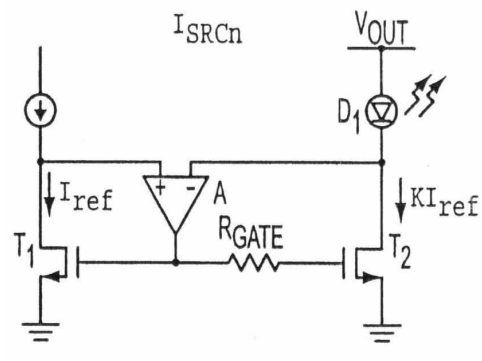
[0053] 기준 전압 V_{ref3} 은 최대 순방향 전압 강하를 갖는 그 LED를 효과적으로 구동하기 위해, 조정 루프를 제어하여 실질적으로 최저 출력 전압을 생성하도록 선택된다. 전류원($I_{SRC1} \sim I_{SRCn}$)이 채용된 경우, 기준 전압 V_{ref3} 은 각각의 전류원($I_{SRC1} \sim I_{SRCn}$)에서의 증폭기(A)의 내부 특성에 기반하여 결정될 수 있다. 드레인 전압이 낮을수록, 최대 순방향 구동 전압 강하를 갖는 LED를 구동하는데 필요한 전압은 낮아진다. 따라서, 최대 전압 검출기(44)로부터의 출력 전압(전압 DRAIN_{min} 또는 스케일 다운 전압)이 기준 전압 V_{ref3} 과 동일하게 될 때, 증폭기(A)가 고-이득 공통 모드 범위에서, 즉, 활성 영역에서 동작가능하다는 조건하에서, 가능한 한 최저 전압이 기준 전압 V_{ref3} 으로서 선택될 수 있다. 그렇지 않은 경우, 전류원($I_{SRC1} \sim I_{SRCn}$)은 트랜지스터 T_2 를 트랜지스터 T_1 의 드레인 전류와 매칭하면서 낮은 절대 드레인 전압으로 동작시킬 수 없다. 증폭기(A)가 그 입력 공통 모드 범위 내의 낮은 영역에서 동작할 수 있도록 기준 전압 V_{ref3} 을 설정하는 것이 바람직하다.

[0054] 최대 전압 검출기(44)는 과도한 전압이 출력 노드(14)로 인가되는 것을 방지한다. LED($D_1 \sim D_n$) 중 하나가 개방-회로로 되면, 드레인 전압(DRAIN1~DRAINn) 중 대응하는 것이 그라운드로 되고, 따라서, 최소 전압 검출기(42)로부터의 전압 DRAIN_{min}은 그라운드 전압으로 된다. 이는 벡-부스트 DC-DC 컨버터(12a)로부터의 출력을 증가시킨다. 그러나, 드레인 전압(DRAIN1~DRAINn) 중 하나가 그라운드로 되더라도, 최대 전압 검출기(44)는 그라운드 전압을 갖는 전압 DRAIN_{min} 보다 스케일 다운 전압을 선택한다. 따라서, 스케일 다운 전압이 트랜스컨덕턴스 증폭기(46)로 입력되어, 조정 루프가 바람직하게 유지된다.

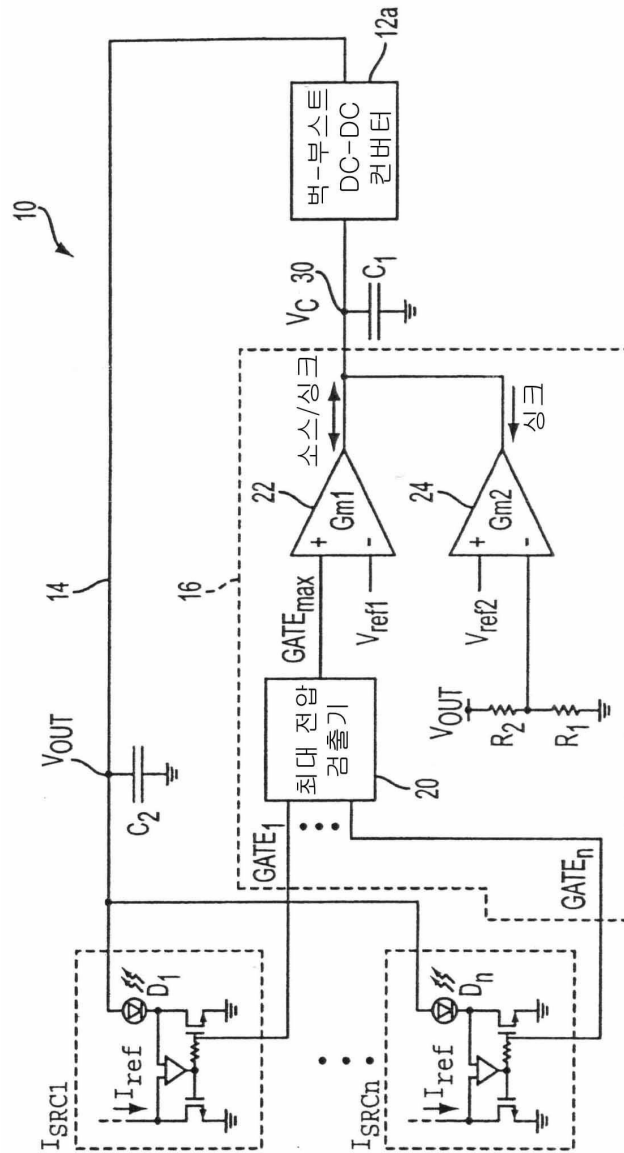
[0055] 전술한 바와 같이, 구동 회로(40)는 2개의 상이한 조정 루프를 이용한다. 제1 조정 루프는 최소 전압 검출기(42)로부터의 전압 DRAIN_{min}에 기반하여 제어된다. 제2 조정 루프는 최대 전압 검출기(44)로 입력된 스케일 다운 전압에 기반하여 제어된다.

[0056] 전압 분배기를 형성하는 레지스터 R_3 및 R_4 의 값은 조정 루프를 바람직하게 조정하기 위해 기준 전압 V_{ref3} 에 따라 선택될 수 있다는 것은 명백하다.

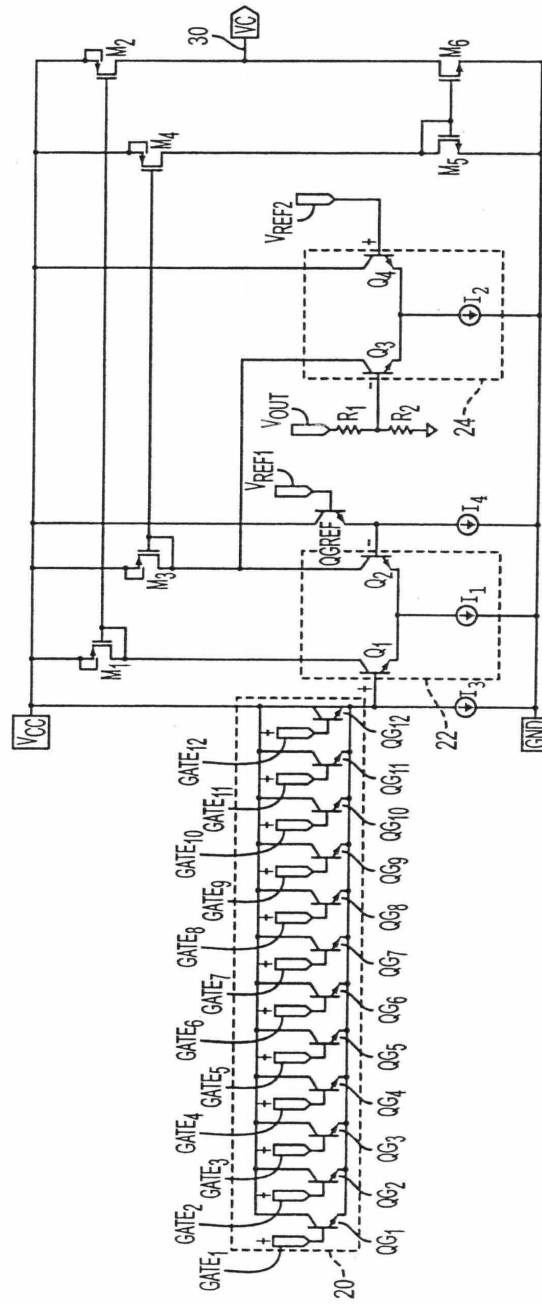
도면2



도면3



도면4



도면5

