



Patent tymczasowy dodatkowy
do patentu nr -----

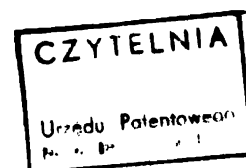
Int. Cl.³ G05F 1/58

Zgłoszono: 19.06.81 (P. 231779)

Pierwszeństwo -----

Zgłoszenie ogłoszono: 27.11.81

Opis patentowy opublikowano: 31.08.1984



Twórca wynalazku: Andrzej Wojtowicz

Uprawniony z patentu tymczasowego: Andrzej Wojtowicz,
Warszawa (Polska)

**Szeregowy, kompensacyjny stabilizator napięcia,
z pojedynczym tranzystorem jako elementem porównującym
i wzmacniaczem błędu**

Przedmiotem wynalazku jest szeregowy, kompensacyjny stabilizator napięcia stałego, z pojedynczym tranzystorem jako elementem porównującym i wzmacniaczem błędu, zasilany jednobiegunowym napięciem niestabilizowanym, szczególnie z regulacją napięcia wyjściowego przy pomocy cechowanego dzielnika rezystancyjnego.

Znane są stabilizatory tego typu z pojedynczym tranzystorem wzmacniającym, najczęściej stosowane, ze względu na prostotę budowy i niski stosunkowo koszt, w urządzeniach powszechnego użytku, gdzie wymagane są niezbyt ostre parametry. Jednym z ich głównych mankamentów jest duża niestabilność w funkcji temperatury, spowodowana głównie, poza niestabilnością źródła napięcia odniesienia, ujemnym współczynnikiem temperaturowym złącza baza-emiter tranzystora wzmacniającego. Celem kompensacji termicznej stosuje się najczęściej włączanie w szereg ze stabilizatorem lub dzielnikiem napięcia wyjściowego, jednej lub więcej diod. Metoda ta jednak nie daje odpowiednich wyników w wypadku stabilizatora o napięciu wyjściowym regulowanym w szerokich granicach, szczególnie gdy regulacja rozpoczyna się od niskich wartości (n.p. od 1,5V) i stabilizator posiada ujemny współczynnik temperaturowy, dodający się do ujemnego współczynnika temp. tranzystora wzmacniającego. Poza niestabilnością napięcia wyjściowego w funkcji temperatury otoczenia, zasilacz regulowany ma jeszcze inny mankament: błąd ustawienia napięcia za pomocą cechowanego dzielnika oporowego. Błąd ten powodowany jest wzrostem mocy traconej w tranzystorze wzmacniającym, w miarę wzrostu napięcia wyjściowego (a więc i napięcia kolektor-emiter tego tranzystora). Ten wzrost mocy powoduje powiększanie temperatury złącza tranzystora, a tym samym zmniejszanie napięcia baza-emiter. Efektem tego jest ustalanie się na wyjściu stabilizatora napięcie ze wzrastającą ujemną odchyłką w stosunku do wartości wynikających z konstrukcji dzielnika oporowego.

Istota rozwiązania polega na zastosowaniu termistora o ujemnym współczynniku temperaturowym, znajdującego się w kontakcie termicznym z tranzystorem wzmacniającym, a włączonego (wraz z rezystorami wyrównującymi) w gałąź baza-emiter tranzystora działającego jako stabilizator o napięciu odniesienia ustawianym wstępnie rezystorem nastawnym, znajdującym się w gałęzi

baza-kolektor. Stabilitrón przyłączony jest pomiędzy emiter tranzystora wzmacniającego a wspólny dla całego układu, minus.

Zaletą rozwiązania jest kompensacja termiczna zarówno zmian sumy napięć: stabilitronu oraz napięcia emiter-baza tranzystora wzmacniającego, jak też częściowa kompensacja błędu ustawienia napięcia wyjściowego, dzięki realizacji układu napięcia odniesienia o dodatnim współczynniku temperaturowym, reagującego na zmiany zarówno temperatury otoczenia jak i temperatury obudowy tranzystora wzmacniającego.

Przedmiot rozwiązania jest uwidoczniiony w przykładzie wykonania na rysunku, który przedstawia uproszczony schemat ideowy stabilizatora.

Jak pokazano na rysunku, emiter tranzystora **T1**, pełniącego funkcję stabilitronu, połączony jest ze wspólnym minusem. Pomiedzy bazą **T1** a emiterem włączony jest rezystor **R1** i równolegle do niego szeregowo połączenie termistora **Th** z rezystorem **R2**. Termistor **Th** jest w kontakcie termicznym z tranzystorem wzmacniającym **T2**. Pomiedzy bazą a kolektorem tranzystora **T1** włączony jest rezystor nastawny **Rv**. Kolektor tranzystora **T1** połączony jest z emiterem tranzystora **T2**. Pomiedzy bazą **T2** a wspólnym minusem włączony jest rezystor **R3**, a pomiedzy bazą **T2** a dodatnim zaciskiem wyjściowym znajduje się łańcuch szeregowo połączonych rezystorów **R4-13**, które mogą być kolejno zwierane przez suwak przełącznika **P** dołączony do wyjściowego zacisku dodatniego. Kolektor tranzystora **T2** połączony jest ze źródłem prądowym **Z**, zasilanym z dodatniego zacisku wejściowego oraz z bazą szeregowego tranzystora wykonawczego **T3**.

Działanie stabilizatora polega na porównywaniu sumy napięć: napięcia odniesienia stabilitronu oraz napięcia emiter-baza tranzystora wzmacniającego **T2** z napięciem na rezystorze **R3**, które jest częścią napięcia wyjściowego. Różnicą tych dwu napięć jest napięcie błędu, wzmacniane przez **T2** i podawane w odwróconej fazie na bazę tranzystora szeregowego **T3**. Napięcie odniesienia na **T1** zależy od stosunku rezystancji **Rv** do wypadkowej rezystancji **Th** wraz z **R2** i **R1**. Dzięki ujemnemu współczynnikowi temperaturowemu **Th** stabilitrón posiada w efekcie (pomimo ujemnego współczynnika temperaturowego złącza emiter-baza **T1**) dodatni współczynnik temperaturowy, tak dobrany, by kompensował ujemny współczynnik złącza emiter-baza **T2**, zarówno przy zmianach temperatury zewnętrznej, oddziałującej na **T1** i **T2**, jak też, dzięki kontaktowi termicznemu **Th** z **T2**, dodatkowo przy zmianach temperatury samego **T2**, na skutek przełączenia napięcia wyjściowego na inną wartość.

Z a s t r z e ż e n i e p a t e n t o w e

Szeregowy, kompensacyjny stabilizator napięcia stałego, z pojedynczym tranzystorem jako elementem porównującym i wzmacniaczem błędu, zasilany jednobiegunowym napięciem niestabilizowanym, szczególnie z regulacją napięcia wyjściowego przy pomocy cechowanego dzielnika rezystancyjnego, **znamienny tym**, że pomiedzy emiter tranzystora wzmacniającego (**T2**) a wspólny minus układu włączony jest stabilitrón w postaci tranzystora (**T1**), którego kolektor połączony jest z emiterem tranzystora (**T2**), a emiter ze wspólnym minusem, zaś jego napięcie odniesienia ustalone w zależności od stosunku rezystancji pomiedzy kolektorem i bazą, reprezentowanej przez rezystor nastawny (**Rv**), do rezystancji pomiedzy bazą a emiterem, składający się z równolegle połączonych rezystora (**R1**) oraz rezystora (**R2**) wraz z szeregowo połączonym z nim termistorem (**Th**) o ujemnym współczynniku temperaturowym, znajdującym się w kontakcie termicznym z tranzystorem (**T2**).

