

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2008 年 9 月 18 日 (18.09.2008)

PCT

(10) 国際公開番号
WO 2008/111182 A1

- (51) 国際特許分類:
G09G 3/30 (2006.01) G09G 3/20 (2006.01)
- (21) 国際出願番号: PCT/JP2007/055026
- (22) 国際出願日: 2007 年 3 月 14 日 (14.03.2007)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (71) 出願人 (米国を除く全ての指定国について): パイオニア株式会社 (PIONEER CORPORATION) [JP/JP]; 〒1538654 東京都目黒区目黒 1-4-1 Tokyo (JP). 東北パイオニア株式会社 (TOHOKU PIONEER CORPORATION) [JP/JP]; 〒9948585 山形県天童市大字久野本字日光 1 1 0 5 番地 Yamagata (JP).

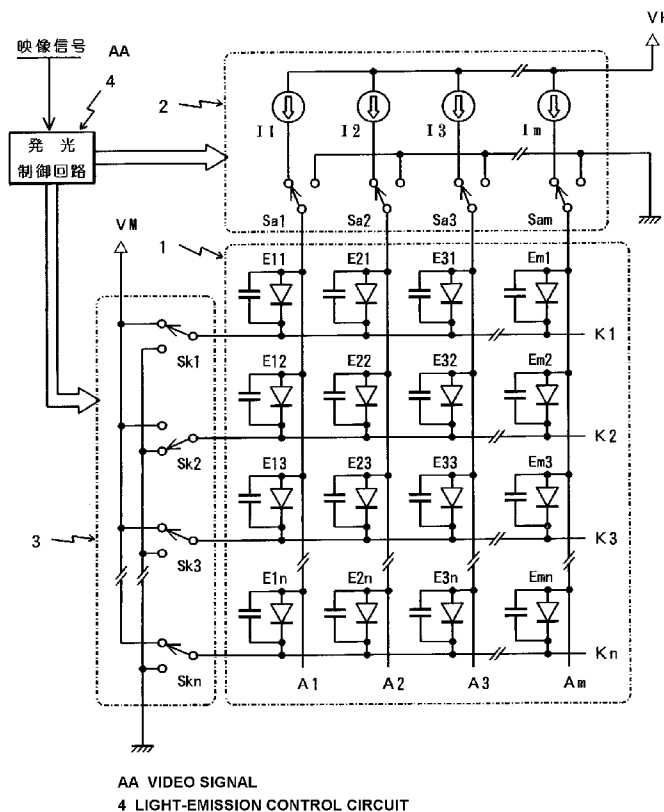
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 高橋 博之 (TAKAHASHI, Hiroyuki) [JP/JP]; 〒9921128 山形県米沢市八幡原四丁目 3 1 4 6 番地 7 東北パイオニア株式会社米沢工場内 Yamagata (JP). 岸田 敏 (KISHIDA, Satoshi) [JP/JP]; 〒9921128 山形県米沢市八幡原四丁目 3 1 4 6 番地 7 東北パイオニア株式会社米沢工場内 Yamagata (JP). 金子 佳正 (KANEKO, Yoshimasa) [JP/JP]; 〒9921128 山形県米沢市八幡原四丁目 3 1 4 6 番地 7 東北パイオニア株式会社米沢工場内 Yamagata (JP).
- (74) 代理人: 木下 茂 (KINOSHITA, Shigeru); 〒2100007 神奈川県川崎市川崎区駅前本町 1 1 番地 1 号 川崎イーストワンビル 1 1 階 Kanagawa (JP).

[続葉有]

(54) Title: DISPLAY AND ITS DRIVING METHOD

(54) 発明の名称: 表示装置およびその駆動方法

[図1]



(57) Abstract: A display comprises a display panel (1) in which pixels composed of light-emitting elements (E11 to Emn) and arranged at the cross points of data lines (A1 to Am) in a matrix and scan lines (K1 to Kn), a scan driver (3) connected to the scan lines and adapted for selectively carrying out scanning of each scan line, and data driver (2) for supplying a display signal to each pixel. In synchronism with the scanning by the scan driver (3), a reset period during which the charge stored in each light-emitting element is released is set. A control is made so that during the reset period, the discharge start timings and/or discharge end timings of the light-emitting elements connected to at least two scan lines of the scan lines are different from each other. As a result, the timings of chargings/dischargings of the parasitic capacitors of the light-emitting elements are dispersed, and the level of radiation noise produced at this time can be reduced.

(57) 要約: 複数のデータ線 A1 ~ Am と複数の走査線 K1 ~ Kn との各交点位置に発光素子 E11 ~ Emn による画素がマトリクス状に接続された表示パネル 1 と、前記各走査線に接続されて選択的に前記各走査線の走査を実行する走査ド

ライバ 3 と、前記各画素に表示信号を供給するデータドライバ 2 とにより表示装置が構成される。前記走査ドライバ 3 による走査

[続葉有]



(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD,

SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, MT, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告書

に同期して、前記各発光素子に蓄積された電荷を放電させるリセット期間が設定される。このリセット期間においては、前記走査線のうち、少なくとも2つの走査線に接続された発光素子の前記リセット期間における放電開始タイミングおよび/または放電終了タイミングが異なるように制御される。この結果、各発光素子の寄生容量に充放電される電荷の充放電のタイミングが分散され、この時に生ずる放射ノイズのレベルを低減させることができる。

明 細 書

表示装置およびその駆動方法

技術分野

- [0001] この発明は、例えば有機EL(エレクトロ・ルミネッセンス)素子などの容量性の素子を表示画素として用いた表示装置およびその駆動方法に関する。

背景技術

- [0002] 携帯電話機や携帯型情報端末機(PDA)などの普及によって、高精細な画像表示機能を有し、薄型かつ低消費電力化を実現することができる表示パネルの需要が増大しており、従来より液晶表示パネルがその要求を満たす表示パネルとして多くの製品に採用されてきた。
- [0003] 一方、昨今においては自発光型素子であるという特質を生かした有機EL素子が実用化され、これが従来の液晶表示パネルに代わる次世代の表示パネルとして注目されている。これは素子の発光層に、良好な発光特性を期待することができる有機化合物を使用することによって、実用に耐え得る高効率化および長寿命化が進んだことも背景にある。
- [0004] 前記した有機EL素子は、基本的にはガラス等の透明基板上に、例えばITOによる透明電極(陽極)と発光機能層、およびアルミ合金などによる金属電極(陰極)とが順次積層されることで構成されている。
- [0005] 前記発光機能層は有機化合物による単一の発光層、あるいは有機正孔輸送層と発光層による二層構造、または有機正孔輸送層と発光層および有機電子輸送層からなる三層構造、さらには前記透明電極と正孔輸送層との間に正孔注入層を、また前記金属電極と電子輸送層との間に電子注入層を挿入した多層構造になされる場合もある。そして、前記発光機能層において発生する光は、前記透明電極および透明基板を介して外部に導出される。
- [0006] 前記した有機EL素子は、電気的にはダイオード特性を有する発光エレメントと、この発光エレメントに並列に結合する寄生容量成分とによる構成に置き換えることができ、有機EL素子は容量性の発光素子であるということが言える。この有機EL素子は

、発光駆動電圧が印加されると、先ず当該素子の電気容量に相当する電荷が電極に変位電流として流れ込み蓄積される。続いて当該素子固有の一定の電圧(発光閾値電圧= V_{th})を越えると、一方の電極(ダイオード成分のアノード側)から発光機能層に向かって電流が流れはじめ、この電流に比例した強度で発光すると考えることができる。

[0007] 一方、有機EL素子は電流・輝度特性が温度変化に対して安定しているのに対して、電圧・輝度特性が温度に対する依存性が高いこと、また、有機EL素子は過電流を受けた場合に劣化が激しく、発光寿命を短縮させるなどの理由により、一般的には定電流駆動がなされる。かかる有機EL素子を用いた表示パネルとして、素子をマトリクス状に配列したパッシブ駆動型表示パネルが、すでに一部において実用化されている。

[0008] 図1には従来のパッシブマトリクス型表示パネルと、その駆動回路の一例が示されており、これは陰極線走査・陽極線ドライブの形態を示している。すなわち、 m 本のデータ線(以下、これを陽極線とも言う。) $A1 \sim Am$ が縦方向に配列され、 n 本の走査線(以下、これを陰極線とも言う。) $K1 \sim Kn$ が横方向に配列され、各々の交差した部分(計 $m \times n$ 箇所)に、ダイオードおよびコンデンサのシンボルマークによる並列結合体で示した有機EL素子 $E11 \sim Emn$ が配置されて、表示パネル1を構成している。

[0009] そして、画素を構成する各EL素子 $E11 \sim Emn$ は、縦方向に沿う陽極線 $A1 \sim Am$ と横方向に沿う陰極線 $K1 \sim Kn$ との各交点位置に対応して、一端(EL素子の等価ダイオードにおけるアノード端子)が陽極線に、他端(EL素子の等価ダイオードにおけるカソード端子)が陰極線に接続されている。さらに、各陽極線 $A1 \sim Am$ はデータドライブとしての陽極線ドライブ回路2に接続され、各陰極線 $K1 \sim Kn$ は走査ドライブとしての陰極線走査回路3に接続されてそれぞれ駆動される。

[0010] 前記陽極線ドライブ回路2には、駆動電圧源 VH からの供給電圧を利用して動作する定電流源 $I1 \sim Im$ およびドライブスイッチ $Sa1 \sim Sam$ が備えられており、ドライブスイッチ $Sa1 \sim Sam$ が、前記定電流源 $I1 \sim Im$ 側に接続されることにより、定電流源 $I1 \sim Im$ からの電流が、陰極線に対応して配置された個々のEL素子 $E11 \sim Emn$ に対して供給されるように作用する。また前記ドライブスイッチ $Sa1 \sim Sam$ は、定電流源 $I1 \sim Im$

からの電流を個々のEL素子に供給しない場合には、当該陽極線を回路の基準電位点としてのグランド側に接続できるように構成されている。

[0011] 一方、走査ドライバとして機能する前記陰極線走査回路3には、各陰極線K1～Knに対応して走査スイッチSk1～Sknが備えられ、非走査選択電位として機能する主にクロストーク発光を防止するために用いられる逆バイアス電圧源VMからの逆バイアス電圧、もしくは走査選択電位として機能する基準電位点としてのグランド電位GNDのうちのいずれか一方を、対応する陰極線に供給することができるように構成されている。

[0012] そして、前記した陽極線ドライブ回路2および陰極線走査回路3には、CPU等を含む発光制御回路4よりコントロールバスを介してそれぞれに制御信号が供給され、表示すべき映像信号に基づいて、前記走査スイッチSk1～SknおよびドライブスイッチSa1～Samの切り換え操作がなされる。

[0013] これにより、映像信号に基づいて陰極線を所定の周期でグランド電位に設定しながら所望の陽極線に対して定電流源I1～Imが接続され、前記各EL素子E11～Emnは選択的に発光される。したがって、表示パネル1上には前記映像信号に基づく画像があたかも連続して点灯されているように表示される。

[0014] なお、図1に示す状態は、第2の陰極線K2がグランド電位に設定されて走査状態になされ、この時、非走査状態の各陰極線K1, K3～Knには、前記した逆バイアス電圧源VMからの逆バイアス電圧が印加される。ここで、走査点灯状態におけるEL素子の順方向電圧をVfとした時、 $[(\text{順方向電圧 } Vf) - (\text{逆バイアス電圧 } VM)] < (\text{発光閾値電圧 } V_{th})$ の関係となるように各電位設定がなされており、したがってドライブされている陽極線と走査選択がなされていない陰極線との交点に接続された各EL素子がクロストーク発光するのを防止するように作用する。

[0015] ところで、表示パネル1に配列された各有機EL素子は前記したように個々に寄生容量を有しており、これが陽極線と陰極線との交点位置にマトリクス状に配列されているがため、例えば1つの陽極線に数十個のEL素子が接続されている場合を例にすると、当該陽極線から見て各寄生容量の数百倍もしくはそれ以上の合成容量が負荷容量として陽極線に接続されることになる。この合成容量はマトリクスのサイズが大

きくなるにしたがって顕著に増大する。

- [0016] したがって、各走査ごとのEL素子の点灯期間の初めにおいては、陽極線を介した前記定電流源I1～Imからの電流は前記した合成負荷容量を充電するために費やされ、EL素子の発光閾値電圧(V_{th})を十分に超えるまでに前記負荷容量を充電するには時間遅れが発生する。それ故、EL素子の発光の立ち上がりが遅れる(緩慢になる)という問題が発生する。特に、前記したようにEL素子の駆動源として定電流源I1～Imを用いた場合においては、定電流源は動作原理上、ハイインピーダンス出力回路であるがため、電流が制限されてEL素子の発光立ち上がりの遅れが著しくなる。
- [0017] これは、EL素子の点灯時間率を低下させることとなり、したがってEL素子の実質的な発光輝度を低下させるという問題を抱えることになる。そこで、前記した寄生容量によるEL素子の発光立ち上がりの遅れを無くすために、図1に示す構成においては、1走査期間ごとに逆バイアス電圧VMを利用して点灯対象となるEL素子の寄生容量に対して充電を行うリセット動作が実行される。
- [0018] 図2は前記したリセット動作を含むEL素子の点灯駆動動作について、陽極線A1に着目して各素子に流れる電流の状態を模式的に示したものである。すなわち、図2は第1の陰極線(第1走査ライン)K1に接続されたEL素子E11の点灯状態から、前記リセット動作を経て第2の陰極線(第2走査ライン)K2に接続されたEL素子E12が点灯される状態を示している。
- [0019] 図2(a)に示すように、EL素子E11が点灯されている場合においては、EL素子E11のカソードは第1走査ラインK1を介してグランドに設定され、定電流源I1よりEL素子E11に対して駆動電流が供給される。この時、陽極線A1に接続された他のEL素子(コンデンサのシンボルマークで示す。)には逆バイアス電圧VMが印加されている。
- [0020] 次の走査でEL素子E12を点灯させることになるが、EL素子E12を点灯させる前に(b)に示すように陽極線A1はスイッチSa1を介してグランド電位に接続され、各走査スイッチSK1～SKnを介して全ての陰極線もグランド電位に接続される。これにより各EL素子の寄生容量に蓄積された電荷を全て放電させるリセット動作が実行される。

- [0021] 次にEL素子E12を点灯させるために第2走査ラインK2が走査状態にされる。すなわち、第2走査ラインK2はグランドに接続され、それ以外の走査ラインには逆バイアス電圧VMが与えられる。なおこの時、ドライブスイッチSa1は定電流源I1側に切り替えられる。
- [0022] 前述したリセット動作時に各素子における寄生容量の電荷が放電しているため、この瞬間において(c)に示すように、次に点灯される素子E12以外の素子の寄生容量に対して矢印で示すように逆バイアス電圧VMによる逆方向の充電がなされる。
- [0023] これらに対する充電電流は陽極線A1を介して、次に点灯されるEL素子E12に流入し、当該EL素子E12の寄生容量を瞬時に充電する。この時、陽極線A1に接続された定電流源I1は、前記したとおり基本的にはハイインピーダンス回路であり、この充電電流の動きには影響を与えない。その後、陽極線A1に流れる定電流源I1からの駆動電流により、(d)に示すようにEL素子E12が点灯状態になる。
- [0024] 図3は、一走査期間においてなされる前記したリセット期間を含むEL素子の点灯駆動動作をタイミングチャートにより説明するものである。なお、図3(A)は走査同期信号を示しており、この走査同期信号に同期して、リセット期間および点灯期間(定電流駆動期間=CC)が設定される。
- [0025] そして、図3(B)および(C)は、前記各期間におけるデータドライバ(陽極線ドライブ回路)2に接続された陽極線における点灯ラインおよび非点灯ラインに印加される電位を示している。また、図2(D)および(E)は、前記各期間における走査ドライバ(陰極線走査回路)3に接続された陰極線における走査非対称ラインおよび走査対象ラインに印加される電位を示している。
- [0026] 図3に示すリセット期間においては、データドライバ2に備えられた前記ドライブスイッチSa1~Samは、点灯制御させるEL素子に対応する陽極線(点灯ライン)、および非点灯になされるEL素子に対応する陽極線(非点灯ライン)を、図3(B)および(C)に示すようにそれぞれグランド電位GNDに設定する。
- [0027] 一方、前記リセット期間における走査ドライバ3は、これに備えられた走査スイッチSk1~Sknによって、非走査対象とする陰極線(走査非対象ライン)および走査対象とする陰極線(走査対象ライン)を、図2(D)および(E)に示すようにそれぞれグランド

電位GNDに設定する。

- [0028] これにより、表示パネル1に配列された全てのEL素子のアノードおよびカソードはグラント電位GNDに設定されて、各寄生容量に蓄積された電荷はゼロリセット(GND-GNDリセット)される。すなわち、すでに説明した図2(b)に示した状態になされる。
- [0029] これに続く、EL素子の点灯期間である定電流駆動期間においては、前記ドライブスイッチSa1～Samによって、点灯させるEL素子に対応する陽極線(点灯ライン)には、図3(B)に示すように定電流源I1～Imより定電流が供給される。また、非点灯になされるEL素子に対応する陽極線(非点灯ライン)は、図3(C)に示すようにグラント電位GNDに設定される。
- [0030] 一方、前記点灯期間(定電流駆動期間)における走査ドライバ3は、これに備えられた前記走査スイッチSk1～Sknによって、非走査対象とする陰極線(走査非対象ライン)に対しては、図3(D)に示すように非走査選択電位である逆バイアス電圧VMを印加するように制御され、走査対象とする陰極線(走査対象ライン)を図3(E)に示すように走査選択電位であるグラント電位GNDに設定するように制御される。
- [0031] これにより、点灯期間(定電流駆動期間)への移行直後においては、図2(c)に基づいて説明したとおり、点灯対象のEL素子には逆バイアス電圧源VMから、走査されていないEL素子を介して過渡的に電流が流れ込み、点灯対象のEL素子の寄生容量への充電(プリチャージ)が急速に行われ、点灯対象のEL素子の発光の立上がりを迅速に行わせることができる。
- [0032] 前記したように、リセット動作を実行して次に点灯駆動させようとするEL素子に対して、非走査選択電位(逆バイアス電圧)を利用してプリチャージさせるパッシブ駆動型表示装置は、本件出願人がすでに出願した次に示す特許文献1に開示されている。
- 特許文献1:特許第3507239号公報
- [0033] ところで、前記した特許文献1に開示のようにリセット動作を実行する構成においては、リセット動作の開始時(図3における放電開始タイミングa)において全てのEL素子の寄生容量に蓄積されていた電荷が一瞬にして放電されるために、この時に高いレベルの放射ノイズが発生する。

- [0034] また前記したリセット動作の終了時(図3における放電終了タイミングb)においては、次に非走査対象となる各素子の寄生容量をそれぞれ介して点灯駆動させようとする素子に対して同時に充電電流が供給される(プリチャージされる)ことになるために、この時においても高いレベルの放射ノイズが発生するという問題が発生する。
- [0035] また、前記リセット動作の終了時(放電終了タイミングb)においては、逆バイアス電圧源VMより、非走査対象となる走査線を介してプリチャージ用のピーク電流が瞬時に流れるために電源電圧が不安定になるという問題も招来される。
- [0036] 前記したように表示装置の駆動によって発生する放射ノイズは、周辺回路に悪影響を与えるだけでなく、表示装置を駆動する電源電圧や各制御信号等を不安定にし、表示品質を悪化させる大きな要因になる。そして、前記したリセット動作に伴って発生する放射ノイズは、パネルサイズ的大型化に伴う走査線数と素子数の増大にしたがって、より顕著に発生することになる。
- [0037] そこで、前記したリセット動作における放射ノイズを低減させるものであるとして、特許文献2に示された特許出願がなされている。これによるとリセット動作の終了タイミング(放電終了タイミング)に対して、データ線への駆動信号の供給タイミングをずらすことが開示されている。

特許文献2:特開2006-284828号公報

- [0038] 図4は、前記特許文献2に示された動作を説明するものであり、図4(A)～(E)は、すでに説明した図3(A)～(E)にそれぞれ対応させて示したものである。前記特許文献2に示された動作によると、リセット動作の終了時(図4における放電終了タイミングb)に対して、点灯対象となるデータ線(陽極線)に定電流の駆動信号を供給するタイミング(図4におけるタイミングc)をずらすことが開示されている。

発明の開示

発明が解決しようとする課題

- [0039] 前記特許文献2に開示された発明においては、前記したとおりリセット動作の終了時(放電終了タイミングb)に対して、点灯対象となるデータ線に定電流の駆動信号を供給するタイミング(タイミングc)をずらすことが開示されているものの、リセット動作の開始時(図4におけるタイミングa)およびリセット動作の終了時(図4におけるタイミン

グb)においては、それぞれ同時に素子の寄生容量における電荷の放電、および各素子を介して次に点灯対象となる素子の寄生容量に対する充電が行われる。

[0040] このために、図4におけるタイミングaおよびbにおいて、放射ノイズが発生する点については従来と同様であり、これにより周辺回路に悪影響を与えるなど、すでに説明した問題が発生する。また、タイミングbにおいては、逆バイアス電圧源VMより、非走査対象となる走査線を介して充電用の電流が瞬時に流れる点においても従来と同様であり、特許文献2に開示された発明においては電源電圧の変動に伴う表示品質の悪化を低減させることはできない。

[0041] そこで、この発明は前記したリセット動作の開始時(放電開始タイミング)および終了時(放電終了タイミング)において発生する放射ノイズに着目し、これを効果的に低減させることができる表示装置およびその駆動方法を提供することを課題の一つとするものである。また、この発明はリセット動作の終了時において、充電用の電流が瞬時に流れることにより、表示パネルの駆動用電源が不安定となる現象を軽減させることができる表示装置およびその駆動方法を提供することも課題の一つとするものである。

課題を解決するための手段

[0042] 前記した課題を解決するためになされたこの発明にかかる表示装置は、以下の各独立請求項に示す構成を少なくとも具備する点に特徴を有する。

[0043] その好ましい第1の構成は請求項1に記載のとおり、複数のデータ線および複数の走査線の各交差位置に容量性の発光素子を含む画素が配置された表示パネルと、前記各走査線に接続されて選択的に前記各走査線の走査を実行する走査ドライバと、前記各画素に表示信号を供給するデータドライバとが具備された表示装置であって、前記走査ドライバによる走査に同期して、前記各発光素子に蓄積された電荷を放電させるリセット期間が設定され、前記走査線のうち、少なくとも2つの走査線に接続された発光素子の前記リセット期間における放電開始タイミングが異なるように制御される構成にされる。

[0044] また、好ましい第2の構成は請求項2に記載のとおり、複数のデータ線および複数の走査線の各交差位置に容量性の発光素子を含む画素が配置された表示パネルと

、前記各走査線に接続されて選択的に前記各走査線の走査を実行する走査ドライバと、前記各画素に表示信号を供給するデータドライバとが具備された表示装置であって、前記走査ドライバによる走査に同期して、前記各発光素子に蓄積された電荷を放電させるリセット期間が設定され、次の走査期間において走査対象外となる走査線のうち、少なくとも2つの走査線に接続された発光素子の前記リセット期間における放電終了タイミングが異なるように制御される構成にされる。

[0045] また、好ましい第3の構成は請求項3に記載のとおり、複数のデータ線および複数の走査線の各交差位置に容量性の発光素子を含む画素が配置された表示パネルと、前記各走査線に接続されて選択的に前記各走査線の走査を実行する走査ドライバと、前記各画素に表示信号を供給するデータドライバとが具備された表示装置であって、前記走査ドライバによる走査に同期して、前記各発光素子に蓄積された電荷を放電させるリセット期間が設定され、前記走査線のうち、少なくとも2つの走査線に接続された発光素子の前記リセット期間における放電開始タイミングが異なり、かつ次の走査期間において走査対象外となる走査線のうち、少なくとも2つの走査線に接続された発光素子の前記リセット期間における放電終了タイミングが異なるように制御される構成にされる。

[0046] また、前記した課題を解決するためになされたこの発明にかかる表示装置の駆動方法は、以下の各独立請求項に示す事項を少なくとも具備する点に特徴を有する。

[0047] その好ましい第1の駆動方法は請求項10に記載のとおり、複数のデータ線および複数の走査線の各交差位置に容量性の発光素子を含む画素が配置された表示パネルと、前記各走査線に接続されて選択的に前記各走査線の走査を実行する走査ドライバと、前記各画素に表示信号を供給するデータドライバとが具備された表示装置の駆動方法であって、前記走査ドライバによる走査に同期して、前記各発光素子に蓄積された電荷を放電させるリセット期間が設定され、前記走査線のうち、少なくとも2つの走査線に接続された発光素子の前記リセット期間における放電開始タイミングが異なるように制御される。

[0048] また、好ましい第2の駆動方法は請求項11に記載のとおり、複数のデータ線および

複数の走査線の各交差位置に容量性の発光素子を含む画素が配置された表示パネルと、前記各走査線に接続されて選択的に前記各走査線の走査を実行する走査ドライバと、前記各画素に表示信号を供給するデータドライバとが具備された表示装置の駆動方法であって、前記走査ドライバによる走査に同期して、前記各発光素子に蓄積された電荷を放電させるリセット期間が設定され、次の走査期間において走査対象外となる走査線のうち、少なくとも2つの走査線に接続された発光素子の前記リセット期間における放電終了タイミングが異なるように制御される。

- [0049] また、好ましい第3の駆動方法は請求項12に記載のとおり、複数のデータ線および複数の走査線の各交差位置に容量性の発光素子を含む画素が配置された表示パネルと、前記各走査線に接続されて選択的に前記各走査線の走査を実行する走査ドライバと、前記各画素に表示信号を供給するデータドライバとが具備された表示装置の駆動方法であって、前記走査ドライバによる走査に同期して、前記各発光素子に蓄積された電荷を放電させるリセット期間が設定され、前記走査線のうち、少なくとも2つの走査線に接続された発光素子の前記リセット期間における放電開始タイミングが異なり、かつ次の走査期間において走査対象外となる走査線のうち、少なくとも2つの走査線に接続された発光素子の前記リセット期間における放電終了タイミングが異なるように制御される。

図面の簡単な説明

- [0050] [図1]従来の表示装置の一例を示した回路構成図である。
- [図2]図1に示す表示装置においてなされるリセット動作を説明する等価回路図である。
- [図3]リセット期間を含む従来の表示装置の点灯駆動動作を説明するタイミングチャートである。
- [図4]リセット期間を含む従来の表示装置の他の点灯駆動動作を説明するタイミングチャートである。
- [図5]この発明にかかる表示装置における走査ドライバの構成例を示したブロック図である。
- [図6]同じく走査ドライバにおける一つの走査スイッチの例を示した回路構成図で

ある。

[図7]図5に示した走査ドライバの作用を説明するタイミングチャートである。

[図8]この発明にかかる表示装置の点灯駆動動作を説明するタイミングチャートである。

[図9]この発明にかかる表示装置の他の点灯駆動動作例を説明するタイミングチャートである。

[図10]同じく、さらに他の点灯駆動動作例を説明するタイミングチャートである。

符号の説明

- [0051]
- | | |
|---------|--------------|
| 1 | 表示パネル |
| 2 | データドライバ |
| 3 | 走査ドライバ |
| 4 | 発光制御回路 |
| A1～Am | データ線(陽極線) |
| E11～Emn | 発光素子(有機EL素子) |
| I1～Im | 定電流源 |
| K1～Kn | 走査線(陰極線) |
| Sa1～Sam | ドライブスイッチ |
| Sk1～Skn | 走査スイッチ |
| VH | 駆動電圧源 |
| VM | 逆バイアス電圧源 |

発明を実施するための最良の形態

- [0052] 以下、この発明にかかる表示装置およびその駆動方法について、図に示す実施の形態に基づいて説明する。まず、この発明にかかる表示装置の基本構成はすでに説明した図1に示すとおりである。加えてこの発明にかかる実施の形態においては、例えば図5に示す走査ドライバの構成が採用される。

- [0053] すなわち、図5に示す符号3は、この発明において採用される走査ドライバの一例をブロック図によって示したものである。この走査ドライバ3にはSR1～SRnで示すシフトレジスタが直列に接続された走査用のシフトレジスタ群3Aが具備されている。こ

の走査用のシフトレジスタ群3Aには、走査シフトクロックCKおよび走査スタートパルスSPが図1に示された発光制御回路4より供給されるように構成されている。

[0054] 前記シフトレジスタ群3Aは前記走査シフトクロックCKおよび走査スタートパルスSPを受けて走査同期信号に同期して、SR1～SRnで示す各シフトレジスタにシフト出力を順に生成させる。すなわち、シフト出力が生成されるシフトレジスタが順に切り替えられるように作用する。

[0055] 一方、符号3Bは、前記各シフトレジスタSR1～SRnからのシフト出力を用いてリセット期間における放電開始タイミングおよび放電終了タイミングを制御する出力制御回路を構成しており、ここには各シフトレジスタSR1～SRnからのシフト出力を受けるゲート回路GC1～GCnが具備されている。そして、前記出力制御回路3Bには、放電制御信号A(DCA)および放電制御信号B(DCB)が供給されるように構成されている。

[0056] 図7に前記出力制御回路3Bの動作を説明するタイミングチャートを示す。前記出力制御回路3Bには、若干位相のずれた放電制御信号A(DCA)および放電制御信号B(DCB)が供給される。そして、この実施の形態においては前記DCAに同期して奇数番目の走査線(図7ではK1およびK3として示す走査線)の放電開始および終了タイミングが設定される。また、前記DCBに同期して偶数番目の走査線(図7ではK2およびK4として示す走査線)の放電開始および終了タイミングが設定されるように動作する。

[0057] 前記図7においては紙面の都合で、K1～K4の各走査線に対応した制御出力信号の例が示されているが、これはK5以降の各走査線においても同様に走査線の奇数および偶数番目に応じて、前記DCAおよびDCBに同期して放電開始および終了タイミングが設定される。

[0058] そして、図7にK1～K4で示す制御出力信号は、それぞれ図5に示した走査スイッチ群3Cに供給される。なお、図6においては、そのうちの1つの走査スイッチSK1の構成例を示しているが、これは他の走査スイッチSK2～SKnにおいても同様に構成される。

[0059] 例えば図6に示した走査スイッチSK1は、第1のアナログスイッチとしてp型のMOS

FET(Q1)が用いられ、このFETのソースに対して前記逆バイアス電圧VMが供給される。またFET(Q1)のドレインは第1の走査線K1に接続されており、これによりON/OFF制御信号(a)が、そのゲートに供給されることにより、第1の走査線K1に逆バイアス電圧VMを選択的に供給することができる。

[0060] 一方、第2のアナログスイッチとしてn型のMOSFET(Q2)が用いられ、このFETのソースは前記した走査選択電位(グランド電位GND)に接続されている。またFET(Q2)ドレインは前記第1の走査線K1に接続されており、これによりON/OFF制御信号(b)が、そのゲートに供給されることにより、第1の走査線K1を選択的に走査選択電位に設定することができる。

[0061] 斯くして図6に示した構成の各走査スイッチには、ON/OFF制御信号(a)および(b)として、図7にK1~K4に示した各制御出力信号が供給される。この結果、図8に示すように奇数および偶数番目の走査線ごとにリセット期間における放電開始タイミングおよび放電終了タイミングが異なるように制御される。

[0062] なお、図8に示す(A)~(C)はすでに説明した図3および図4と同様であり、したがってその詳細な説明は省略する。そして、図8においては(F)として示すように、第n番目の走査線(図では走査ラインと標記している。)が走査される例を示している。この時に走査非対象としての奇数番目の走査ラインを代表する走査ライン1における電圧の印加状態を(D)で示し、また走査非対象としての偶数番目の走査ラインを代表する走査ライン2における電圧の印加状態を(E)で示している。

[0063] 図8に示したようにこの実施の形態においては、表示パネルに配列された走査線の配列順序において、奇数番目と偶数番目の走査線に接続された各EL素子のリセット期間における放電開始タイミング(図8にd, eとして示す。)と、放電終了タイミング(図8にf, gとして示す。)が異なるように制御される。

[0064] この結果、リセット期間における放電開始タイミングは、図8にd, eとして示すように二つに分散され、この時に生ずる放射ノイズのレベルを低減させることができる。またリセット期間における放電終了タイミングも、図8にf, gとして示すように二つに分散され、したがってこの時に生ずる放射ノイズのレベルを低減させることができる。

[0065] さらにリセット期間における放電終了タイミングがf, gとして示すように分散されるの

で、逆バイアス電圧源VMより、非走査対象となる走査線を介して流れる充電用の電流値を抑制させることができる。この結果、電源電圧の変動に伴う表示品質の悪化を低減させることができる。

[0066] 次に図9は、奇数番目と偶数番目の走査線に接続された各EL素子のリセット期間における放電開始タイミングが異なるように制御される例を示している。なお、図9における(A)～(F)は、図8に示した例と同様であり、したがってその詳細な説明は省略する。

[0067] この図9に示す例においても、奇数番目と偶数番目の走査線に接続された各EL素子の放電開始タイミングが、図9にd, eとして示すように異なるように制御されるので、放射ノイズレベルの低減効果を期待することができる。

[0068] さらに図10は、奇数番目と偶数番目の走査線に接続された各EL素子のリセット期間における放電終了タイミングが異なるように制御される例を示している。なお、図10における(A)～(F)も、図8に示した例と同様であり、したがってその詳細な説明は省略する。

[0069] この図10に示す例においても、奇数番目と偶数番目の走査線に接続された各EL素子の放電終了タイミングが、図10にf, gとして示すように異なるように制御されるので、放射ノイズレベルの低減効果を期待することができる。また、この図10に示す例においては、放電終了タイミングが分散されることで、非走査対象となる走査線を介して流れる充電用の電流値を抑制させることができ、電源電圧の変動に伴う表示品質の悪化を低減させることができる。

[0070] 以上説明した実施の形態においては、奇数番目と偶数番目の走査線に接続された各EL素子のリセット期間における放電開始タイミングおよび／または放電終了タイミングが異なるように制御される例を示しているが、これは奇数番目および偶数番目に限らず、少なくとも2つの走査線において前記した制御が実行されることで、放射ノイズレベルの低減効果を得ることができる。

[0071] また、複数の走査線を前半と後半に分け、前半の走査線群と後半の走査線群の放電開始タイミングおよび／または放電終了タイミングが異なるように制御しても同様に効果を得ることができる。

[0072] さらに、前記放電開始タイミングおよび／または放電終了タイミングは、走査線ごとに異なるように制御することで、より一層の放射ノイズレベルの低減効果を期待することができる。

[0073] なお、以上説明した実施の形態においては、表示パネルに配列された発光素子として有機EL素子を用いた例を示しているが、この発明にかかる表示装置においては、ダイオード特性を有する容量性の発光素子を具備した他の表示パネルを用いる表示装置にも適用することができ、同様の作用効果を得ることができる。

請求の範囲

- [1] 複数のデータ線および複数の走査線の各交差位置に容量性の発光素子を含む画素が配置された表示パネルと、前記各走査線に接続されて選択的に前記各走査線の走査を実行する走査ドライバと、前記各画素に表示信号を供給するデータドライバとが具備された表示装置であって、
- 前記走査ドライバによる走査に同期して、前記各発光素子に蓄積された電荷を放電させるリセット期間が設定され、
- 前記走査線のうち、少なくとも2つの走査線に接続された発光素子の前記リセット期間における放電開始タイミングが異なるように制御されることを特徴とする表示装置。
- [2] 複数のデータ線および複数の走査線の各交差位置に容量性の発光素子を含む画素が配置された表示パネルと、前記各走査線に接続されて選択的に前記各走査線の走査を実行する走査ドライバと、前記各画素に表示信号を供給するデータドライバとが具備された表示装置であって、
- 前記走査ドライバによる走査に同期して、前記各発光素子に蓄積された電荷を放電させるリセット期間が設定され、
- 次の走査期間において走査対象外となる走査線のうち、少なくとも2つの走査線に接続された発光素子の前記リセット期間における放電終了タイミングが異なるように制御されることを特徴とする表示装置。
- [3] 複数のデータ線および複数の走査線の各交差位置に容量性の発光素子を含む画素が配置された表示パネルと、前記各走査線に接続されて選択的に前記各走査線の走査を実行する走査ドライバと、前記各画素に表示信号を供給するデータドライバとが具備された表示装置であって、
- 前記走査ドライバによる走査に同期して、前記各発光素子に蓄積された電荷を放電させるリセット期間が設定され、
- 前記走査線のうち、少なくとも2つの走査線に接続された発光素子の前記リセット期間における放電開始タイミングが異なり、かつ次の走査期間において走査対象外となる走査線のうち、少なくとも2つの走査線に接続された発光素子の前記リセット期間における放電終了タイミングが異なるように制御されることを特徴とする表示装置。

- [4] 前記表示パネルに配列された走査線の配列順序において、奇数番目と偶数番目の走査線に接続された各発光素子の前記リセット期間における放電開始タイミングが異なるように制御されることを特徴とする請求項1に記載された表示装置。
- [5] 前記表示パネルに配列された走査線の配列順序において、奇数番目と偶数番目の走査線に接続された各発光素子の前記リセット期間における放電終了タイミングが異なるように制御されることを特徴とする請求項2に記載された表示装置。
- [6] 前記表示パネルに配列された走査線の配列順序において、奇数番目と偶数番目の走査線に接続された各発光素子の前記リセット期間における放電開始タイミングが異なり、かつ奇数番目と偶数番目の走査線に接続された各発光素子の前記リセット期間における放電終了タイミングが異なるように制御されることを特徴とする請求項3に記載された表示装置。
- [7] 前記表示パネルに配列された全ての前記走査線に接続された各発光素子の前記リセット期間における放電開始タイミングが、走査線ごとに異なるように制御されることを特徴とする請求項1に記載された表示装置。
- [8] 前記表示パネルに配列された全ての前記走査線に接続された各発光素子の前記リセット期間における放電終了タイミングが、走査線ごとに異なるように制御されることを特徴とする請求項2に記載された表示装置。
- [9] 前記表示パネルに配列された全ての前記走査線に接続された各発光素子の前記リセット期間における放電開始タイミング、および放電終了タイミングが、走査線ごとに異なるように制御されることを特徴とする請求項3に記載された表示装置。
- [10] 複数のデータ線および複数の走査線の各交差位置に容量性の発光素子を含む画素が配置された表示パネルと、前記各走査線に接続されて選択的に前記各走査線の走査を実行する走査ドライバと、前記各画素に表示信号を供給するデータドライバとが具備された表示装置の駆動方法であって、
前記走査ドライバによる走査に同期して、前記各発光素子に蓄積された電荷を放電させるリセット期間が設定され、
前記走査線のうち、少なくとも2つの走査線に接続された発光素子の前記リセット期間における放電開始タイミングが異なるように制御することを特徴とする表示装置の

駆動方法。

- [11] 複数のデータ線および複数の走査線の各交差位置に容量性の発光素子を含む画素が配置された表示パネルと、前記各走査線に接続されて選択的に前記各走査線の走査を実行する走査ドライバと、前記各画素に表示信号を供給するデータドライバとが具備された表示装置の駆動方法であって、

前記走査ドライバによる走査に同期して、前記各発光素子に蓄積された電荷を放電させるリセット期間が設定され、

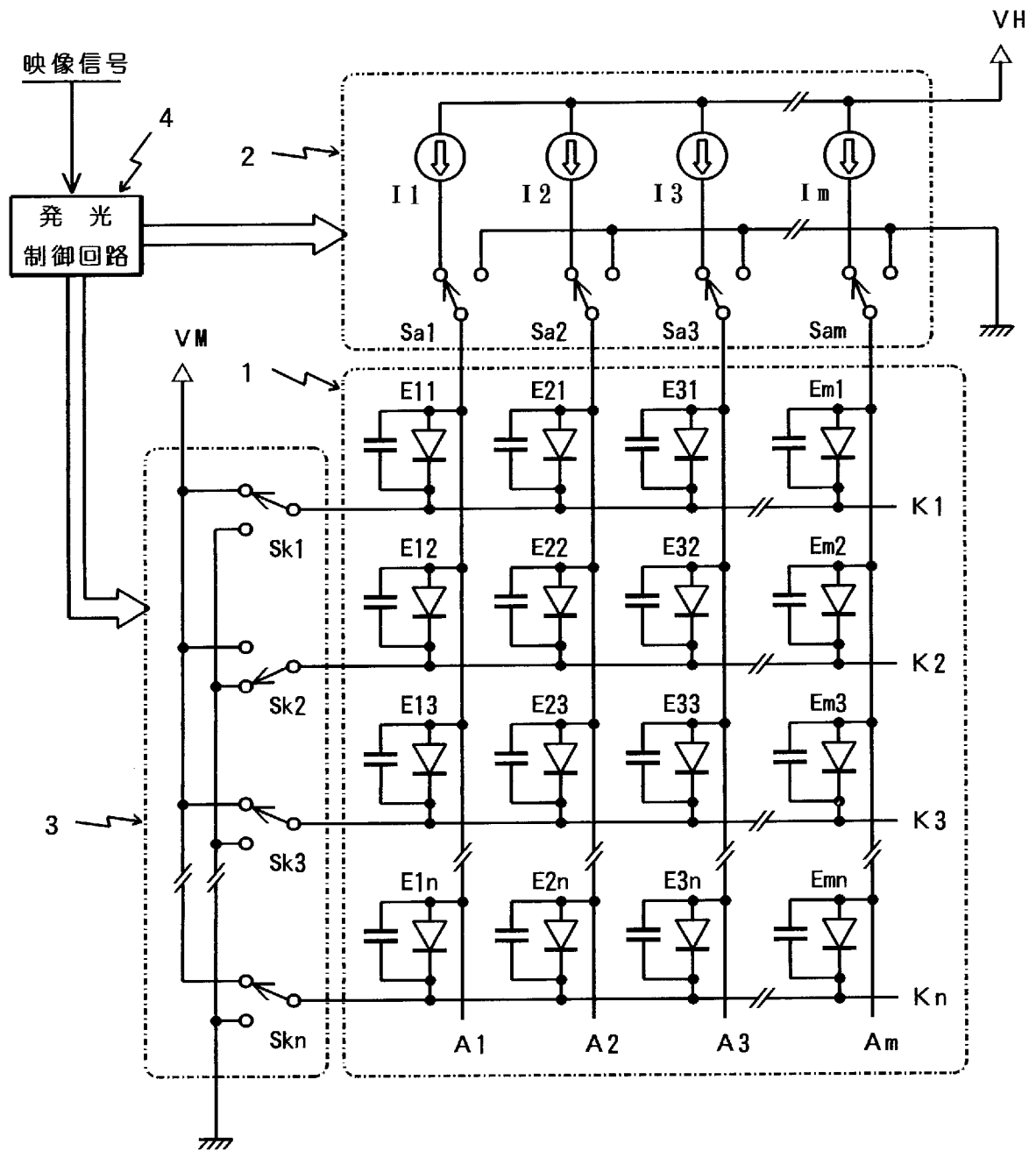
次の走査期間において走査対象外となる走査線のうち、少なくとも2つの走査線に接続された発光素子の前記リセット期間における放電終了タイミングが異なるように制御することを特徴とする表示装置の駆動方法。

- [12] 複数のデータ線および複数の走査線の各交差位置に容量性の発光素子を含む画素が配置された表示パネルと、前記各走査線に接続されて選択的に前記各走査線の走査を実行する走査ドライバと、前記各画素に表示信号を供給するデータドライバとが具備された表示装置の駆動方法であって、

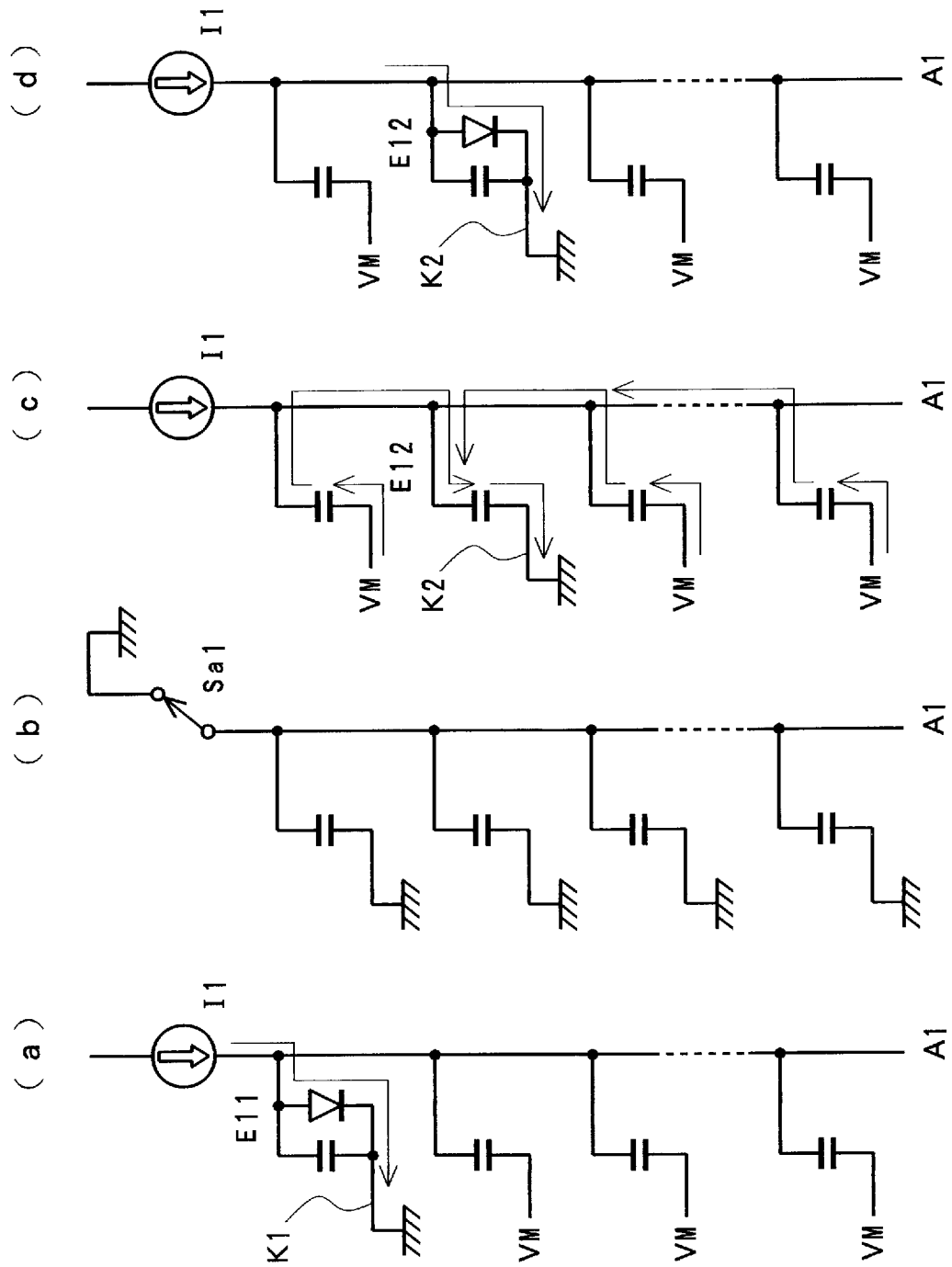
前記走査ドライバによる走査に同期して、前記各発光素子に蓄積された電荷を放電させるリセット期間が設定され、

前記走査線のうち、少なくとも2つの走査線に接続された発光素子の前記リセット期間における放電開始タイミングが異なり、かつ次の走査期間において走査対象外となる走査線のうち、少なくとも2つの走査線に接続された発光素子の前記リセット期間における放電終了タイミングが異なるように制御することを特徴とする表示装置の駆動方法。

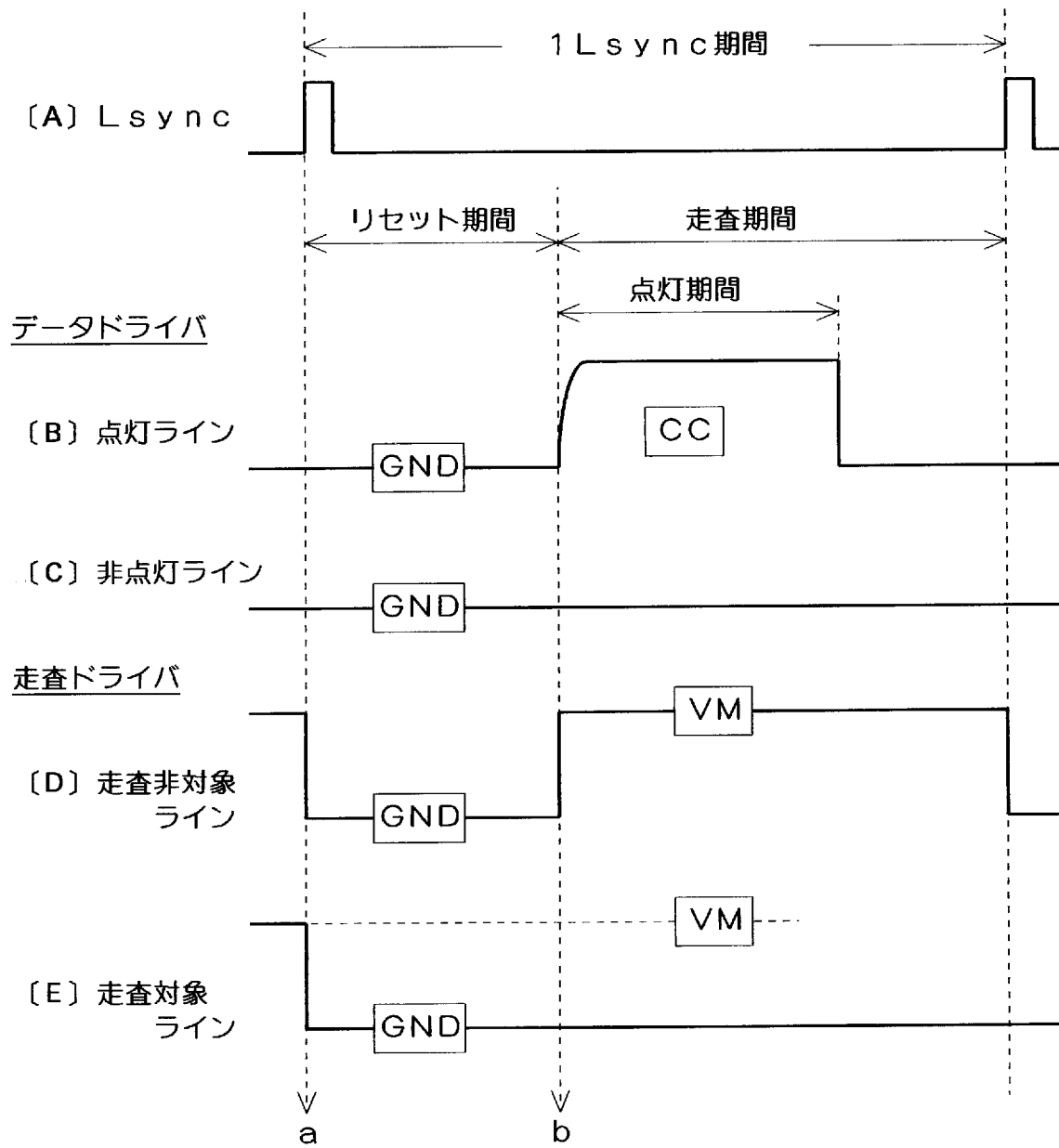
[図1]



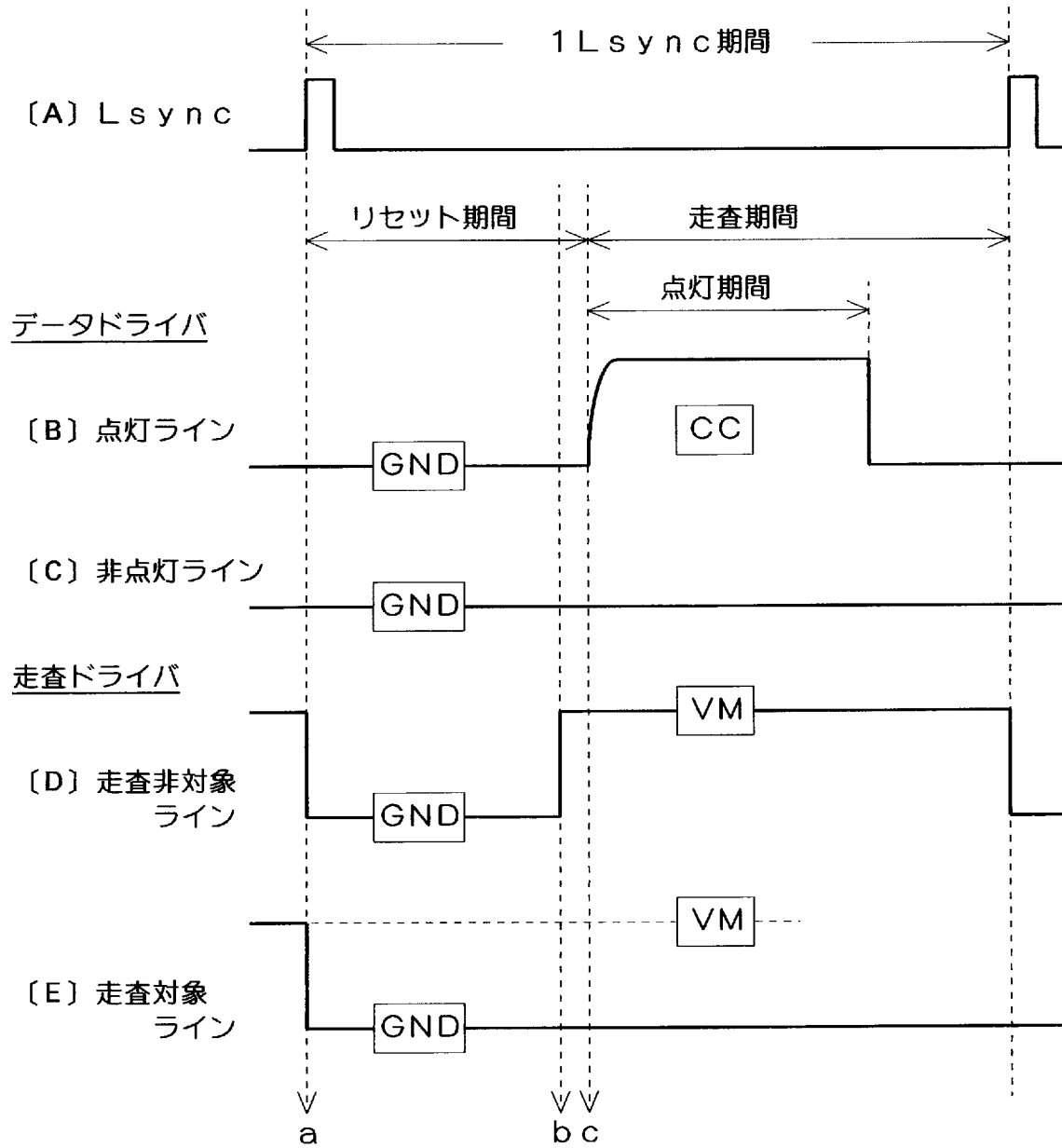
[図2]



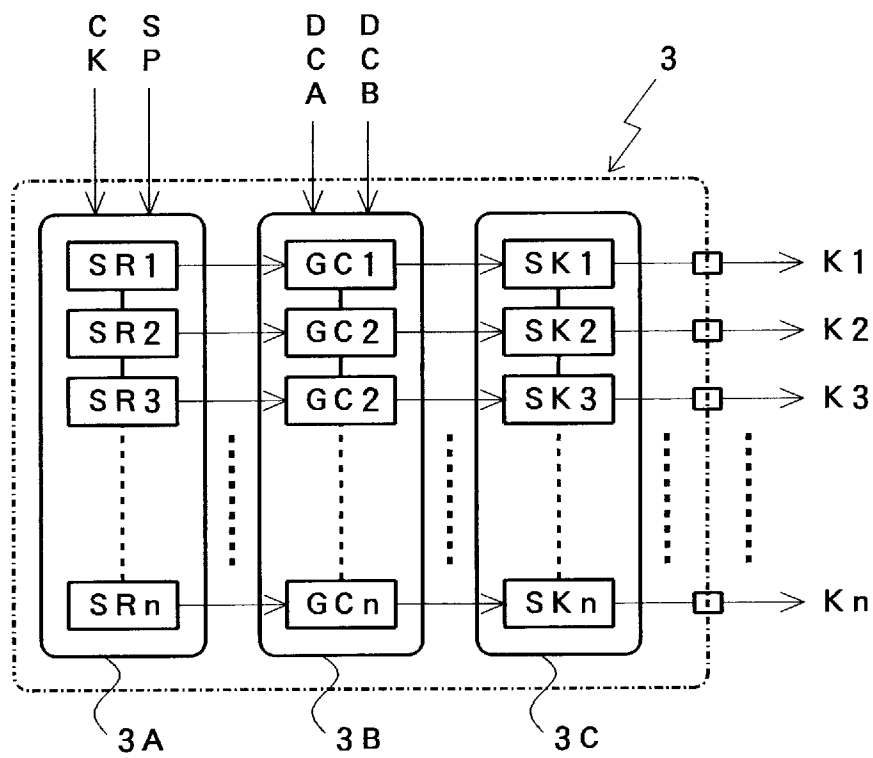
[図3]



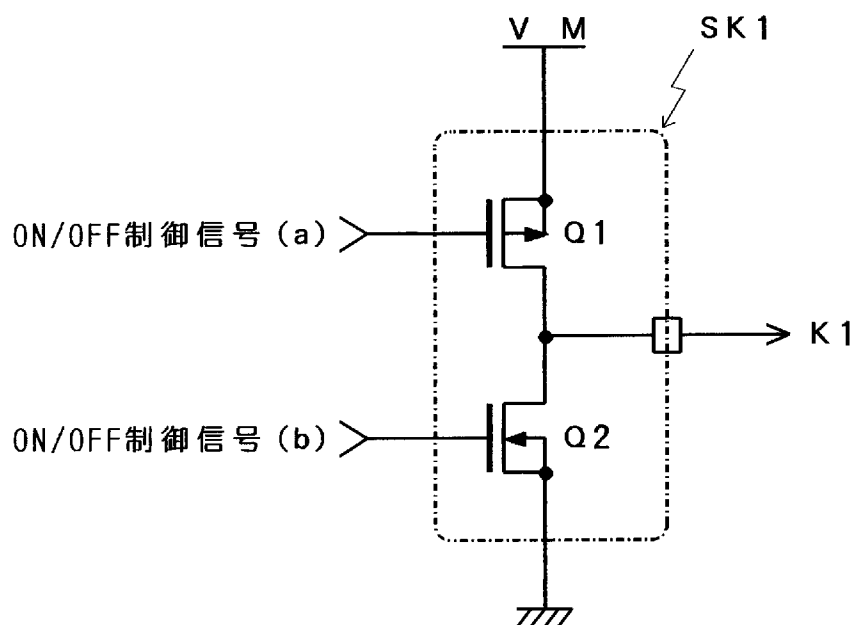
[図4]



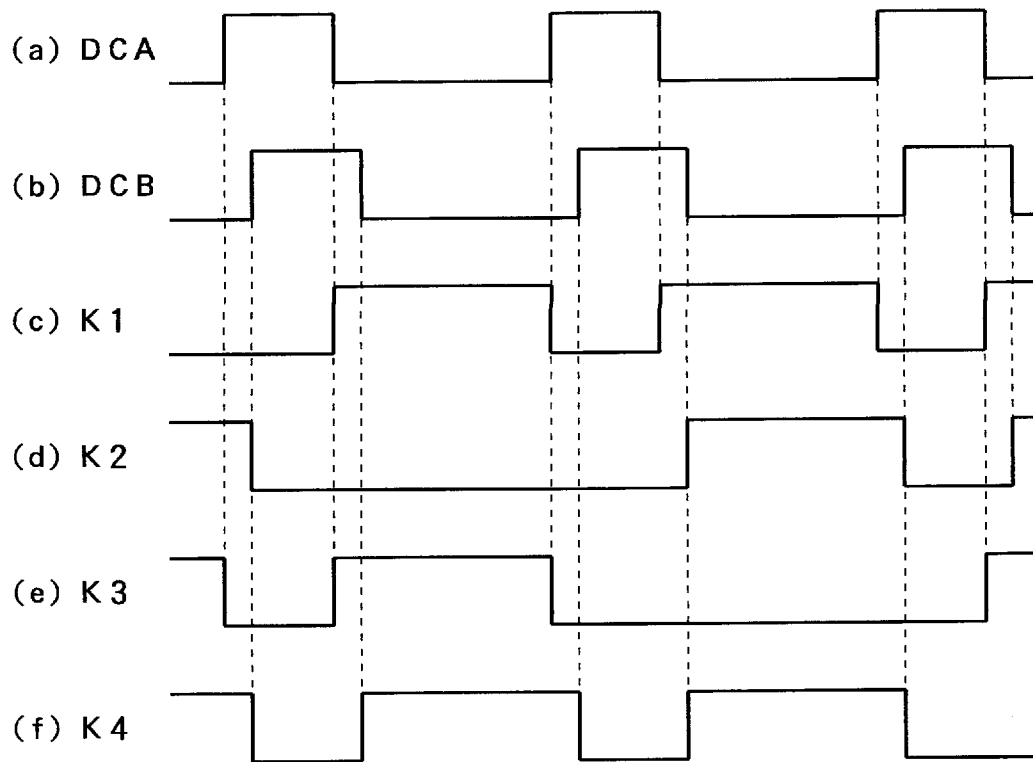
[図5]



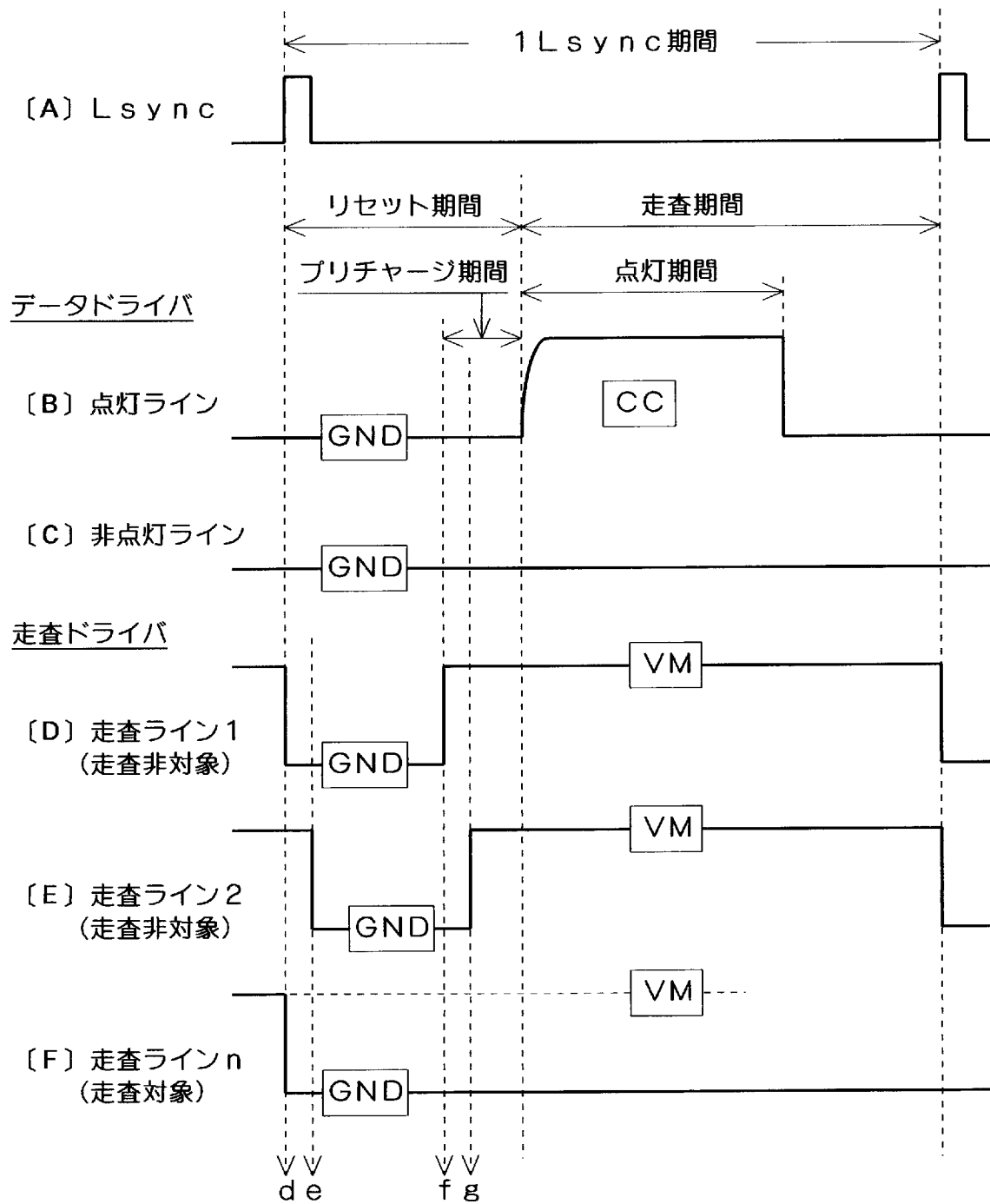
[図6]



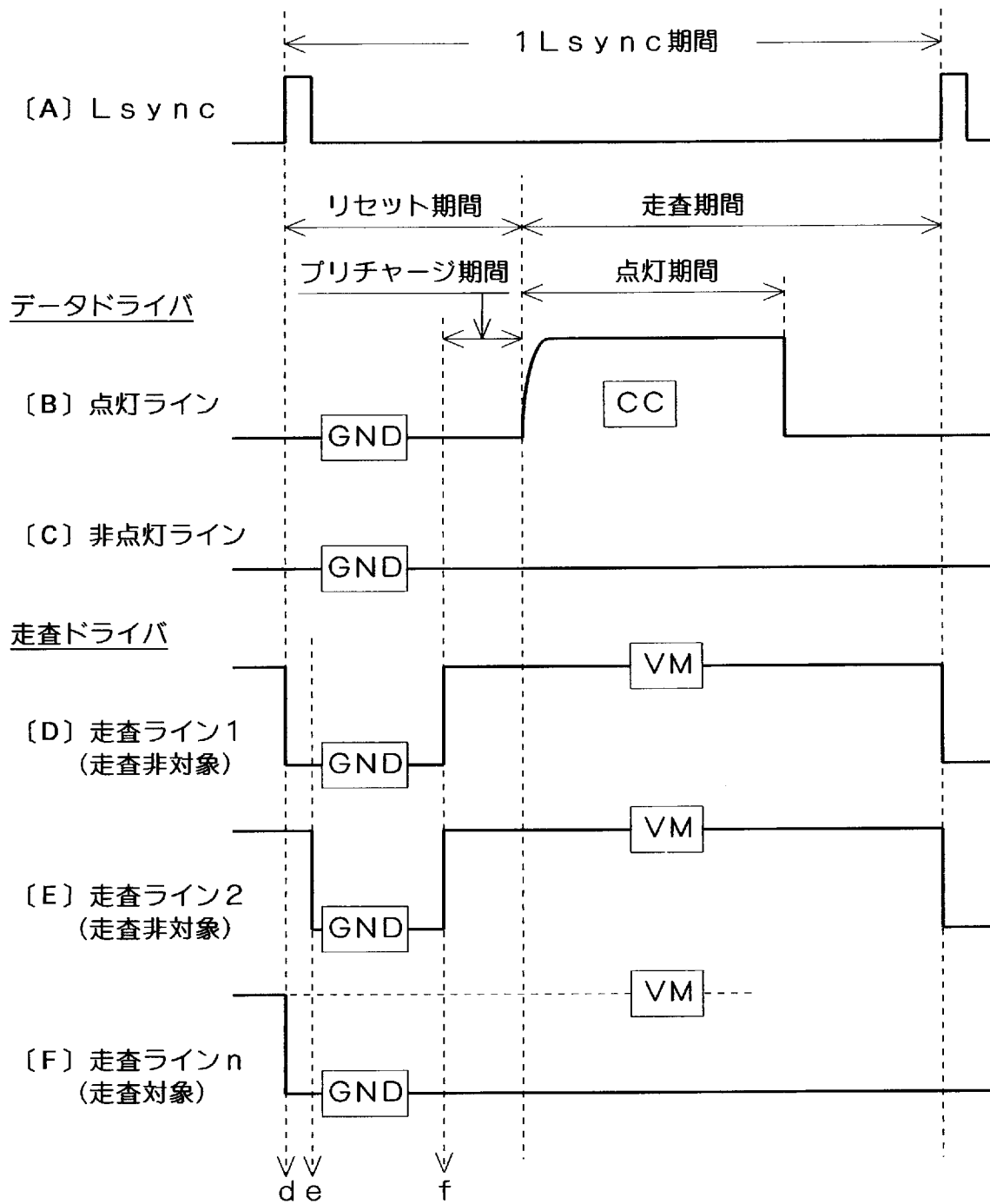
[図7]



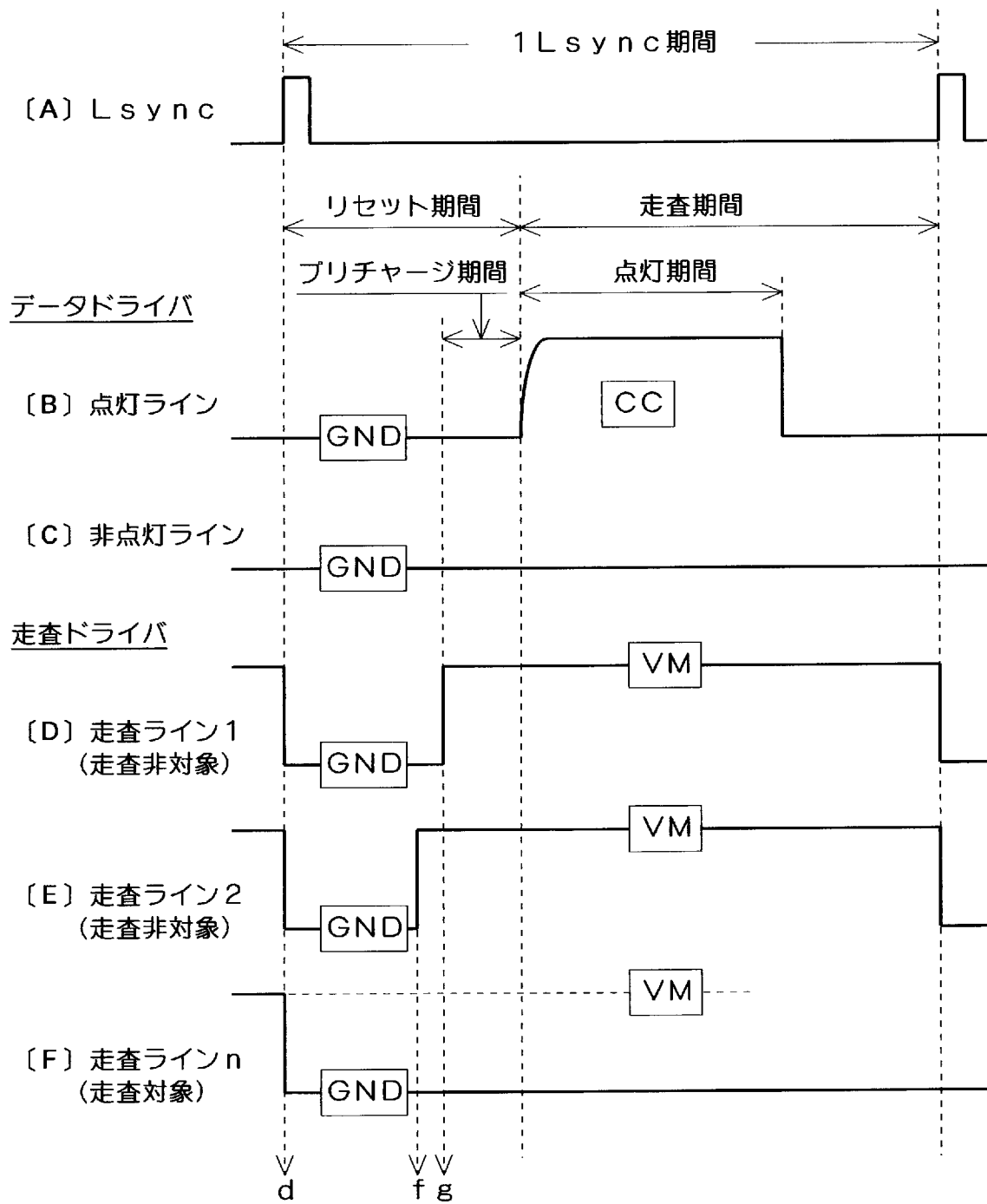
[図8]



[図9]



[図10]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2007/055026

A. CLASSIFICATION OF SUBJECT MATTER

G09G3/30(2006.01) i, G09G3/20(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G3/30, G09G3/20

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2007
Kokai Jitsuyo Shinan Koho	1971-2007	Toroku Jitsuyo Shinan Koho	1994-2007

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
E, A	JP 2007-93729 A (Denso Corp.), 12 April, 2007 (12.04.07), Full text; all drawings (Family: none)	1-12
A	JP 2006-284828 A (Optrex Corp.), 19 October, 2006 (19.10.06), Full text; all drawings (Family: none)	1-12

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance
 "E" earlier application or patent but published on or after the international filing date
 "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 "O" document referring to an oral disclosure, use, exhibition or other means
 "P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 "&" document member of the same patent family

Date of the actual completion of the international search
21 May, 2007 (21.05.07)

Date of mailing of the international search report
29 May, 2007 (29.05.07)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. G09G3/30(2006.01)i, G09G3/20(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. G09G3/30, G09G3/20

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2007年
日本国実用新案登録公報	1996-2007年
日本国登録実用新案公報	1994-2007年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
E, A	J P 2 0 0 7 - 9 3 7 2 9 A (株式会社デンソー) 2 0 0 7 . 0 4 . 1 2 , 全文全図 (ファミリーなし)	1-12
A	J P 2 0 0 6 - 2 8 4 8 2 8 A (オプトレックス株式会社) 2 0 0 6 . 1 0 . 1 9 , 全文全図 (ファミリーなし)	1-12

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

21.05.2007

国際調査報告の発送日

29.05.2007

国際調査機関の名称及びあて先

日本国特許庁 (I S A / J P)
郵便番号100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

濱本 慎広

2 G

9 5 0 9

電話番号 03-3581-1101 内線 3226