(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2009-0035170
(43) 공개일자 2009년04월09일

(51) Int. Cl.
H01L 21/027 (2006.01)
(21) 출원번호 10-2007-0100297
(22) 출원일자 2007년10월05일
심사청구일자 2007년10월05일

(71) 출원인
고려대학교 산학협력단
서울 성북구 안암동5가1 고려대학교 내
(72) 발명자
박정호
서울 성북구 안암동5가-1 고려대학교 자연계캠퍼스 공학관 504호
김중석
서울 성북구 안암동5가 고려대학교 자연계캠퍼스 제2공학관 621호
(74) 대리인
김인한, 김희곤

전체 청구항 수 : 총 6 항

(54) 전도성 유기물 전극 형성 방법

(57) 요 약

본 발명은 몰딩(Molding) 법을 이용한 전도성 유기물 전극 형성 방법에 관한 것으로, 더욱 상세하게는 몰딩(Molding) 법을 이용하여 고가의 장비가 불필요하여 낮은 제작 단가로 제작이 가능할 뿐만 아니라, 간단한 공정을 통해 미세 전극을 제작하고 에지 러프니스(edge roughness)를 줄임으로써 높은 전기 전도도 특성을 얻을 수 있는 전도성 유기물 전극 형성 방법에 관한 것이다.

대 표 도 - 도1f



이 발명을 지원한 국가연구개발사업

과제고유번호	K20601000002-07E0100-00210
부처명	서울특별시
연구사업명	세계유수연구소 유치지원사업
연구과제명	바텔연구소 서울유치 및 NBT 연구기반조성사업
주관기관	고려대학교
연구기간	2006년 03월 01일 ~ 2011년 02월 28일

특허청구의 범위

청구항 1

(a) 실리콘 기판 상에 포토레지스터를 도포하고 에칭하여 패턴을 형성하는 단계와;

(b) PDMS를 기판 상에 도포하는 단계와;

(c) 상기 PDMS가 건조하여 PDMS 몰드가 형성되면 상기 실리콘 기판을 분리하는 단계와;

(d) 전사 기판 상에 상기 분리된 PDMS 몰드를 본딩하는 단계와;

(e) PDMS 몰드 외부에서 용해성 유기물을 주입하여 유기물 패턴층을 형성하는 단계와;

(f) 상기 PDMS 몰드를 전사기판으로부터 분리하는 단계를 포함하는 것을 특징으로 하는 전도성 유기물 전극 형성 방법.

청구항 2

제 1항에 있어서,

상기 (a) 단계는

실리콘 기판 상에 포토레지스트를 도포하는 단계와;

포토리소그라피 공정에 의해 패턴을 형성하는 단계와;

실리콘 기판을 에칭하는 단계를 포함하는 것을 특징으로 하는 전도성 유기물 전극 형성 방법.

청구항 3

제 2항에 있어서,

실리콘 기판을 에칭하는 단계는

에칭 두께에 따라 유기물 패턴층의 두께가 형성되는 것을 특징으로 하는 전도성 유기물 전극 형성 방법.

청구항 4

제 1항에 있어서,

상기 (d) 단계는

전사 기판으로 플라스틱 또는 금속 기판을 사용하는 것을 특징으로 하는 전도성 유기물 전극 형성 방법.

청구항 5

제 1항에 있어서,

상기 (e) 단계는

주사기를 통해 PDMS 몰드 외부에서 용해성 유기물을 주입하는 단계와;

베이킹 또는 건조에 의해 상기 주입된 유기물을 기판에 고정하고 형태를 유지시키는 단계를 포함하는 것을 특징으로 하는 전도성 유기물 전극 형성 방법.

청구항 6

제 1항 또는 제 5항에 있어서,

상기 주입되는 유기물은

폴리(3-헥실티오펜)[Poly(3-hexylthiophene)(P3HT)], Dihexylquaterthiophene(DH4T), F8T2, FTTF, 페릴린(Perylene) 중 선택된 어느 하나인 것을 특징으로 하는 전도성 유기물 전극 형성 방법.

명 세 서

발명의 상세한 설명

기 술 분 야

<1> 본 발명은 몰딩(Molding) 법을 이용한 전도성 유기물 전극 형성 방법에 관한 것으로, 더욱 상세하게는 몰딩(Molding) 법을 이용하여 고가의 장비가 불필요하여 낮은 제작 단가로 제작이 가능할 뿐만 아니라, 간단한 공정을 통해 미세 전극을 제작하고 에지 러프니스(edge roughness)를 줄임으로써 높은 전기 전도도 특성을 얻을 수 있는 전도성 유기물 전극 형성 방법에 관한 것이다.

배 경 기 술

<2> 최근 정보디스플레이나 집적회로 등에 무기물을 대체할 수 있는 유기물의 연구가 활발히 진행되면서 유기물의 미세 패터닝 또는 정밀 코팅 기술이 요구되고 있다.

<3> 유기물은 종류와 특성에 따라 크게 진공 증착 방식과 솔루블(soluble) 공정으로 나뉘는데, 증착에 의해 형성되는 유기 물질은 진공 작업에 의해 소요되는 시간에 매우 길고, 기판/증착온도/압력/증착속도/인가전압 등 박막을 형성하기 위해 외부에서 까다로운 조건을 만족시켜야 하는 문제가 있었다.

<4> 따라서, 공정을 단순화하고 제작 단가를 낮출 수 있는 솔루블(soluble) 특성을 가진 유기물 사용에 대한 연구가 활발히 진행되고 있다.

<5> 그러나, 용해성 유기물은 공정 과정에서 포토레지스트(Photoresist, PR) 또는 솔벤트(Solvent), 디벨로퍼(Developer), 에천트(Etchant) 등의 화학물과 반응하여 쉽게 데미지를 받거나 고유 성질을 잃어버려 원하지 않는 성질을 얻게되는 문제가 있었다.

<6> 따라서, 미세/대면적 패터닝을 하는데 사진 식각공정이 어려우므로, 스탬핑, 잉크젯 프린팅, 롤 투 롤(roll to roll) 방식 등으로 유기물 패턴을 형성하는 방법이 연구되고 있지만, 이 역시 유기물을 패터닝하기 위해 고가의 장비가 필요하므로 제작 단가가 상승하고, 미세 패터닝의 경우 에지러프니스(edge roughness)가 좋지않아 미세 전극 패턴의 전도도가 현저히 떨어지는 문제가 있었다.

<7> 또한, 대면적 전극 패터닝을 진행할 때 상당한 공정 시간이 소요되므로 공기나 빛에 노출되는 시간이 길어 전도성 유기물의 화학적 전기적 특성에 영향을 끼칠 가능성이 매우 큰 문제가 있었다.

발명의 내용

해결 하고자하는 과제

<8> 상기와 같은 문제점을 해결하기 위해 안출된 것으로써, 본 발명의 목적은 몰딩법을 이용하여 고가의 장비가 필요없으며, 낮은 제작비로 간단한 공정을 진행하여 미세 전극 패턴을 제작하고, PDMS 몰드에 의해 전도성 유기물이 공기나 빛에 노출되는 시간을 최소화할 수 있고, 기판 에칭에 의한 주형 틀 패턴에 의해 전사되는 패턴 모양이 결정되기 때문에 에지 러프니스(edge roughness)를 줄여 스탬핑, 잉크젯 프린팅 보다 높은 전기 전도도 특성을 얻을 수 있는 전도성 유기물 전극 형성 방법을 제공하는 데 있다.

과제 해결수단

<9> 상기와 같은 목적을 달성하기 위해 본 발명에 따른 전도성 유기물 전극 형성 방법은 (a) 실리콘 기판 상에 포토레지스터를 도포하고 에칭하여 패턴을 형성하는 단계와 (b) PDMS를 기판 상에 도포하는 단계와 (c) 상기 PDMS가 건조하여 PDMS 몰드가 형성되면 상기 실리콘 기판을 분리하는 단계와 (d) 전사 기판 상에 상기 분리된 PDMS 몰드를 본딩하는 단계와 (e) PDMS 몰드 외부에서 용해성 유기물을 주입하여 유기물 패턴층을 형성하는 단계와 (f) 상기 PDMS 몰드를 전사기판으로부터 분리하는 단계를 포함하는 것을 특징으로 한다.

<10> 그리고, 상기 (a) 단계는 실리콘 기판 상에 포토레지스트를 도포하는 단계와 포토리소그라피 공정에 의해 패턴을 형성하는 단계와 실리콘 기판을 에칭하는 단계를 포함하는 것을 특징으로 한다.

<11> 여기서, 실리콘 기판을 에칭하는 단계는 에칭 두께에 따라 유기물 패턴층의 두께가 형성되는 것을 특징으로 한다.

<12> 또한, 상기 (d) 단계는 전사 기판으로 플라스틱 또는 금속 기판을 사용하는 것을 특징으로 한다.

<13> 그리고, 상기 (e) 단계는 주사기를 통해 PDMS 몰드 외부에서 용해성 유기물을 주입하는 단계와 베이킹 또는 건조에 의해 상기 주입된 유기물을 기판에 고정하고 형태를 유지시키는 단계를 포함하는 것을 특징으로 한다.

<14> 또한, 상기 주입되는 유기물은 폴리(3-헥실티오펜)[Poly(3-hexylthiophene)(P3HT)], Dihexylquaterthiophene(DH4T), F8T2, FTTF, 페릴린(Perylene) 중 선택된 어느 하나인 것을 특징으로 한다.

효 과

<15> 상기의 과제 해결 수단을 통해 살펴본 바와 같이, 본 발명에 따른 전도성 유기물 패턴 형성 방법은 포토리소그라피 공정없이 전도성 유기물을 형성할 수 있으므로 산(acid), 솔벤트(solvent), 에쳔트(etchant), 디벨로퍼(developer) 등 화학물에 의한 데미지 또는 특성 변화가 없어 물질 고유의 특성을 유지할 수 있는 탁월한 효과가 발생한다.

<16> 또한, 별도의 장비없이 PDMS 몰드를 제작하여 기판 상에 붙임으로써 미세 패턴을 낮은 가격 대비 높은 정밀도로 효율적인 미세 패턴 제작이 가능할 뿐만 아니라, OTFT-OLED 디스플레이 공정과 같은 활성층이나 유기 절연체를 대면적 패터닝할 수 있는 탁월한 효과가 발생한다.

발명의 실시를 위한 구체적인 내용

<17> 이하, 본 발명의 구체적인 실시예에 대하여 도면을 참조하여 상세하게 설명하기로 한다.

<18> 도 1은 본 발명의 바람직한 실시예에 따른 전도성 유기물 패턴 형성 방법을 단계적으로 도시한 것이다.

<19> 도 1을 참조하면, 실리콘 기판 상에 포토레지스트(Photoresist, PR)을 도포하고, 포토리소그라피 공정에 의해 패턴을 형성하고, 상기 실리콘 기판을 에칭한다.

<20> 보다 구체적으로, 실리콘 기판 상에 포지티브 또는 네가티브 PR을 도포하고, 마스크를 이용한 포토리소그라피 공정을 통해 상기 도포된 PR을 패터닝한다.

<21> 이어서, 에칭공정에 의해 기판을 패터닝한다. 여기서, 네가티브 PR을 사용할 경우 PR이 제거된 부분의 실리콘 기판이 에칭되고, 포지티브 PR을 사용할 경우 PR이 제거되지 않은 부분의 실리콘 기판이 에칭된다.

<22> 여기서, 실리콘 기판의 에칭되는 두께는 유기물 패턴층의 두께가 되므로 실리콘 기판 에칭시 두께를 미리 결정하여야 한다.

<23> 상기 포토리소그라피 및 에칭 공정은 반도체 소자 분야에 통상의 지식을 가진 자에게 자명한 사항이므로 구체적인 설명은 생략하기로 한다.

<24> 실리콘 기판의 에칭이 완료되면 PDMS(polydimethylsiloxane)을 기판 상에 도포하여 몰드 틀을 제작한다.

<25> 상기 PDMS가 기판 상에 도포되면 건조를 통해 PDMS가 굳어서 PDMS 몰드가 형성된다. 상기 PDMS 몰드가 형성되면 실리콘 기판을 PDMS 몰드로부터 분리한다.

<26> 상기와 같이 형성된 PDMS 몰드는 유기물의 형태를 유지하기 위한 주형 역할을 수행하게 된다. 본 발명은 상기 PDMS 몰드에 의해 유기물의 패턴이 결정되므로 에지 러프니스(edge roughness)가 낮아서 전기 전도 특성이 매우 우수하다.

<27> 이어서, 전사하고자 하는 기판 상에 PDMS 몰드를 고정한다. 여기서, 상기 전사 기판은 플라스틱 또는 금속 기판이 사용될 수 있다.

<28> 그 후, PDMS 몰드 외부에서 용해성 유기물을 주입한다.

<29> 도 2는 본 발명의 바람직한 실시예에 따른 용해성 유기물 주입을 도시한 모식도이다.

<30> 도 2를 참조하면, PDMS 몰드 외부에서 주사기를 이용하여 용해성 유기물을 주입하고, 유기물 주입이 끝나면 패턴을 기판에 고정화하고 형태를 유지시키기 위해 베이킹(baking) 또는 건조를 수행한다.

<31> 여기서, 상기 용해성 유기물 주입수단은 주사기 이외에도 유기물을 주입할 수 있는 수단이면 무엇이나 가능하다.

<32> 그리고, PDMS 몰드는 투명한 성질을 가지므로 유기물이 주입되는 것을 눈으로 확인할 수 있으므로 정확한 유기물 주입이 가능하다.

<33> 또한, PDMS 몰드가 전도성 유기물 패턴층을 외부 공기나 빛으로부터 보호하고 있기 때문에 외부 환경으로부터 발생할 수 있는 데미지를 최소화할 수 있다.

<34> 상기 주입되는 유기물은 실리콘 기판의 에칭 두께에 의해 유기물 패턴층의 두께가 결정된다. 즉, 실리콘 기판이 에칭되면 에칭된 공간에 PDMS가 도포되어 PDMS 몰드가 형성되어 분리되므로 도1에서 알 수 있듯이 에칭된 두께만큼의 유기물 패턴층 공간이 형성된다.

<35> 따라서, 실리콘 기판 에칭시 기판 상에 형성되는 전도성 유기물 패턴층의 두께를 고려하여 에칭공정을 수행하여야 한다.

<36> 여기서, 주입되는 유기물은 용해성이면서 전도성 유기물이기만 하면 어떠한 것도 가능하며, 폴리(3-헥실티오펜)[Poly(3-hexylthiophene)(P3HT)], Dihexylquaterthiophene(DH4T), F8T2, FTTF, 페릴린(Perylene)이 사용될 수 있다.

<37> 상기 베이킹 또는 건조를 통해 주입된 유기물이 고정되어 유기물 패턴층이 형성되면 PDMS 몰드를 기판으로부터 분리한다.

<38> 이를 통해, 기판 상에 유기물 패턴층이 형성된다.

<39> 이상에서 설명한 본 발명의 상세한 설명에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 본 발명의 보호범위는 상기 실시예에 한정되는 것이 아니며, 해당 기술분야의 통상의 지식을 갖는 자라면 본 발명의 사상 및 기술영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

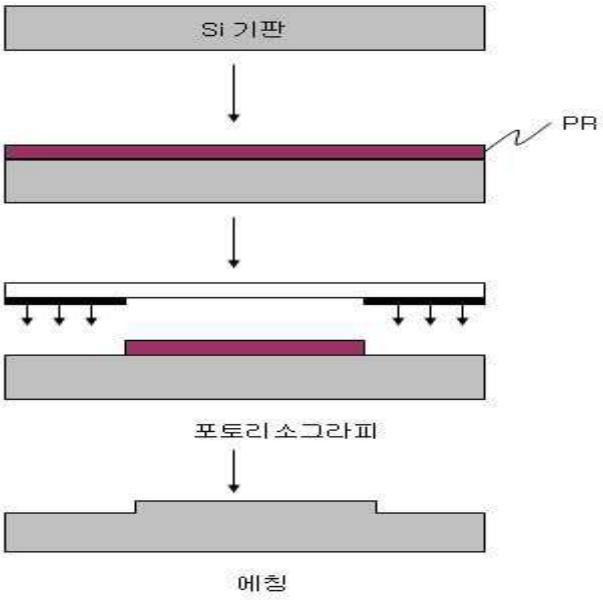
도면의 간단한 설명

<40> 도 1은 본 발명의 바람직한 실시예에 따른 전도성 유기물 패턴 형성 방법을 단계적으로 도시한 것이다.

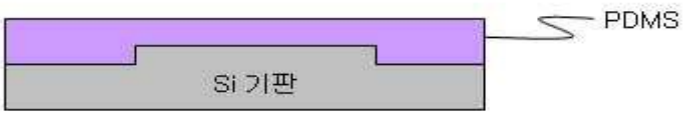
<41> 도 2는 본 발명의 바람직한 실시예에 따른 용해성 유기물 주입을 도시한 모식도이다.

도면

도면1a

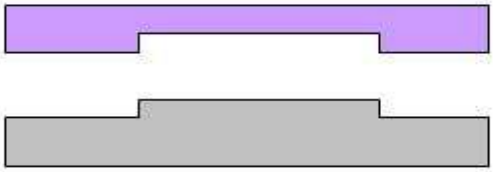


도면1b



PDMS 도포

도면1c



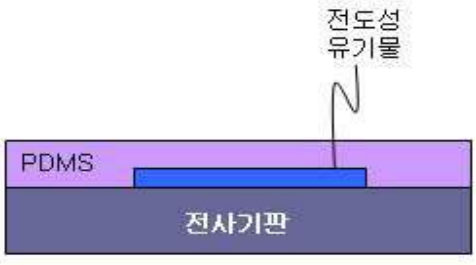
Si 기판 분리

도면1d



전사기판 본딩

도면1e

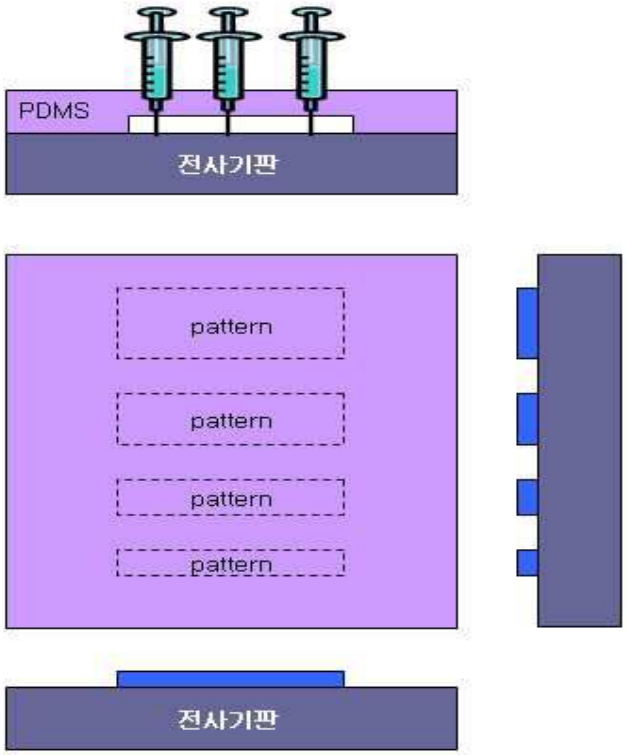


전도성 유기물 주입

도면1f


전도성
유기물
전사기판

도면2


PDMS
전사기판
pattern
pattern
pattern
pattern
전사기판