



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2020-0110899
(43) 공개일자 2020년09월28일

(51) 국제특허분류(Int. Cl.)
H01L 33/22 (2010.01) H01L 33/00 (2010.01)
H01L 33/16 (2010.01)
(52) CPC특허분류
H01L 33/22 (2013.01)
H01L 33/005 (2013.01)
(21) 출원번호 10-2019-0030385
(22) 출원일자 2019년03월18일
심사청구일자 2019년03월18일

(71) 출원인
고려대학교 산학협력단
서울특별시 성북구 안암로 145, 고려대학교 (안암
동5가)
(72) 발명자
이현
서울특별시 서초구 동광로 89-5, 105동 602호
성영훈
경기도 용인시 수지구 신봉2로 26, 108동 303호
(74) 대리인
정은열

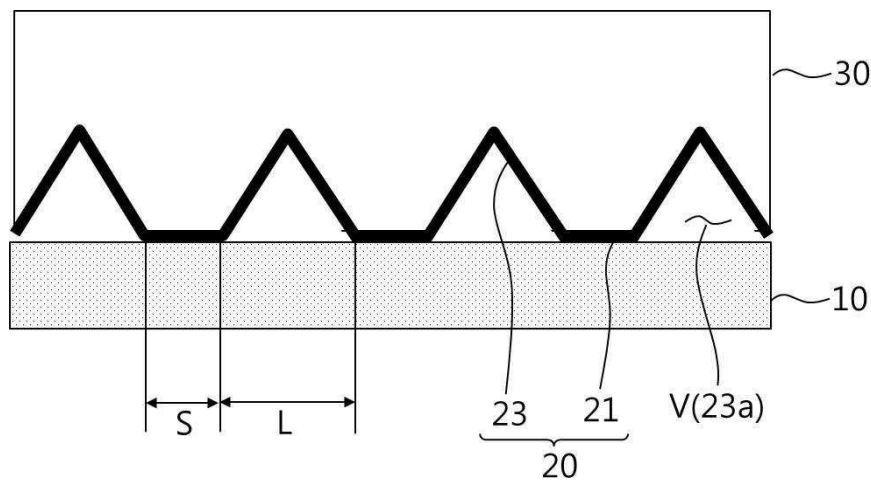
전체 청구항 수 : 총 9 항

(54) 발명의 명칭 반도체 구조체 및 그 제조방법

(57) 요약

본 발명은 반도체 구조체 및 그 제조방법에 관한 것으로, 본 발명에 따른 반도체 구조체는, 기판(10); 단면이 지그재그 형태로 다수의 요부(凹部, 21)와 철부(凸部, 23)가 반복되는 요철판 형태로 형성되고, 요부(21)가 기판(10)의 일면을 향하도록 배치되어 기판(10)과의 사이에 공동(void, V)을 형성하는 시드층(20); 및 시드층(20)의 외면으로부터 성장된 반도체층(30);을 포함한다.

대표도 - 도1b



(52) CPC특허분류

H01L 33/0075 (2013.01)

H01L 33/16 (2013.01)

이 발명을 지원한 국가연구개발사업

과제고유번호	N0002310
부처명	산업통상자원부
과제관리(전문)기관명	한국산업기술진흥원
연구사업명	창의산업기술개발기반구축(R&D)
연구과제명	나노금형기반 맞춤형 융합제품 상용화지원센터 구축
기 여 율	1/1
과제수행기관명	(재)경남테크노파크
연구기간	2018.10.01 ~ 2019.09.30

명세서

청구범위

청구항 1

기관;

단면이 지그재그 형태로 다수의 요부(凹部)와 철부(凸部)가 반복되는 요철판 형태로 형성되고, 상기 요부가 상기 기관의 일면을 향하도록 배치되어 상기 기관과의 사이에 공동(void)을 형성하는 시드층; 및

상기 시드층의 외면으로부터 성장된 반도체층;을 포함하는 반도체 구조체.

청구항 2

청구항 1에 있어서,

다수의 상기 시드층의 요부가 상기 기관의 일면에 맞닿아, 상기 시드층의 철부 내 요홈이 상기 공동을 형성하고, 상기 공동끼리 서로 분리된 반도체 구조체.

청구항 3

청구항 1에 있어서,

다수의 상기 시드층의 요부 중 일부는 상기 기관의 일면에 맞닿고, 다른 일부는 상기 기관의 일면과 이격되어, 상기 시드층의 철부 내 요홈이 상기 공동을 형성하되, 상기 공동끼리 서로 연결된 반도체 구조체.

청구항 4

청구항 1에 있어서,

상기 시드층의 요부 및 철부 중 적어도 하나의 외면은 평면 형태로 형성되고,

상기 반도체층은, 평면 형태의 상기 시드층의 요부 또는 철부로부터 성장되는 반도체 구조체.

청구항 5

청구항 1에 있어서,

상기 반도체층은, 질화물계 반도체 물질을 포함하는 반도체 구조체.

청구항 6

기관의 일면에 고분자를 증착하여, 요철(凹凸) 형태의 패턴을 갖는 희생층을 형성하는 단계;

패턴이 형성된 상기 희생층의 외면에 시드 재료를 증착하여, 단면이 지그재그 형태로 다수의 요부(凹部)와 철부(凸部)가 반복되는 요철판 형태의 시드층을 형성하는 단계;

상기 시드층과 상기 기관 사이에 공동(void)이 형성되도록, 상기 희생층을 제거하는 단계; 및

상기 시드층으로부터 반도체층을 성장시키는 단계;를 포함하는 반도체 구조체 제조방법.

청구항 7

청구항 6에 있어서,

상기 희생층의 패턴은, 상기 기관의 일면에 다수의 돌기가 서로 이격 배치된 배열로 이루어지고,

상기 시드층은, 상기 돌기 사이에 노출된 상기 기관의 일영역 및 상기 돌기의 외면을 일체로 커버하는 반도체 구조체 제조방법.

청구항 8

청구항 6에 있어서,

상기 희생층의 패턴은, 상기 기관의 일면에 다수의 돌기가 배치되되, 다수의 상기 돌기 중 일부는 서로 인접하고, 다른 일부는 서로 이격되어 상기 기관의 일영역을 노출시키며,

상기 시드층은, 상기 기관의 일영역 및 상기 돌기의 외면을 일체로 커버하는 반도체 구조체 제조방법.

청구항 9

청구항 6에 있어서,

상기 희생층을 제거하는 단계, 및 상기 반도체층을 성장시키는 단계 사이에, 열처리하여 상기 시드층을 단결정화하는 단계;를 더 포함하는 반도체 구조체 제조방법.

발명의 설명

기술 분야

[0001] 본 발명은 반도체 구조체 및 그 제조방법에 관한 것으로, 보다 상세하게는 광소자에 채용 가능하고, 화학적 리프트 오프(lift off)에 최적화되도록 질화물 반도체 박막이 기관 상에 적층된 구조체 및 그 제조방법에 관한 것이다.

배경 기술

[0003] 대표적 광소자인 발광다이오드(LED)는 저전력 소모와 반영구적 수명, 빠른 응답속도, 친환경 등의 장점으로 각종 전자기기와 조명기기, 전자표시판 등에 널리 사용되고 있다. 종래 LED 시장은 저휘도 LED를 기반으로 성장하였으나, 최근에는 고휘도, 고효율 광원의 필요성이 대두되면서 고휘도 LED 제품 중심으로 시장이 옮겨 가고 있고, 이에 따라 LED의 광 추출 효율을 향상시키기 위한 다양한 연구도 진행되고 있다.

[0004] LED는 크게 전극이 top-top 형태인 수평형 구조와 top-bottom 형태인 수직형 구조로 이루어지는데, 수평형 구조는 질화물 반도체의 표면 거칠기를 변형시키거나, 미세요철 구조가 형성된 사파이어 기관(Patterned Sapphire Substrate, PSS)을 사용하여 광 추출 효율을 향상시킬 수 있다. 사파이어 기관에 관해서는 하기 선행기술문헌의 특허문헌에 개시되어 있다.

[0005] LED 제조에 수직형 구조를 적용하면, 도달거리가 짧은 쪽으로 전기가 집중되는 특성과 전류가 높을수록 밝아지는 LED의 특성상 수평형 구조에 비해 고휘도의 제품을 얻을 수 있다. 이러한 수직형 구조에서는 사파이어 기관을 제거함으로써, 기관으로 나가는 빛의 손실을 개선하여 광 추출 효율을 향상시킬 수 있다. 이때, 질화갈륨층과 사파이어 기관을 분리하는 리프트 오프(lift off) 공정은 주로 레이저를 이용한다. 그러나 레이저 리프트 오프 공정은 레이저 충격에 의해 광 출력이 저하되고, 박막 공정에서 수율이 떨어지는 문제가 발생하는바, 최근에는 화학적 리프트 오프에 대한 연구가 활발히 진행되고 있다.

[0006] 이에 화학적 리프트 오프 공정에 적합하고 광소자 효율을 향상시킬 수 있는 반도체 구조 개발이 요구되는 상황

이다.

선행기술문헌

특허문헌

[0008] (특허문헌 0001) KR 2011-0009799 A

발명의 내용

해결하려는 과제

[0009] 본 발명은 상술한 종래기술의 문제점을 해결하기 위한 것으로, 본 발명의 일 측면은 단면 형상이 지그재그 형태로 형성된 요철 구조의 시드층이 기판 상에 적층되어, 기판과 시드층 사이에 분리되거나 연속적으로 연결된 공동(void)을 구비하고, 시드층으로부터 반도체층이 성장된 반도체 구조체를 제공하고자 하는 것이다.

과제의 해결 수단

[0011] 본 발명의 실시예에 따른 반도체 구조체는 기판; 단면이 지그재그 형태로 다수의 요부(凹部)와 철부(凸部)가 반복되는 요철판 형태로 형성되고, 상기 요부가 상기 기판의 일면을 향하도록 배치되어 상기 기판과의 사이에 공동(void)을 형성하는 시드층; 및 상기 시드층의 외면으로부터 성장된 반도체층;을 포함한다.

[0012] 또한, 본 발명의 실시예에 따른 반도체 구조체에 있어서, 다수의 상기 시드층의 요부가 상기 기판의 일면에 맞닿아, 상기 시드층의 철부 내 요홈이 상기 공동(void)을 형성하고, 상기 공동끼리 서로 분리될 수 있다.

[0013] 또한, 본 발명의 실시예에 따른 반도체 구조체에 있어서, 다수의 상기 시드층의 요부 중 일부는 상기 기판의 일면에 맞닿고, 다른 일부는 상기 기판의 일면과 이격되어, 상기 시드층의 철부 내 요홈이 상기 공동(void)을 형성하되, 상기 공동끼리 서로 연결될 수 있다.

[0014] 또한, 본 발명의 실시예에 따른 반도체 구조체에 있어서, 상기 시드층의 요부 및 철부 중 적어도 하나의 외면은 평면 형태로 형성되고, 상기 반도체층은, 평면 형태의 상기 시드층의 요부 또는 철부로부터 성장될 수 있다.

[0015] 또한, 본 발명의 실시예에 따른 반도체 구조체에 있어서, 상기 반도체층은, 질화물계 반도체 물질을 포함할 수 있다.

[0016] 한편, 본 발명의 실시예에 따른 반도체 구조체 제조방법은 기판의 일면에 고분자를 증착하여, 요철(凹凸) 형태의 패턴을 갖는 희생층을 형성하는 단계; 패턴이 형성된 상기 희생층의 외면에 시드 재료를 증착하여, 단면이 지그재그 형태로 다수의 요부(凹部)와 철부(凸部)가 반복되는 요철판 형태의 시드층을 형성하는 단계; 상기 시드층과 상기 기판 사이에 공동(void)이 형성되도록, 상기 희생층을 제거하는 단계; 및 상기 시드층으로부터 반도체층을 성장시키는 단계;를 포함할 수 있다.

[0017] 또한, 본 발명의 실시예에 따른 반도체 구조체 제조방법에 있어서, 상기 희생층의 패턴은, 상기 기판의 일면에 다수의 돌기가 서로 이격 배치된 배열로 이루어지고, 상기 시드층은, 상기 돌기 사이에 노출된 상기 기판의 일영역 및 상기 돌기의 외면을 일체로 커버할 수 있다.

[0018] 또한, 본 발명의 실시예에 따른 반도체 구조체 제조방법에 있어서, 상기 희생층의 패턴은, 상기 기판의 일면에 다수의 돌기가 배치되되, 다수의 상기 돌기 중 일부는 서로 인접하고, 다른 일부는 서로 이격되어 상기 기판의 일영역을 노출시키며, 상기 시드층은, 상기 기판의 일영역 및 상기 돌기의 외면을 일체로 커버할 수 있다.

[0019] 또한, 본 발명의 실시예에 따른 반도체 구조체 제조방법에 있어서, 상기 희생층을 제거하는 단계, 및 상기 반도체층을 성장시키는 단계 사이에, 열처리하여 상기 시드층을 단결정화하는 단계;를 더 포함할 수 있다.

[0021] 본 발명의 특징 및 이점들은 첨부도면에 의거한 다음의 상세한 설명으로 더욱 명백해질 것이다.

[0022] 이에 앞서 본 명세서 및 청구범위에 사용된 용어나 단어는 통상적이고 사전적인 의미로 해석되어서는 아니 되며, 발명자가 그 자신의 발명을 가장 최선의 방법으로 설명하기 위해 용어의 개념을 적절하게 정의할 수 있다는 원칙에 입각하여 본 발명의 기술적 사상에 부합하는 의미와 개념으로 해석되어야만 한다.

발명의 효과

[0024] 본 발명에 따르면, 요철 구조의 시드층이 기판에 배치됨으로써, 반도체층을 성장시키는 시드층과 기판 사이에 공동이 형성되어 화학적 리프트 오프 공정에 적합하고, 광범위하게 공동이 형성되어 광 추출 효율 및 광 산란 효과를 극대화할 수 있다.

[0025] 또한, 리소그래피(lithography), 식각, 증착, 및 열처리 공정 등을 이용하여 반도체 구조체를 제조함으로써, 균 일한 크기와 모양, 배열을 가지는 공동을 형성할 수 있고, 광소자별 특성에 최적화된 구조를 구현할 수 있으며, 대면적에 대량 생산이 가능하다.

[0026] 나아가 발광다이오드의 제작에 본 발명에 따른 반도체 구조체를 이용하는 경우 종래의 PSS를 이용한 경우에 비해 발광다이오드의 성능을 크게 향상시킬 수 있다.

도면의 간단한 설명

[0028] 도 1a는 본 발명의 일실시예에 따른 반도체 구조체를 개략적으로 도시한 평면도이고, 도 1b는 도 1a의 A-A'에 따른 단면도이다.

도 2a는 본 발명의 다른 실시예에 따른 반도체 구조체를 개략적으로 도시한 평면도이고, 도 2b는 도 2a의 A-A'에 따른 단면도이다.

도 3은 본 발명의 실시예에 따른 반도체 구조체 제조방법을 도시한 공정도이다.

도 4는 본 발명의 일실시예에 따른 반도체 구조체 제조방법을 도시한 공정도이다.

도 5는 본 발명의 다른 실시예에 따른 반도체 구조체 제조방법을 도시한 공정도이다.

발명을 실시하기 위한 구체적인 내용

[0029] 본 발명의 목적, 특정한 장점들 및 신규한 특징들은 첨부된 도면들과 연관되어지는 이하의 상세한 설명과 바람직한 실시예들로부터 더욱 명백해질 것이다. 본 명세서에서 각 도면의 구성요소들에 참조번호를 부가함에 있어서, 동일한 구성 요소들에 한해서는 비록 다른 도면상에 표시되더라도 가능한 한 동일한 번호를 가지도록 하고 있음에 유의하여야 한다. 또한, "제1", "제2" 등의 용어는 하나의 구성요소를 다른 구성요소로부터 구별하기 위해 사용되는 것으로, 구성요소가 상기 용어들에 의해 제한되는 것은 아니다. 이하, 본 발명을 설명함에 있어서, 본 발명의 요지를 불필요하게 흐릴 수 있는 관련된 공지 기술에 대한 상세한 설명은 생략한다.

[0030] 이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시형태를 상세히 설명하기로 한다.

[0032] 도 1a는 본 발명의 일실시예에 따른 반도체 구조체를 개략적으로 도시한 평면도이고, 도 1b는 도 1a의 A-A'에 따른 단면도이다. 도 2a는 본 발명의 다른 실시예에 따른 반도체 구조체를 개략적으로 도시한 평면도이고, 도 2b는 도 2a의 A-A'에 따른 단면도이다. 도 1a 및 도 1b에서는 시드층(20)의 철부(31)의 표현을 명확히 하기 위해서, 철부(31)가 배치되는 영역을 실선으로 표시한다.

[0033] 도 1a 내지 도 2b에 도시된 바와 같이, 본 발명에 따른 반도체 구조체는, 기판(10); 단면이 지그재그 형태로 다 수의 요부(凹部, 21)와 철부(凸部, 23)가 반복되는 요철판 형태로 형성되고, 요부(21)가 기판(10)의 일면을 향 하도록 배치되어 기판(10)과의 사이에 공동(void, V)을 형성하는 시드층(20); 및 시드층(20)의 외면으로부터 성 장된 반도체층(30);을 포함한다.

[0034] 본 발명은 광소자에 적용 가능한 반도체 박막이 기판 상에 적층된 반도체 구조체에 관한 것이다. 대표적 광소자 인 발광다이오드(LED)는 수평형 구조와 수직형 구조로 나뉘는데, 수직형 구조는 수평형 구조에 비해 상대적으로 고휘도의 발광다이오드를 구현할 수 있지만, 여전히 광 추출 효율이 낮기 때문에 이를 개선하기 위한 방안으로

서 사파이어 기판과 그 위에 성장된 반도체 박막을 레이저 리프트 오프(laser lift off, LLO) 방식으로 분리하는 기술이 개발되었다. 그러나 레이저 리프트 오프에 의하면 레이저 충격으로 인해 광 출력이 저하되고 박막 공정에서 수율이 떨어지는 문제가 발생하는데, 화학적 리프트 오프(chemical lift off, CLO)에 최적화되고 광소자의 효율 향상에 기여할 수 있는 본 발명이 안출되었다.

[0035] 본 발명에 따른 반도체 구조체는 광소자 중 발광다이오드, 특히 수직형 발광다이오드에 적용될 수 있지만, 반드시 이에 한정하여 적용되는 것은 아니다.

[0037] 구체적으로, 본 발명에 따른 반도체 구조체는 기판(10), 시드층(20), 및 반도체층(30)을 포함한다.

[0038] 기판(10)은 시드층(20) 및 반도체층(30)을 지지하는 기재로서, 사파이어(Al_2O_3), 실리콘 카바이드(SiC), 실리콘(Si) 기판 등을 사용할 수 있지만, 그 소재가 반드시 이에 한정되는 것은 아니다. 또한, 기판(10)의 일면에 GaN, AlN, InN 및 이들의 조성비를 변화하여 증착한 질화물계 박막이 성장될 수 있다. 이러한 기판(10)의 일면에는 시드층(20)이 적층 배치된다.

[0040] 시드층(20)은 기판(10)의 일면과 대향하면서 기판(10)과의 사이에 공동(void, V)을 형성하는 박막이다. 이러한 시드층(20)은 요철판 형태로 형성된다. 즉, 길이방향을 따라 절단된 종단면이나 이에 수직한 방향으로 절단된 횡단면을 바라보면, 그 단면이 지그재그 형태로 이루어져 다수의 요부(凹部, 21)와 다수의 철부(凸部, 23)가 순차적으로 반복되는 요철 구조로 이루어진다. 여기서, 철부(23)의 내부에는 오목하게 함몰된 요홈(23a)이 구비되는데, 요부(21)의 일면이 기판(10)의 일면을 향하도록 배치됨으로써, 철부(23) 내 요홈(23a)에 의해 기판(10)과의 사이에서 다수의 공동(V)이 형성된다. 이때, 다수의 철부(23) 각각은 서로 동일하거나 상이한 높이로 형성될 수 있고, 다수의 요부(21)도 각각의 깊이가 동일하거나 상이할 수 있다. 또한, 철부(23)의 형태는 다양하게 형성될 수 있는데, 일례로 삼각뿔, 사각뿔 등의 다각뿔이나 원뿔, 다각기둥이나 원기둥, 돔형, 그리고 기판(10)의 일면과 평행하거나 비스듬하게 잘린 이들의 절두체 형상 등으로 이루어질 수 있고, 이때 다수의 철부(23) 각각은 서로 동일하거나 다른 형태로 형성될 수 있다.

[0041] 다만, 후술하는 반도체층(30)은 시드층(20)의 외면, 즉 기판(10)의 일면을 바라보는 시드층(20)의 일면과 반대쪽에 있는 시드층(20)의 타면으로부터 성장되는데, 다수의 요부(21) 및 철부(23) 중 적어도 하나의 외면은 평면 형태로 형성될 수 있고, 그 평면 형태의 요부(21) 및/또는 철부(23)로부터 반도체층(30)이 성장될 수 있다. 이와 같이, 시드층(20)은 반도체층(30)을 성장시키는 시드(seed)로 작용하므로, 반도체층(30)을 성장시킬 수 있는 소재로 이루어질 수 있다. 그 일례로, GaN, AlN, InN, CrN, ZnO, 및 Al_2O_3 군으로부터 선택되는 적어도 1개 이상을 사용할 수 있다. 또한, 반도체층(30)의 성장을 위해서, 시드층(20)은 진공 또는 질소 등의 불활성 기체 분위기하에서 열처리되어 단결정화될 수 있다. 이 경우, 시드층(20)의 전 영역 중 일부 영역에 대해서만 단결정화 공정을 수행하여, 이로부터 생성된 단결정 박막부에서만 반도체층(30)이 성장될 수 있다.

[0042] 이러한 시드층(20)은 화학적 리프트 오프 공정을 통해 제거되는데, 상기 공동(V)이 기판(10)의 일면과 시드층(20) 사이에 제공되어 기판(10)의 일면 전 영역에 걸쳐 매우 넓은 범위에서 구비되기 때문에, 화학적 리프트 오프 공정 시에 NaOH, 또는 HF 등과 같은 식각 용액이 공동(V)에 채워져 보다 용이하게 화학적 리프트 오프가 수행될 수 있다.

[0044] 반도체층(30)은 시드층(20)으로부터 성장된 반도체 물질로 형성된 층으로서, 시드층(20)의 외면(타면)에 적층된다. 이러한 반도체층(30)은 GaN, AlN, InN 등과 같은 질화물계 반도체 물질을 포함할 수 있고, MOCVD(metalorganic chemical vapor deposition), MBE(molecular beam epitaxy), HVPE(hydride vapour phase epitaxy) 등에 의해 시드층(20)으로부터 성장될 수 있다. 이때, 시드층(20)의 요부(21) 및/또는 철부(23) 중 평면형 요부(21, 도 1b 참조) 및/또는 평면형 철부(23, 도 2b 참조)에서부터 반도체층(30)이 성장되는 경우에, 수직/수평 방향 성장을 조절함으로써, 각각의 평면형 요부(21) 및/또는 철부(23)로부터 성장되는 층들이 서로 연결된 일체의 반도체층(30)이 만들어질 수 있다.

[0046] 한편, 기판(10) 상에, 시드층(20) 및 반도체층(30)이 순차적으로 적층된 본 발명에 따른 반도체 구조체에 있어

서, 다수의 공동(V)은 서로 단속적으로 분리되거나, 또는 서로 연속적으로 연결될 수 있는데, 이하에서 상세하게 설명한다.

[0047] 먼저, 도 1a 내지 도 1b를 참고로, 일실시예에서 다수의 공동(V)은 서로 분리될 수 있다. 이 경우, 기관(10)의 일면을 바라보는 시드층(20)의 요부(21)의 일면이 기관(10)의 일면에 맞닿도록, 시드층(20)이 배치된다. 따라서, 시드층(20) 각각의 철부(23) 내 요홈(23a)에 의해 다수의 공동(V)이 생성되지만, 요부(21)와 기관(10)이 밀착되어 서로 다른 공동(V)을 연결하는 통로가 형성되지 않으므로, 결국 공동(V)끼리 서로 연결되지 못하고 분리된다. 여기서, 기관(10)의 일면 상에서 가장 근접한 2개의 공동(V)의 중심을 지나는 가상의 연장선을 그을 때에, 그 연장선과 공동(V)의 가장자리가 만나는 2개의 교점 사이의 길이로 정의되는 공동(V)의 크기(L)는 2 ~ 5 μm 일 수 있고, 어느 하나의 공동(V)의 상기 교점과 다른 하나의 공동(V)의 상기 교점 중 가장 가까운 교점 사이의 길이인 공동(V) 사이의 간격(S)은 2/9 ~ 5/9 μm 일 수 있다. 다만, 상기 공동(V)의 크기(L) 및 공동(V) 사이의 간격(S)이 반드시 이에 한정되어야 하는 것은 아니다.

[0049] 다음, 도 2a 내지 도 2b를 참고로, 다른 실시예에서 점선 화살표와 같이 다수의 공동(V)은 전부가 서로 연결될 수 있다. 이때에는, 다수의 시드층(20)의 요부(21) 중 일부(21a, 21b)가 기관(10)의 일면에 맞닿고, 다른 일부는 기관(10)의 일면과 이격되도록 시드층(20)이 배치된다. 이러한 구조하에서, 기관(10)의 일면에 맞닿은 일부 요부(21a, 21b)에 의해 시드층(20)이 기관(10) 상에 고정되고, 각각의 철부(23) 내 공동(V)은 다른 일부의 요부(21)와 기관(10) 사이의 간극을 통해 서로 연결되게 된다.

[0051] 종합적으로, 본 발명에 따르면, 요철 구조의 시드층(20)이 기관(10)에 배치되어, 반도체층(30)을 성장시키고, 기관(10)과의 사이에 매우 넓은 범위에서 공동(V)을 형성함으로써, 화학적 리프트 오프 공정에 적합하고, 광 추출 효율 및 광 산란 효과를 극대화할 수 있는 반도체 구조체를 제공할 수 있다.

[0053] 이하에서는, 본 발명에 따른 반도체 구조체 제조방법에 대해 설명한다. 여기서, 반도체 구조체에 대해서는 전술하였는바, 중복되는 사항에 대해서는 설명을 생략하거나 간략하게만 기술한다.

[0054] 도 3은 본 발명의 실시예에 따른 반도체 구조체 제조방법을 도시한 공정도이다. 도 3에 도시된 바와 같이, 본 발명에 따른 반도체 구조체 제조방법은, 기관의 일면에 고분자를 증착하여, 요철(凹凸) 형태의 패턴을 갖는 희생층을 형성하는 단계(S100); 패턴이 형성된 희생층의 외면에 시드 재료를 증착하여, 단면이 지그재그 형태로 다수의 요부(凹部)와 철부(凸部)가 반복되는 요철판 형태의 시드층을 형성하는 단계(S200); 시드층과 기관 사이에 공동(void, V)이 형성되도록, 희생층을 제거하는 단계(S300); 및 시드층으로부터 반도체층을 성장시키는 단계(S400);를 포함한다.

[0056] 본 발명에 따른 반도체 구조체 제조방법은 희생층 형성 단계(S100), 시드층 형성 단계(S200), 희생층 제거 단계(S300), 및 반도체층 성장 단계(S400)를 포함하는데, 전술한 바에 따라 공동끼리 서로 분리된 일실시예와, 공동끼리 서로 연결된 다른 실시예를 구분하여 구체적으로 설명한다.

[0058] 도 4는 본 발명의 실시예에 따른 반도체 구조체 제조방법을 도시한 공정도로서, 도 4를 참고로, 희생층 형성 단계(S100a)는 기관(10)의 일면에 고분자를 증착하여 요철 형태의 패턴을 갖는 희생층(11)을 생성하는 공정이다. 여기서, 희생층(11)은 열분해가 가능한 고분자 물질로 이루어질 수 있고, 이때 사용되는 고분자 물질로는 폴리스티렌(PS), 폴리메틸메타크릴레이트(PMMA), 폴리부틸메타크릴레이트(PBMA), 폴리에스테르(PET), 폴리염화비닐(PVC) 등과 같이 열처리를 통해 쉽게 제거될 수 있는 소정의 고분자 물질이면 특별한 제한이 없다.

[0059] 이러한 희생층(11)은 요철 형태의 패턴을 가지는데, 여기서 패턴은 다수의 돌기(11a)의 배열에 의해 정해진다. 여기서, 고분자를 소정의 높이로 코팅하여 고분자 박막을 형성하고, 다양한 기법의 리소그래피 공정을 수행하여 소정의 패턴을 형성할 수 있다. 이때, 반응성 이온 식각(reactive ion etching, RIE)과 같은 방법을 사용하여 잔여영역을 제거할 수 있다. 또한, 상기 고분자 박막에 대해 나노 임프린트 공정을 수행하여 패턴을 형성할 수도 있는데, 이 경우 스탬프의 모양에 따라 다양한 모양의 돌기(11a) 및 패턴을 형성할 수 있다. 다만, 패턴 형

성 공정이 전술한 방식에 한정되는 것은 아니다.

- [0060] 한편, 희생층(11)의 패턴을 결정하는 다수의 돌기(11a)는 기판(10)의 일면 상에서 서로 이격되도록 배열된다. 따라서, 돌기(11a)와 돌기(11a) 사이에는 기판(10)의 일영역(E.R)이 노출된다.
- [0062] 시드층 형성 단계(S200a)는 희생층(11)의 외면에 시드 재료를 증착하는 공정이다. 이때, 시드층(20)은 노출된 기판(10)의 일영역(E.R) 및 돌기(11a)의 외면을 일체로 커버하도록 증착 형성된다. 따라서, 시드층(20)의 단면은 지그재그 형태로 다수의 요부(21)와 다수의 철부(23)가 순차적으로 반복되는 요철판 형태로 형성되고, 요부(21)들은 기판(10)의 노출된 일영역(E.R)과 맞닿게 된다.
- [0063] 여기서, 시드 재료는 반도체층(30)을 성장시킬 수 있도록, GaN, AlN, InN, CrN, ZnO, 및 Al₂O₃ 군으로부터 선택되는 적어도 1개 이상을 사용할 수 있는데, 그 재료가 반드시 이에 의해 한정되어서는 안 된다. 이러한 시드 재료는 원자층 증착(atomic layer deposition, ALD), 화학 기상 증착(chemical vapor deposition, CVD), 물리 기상 증착(physical vapor deposition, PVD), 스퍼터링(sputtering) 등과 같은 공정에 의해 증착될 수 있다.
- [0065] 희생층 제거 단계(S300a)는 시드층(20) 형성 후에 형성층을 제거하는 공정으로서, 열처리를 통해 희생층(11)을 제거한다. 즉, 산소분위기나 공기분위기, 또는 질소분위기하에서 온도를 올리게 되면 고분자 패턴이 열분해되어 가스형태로 증발 제거된다. 이로써, 철부(23) 내에 중공형 요홈(23a)이 형성되면서 공동(V)이 만들어진다.
- [0066] 이 과정에서, 시드층(20)이 열에 의해 단결정화될 수 있다. 다만, 희생층(11) 재료에 따라 열처리 온도가 시드층(20)의 단결정화에 기여할 수 없는 경우가 있는데, 이때에는 희생층(11) 제거 후에 시드층(20)의 단결정화를 위해 별도의 열처리 공정을 수행할 수 있다.
- [0068] 반도체층 성장 단계(S400)는 시드층(20)의 외면으로부터 반도체층(30)을 성장시키는 공정이다. 여기서, MOCVD(metalorganic chemical vapor deposition), MBE(molecular beam epitaxy), HVPE(hydride vapour phase epitaxy) 등을 통해 반도체층(30)을 성장시킬 수 있고, 성장된 반도체층(30)은 GaN, AlN, InN 등과 같은 질화물계 반도체 물질을 포함할 수 있다. 이렇게 질화물계 반도체 물질이 성장되어 반도체층(30)이 형성되면, 화학적 리프트 오프를 통해 기판(10)과 분리하여, 광소자 제작에 사용할 수 있다. 이 경우, 광소자에 필요한 전극 등은 화학적 리프트 오프 이전 또는 이후에 반도체층(30)에 마련될 수 있다.
- [0070] 도 5는 본 발명의 다른 실시예에 따른 반도체 구조체 제조방법을 도시한 공정도이다. 도 5를 참고로, 공동끼리 서로 연결된 반도체 구조체 제조방법에 대해 설명하되, 전술한 제조방법의 실시예와 중복되는 내용은 생략하거나 간단히 기술하고 차이점 위주로 설명한다.
- [0071] 본 실시예에 따른 희생층 형성 단계(S100b)에 있어서, 기판(10)의 일면에 증착하여 형성되는 희생층(11)을 이루는 재료로는 전술한 열분해가 가능한 고분자 이외에도, 포토레지스트(Photo resist) 등과 같은 열경화성 재료도 사용 가능하다.
- [0072] 여기서, 리소그래피, 나노 임프린트 기법 등에 의해 생성되는 희생층(11)의 패턴은, 다수의 돌기(11a) 중 일부가 그 외주면끼리 서로 인접하여 서로 연결되고, 다른 일부가 서로 이격되어 기판(10)의 일영역(E.R)을 노출시키되, 전체의 돌기(11a)가 서로 연결되도록 이루어진다. 예를 들면, 제1 돌기(11a₁)와 제2 돌기(11a₂)는 서로 연결되고, 제3 돌기(11a₃)는 제2 돌기(11a₂)와 서로 이격되지만, 이와 다른 하나 이상의 돌기(11a)에 의해 제3 돌기(11a₃)와 제1 돌기(11a₁)가 서로 연결되어, 모든 돌기(11a)가 전체적으로 연결되면서도 기판(10)의 일영역(E.R)을 노출시킨다.
- [0074] 이러한 패턴이 형성된 희생층(11) 상에 시드 재료를 증착하는 시드층 형성 단계(S200b)를 수행하면, 시드층(20)은 그 단면이 지그재그 형태로 다수의 요부(21)와 철부(23)가 순차적으로 반복되는 요철판 형태로서, 다수의 요부(21) 중 일부가 노출된 기판(10)의 일영역(E.R)에 맞닿게 된다. 반도체층(30)을 성장시킬 수 있는 시드 재

료는, 예를 들어 GaN, AlN, InN, CrN, ZnO, 및 Al₂O₃ 군으로부터 선택되는 적어도 1개 이상을 사용할 수 있고, 원자층 증착(atomic layer deposition, ALD), 화학 기상 증착(chemical vapor deposition, CVD), 물리 기상 증착(physical vapor deposition, PVD), 스퍼터링(sputtering) 등과 같은 공정에 의해 희생층(11) 상에 증착될 수 있다.

[0076] 희생층 제거 단계(S300b)에서는, 희생층(11)을 이루는 재료가 열분해 가능 고분자 물질이면 산소나 공기 분위기 하에서 열처리를 통해서 제거 가능한데, 그 외에도 희생층(11)이 전체적으로 연결되어 있기 때문에 식각 용액을 이용해 제거할 수도 있다. 이로써, 시드층(20)의 철부(23) 내 요홈(23a)에 의해 공동(V)이 형성되고, 기판(10)의 일면과 맞닿은 일부 요부(21)에 의해 시드층(20)이 고정되며, 기판(10)과 맞닿지 않은 다른 일부의 요부(21)와 기판(10) 사이에 형성된 간극을 통해 공동(V)끼리 서로 연결된다.

[0077] 이때에도, 희생층(11) 제거를 위한 열처리 또는 희생층(11) 제거 후 별도의 열처리 공정을 수행함으로써, 시드층(20)에 대한 단결정화가 이루어질 수 있다.

[0079] 이렇게 공동(V)이 형성된 다음에 시드층(20)으로부터, MOCVD(metalorganic chemical vapor deposition), MBE(molecular beam epitaxy), HVPE(hydride vapour phase epitaxy) 등을 통해, GaN, AlN, InN 등과 같은 질화물계 반도체 물질이 포함되는 반도체층(30)을 성장시킬 수 있고, 화학적 리프트 오프를 통해 기판(10)으로부터 반도체 구조체를 분리하여 광소자 제작에 사용할 수 있다.

[0081] 이상 본 발명을 구체적인 실시예를 통하여 상세히 설명하였으나, 이는 본 발명을 구체적으로 설명하기 위한 것으로, 본 발명은 이에 한정되지 않으며, 본 발명의 기술적 사상 내에서 당 분야의 통상의 지식을 가진 자에 의해 그 변형이나 개량이 가능함이 명백하다.

[0082] 본 발명의 단순한 변형 내지 변경은 모두 본 발명의 영역에 속한 것으로 본 발명의 구체적인 보호 범위는 첨부된 특허청구범위에 의하여 명확해질 것이다.

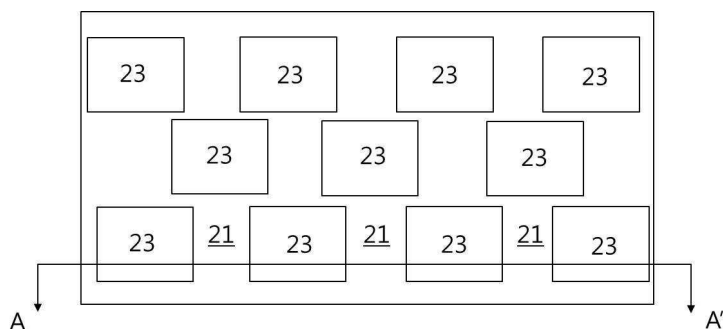
부호의 설명

[0084]

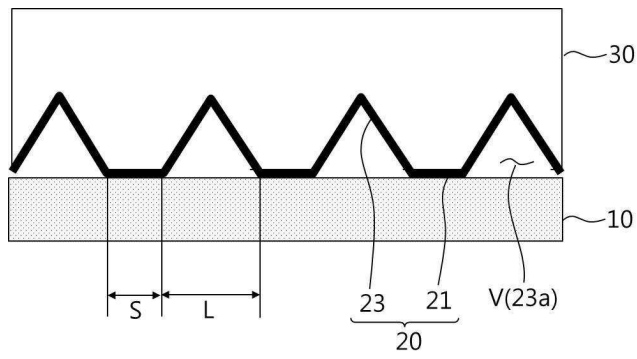
10: 기관	11: 희생층
11a: 돌기	20: 시드층
21: 요부	23: 철부
23a: 요홈	30: 반도체층
V: 공동	

도면

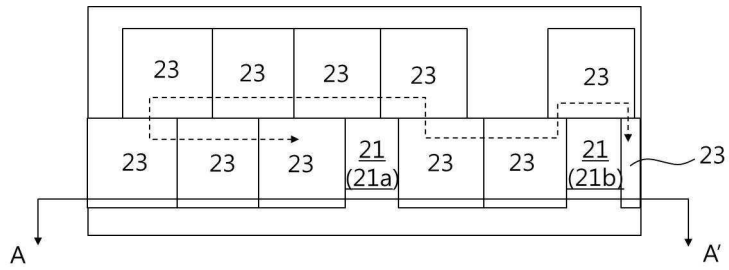
도면 1a



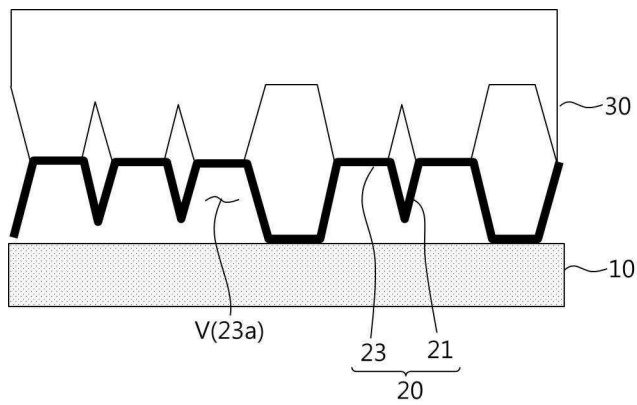
도면1b



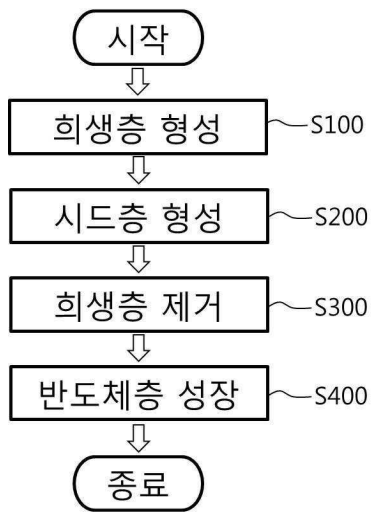
도면2a



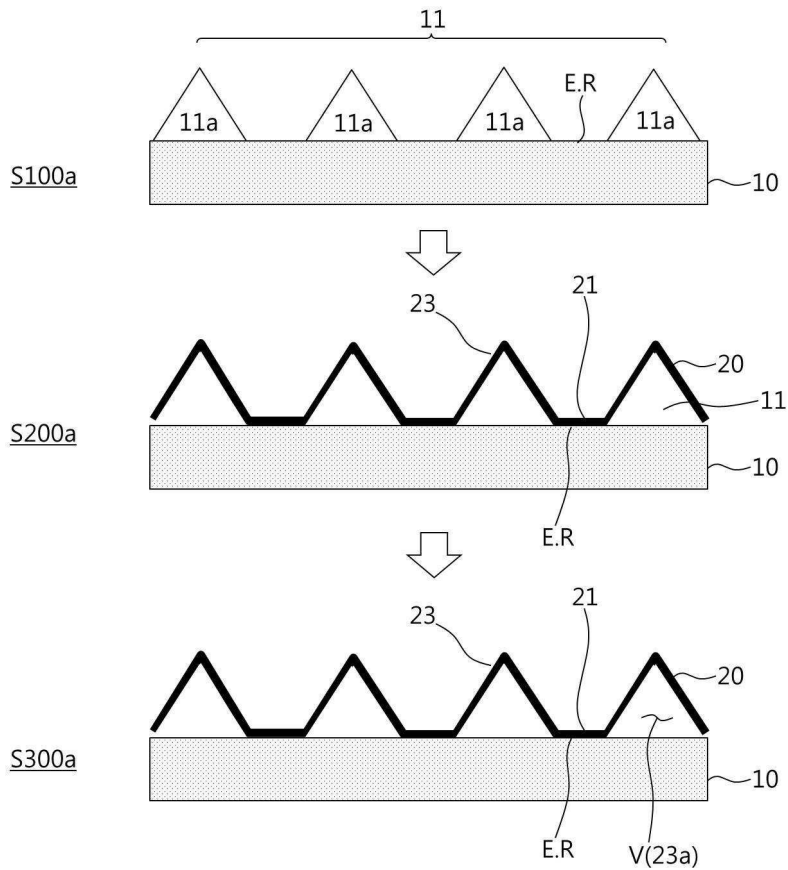
도면2b



도면3



도면4



도면5

