(19) Europäisches Patentamt
European Patent Office
Office européen des brevets

(11) **EP 1 743 396 B1**

(12) **EUROPÄISCHE PATENTSCHRIFT**

(45) Veröffentlichungstag und Bekanntmachung des Hinweises auf die Patenterteilung:
12.03.2008 Patentblatt 2008/11

(21) Anmeldenummer: **05732248.9**

(22) Anmeldetag: **14.04.2005**

(51) Int Cl.:
H01P 5/10 *(2006.01)*

(86) Internationale Anmeldenummer:
PCT/EP2005/003957

(87) Internationale Veröffentlichungsnummer:
WO 2005/109975 (17.11.2005 Gazette 2005/46)

(54) **BREITBANDIGER SYMMETRIERÜBERTRAGER**

BROADBAND BALANCE-TO-UNBALANCE TRANSFORMER

SYMETRISEUR LARGE BANDE

(84) Benannte Vertragsstaaten:
DE ES FR GB IT

(30) Priorität: **05.05.2004 DE 102004022185**

(43) Veröffentlichungstag der Anmeldung:
17.01.2007 Patentblatt 2007/03

(73) Patentinhaber: **Rohde & Schwarz GmbH & Co. KG**
81671 München (DE)

(72) Erfinder: **KAEHS, Bernhard**
82008 Unterhaching (DE)

(74) Vertreter: **Körfer, Thomas**
Mitscherlich & Partner
Patent- und Rechtsanwälte
Postfach 33 06 09
80066 München (DE)

(56) Entgegenhaltungen:
EP-A- 0 418 538

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist. (Art. 99(1) Europäisches Patentübereinkommen).

EP 1 743 396 B1

Beschreibung

[0001] Die Erfindung betrifft einen breitbandigen Symmetrierübertrager - Balun - zum Übertragen großer Hochfrequenzleistungen von einem unsymmetrischen Anschluss zu einem symmetrischen zweipoligen Anschluss und umgekehrt.

[0002] Für Hochfrequenzanwendungen u.a. im höheren Leistungsbereich, beispielsweise bei Verstärkern, die zur Realisierung des angestrebten Leistungsniveaus aus Leistungstransistoren in Push-Pull-Technik aufgebaut sind, sind Symmetrierübertrager erforderlich. Diese setzen das Hochfrequenzsignal von einer unsymmetrischen Koaxialleitung oder Streifenleitung auf zwei möglichst symmetrisch zueinander ausgelegte Signalleitungen um, um es zwei symmetrisch arbeitenden Leistungstransistoren bzw. Push-Pull-Transistor zuzuführen. Analog können die beiden symmetrischen Ausgangssignale der beiden Leistungstransistoren bzw. des Push-Pull-Transistors über einen Symmetrierübertrager in ein Hochfrequenzsignal für eine unsymmetrische Koaxialleitung oder Streifenleitung umgesetzt werden.

[0003] Hierbei ist insbesondere eine Realisierung des Symmetrierübertragers mittels auf einer Leiterplatte angeordneter Leiterbahnen in Streifenleitertechnik erwünscht, da bei dieser Realisierungsart im Vergleich zu einer Koaxialleitertechnik die fertigungstechnische Reproduzierbarkeit des Symmetrierübertragers einschließlich seiner elektrischen Eigenschaften in einer Massenfertigung gewährleistet ist. Neben der guten fertigungstechnischen Reproduzierbarkeit des Symmetrierübertragers ist eine Streifenleiter-Technik gegenüber einer Koaxialleitertechnik durch geringeres Bauvolumen und niedrigere Fertigungskosten gekennzeichnet.

[0004] In der EP 0 418 538 A1, als nächstliegender Stand der Technik, ist ein derartiger Symmetrierübertrager dargestellt. Die Übertragung der hochfrequenten Signalleistung erfolgt hierbei durch transformatorische Kopplung zwischen zwei Leiterschleifen, von denen eine Leiterschleife mit dem einpoligen Anschluss der unsymmetrischen Leitung und die andere Leiterschleife mit dem zweipoligen symmetrischen Anschluss zu den beiden Leistungstransistor-Verstärken verbunden ist. Eine gute transformatorische Kopplung zwischen den beiden Leiterschleifen wird erzielt, indem die beiden Leiterschleifen hinsichtlich ihrer geometrischen Lage als aufeinander ausgerichtete Leiterbahnen auf der Ober- bzw. Unterseite einer Leiterplatte verwirklicht werden.

[0005] Symmetrische Übertragungsverhältnisse auf der zum Leistungstransistor-Verstärker gerichteten Seite des Symmetrierübertragers werden über elektromagnetische Kopplung realisiert. Hierzu werden gemäß Fig. 1 die beiden symmetrischen Anschlüsse des Symmetrierübertragers auf der Seite des Leistungstransistor-Verstärkers über symmetrisch dimensionierte Leiterschleifen-Bereiche gegen Masse geführt. Im Hinblick auf eine symmetrische Umsetzung innerhalb des Symmetrierübertragers wird die Leiterschleife auf der unsymmetrischen Seite, die über symmetrisch dimensionierte Leiterschleifen-Bereiche gegen Masse geführt wird, derart auf der Leiterplatte angeordnet, dass eine symmetrische transformatorische Kopplung zwischen diesen beiden symmetrischen Leiterschleifen-Bereichen auf der Seite der unsymmetrischen Leitung und den beiden symmetrischen Leiterschleifen-Bereichen auf der Seite des Leistungstransistor-Verstärkers realisiert ist. Auf diese Weise ist eine symmetrische Leistungsaufteilung von der unsymmetrischen Leitung zu den beiden symmetrischen Polen auf der Seite des Verstärkers gewährleistet.

[0006] Eine genauere Analyse des Übertragungsverhaltens des Symmetrierübertragers der EP 0 418 538 A1 mittels eines Feldanalysators ergibt, wie in Fig. 2 dargestellt, dass bei gegebener Auslegung des Symmetrierübertragers auf Grund deutlich ausgeprägter Resonanzen im Übertragungsverhalten bei ca. 1,8 GHz ein sinnvoller Betrieb des Symmetrierübertragers nur bis zu einem Frequenzbereich von ca. 860 MHz anzuraten ist. Hinzukommt, dass bei gegebener Auslegung des Symmetrierübertragers selbst in diesem schmalbandigen Frequenzbereich bis 860 MHz das Übertragungsverhalten am Signaleingang an der unsymmetrischen Seite zu den beiden Ausgängen an der Verstärker-Seite des Symmetrierübertragers (S12, S13) nur bedingt symmetrisch ist.

[0007] Der Erfindung liegt deshalb die Aufgabe zu Grunde, den Symmetrierübertrager derart weiterzuentwickeln, dass seine Bandbreite deutlich erhöht wird und gleichzeitig innerhalb dieser Bandbreite eine symmetrische Leistungsaufteilung vom unsymmetrischen Anschluss zu den beiden symmetrischen Polen an dem symmetrischen Anschluss verwirklicht wird.

[0008] Die Erfindung wird durch einen Symmetrierübertrager nach Anspruch 1 gelöst.

[0009] Hierbei wird einer der beiden symmetrischen Leiterschleifen-Bereiche auf der symmetrischen Seite des Symmetrierübertragers in zwei weitere Leiterschleifen-Bereiche geteilt. Eine transformatorische Kopplung erfolgt zwischen den beiden Leiterschleifen-Bereichen an der unsymmetrischen Seite und den beiden Leiterschleifen-Bereichen, die an der symmetrischen Seite direkt mit den beiden symmetrischen Polen verbunden sind. Im Gegensatz zum Stand der Technik wird die Leiterschleife in ihrem Endpunkt an der unsymmetrischen Seite nicht mehr gegen Masse geführt, sondern zwischen die beiden geteilten Leiterschleifen-Bereiche an der symmetrischen Seite galvanisch angekoppelt.

[0010] Auf diese Weise besteht zwischen der unsymmetrischen Seite und den beiden symmetrischen Polen z. B. an der Verstärker-Seite eine elektrisch-galvanische und gleichzeitig eine elektromagnetisch-transformatorische Kopplung. Dies führt, wie weiter unten noch dargestellt ist, zu einer im Vergleich zum Symmetrierübertrager des Stands der Technik wesentlich symmetrischeren Leistungsaufteilung zwischen den beiden Polen der symmetrischen Seite des Symmetrier-übertragers und zu einer deutlichen Erhöhung der relativen Bandbreite des

Symmetrierübertragers.

[0011] Die Ausführungsform des erfindungsgemäßen Symmetrierübertragers wird nachfolgend unter Bezugnahme auf die Zeichnung näher erläutert. In der Zeichnung zeigen:

Fig. 1 ein schaltungstechnisches Modell des Symmetrierübertragers nach dem Stand der Technik,

Fig. 2 eine grafische Darstellung des Übertragungsverhaltens des Symmetrierübertragers nach dem Stand der Technik,

Fig. 3 ein schaltungstechnisches Modell des erfindungsgemäßen Symmetrierübertragers,

Fig. 4 eine Ansicht eines erfindungsgemäßen Symmetrierübertragers,

Fig. 5 eine "Sicht von oben" auf den erfindungsgemäßen Symmetrierübertrager,

Fig. 6 eine "Sicht von unten" auf den erfindungsgemäßen Symmetrierübertrager und

Fig. 7 eine grafische Darstellung des Übertragungsverhaltens des erfindungsgemäßen Symmetrierübertragers.

[0012] Das schaltungstechnischen Modell des erfindungsgemäßen Symmetrierübertragers in Fig. 3 weist einen ersten Signalein/-ausgang 1 mit den beiden symmetrischen Polen 2 und 3 und einen zweiten Signalein/-ausgang 4 mit einem Pol 5 auf. Die beiden symmetrischen Pole 2 und 3 des ersten Signalein/-ausgangs 1 sind z. B. mit den beiden Eingängen eines Leistungstransistor-Verstärkers, der in Fig. 3 nicht dargestellt ist, verbunden. Der Pol 5 des zweiten Signalein/-ausgangs 4 kann z. B. mit einer in Fig. 3 nicht dargestellten Innenleiter einer Koaxialleitung verbunden sein. Er kann aber auch mit einer unsymmetrischen Streifenleitung, Koplanarleitung oder Triplate-Leitung verbunden sein.

[0013] Der eine der beiden symmetrischen Pole 3 des ersten Signalein/-ausgangs 1 ist über einen ersten Leiterschleifen-Bereich 6, der im schaltungstechnischen Modell des Symmetrieübertragers in Fig. 3 eine Wellenwiderstands-Komponente aufweist, auf Masse 7 geführt. Der andere der beiden symmetrischen Pole 2 des ersten Signalein/-ausgangs 1 ist über eine erste Serienschaltung 8, bestehend aus zwei ersten Leiterschleifen-Bereichen 9 und 10, die ebenfalls eine Wellenwiderstands-Komponente aufweisen, gegen Masse 7 geführt. Um elektrische Symmetrie zwischen den beiden Polen 2 und 3 und jeweils der gemeinsamen Masse 7 zu erzielen, ist die Komponente des ersten Leiterschleifen-Bereichs 6 zur Komponente der erste Serienschaltung 8, bestehend aus den beiden ersten Leiterschleifen-Bereichen 9 und 10, symmetrisch aufgebaut.

[0014] An den Pol 5 des zweiten Signalein/-ausgangs 4 ist der erste äußere Anschluss 14 einer zweiten Serienschaltung 11, bestehend aus den zweiten Leiterschleifen-Bereichen 12 und 13, angeschlossen. Die beiden zweiten Leiterschleifen-Bereiche 12 und 13 weisen jeweils Wellenwiderstände auf, die jeweils symmetrisch zueinander ausgelegt ist. Der zweite äußere Anschluss 15 der zweiten Serienschaltung 11 ist mit dem Zwischenanschluss 16 der ersten Serienschaltung 8 der beiden ersten Leiterschleifen-Bereiche 9 und 10 galvanisch verbunden.

[0015] Zusätzlich zu dieser elektrisch-galvanischen Kopplung zwischen dem ersten Signalein/-ausgang 1 und dem zweiten Signalein/-ausgang 4 besteht eine elektromagnetisch-transformatorische Kopplung 17 zwischen der Komponente des ersten Leiterschleifen-Bereich 6 und der Komponente des zweiten Leiterschleifen-Bereich 12 sowie zwischen der Komponente des ersten Leiterschleifen-Bereichs 9 und der Komponente des zweiten Leiterschleifen-Bereichs 13. Die Wellenwiderstands-Komponenten der ersten und zweiten Leiterschleifen-Bereiche 6, 9, 12 und 13 sind analog zu den korrespondierenden Komponenten symmetrisch ausgelegt. Die Auslegung der zweiten Leiterschleifen-Bereiche 12 und 13 sowie die symmetrische Auslegung des ersten Leiterschleifen-Bereichs 6 zur ersten Serienschaltung 8, bestehend aus den beiden ersten Leiterschleifen-Bereichen 9 und 10, bewirkt über die elektrisch-galvanische Kopplung sowie die elektromagnetische-transformatorische Kopplung eine symmetrische Übertragung zwischen dem ersten Signalein/-ausgang 1 und den zweiten Signalein/-ausgang 4 und umgekehrt.

[0016] In Fig. 4 ist ein in Streifenleitungstechnik mittels einer Leiterplatte 19 realisierter Symmetrierübertrager dargestellt. Die Fig. 5 zeigt eine Sicht - "Sicht von oben" - auf die erste Seite 18 der Leiterplatte 19, die Fig. 6 eine Sicht - "Sicht von unten" - auf die zweite Seite 20 der Leiterplatte 19.

[0017] Die beiden Pole 2 und 3 des ersten Signalein/-ausgangs 1, der Pol 5 des zweiten Signalein/-ausgangs 4, die ersten Leiterschleifen-Bereiche 6, 9 und 10 und die zweiten Leiterschleifen-Bereiche 12 und 13 sind als Leiterbahnen 21 auf der ersten und zweiten Seite 18 und 20 der Leiterplatte 19 realisiert.

[0018] Der eine der beiden symmetrischen Pole 2 des ersten Signalein/-ausgangs 1 ist als erste linear verlaufende Leiterbahn 22 realisiert. Im geringen Abstand 34 zur ersten linear verlaufenden Leiterbahn 22 ist eine zweite linear verlaufende Leiterbahn 23 angeordnet, die dem anderen der beiden symmetrischen Pole 3 des ersten Signalein/-ausgangs 1 zugeordnet ist. Die ersten Leiterschleifen-Bereiche 6, 9 und 10 sind zu einer bis auf den Spalt 25 fast geschlossenen Leiterschleife 24 zusammengefasst. Die beiden Enden 26 und 27 dieser Leiterschleife 24 sind jeweils mit einem Ende 28 und 29 der beiden linear verlaufenden Leiterbahnen 22 und 23 verbunden. Der lichte Abstand 34 der beiden Leiterbahnen 22 und 23 entspricht dabei der Breite des Spalts 25.

[0019] Die eine Schleifenhälfte 31 der Leiterschleife 24 beinhaltet dabei die zwischen dem Pol 2 des ersten Signalein/-ausgangs 1 und der gemeinsamen Masse 7 angeordneten ersten Leiterschleifen-Bereiche 9 und 10, die andere Schleifenhälfte 30 der Leiterschleife 24 beinhaltet den zwischen dem Pol 3 des ersten Signalein/-ausgangs 1 und der gemeinsamen Masse 7 angeordnete Leiterschleifen-Bereich 6. Vorzugsweise ungefähr in der Mitte der Schleifenhälfte 31 der fast geschlossenen Leiterschleife 24 ist der Zwischenanschluss 16 der ersten Serienschaltung 8, bestehend aus den beiden ersten Leiterschleifen Bereichen 9 und 10, angebracht.

[0020] Der Schnittpunkt der beiden Schleifenhälften 30 und 31 der fast geschlossenen Leiterschleife 24, der auf der ersten Seite 18 der Leiterplatte 19 gegenüber dem ersten Signalein/-ausgang 1 mit seinen beiden als Pole 2 und 3 ausgeführten ersten und zweiten linearen Leiterbahnen 22 und 23 angeordnet ist, bildet den kalten Punkt 32. Dieser kann für eine Gleichstromzuführung zu den symmetrischen Ein- bzw. Ausgängen 1 und zur Temperaturableitung gegen Masse genutzt werden. Für die Gleichstromzuführung sind im Bereich des kalten Punkts 32 zwei parallel verlaufende Leiterbahnschenkel 33 an die fast geschlossene Leiterschleife 24 geführt, welche gegen Masse durch Zwischenschaltung jeweils eines in den Fig. 4 bzw. 5 nicht dargestellten Kondensators gestützt sind. Die Temperaturableitung gegen Masse erfolgt durch eine ebenfalls in den Fig. 4 bis 6 nicht dargestellten Durchkontaktierung des kalten Punkts 32 zur Masse auf der zweiten Seite 20 der Leiterplatte 19.

[0021] Zwischen den beiden parallel verlaufenden Leiterbahnschenkeln 33 ist auf der ersten Seite 18 der Leiterplatte 19 ist eine dritte linear verlaufende Leiterbahn 35 angeordnet, die den Pol 5 des zweiten Signalein/-ausgangs 4 des Symmetrierübertragers realisiert.

[0022] Auf der zweiten Seite 20 der Leiterplatte 19 ist eine schleifenförmige Leiterbahn 36 ausgebildet, die die Leiterschleife der beiden zweiten Leiterschleifen-Bereiche 12 und 13 realisiert. Diese schleifenförmige Leiterbahn 36 ist geometrisch derart auf der zweiten Seite 20 der Leiterplatte 19 ausgerichtet, dass sie mittig über der Leiterbahn 24 auf der ersten Seite 18 der Leiterplatte 19 liegt.

[0023] Der erste und zweite äußere Anschluss 14 und 15 der zweiten Serienschaltung 11 der beiden zweiten Leiterschleifen-Bereiche 12 und 13, die jeweils an den Enden der schleifenförmigen Leiterbahn 36 positioniert sind, sind dabei im Bereich des Zwischenanschlusses 16 der ersten Serienschaltung 8 der ersten Leiterschleifen-Bereiche 9 und 10 auf der Schleifenhälfte 30 der fast geschlossenen Leiterschleife 24 und im Bereich des Poles 5 des zweiten Signalein/-ausgangs 4 auf der dritten linearen Leiterbahn 35 angeordnet. Somit kommt der erste Leiterschleifen-Bereich 6 direkt parallel mit dem zweiten Leiterschleifen-Bereich 12 sowie der erste Leiterschleifen-Bereich 9 direkt parallel mit dem zweiten Leiterschleifen-Bereich 13 in Deckung, um eine möglichst effiziente elektromagnetische-transformatorische Kopplung zwischen dem ersten Signalein/-ausgang 1 und den zweiten Signalein/-ausgang 4 zu verwirklichen.

[0024] Der Zwischenanschluß 16 der ersten Serienschaltung 8 der beiden ersten Leiterschleifen-Bereiche 9 und 10 auf der Schleifenhälfte 30 der fast geschlossenen Leiterschleife 24 auf der ersten Seite 18 der Leiterplatte 19 ist vorzugsweise über eine Durchkontaktierung 40 der Leiterplatte 19 mit dem zweiten äußeren Anschluss 15 der zweiten Serienschaltung 11 der zweiten Leiterschleifen-Bereiche 12 und 13 am einem Ende der schleifenförmigen Leiterbahn 36 auf der zweiten Seite 20 der Leiterplatte 19 elektrisch verbunden. Analog ist der Pol 5 des zweiten Signaleingangs 4 auf der dritten linear verlaufenden Leiterbahn 35 auf der ersten Seite 18 der Leiterplatte 19 über eine Durchkontaktierung 41 der Leiterplatte 19 mit dem ersten äußeren Anschluss 14 der zweiten Serienschaltung 11 der zweiten Leiterschleifen Bereiche 12 und 13 am anderen Ende der schleifenförmigen Leiterbahn 36 auf der zweiten Seite 20 der Leiterplatte 19 elektrisch verbunden.

[0025] Die zu den zweiten Leiterschleifen-Bereichen 12 und 13 gehörige schleifenförmigen Leiterbahn 36 auf der zweiten Seite 20 der Leiterplatte 19 ist von einem gemeinsamen Masseleiter 37 umgeben.

[0026] In Fig. 7 ist das Übertragungsverhalten des erfindungsgemäßen Symmetrierübertragers, das in Form von S-Parametern mit einem Feldsimulator ermittelt wurde, dargestellt.

[0027] Im Gegensatz zum Übertragungsverhalten des Symmetrierübertragers nach dem Stand der Technik in Fig. 2 weist der erfindungsgemäße Symmetrierübertrager bei gegebener Auslegung in seinem Übertragungsverhalten Resonanzen erst bei einer Frequenz von über 3 GHz auf. Der erfindungsgemäße Symmetrierübertrager kann folglich problemlos bis zu einer Betriebfrequenz von ca. 2,5 GHz betrieben werden. Neben seiner höheren relativen Bandbreite weist der erfindungsgemäße Symmetrierübertrager in seinem unproblematischen Betriebsfrequenzbereich eine wesentlich höhere Symmetrie zwischen den beiden symmetrischen Polen 2 und 3 des ersten Signalein/-ausgangs 1 auf. Die Übertragungskennlinie im Signalpfad vom Pol 5 des zweiten Signaleingangs 4 zum Pol 2 des ersten Signalein/-ausgangs 1 (S-Parameter S1,2 in Fig. 7) weist im Betriebsfrequenzbereich bis ca. 1,6 GHz einen annähernd gleichen Verlauf wie die Übertragungskennlinie im Signalpfad vom Pol 5 des zweiten Signalein/-ausgangs 4 zum Pol 3 des ersten Signalein/-ausgangs 1 (S-Parameter S1,3 in Fig. 7) auf.

[0028] Der Zwischenanschluß 16 ist vorzugsweise so angeordnet, daß die Längen 1 der die erste Serienschaltung 8 bildenden ersten Leiterschleifen-Bereiche 9, 10 ein Verhältnis von 1:3 bis 3:1 zeigen. Hinsichtlich des Erfindungsgedankens ist die Länge 1 des zweiten Leiterschleifen-Bereichs 13 der zweiten Serienschaltung 11 an die Länge 1 des ersten Leiterschleifen-Bereichs 9 der ersten Serienschaltung 8 anzupassen. Vorzugsweise weisen, wie in Fig. 3 dargestellt, die beiden Leiterschlei-

fen-Bereiche 9 und 10 der ersten Serienschaltung 8 ein Verhältnis von 1:1 auf. Bei einer symmetrischen Längen-Auslegung des ersten Leiterschleifen-Bereichs 6 zur ersten Serienschaltung 8 der ersten Leiterschleifen-Bereiche 9 und 10 von jeweils 1/2 weist der erste Leiterschleifen-Bereich 9 folglich eine Länge von 1/4 auf. Der zweite Leiterschleifen-Bereich 13 der zweiten Serienschaltung 11 ist folglich mit einer Länge von 1/4 angepaßt.

Patentansprüche

1. Symmetrierübertrager mit
einem ersten Signalein/-ausgang (1) mit zwei zueinander symmetrischen Polen (2, 3),
einem zweiten Signalein/-ausgang (4) mit einem Pol (5), mehreren ersten Leiterschleifen-Bereichen (6, 9, 10), die zwischen den beiden Polen (2, 3) des ersten Signalein/-ausgangs (1) und Masse (7) angeordnet sind, und
einer zweiten Serienschaltung (11) mehrerer zweiter Leiterschleifen-Bereiche (12, 13), deren erster Anschluß (14) mit dem Pol (5) des zweiten Signalein/-ausgangs (4) verbunden ist, wobei jeweils einer von zwei zweiten Leiterschleifen-Bereichen (12, 13) mit jeweils einem von zwei, direkt mit unterschiedlichen symmetrischen Polen (2,3) verbundenen, ersten Leiterschleifen-Bereichen (6, 9) elektromagnetisch gekoppelt sind,
dadurch gekennzeichnet,
daß ein zweiter Anschluß (15) der zweiten Serienschaltung (11) elektrisch mit einem Zwischenanschluß (16) einer ersten Serienschaltung (8) mehrerer erster Leiterschleifen-Bereiche (9, 10), die einen symmetrischen Pol (2) des ersten Signalein/-ausgangs (1) mit der Masse (7) verbindet, verbunden ist.

2. Symmetrierübertrager nach Anspruch 1,
dadurch gekennzeichnet,
daß die erste Serienschaltung (8) zwei erste Leiterschleifen-Bereiche (9,10) und die zweite Serienschaltung (11) zwei zweite Leiterschleifen-Bereiche (12, 13) umfaßt und der andere symmetrische Pol (3) des ersten Signalein/-ausgangs (1) über einen ersten Leiterschleifen-Bereich (6) mit der Masse (7) verbunden ist.

3. Symmetrierübertrager nach Anspruch 1 oder 2,
dadurch gekennzeichnet,
daß die beiden zueinander symmetrischen Pole (2, 3) des ersten Signalein/-ausgangs (1), der Pol (5) des zweiten Signalein/-ausgangs (4) und alle ersten und zweiten Leiterschleifen-Bereiche (6, 9, 10, 12, 13) als auf einer Leiterplatte (19) beidseitig angeordnete Leiterbahnen (21) realisiert sind.

4. Symmetrierübertrager nach Anspruch 3,
dadurch gekennzeichnet,
daß die beiden Pole (2, 3) des ersten Signalein/-ausgangs (1) über jeweils eine erste und zweite linear im geringen Abstand (34) zueinander verlaufende Leiterbahn (22, 23) auf einer ersten Seite (18) der Leiterplatte (19) realisiert sind.

5. Symmetrierübertrager nach Anspruch 4,
dadurch gekennzeichnet,
daß alle ersten Leiterschleifen-Bereiche (6, 9, 10) in einer bis auf einen Spalt (25) fast geschlossenen, auf der ersten Seite (18) der Leiterplatte (19) angeordneten Leiterschleife (24) realisiert sind, die mit ihren beiden Enden (26, 27) jeweils mit einem Ende (26, 27) der ersten und zweiten Leiterbahn (22, 23) verbunden ist, wobei die Breite des Spalts (25) dem Abstand (34) zwischen der ersten und zweiten Leiterbahn (22, 23) entspricht.

6. Symmetrierübertrager nach Anspruch 5,
dadurch gekennzeichnet,
daß in den beiden Schleifenhälften (30, 31) der fast geschlossenen Leiterschleife (24) jeweils die zwischen einem der beiden symmetrischen Pole (2, 3) des ersten Signaleingangs (1) und der Masse (7) befindlichen ersten Leiterschleifen-Bereiche (9, 10, 6) realisiert sind.

7. Symmetrierübertrager nach Anspruch 5 oder 6,
dadurch gekennzeichnet,
daß sich in dem dem ersten Signaleingang (1) gegenüberliegenden Bereich der fast geschlossenen Leiterschleife (24) ein kalter Punkt (32) zur Gleichstromzuführung und zur Temperaturableitung gegen Masse befindet.

8. Symmetrierübertrager nach Anspruch 7,
dadurch gekennzeichnet,
daß die im Bereich des kalten Punkts (32) unmittelbar an die fast geschlossene Leiterschleife (24) anschließenden parallel verlaufenden Leiterbahnschenkeln (33) zur Gleichstromzuführung oder Temperaturableitung gegen Masse genutzt werden.

9. Symmetrierübertrager nach Anspruch 8,
dadurch gekennzeichnet,
daß zwischen den beiden Leiterbahnschenkeln (33) eine dritte linear verlaufende Leiterbahn (35) angeordnet ist, die dem Pol (5) des zweiten Signaleingangs (4) realisiert.

10. Symmetrierübertrager nach Anspruch 8 oder 9,
dadurch gekennzeichnet,
daß in einer schleifenförmigen Leiterbahn (36), die parallel zur fast geschlossenen Leiterschleife (24) auf der zweiten Seite (20) der Leiterplatte (19) angeordnet ist, die zweite Serienschaltung (11) der beiden zweiten Leiterschleifen-Bereiche (12, 13) realisiert ist.

11. Symmetrierübertrager nach Anspruch 10, **dadurch gekennzeichnet,** **daß** der Zwischenanschluß (16) mittels Durchkontaktieren der Leiterplatte (19) mit dem zweiten Anschluß (15) der zweiten Serienschaltung verbunden ist.

12. Symmetrierübertrager nach Anspruch 10 oder 11, **dadurch gekennzeichnet,** **daß** die ersten Leiterschleifen-Bereiche (6, 9, 10) und die zweiten Leiterschleifen-Bereiche (12, 13) auf der zweiten Seite (20) der Leiterplatte (19) von einem gemeinsamen Masseleiter (37) umgeben sind.

13. Symmetrierübertrager nach einem der Ansprüche 1 bis 12, **dadurch gekennzeichnet,** **daß** der Zwischenanschluß (16) so angeordnet ist, daß die Längen der die erste Serienschaltung (8) bildenden ersten Leiterschleifen-Bereiche (9, 10) ein Verhältnis von 1:3 bis 3:1, vorzugsweise ein Verhältnis von 1:1, haben.

Claims

1. Balancing transformer having
a first signal input/output (1) with two poles (2, 3) which are balanced relative to each other,
a second signal input/output (4) with a pole (5),
a plurality of first conductor loop regions (6, 9, 10) which are disposed between the two poles (2, 3) of the first signal input/output (1) and earth (7), and
a second serial circuit (11) of a plurality of second conductor loop regions (12, 13), the first connection (14) of which is connected to the pole (5) of the second signal input/output (4), one of two second conductor loop regions (12, 13) respectively being coupled electromagnetically to respectively one of two first conductor loop regions (6, 9) which are connected directly to different balanced poles (2, 3),
characterised in that
a second connection (15) of the second serial circuit (11) is connected electrically to an intermediate connection (16) of a first serial circuit (8) of a plurality of first conductor loop regions (9, 10), which connects a balanced pole (2) of the first signal input/ output (1) to earth (7).

2. Balancing transformer according to claim 1, **characterised in that**
the first serial circuit (8) comprises two first conductor loop regions (9, 10) and the second serial circuit (11) comprises two second conductor loop regions (12, 13)
and the other balanced pole (3) of the first signal input/output (1) is connected to earth (7) via a first conductor loop region (6).

3. Balancing transformer according to claim 1 or 2, **characterised in that**
the two poles (2, 3) of the first signal input/output (1) which are balanced relative to each other, the pole (5) of the second signal input/output (4) and all the first and second conductor loop regions (6, 9, 10, 12, 13) are produced as strip conductors (21) which are disposed on both sides on a printed circuit board (19).

4. Balancing transformer according to claim 3, **characterised in that**
the two poles (2, 3) of the first signal input/output (1) are produced via respectively a first and second strip conductor (22, 23) extending linearly relative to each other at a small spacing (34) on a first side (18) of the printed circuit board (19).

5. Balancing transformer according to claim 4, **characterised in that**
all the first conductor loop regions (6, 9, 10) are produced in a conductor loop (24) which is almost closed, apart from a gap (25), and disposed on the first side (18) of the printed circuit board (19), said conductor loop being connected with its two ends (26, 27) respectively to an end (26, 27) of the first and second strip conductor (22, 23), the width of the gap (25) corresponding to the spacing (34) between the first and second strip conductor (22, 23).

6. Balancing transformer according to claim 5, **characterised in that,**
in the two loop halves (30, 31) of the almost closed conductor loop (24), respectively the first conductor loop regions (9, 10, 6) are produced which are situated between one of the two balanced poles (2, 3) of the first signal input (1) and earth (7).

7. Balancing transformer according to claim 5 or 6, **characterised in that**
a cold point (32) is located in the region of the almost closed conductor loop (24) situated opposite the first signal input (1) for supplying direct current and for thermal diversion to earth.

8. Balancing transformer according to claim 7, **characterised in that**
the parallel extending strip conductor members (33) which are connected in the region of the cold point (32) directly to the almost closed conductor loop (24) are used for supplying direct current or thermal diversion to earth.

9. Balancing transformer according to claim 8, **characterised in that**
a third linearly extending strip conductor (35) which produces the pole (5) of the second signal input (4) is disposed between the two strip conductor mem-

bers (33).

10. Balancing transformer according to claim 8 or 9, **characterised in that,** in a loop-shaped strip conductor (36) which is disposed parallel to the almost closed conductor loop (24) on the second side (20) of the printed circuit board (19), the second serial circuit (11) of the two second conductor loop regions (12, 13) is produced.

11. Balancing transformer according to claim 10, **characterised in that** the intermediate connection (16) is connected by means of through-contacting of the printed circuit board (19) to the second connection (15) of the second serial circuit.

12. Balancing transformer according to claim 10 or 11, **characterised in that** the first conductor loop regions (6, 9, 10) and the second conductor loop regions (12, 13) on the second side (20) of the printed circuit board (19) are surrounded by a common earth conductor (37).

13. Balancing transformer according to one of the claims 1 to 12, **characterised in that** the intermediate connection (16) is disposed such that the lengths of the first conductor loop regions (9, 10) forming the first serial circuit (8) have a ratio of 1 : 3 to 3 : 1, preferably a ratio of 1 : 1.

Revendications

1. Symétriseur, comprenant
une première entrée/sortie de signal (1) avec deux pôles (2, 3) symétriques entre eux, une deuxième entrée/sortie de signal (4) avec un pôle (5),
plusieurs premières zones de boucles conductrices (6, 9, 10) qui sont disposées entre les deux pôles (2, 3) de la première entrée/sortie de signal (1) et la masse (7), et
un deuxième montage en série (11) de plusieurs deuxièmes zones de boucles conductrices (12, 13) dont la première connexion (14) est reliée au pôle (5) de la deuxième entrée/sortie de signal (4), dans lequel respectivement l'une de deux deuxièmes zones de boucle conductrices (12, 13) est couplée de façon électromagnétique avec respectivement l'une de deux premières zones de boucles conductrices (6, 9), reliées directement par des pôles symétriques différents (2, 3),
caractérisé en ce
qu'une deuxième connexion (15) du deuxième montage en série (11) est reliée électriquement à une connexion intermédiaire (16) d'un premier montage en série (8) de plusieurs premières zones de boucles conductrices (9, 10) qui relie un pôle symétrique (2) de la première entrée/sortie de signal (1) à la masse (7).

2. Symétriseur selon la revendication 1, **caractérisé en ce** **que** le premier montage en série (8) comprend deux premières zones de boucles conductrices (9, 10) et le deuxième montage en série (11) comprend deux deuxièmes zones de boucles conductrices (12, 13) et l'autre pôle symétrique (3) de la première entrée/sortie de signal (1) est relié à la masse (7) par l'intermédiaire d'une première zone de boucles conductrices (6).

3. Symétriseur selon la revendication 1 ou 2, **caractérisé en ce** **que** les deux pôles symétriques entre eux (2, 3) de la première entrée/sortie de signal (1), le pôle (5) de la deuxième entrée/sortie de signal (4) et la totalité des premières et deuxièmes zones de boucles conductrices (6, 9, 10, 12, 13) sont réalisés comme des pistes conductrices (21) disposées des deux côtés sur une carte de circuits imprimés (19).

4. Symétriseur selon la revendication 3, **caractérisé en ce** **que** les deux pôles (2, 3) de la première entrée/sortie de signal (1) sont réalisés respectivement par une première et une deuxième piste conductrice (22, 23) s'étendant de façon linéaire à une faible distance (34) l'une de l'autre sur un premier côté (18) de la carte de circuits imprimés (19).

5. Symétriseur selon la revendication 4, **caractérisé en ce** **que** la totalité des premières zones de boucles conductrices (6, 9, 10) est réalisée dans une boucle conductrice (24) pratiquement fermée, à l'exception d'un entrefer (25), et disposée sur le premier côté (18) de la carte de circuits imprimés (19), la boucle étant reliée par ses deux extrémités (26, 27) respectivement à une extrémité (26, 27) de la première et de la deuxième piste conductrice (22, 23), la largeur de l'entrefer (25) correspondant à la distance (34) entre la première et la deuxième piste conductrice (22, 23).

6. Symétriseur selon la revendication 5, **caractérisé en ce** **que** dans les deux moitiés de boucle (30, 31) de la boucle conductrice (24) pratiquement fermée, sont réalisées respectivement les premières zones de boucles conductrices (9, 10, 6) se trouvant entre l'un des deux pôles symétriques (2, 3) de la première entrée de signal (1) et la masse (7).

7. Symétriseur selon la revendication 5 ou 6, **caractérisé en ce**

que dans la zone, opposée à la première entrée de signal (1), de la boucle conductrice (24) pratiquement fermée, se trouve un point froid (32) pour une alimentation en courant continu et pour une dérivation de température par rapport à la masse.

8. Symétriseur selon la revendication 7,
caractérisé en ce
que les branches de piste conductrice (33) immédiatement adjacentes à la boucle conductrice (24) pratiquement fermée, au niveau du point froid (32), et s'étendant en parallèle, sont utilisées pour l'alimentation en courant continu ou pour la dérivation de température par rapport à la masse.

9. Symétriseur selon la revendication 8,
caractérisé en ce
qu'entre les deux branches de piste conductrice (33), une troisième piste conductrice (35) s'étendant de façon linéaire est disposée qui réalise le pôle (5) de la deuxième entrée de signal (4).

10. Symétriseur selon la revendication 8 ou 9,
caractérisé en ce
que dans une piste conductrice en forme de boucle (36), qui est disposée en parallèle à la boucle conductrice (24) pratiquement fermée sur le deuxième côté (20) de la carte de circuits imprimés (19), le deuxième montage en série (11) des deux deuxièmes zones de boucles conductrices (12, 13) est réalisé.

11. Symétriseur selon la revendication 10,
caractérisé en ce
que la connexion intermédiaire (16) est reliée à la deuxième connexion (15) du deuxième montage en série, au moyen d'une métallisation des trous de la carte de circuits imprimés (19).

12. Symétriseur selon la revendication 10 ou 11,
caractérisé en ce
que les premières zones de boucles conductrices (6, 9, 10) et les deuxièmes zones de boucles conductrices (12, 13) sur le deuxième côté (20) de la carte de circuits imprimés (19) sont entourées d'un conducteur de masse commun (37).

13. Symétriseur selon l'une quelconque des revendications 1 à 12,
caractérisé en ce
que la connexion intermédiaire (16) est disposée de telle sorte que les longueurs des premières zones de boucles conductrices (9, 10) constituant le premier montage en série (8) présentent un rapport de 1:3 à 3:1, de préférence un rapport de 1:1.

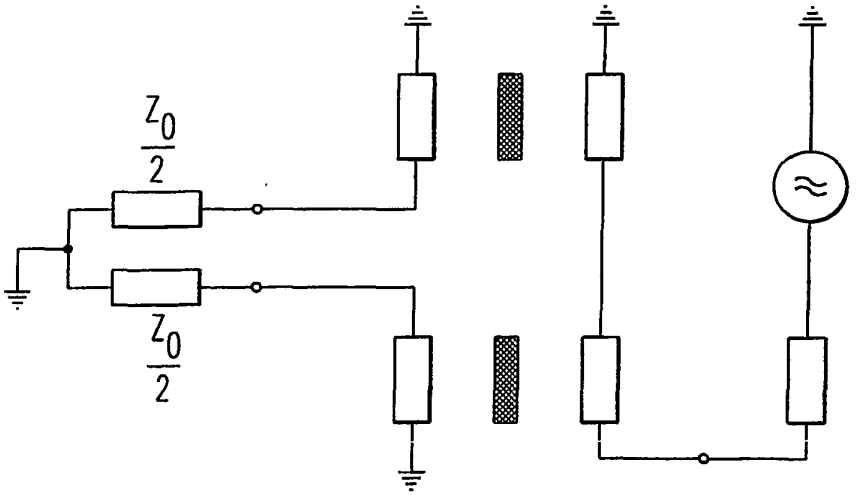

Fig. 1
Stand der Technik

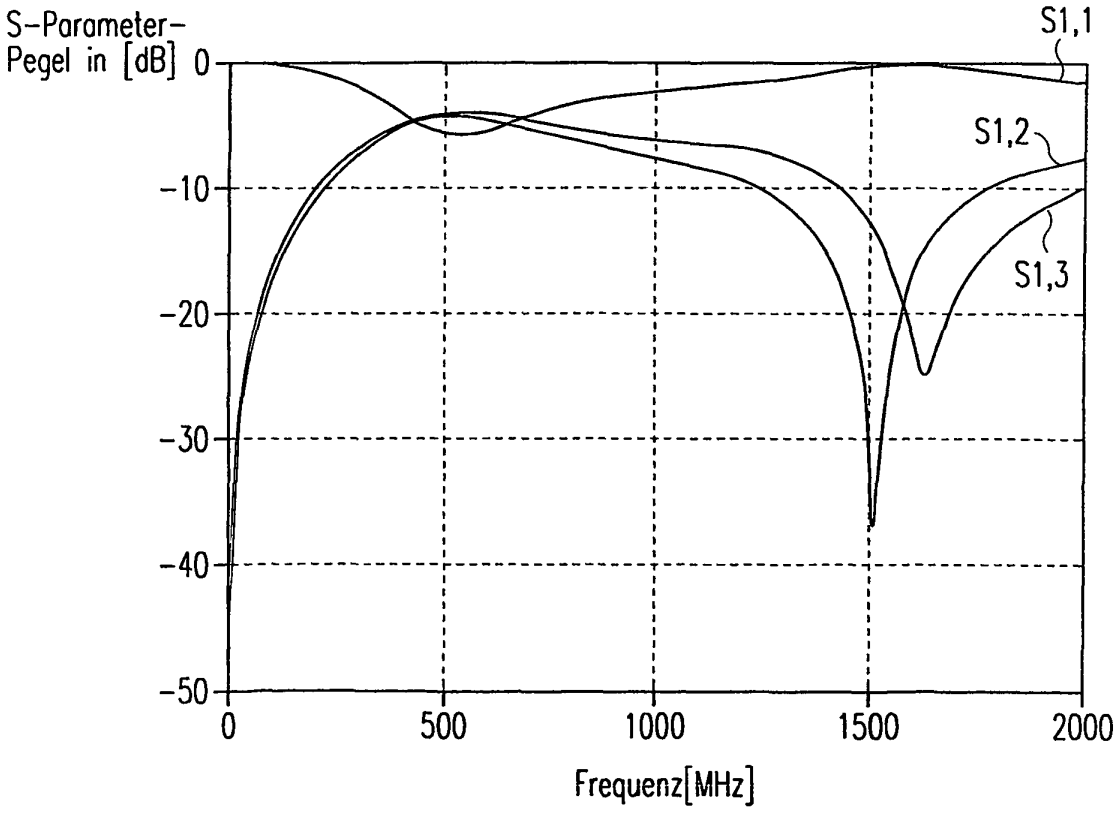

Fig. 2
Stand der Technik

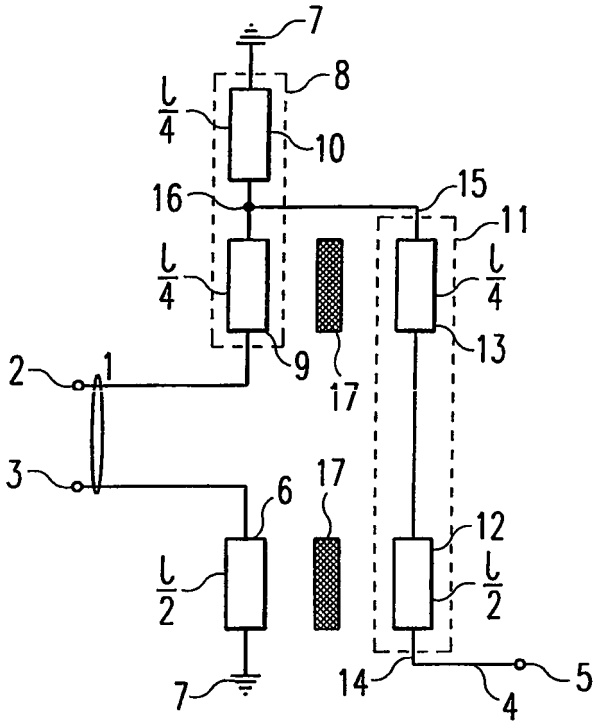
7
8
L/4
10
16
15
11
L/4
L/4
13
2
1
9
17
3
6
17
12
L/2
L/2
7
14
5
4

Fig. 3

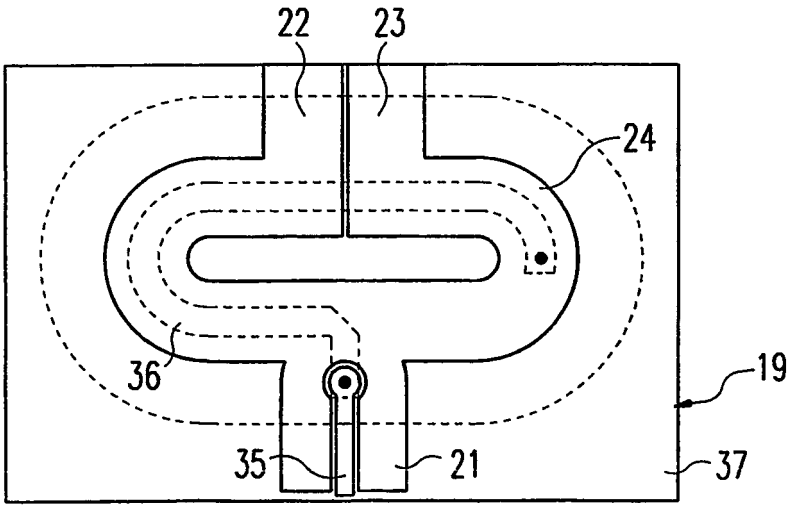
22
23
24
36
19
35
21
37

Fig. 4

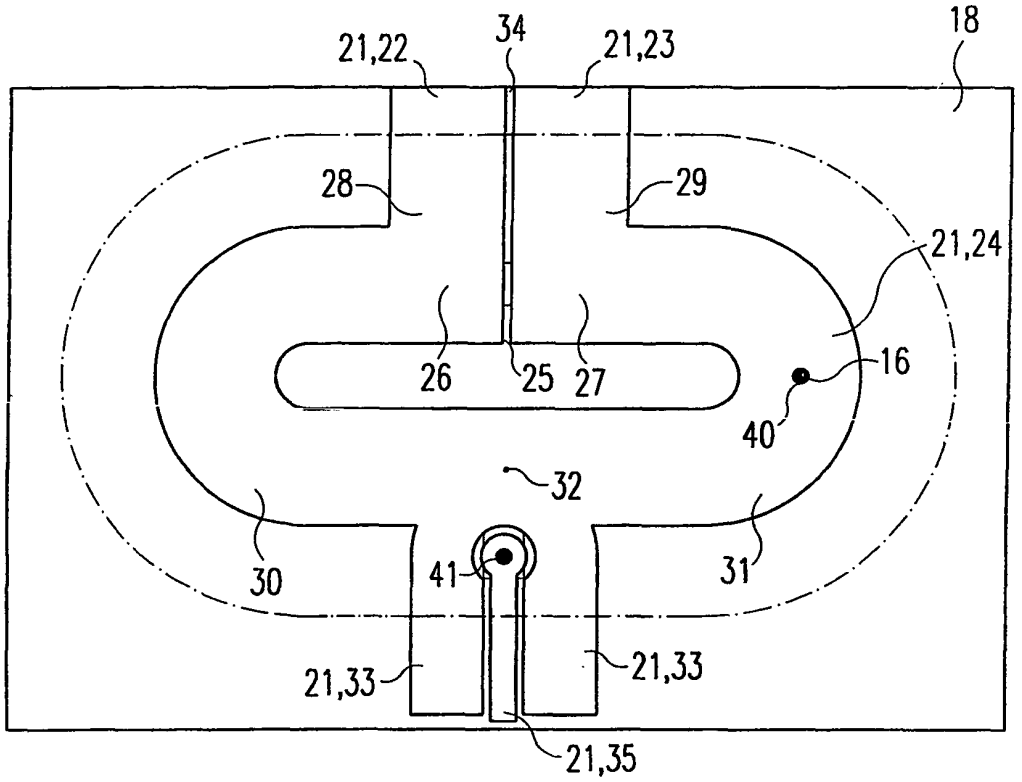
21,22
34
21,23
18
28
29
21,24
26
25
27
16
40
32
30
41
31
21,33
21,33
21,35

Fig. 5

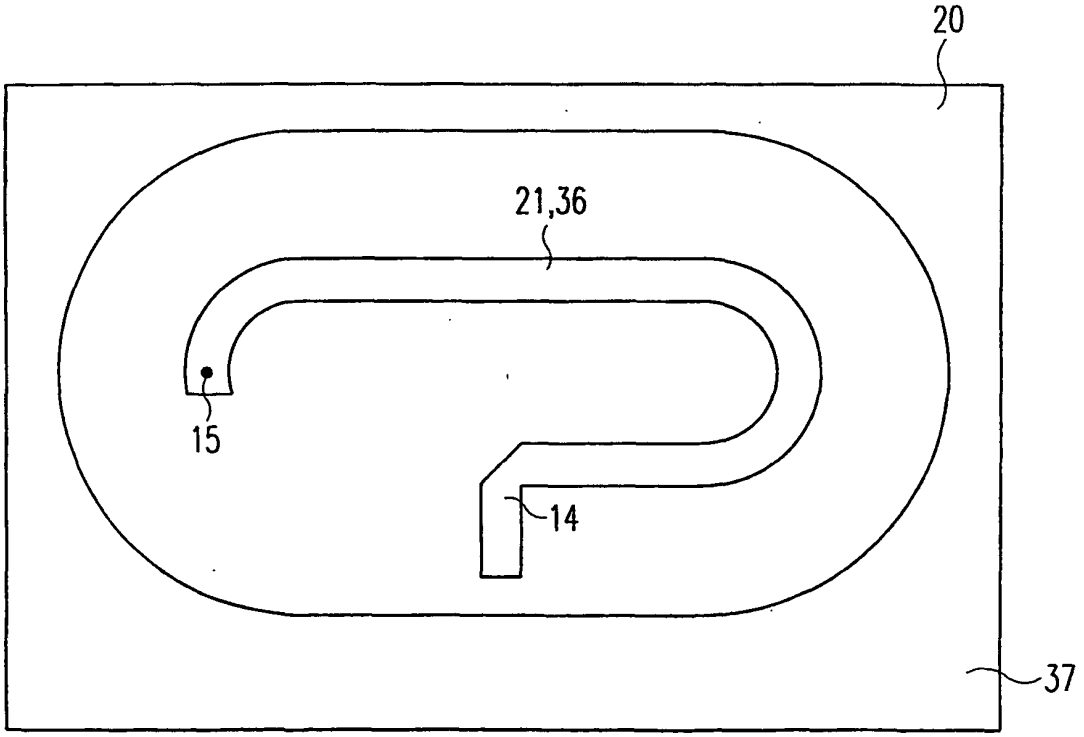
20
21,36
15
14
37

Fig. 6

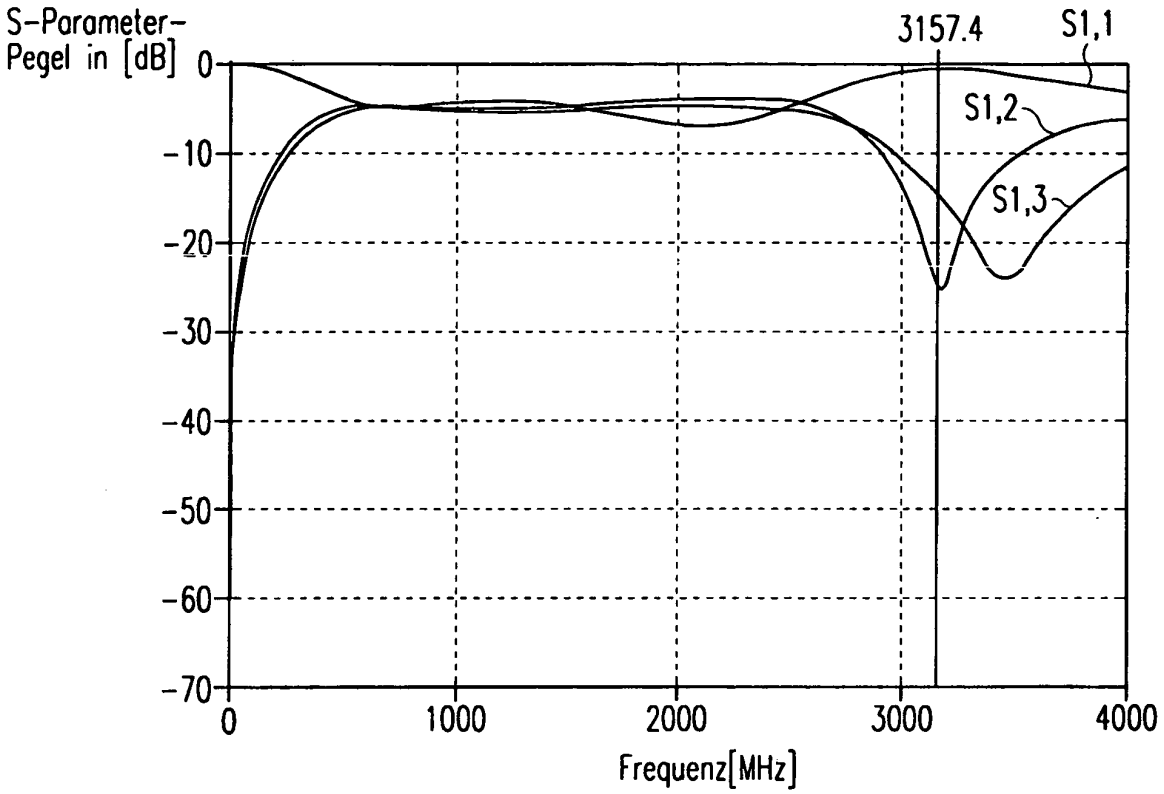
S-Parameter-
Pegel in [dB]
0
-10
-20
-30
-40
-50
-60
-70
0
1000
2000
3000
4000
Frequenz[MHz]
3157.4
S1,1
S1,2
S1,3

Fig. 7

IN DER BESCHREIBUNG AUFGEFÜHRTE DOKUMENTE

Diese Liste der vom Anmelder aufgeführten Dokumente wurde ausschließlich zur Information des Lesers aufgenommen und ist nicht Bestandteil des europäischen Patentdokumentes. Sie wurde mit größter Sorgfalt zusammengestellt; das EPA übernimmt jedoch keinerlei Haftung für etwaige Fehler oder Auslassungen.

In der Beschreibung aufgeführte Patentdokumente

- EP 0418538 A1 **[0004] [0006]**