

(19) BUNDESREPUBLIK DEUTSCHLAND

PATENTSCHRIFT



(12) Ausschließungspatent

(11) **DD 288 048 A5**

Erteilt gemäß § 17 Absatz 1
Patentgesetz der DDR
vom 27.10.1983
in Übereinstimmung mit den entsprechenden
Festlegungen im Einigungsvertrag

5(51) H 03 M 1/68

DEUTSCHES PATENTAMT

In der vom Anmelder eingereichten Fassung veröffentlicht

(21)	DD H 03 M / 332 753 7	(22)	18.09.89	(44)	14.03.91
------	-----------------------	------	----------	------	----------

(71)	VEB Mikroelektronik „Karl Marx“ Erfurt, Rudolfstraße 47, O - 5010 Erfurt, DE
(72)	Arlt, Steffen, Dipl.-Ing., DE
(73)	VEB Mikroelektronik „Karl Marx“ Erfurt, O - 5010 Erfurt; Technische Hochschule Ilmenau, O - 6300 Ilmenau, DE

(54) **Schaltungsanordnung zur Digital-Analog-Wandlung digitaler Informationen in unipolare Analogsignale**

(55) Mikroelektronik; Digital-Analog-Wandler; CMOS-Technik; binär gestufte Kondensatoren; Ladungsausgleich; Umbewertung; Ladungsverstärker

(57) Die Erfindung betrifft eine Schaltungsanordnung zur Digital-Analog-Wandlung digitaler Informationen in unipolare Analogsignale. Es werden zwei Netzwerke aus in ihrer Kapazität binär gestuften Kondensatoren verwendet, die je nach Binärwert des zugeordneten Bits eines zu wandelnden Digitalsignals mit ihren Kopfpunkte der Netzwerke darstellenden Belegungen an eine Referenzspannungsquelle geschaltet sind oder nicht und damit die Ausgangsspannungen, die sich nach separaten Ladungsausgleichsvorgängen in den Netzwerken ergeben, mitbestimmen oder nicht. Um eine monotone und möglichst lineare Wandlerkennlinie zu erzielen, werden die beiden Ausgangsspannungen in einem Umbewertungsschritt, an dem nur jeweils ein Kondensator eines Netzwerks beteiligt ist, durch einen Ladungsverstärker in die analoge Ausgangsspannung umgewandelt.

ISSN 0433-6461

6 Seiten

Patentansprüche:

1. Schaltungsanordnung zur Digital-Analog-Wandlung digitaler Informationen in unipolare Analogsignale unter Verwendung zweier Netzwerke aus in ihrer Kapazität binär gestuften Kondensatoren, deren Kopfpunkte je nach dem Binärwert des Bits der digitalen Information, dem sie jeweils zugeordnet sind, an eine Referenzspannungsquelle gelegt werden und damit nach einer Ladungsverteilung in den Kondensatornetzwerken und einer Umbewertung zwischen den Kondensatornetzwerken den Wert der das Analogsignal darstellenden Ausgangsspannung mitbestimmen oder nicht, **dadurch gekennzeichnet**, daß die Kopfpunkte der Kondensatoren mit den jeweils kleinsten und größten Kapazitätswerten (15; 18) der Kondensatornetzwerke über zwei Schalter (11; 12) mit dem invertierenden Eingang eines Operationsverstärkers (22) verbunden sind, daß der Ausgang (23) und der invertierende Eingang des Operationsverstärkers (22) über einen Kondensator (21), der den gleichen Kapazitätswert wie der den größten Kapazitätswert aufweisende Kondensator (18) der Kondensatornetzwerke besitzt, verbunden sind und daß der nichtinvertierende Eingang an Bezugspotential (24) gelegt ist.
2. Schaltungsanordnung nach Anspruch 1, **dadurch gekennzeichnet**, daß die Kondensatornetzwerke aus einer msb-Gruppe (most significant bit) und einer lsb-Gruppe (least significant bit) bestehen.
3. Schaltungsanordnung nach Ansprüchen 1 und 2, **dadurch gekennzeichnet**, daß die Kapazitätswerte der Kondensatoren (18; 19; 20) der msb-Gruppe die doppelten Werte gegenüber den Kondensatoren (15; 16; 17) der lsb-Gruppe besitzen.
4. Schaltungsanordnung nach den Ansprüchen 1 bis 3, **dadurch gekennzeichnet**, daß die Kondensatoren der msb-Gruppe die Kapazitätswerte 2C, 2C, 4C ... und die Kondensatoren der lsb-Gruppe die Kapazitätswerte C, C, 2C ... besitzen.

Hierzu 2 Seiten Zeichnungen

Anwendungsgebiet der Erfindung

Die Erfindung betrifft eine Schaltungsanordnung zur Digital-Analog- (DA-) Wandlung digitaler Informationen in unipolare Analogsignale mit gestuften Kondensatoren, die in integrierten Schaltkreisen in CMOS-Technik zum Einsatz kommt.

Charakteristik des bekannten Standes der Technik

Es sind Schaltungsanordnungen zur DA-Wandlung bekannt, die ein Netzwerk aus in ihrer Kapazität binär gestuften Kondensatoren zur Erzeugung einer binär geteilten analogen Ausgangsspannung verwenden. Bei bekannten DA- Wandler-Schaltungsanordnungen (EP 170 224, EP 217 119) der oben genannten Art, die also ein Netzwerk aus in ihrer Kapazität binär gestuften Kondensatoren verwenden, die je nach Binärwert des zugeordneten Bits eines zu wandelnden Digitalsignals mit ihren Kopfpunkten des Netzwerks darstellenden Belegungen an eine Bezugsspannungsquelle oder Erdpotential geschaltet sind und damit den Wert der das Analogsignal darstellenden Ausgangsspannung mitbestimmen oder nicht. Die analoge Ausgangsspannung entsteht durch kapazitive Spannungsteilung oder, wie in Dahms, J.; MOS-Kondensatoren über hochdotiertem Gebiet; Dissertation A, Dortmund, 1979, beschrieben, durch einen Ladungsverteilungsvorgang. Nachteil dieser Schaltungsanordnungen, die ein Netzwerk von in ihrer Kapazität durchgängig gestuften Kondensatoren beinhalten, ist der hohe Leistungs- und Flächenbedarf bei steigender Auflösung.

Eine Schaltungsanordnung, die zwei oder mehrere Kondensatornetzwerke verwendet, ist ebenfalls bekannt. In Dahms, J.; MOS-Kondensatoren über hochdotiertem Gebiet, Dissertation A, Dortmund, 1979, ist eine Schaltungsanordnung beschrieben, die mehrere Kondensatornetzwerke verwendet und durch das Prinzip der zweifachen Ladungsverteilung eine analoge Ausgangsspannung entsprechend der Übertragungsfunktion

$$U_{\text{out}} = \frac{b_1 \cdot 2^1 \cdot U_{\text{ref}}}{2^N - 1} \quad b_1 = 0,1$$

erzeugt. Diese Schaltungsanordnung liefert analoge Ausgangswerte, die keine Vielfachen der Auflösung sind.

Ziel der Erfindung

Es ist das Ziel der Erfindung, bei Verringerung des Flächen- und Leistungsbedarfs die Auflösung zu verbessern.

Darlegung des Wesens der Erfindung

Die Aufgabe der Erfindung besteht darin, eine Schaltungsanordnung zur DA-Wandlung für die Erzeugung unipolarer analoger Ausgangssignale anzugeben, die gemäß einer monotonen Wandlerkennlinie arbeitet und eine Umsetzkennlinie der Art

$$U_{dac} = \frac{b_i \cdot 2^i}{2^N} \cdot U_{ref}$$

liefert.

Erfindungsgemäß ist die Aufgabe, eine Schaltungsanordnung zur DA-Wandlung digitaler Informationen in unipolare Analogsignale unter Verwendung zweier Netzwerke aus in ihrer Kapazität binär gestuften Kondensatoren, deren Kopfpunkte je nach dem Binärwert des Bits der digitalen Information, dem sie jeweils zugeordnet sind, an eine Referenzspannungsquelle gelegt werden und damit nach einer Ladungsverteilung in den Kondensatornetzwerken und einer Umbewertung zwischen den Kondensatornetzwerken den Wert der das Analogsignal darstellenden Ausgangsspannung mitbestimmen oder nicht, zu schaffen, dadurch gelöst, daß die Kopfpunkte der Kondensatoren mit dem jeweils kleinsten und größten Kapazitätswert der Kondensatornetzwerke über zwei Schalter mit dem invertierenden Eingang eines Operationsverstärkers verbunden sind, daß der Ausgang und der invertierende Eingang des Operationsverstärkers über einen Kondensator, der den gleichen Kapazitätswert wie der den größten Kapazitätswert aufweisende Kondensator der Kondensatornetzwerke besitzt, verbunden sind sowie der nichtinvertierende Eingang an Bezugspotential gelegt ist, bekannterweise einen Ladungsverstärker darstellend, daß hierdurch eine Umbewertung der Ausgangsspannungen der Kondensatornetzwerke zur Erzeugung analoger Ausgangsspannungen, die ganzzahlige Vielfache der Auflösung multipliziert mit der Referenzspannung sind, erfolgt.

Es ist zweckmäßig, daß die Kondensatornetzwerke aus einer msb-Gruppe (most significant bit) und einer lsb-Gruppe (least significant bit) bestehen.

Es ist zweckmäßig, daß die Kapazitätswerte der Kondensatoren der msb-Gruppe die doppelten Werte gegenüber denen der Kondensatoren der lsb-Gruppe besitzen.

Es ist schließlich zweckmäßig, daß die Kondensatoren der msb-Gruppe die Kapazitätswerte 2C, 2C, 4C ... und die Kondensatoren der lsb-Gruppe die Kapazitätswerte C, C, 2C ... besitzen.

Vorteil der Schaltungsanordnung ist die Möglichkeit, unter Beibehaltung einer Wandlerkennlinie, die aus der digitalen Eingangsinformation eine nach Auflösungsvervielfachen gestufte Ausgangsspannung erzeugt, die Vorzüge eines gruppenweisen Umsetzers wie Reduzierung des Flächen- und Leistungsbedarfs, zu nutzen. Wenn Digital-Analog-Wandler als Bestandteil von Analog-Digital-Wandlern mit hoher Auflösung in integrierten Schaltkreisen eingesetzt werden, steigen die Anforderungen an diese Parameter.

Ausführungsbeispiel

Die Erfindung soll nachstehend an einem Ausführungsbeispiel näher erläutert werden. In der zugehörigen Zeichnung zeigen

- Fig. 1a: 1. Phase – Aufladen der durch $b_i = 1$ gekennzeichneten Kondensatoren eines 4-bit-DA-Umsetzers,
- Fig. 1b: 2. Phase – separater Ladungsausgleich in den Kondensatornetzwerken,
- Fig. 1c: 3. Phase – Umbewertung der Ausgangsspannungen der Kondensatornetzwerke und
- Fig. 1d: 4. Phase – Entladen aller Kondensatoren, Herstellen des Ausgangszustandes

Zu der erfindungsgemäßen Schaltungsanordnung zur Digital-Analog- (DA-) Wandlung sind zwei Kondensatornetzwerke, eine msb-Gruppe (most significant bit) mit Kondensatoren 18; 19; 20 und eine lsb-Gruppe (least significant bit) mit Kondensatoren 15; 16; 17 angeordnet. Um eine sinnvolle DA-Wandlung durchführen zu können, müssen die Kondensatoren der msb-Gruppe gegenüber den Kondensatoren der lsb-Gruppe die doppelten Kapazitätswerte besitzen. Somit ergeben sich die Kapazitätswerte für die Kondensatoren 15; 17 zu C, die der Kondensatoren 16; 19; 20 zu 2C und für den Kondensator 18 zu 4C. Die Kopfpunkte der Kondensatoren 18; 19; 20 der msb-Gruppe sind über Schalter 3; 4; 5 mit einer Leitung verbunden, die über einen Schalter 9 mit einem Bezugspotential 24 verbunden werden kann.

Die Kopfpunkte der Kondensatoren 15; 16; 17 der lsb-Gruppe sind über Schalter 6; 7; 8 mit einer Leitung verbunden, die über einen Schalter 2 mit der Referenzspannungsquelle 14 und einen Schalter 10 mit dem Bezugspotential 24 verbunden werden kann. Die anderen Beläge der Kondensatoren 15 bis 20 sind mit dem Bezugspotential 24 verbunden. Der Kopfpunkt des Kondensators 18 der msb-Gruppe mit dem größten Kapazitätswert ist über einen Schalter 11 und der Kopfpunkt des Kondensators 15 der lsb-Gruppe mit dem kleinsten Kapazitätswert ist über einen Schalter 12 mit dem invertierenden Eingang eines Operationsverstärkers 22 verbunden. Der Ausgang 23 des Operationsverstärkers 22 ist über einen Kondensator 21, der den gleichen Kapazitätswert wie der Kondensator mit dem größten Kapazitätswert der Kondensatornetzwerke hat, mit seinem invertierenden Eingang verbunden. Parallel zu dem Kondensator 21 ist ein Schalter 13 zwischen dem Ausgang 23 und dem invertierenden Eingang des Operationsverstärkers 22 angeordnet. Der nichtinvertierende Eingang des Operationsverstärkers 22 ist mit dem Bezugspotential 24 verbunden. Der Operationsverstärker 22 arbeitet als Ladungsverstärker auf seinem Ausgang 23, der auch der Ausgang der Schaltungsanordnung zur DA-Wandlung ist.

Fig. 1a zeigt die erste Phase der DA-Wandlung, in der die zuvor entladenen Kondensatoren 15 bis 20 der beiden Kondensatornetzwerke über die entsprechend den den Binärwert 1 aufweisenden Bits geschlossenen Schalter 3 bis 8 – im Beispiel die Schalter 4 und 6 – und die geschlossenen Schalter 1 und 2 von der Referenzspannungsquelle 14 aufgeladen werden. Die Schalter 9 bis 12 sind in dieser Phase geöffnet.

Fig. 1b zeigt den separaten Ladungsausgleich in den beiden Kondensatornetzwerken. Dazu sind die Kopfpunkte aller Kondensatoren 15 bis 20 durch die geöffneten Schalter 1 und 2 von der Referenzspannungsquelle 14 getrennt. Die den Kondensatoren 15 bis 20 zugeordneten Schalter 3 bis 8 sind dagegen geschlossen, so daß sowohl in der msb-Gruppe als auch in

der lsb-Gruppe jeweils ein Ladungsausgleich erfolgt. Dadurch entstehen die Spannungen

$$U_{msb} = \frac{2C}{8C} \cdot U_{ref}$$

und

$$U_{lsb} = \frac{C}{4C} \cdot U_{ref}$$

Die Schalter 9 bis 12 sind in dieser Phase ebenfalls geöffnet.

In der in Fig. 1c dargestellten dritten Phase erfolgt die Umbewertung der Ausgangsspannungen der Kondensatornetzwerke durch den als Ladungsverstärker arbeitenden Operationsverstärker 22. Dazu sind die Schalter 11 und 12 geschlossen, während die Schalter 1 bis 10 und der Schalter 13 geöffnet sind. Damit sind die Kopfpunkte des Kondensators 18 mit der Kapazität 4C der msb-Gruppe und des Kondensators 15 mit der Kapazität C der lsb-Gruppe mit dem invertierenden Eingang des Operationsverstärkers 22 verbunden. Die gesamte auf den Kondensatoren 15 und 18 befindliche Ladung wird auf den Kondensator 21, der zwischen dem Ausgang 23 und dem invertierenden Eingang des Operationsverstärkers 22 angeordnet ist, umgeladen. Die Ausgangsspannung der Schaltungsanordnung, die bisher den Wert Null hatte, ändert sich dabei auf den Wert

$$U_{aus} = - \frac{U_{lsb} \cdot C + U_{msb} \cdot 4C}{4C}$$

Die Ausgangsspannung U_{aus} stellt den der Digitalinformation entsprechenden Analogwert dar.

In der in Fig. 1d dargestellten vierten Phase wird der Ausgangszustand durch Entladen aller Kondensatoren hergestellt. Dazu sind die Schalter 1 und 2 sowie 11 und 12 geöffnet, während die Schalter 3 bis 10 und der Schalter 13 geschlossen sind. Die Ausgangsspannung der Schaltungsanordnung wird wieder zu Null.

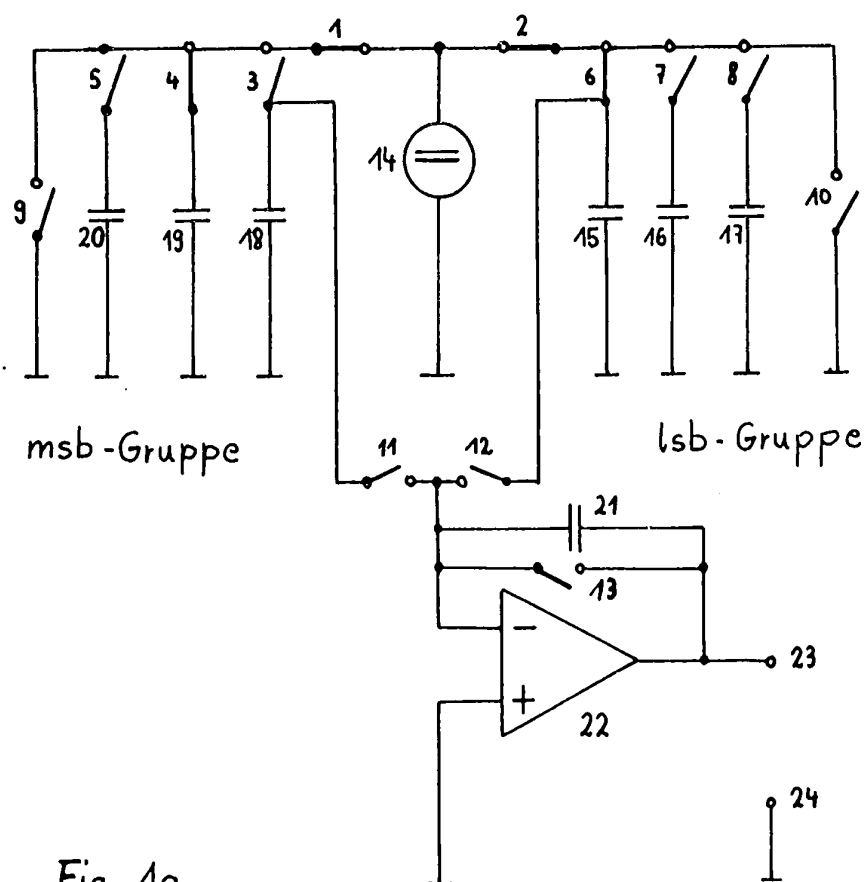


Fig. 1a

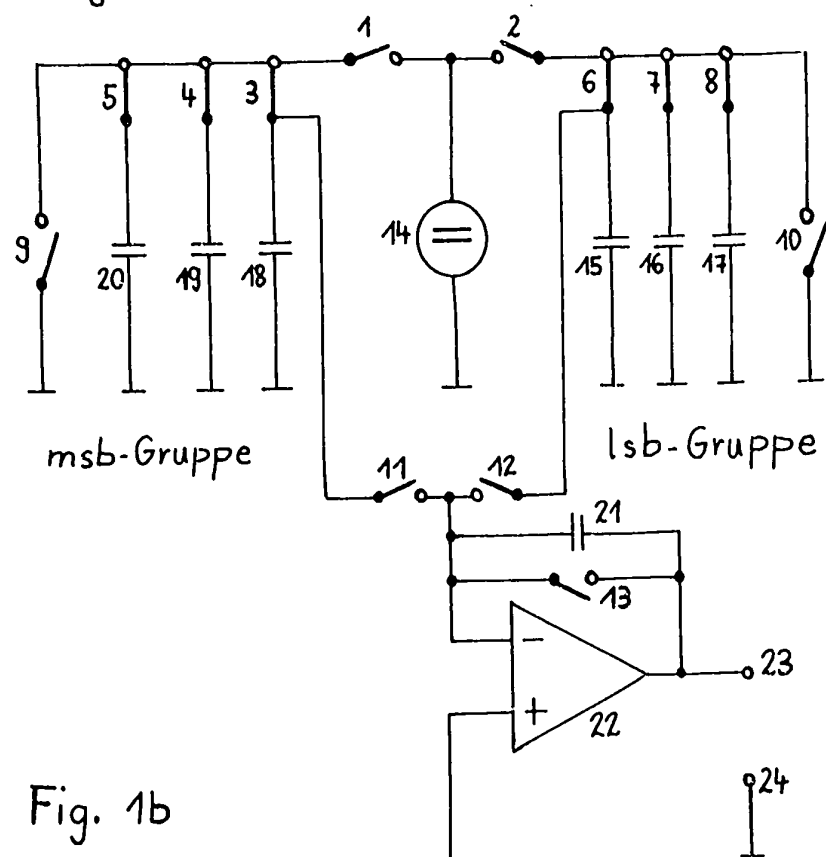


Fig. 1b

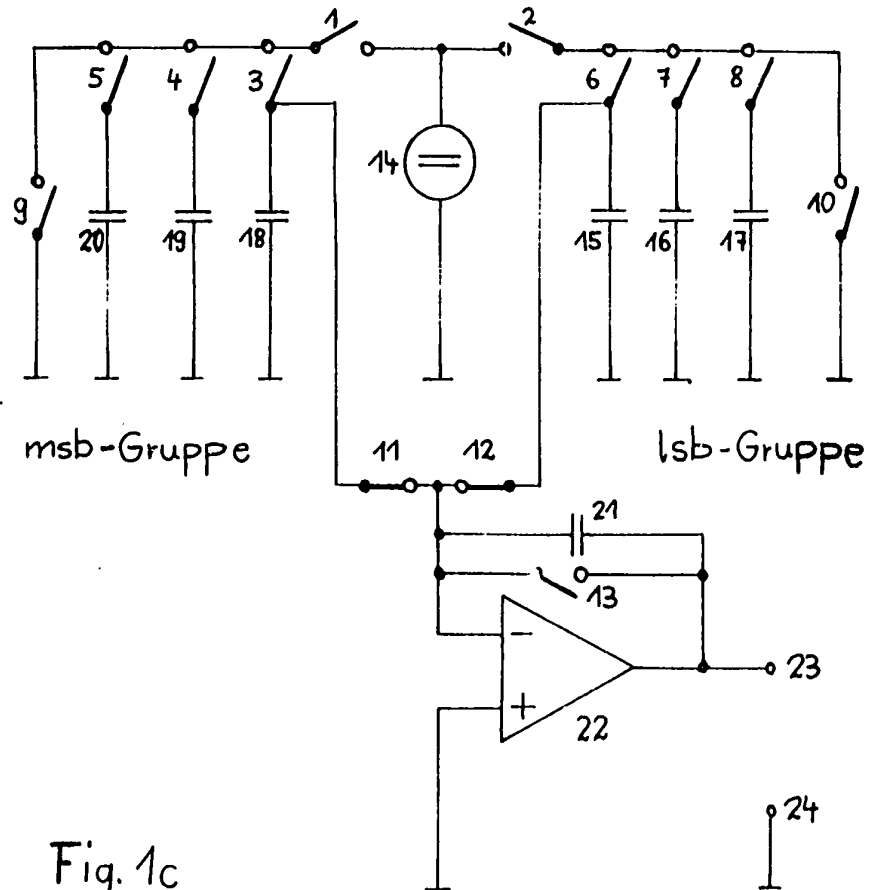


Fig. 1c

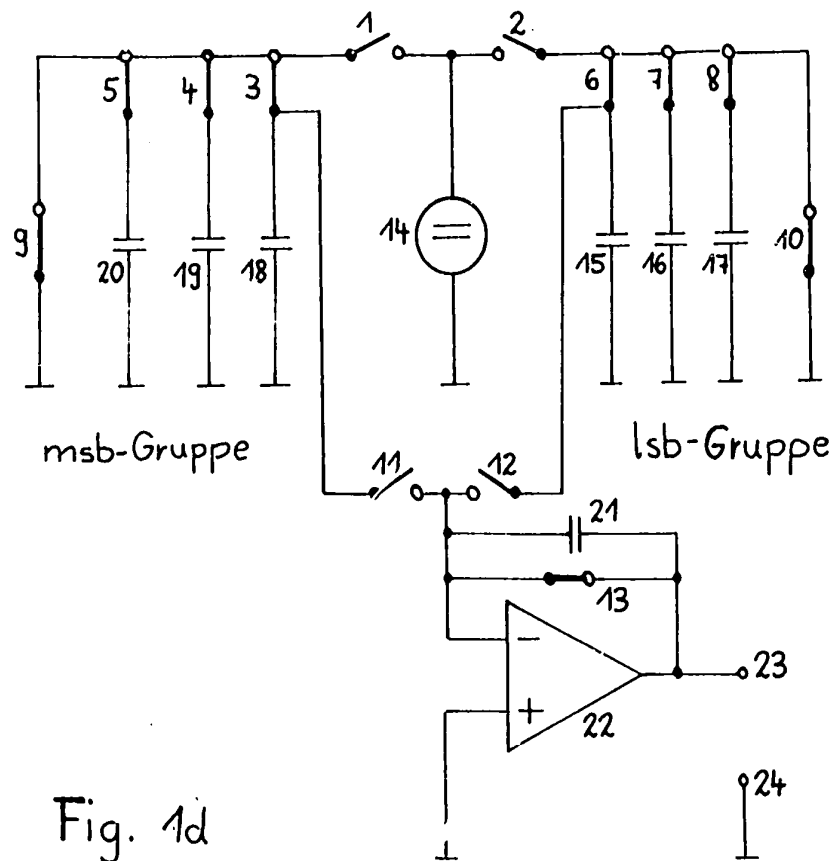


Fig. 1d