

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成 25 年 8 月 1 日 (2013.8.1)

【公開番号】特開 2012-169397 (P2012-169397A)

【公開日】平成 24 年 9 月 6 日 (2012.9.6)

【年通号数】公開・登録公報 2012-035

【出願番号】特願 2011-28184 (P2011-28184)

【国際特許分類】

H 0 1 L 25/07 (2006.01)

H 0 1 L 25/18 (2006.01)

【F I】

H 0 1 L 25/04 C

【手続補正書】

【提出日】平成 25 年 6 月 13 日 (2013.6.13)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】請求項 1

【補正方法】変更

【補正の内容】

【請求項 1】

カソード同士が接続した第 1 および第 2 ダイオード並びにアノード同士が接続した第 3 および第 4 ダイオードを有し、前記第 1 および第 3 ダイオードが直列接続し、前記第 2 および第 4 ダイオードが直列接続して成るダイオードブリッジと、

前記第 1 ダイオードと第 3 ダイオードとの接続ノードに接続した第 1 スイッチング素子と、

前記第 2 ダイオードと第 4 ダイオードとの接続ノードに接続した第 2 スイッチング素子とを備え、

前記第 1 および第 2 ダイオードはワイドバンドギャップ半導体を用いて形成したショットキーバリアダイオードであり、

前記第 3 および第 4 ダイオード、並びに前記第 1 および第 2 スイッチング素子はシリコンを用いて形成したダイオード並びにスイッチング素子であることを特徴とする半導体モジュール。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0008

【補正方法】変更

【補正の内容】

【0008】

本発明に係る半導体モジュールは、カソード同士が接続した第 1 および第 2 ダイオード並びにアノード同士が接続した第 3 および第 4 ダイオードを有し、前記第 1 および第 3 ダイオードが直列接続し、前記第 2 および第 4 ダイオードが直列接続して成るダイオードブリッジと、前記第 1 ダイオードと第 3 ダイオードとの接続ノードに接続した第 1 スイッチング素子と、前記第 2 ダイオードと第 4 ダイオードとの接続ノードに接続した第 2 スイッチング素子とを備え、前記第 1 および第 2 ダイオードはワイドバンドギャップ半導体を用いて形成したショットキーバリアダイオードであり、前記第 3 および第 4 ダイオード、並びに前記第 1 および第 2 スイッチング素子はシリコンを用いて形成したダイオード並びにスイッチング素子であるものである。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0015

【補正方法】変更

【補正の内容】

【0015】

ここで、本発明に対する比較例として、従来のPFCモジュールの構造を説明する。図2はその構造を示す平面図および断面図である。従来のPFCモジュールでは、第1～第4ダイオード $D_{1R}$ 、 $D_{1S}$ 、 $D_{2R}$ 、 $D_{2S}$ は、 $Si$ を用いて形成したダイオードであり、先に説明されているように、耐電圧を数百V以上にする場合はP i Nダイオードが用いられ、耐電圧を数百V以下にする場合は $Si$ のショットキーバリアダイオードが用いられる。また、第1および第2スイッチング素子 $SW_R$ 、 $SW_S$ は、 $Si$ を用いて形成した例えばIGBTである。すなわち第1～第4ダイオード $D_{1R}$ 、 $D_{1S}$ 、 $D_{2R}$ 、 $D_{2S}$ および第1および第2スイッチング素子 $SW_R$ 、 $SW_S$ は、いずれも $Si$ デバイスであった。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0021

【補正方法】変更

【補正の内容】

【0021】

本実施の形態では、電力制御用のチップ（パワーチップ）である第1～第4ダイオード $D_{1R}$ 、 $D_{1S}$ 、 $D_{2R}$ 、 $D_{2S}$ および第1および第2スイッチング素子 $SW_R$ 、 $SW_S$ のうち、ダイオードブリッジの上アームである第1および第2ダイオード $D_{1R}$ 、 $D_{1S}$ を $SiC$ デバイスのショットキーバリアダイオードにしている。その他のパワーチップは従来と同様に、第3および第4ダイオード $D_{2R}$ 、 $D_{2S}$ は $Si$ デバイスのダイオードであり、耐電圧を数百V以上にする場合はP i Nダイオードが用いられ、耐電圧を数百V以下にする場合は $Si$ のショットキーバリアダイオードが用いられる。また、第1および第2スイッチング素子 $SW_R$ 、 $SW_S$ は $Si$ デバイスのIGBT等である。

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0024

【補正方法】変更

【補正の内容】

【0024】

<実施の形態2>

図4は実施の形態2に係るPFCモジュールの構成図である。本実施の形態では、筐体200の内部において、 $SiC$ デバイスである第1および第2ダイオード $D_{1R}$ 、 $D_{1S}$ を、第3および第4ダイオード $D_{2R}$ 、 $D_{2S}$ や第1および第2スイッチング素子 $SW_R$ 、 $SW_S$ よりも外側に配設している。すなわち第1および第2ダイオード $D_{1R}$ 、 $D_{1S}$ は、リードフレーム101～104が突出する筐体200の一側面の近くに配設される。また実施の形態1と同様に、第1および第2ダイオード $D_{1R}$ 、 $D_{1S}$ を搭載する第1リードフレーム104は、筐体200の内部において、下方（第1および第2ダイオード $D_{1R}$ 、 $D_{1S}$ 搭載面の垂直方向）に屈曲していない。

【手続補正6】

【補正対象書類名】明細書

【補正対象項目名】0025

【補正方法】変更

【補正の内容】

【0025】

この構成によれば、第1および第2ダイオード $D_{1R}$ 、 $D_{1S}$ とリードフレーム102、103とを接続するワイヤ配線110を短くすることができる。このワイヤ配線110の

長さはPFCモジュールのサージ電流耐量に影響し、それを短くすればサージ電流耐量を向上させることができる。例えば600V・20A(rms)定格のPFCモジュールでは、第1および第2ダイオード $D_{1R}$ 、 $D_{1S}$ とリードフレーム102、104とを接続するワイヤ配線110の長さを従来の半分程度(従来10mmだったのものを5mmに)することができる。

【手続補正7】

【補正対象書類名】明細書

【補正対象項目名】0027

【補正方法】変更

【補正の内容】

【0027】

またSiCデバイスは低抵抗であるため、チップの小型化が可能である。例えば600V・20A(rms)定格のモジュールでは、第1および第2ダイオード $D_{1R}$ 、 $D_{1S}$ のチップサイズを半分程度にできる。そのため第1および第2ダイオード $D_{1R}$ 、 $D_{1S}$ を外側に寄せると、筐体200の中央部にスペースができる。本実施の形態では、そのスペースに貫通孔122を配設する。すなわち第1および第2ダイオード $D_{1R}$ 、 $D_{1S}$ の少なくとも片方は、平面視で貫通孔122と上記筐体200の一側面との間に配設される(図5の平面図において、貫通孔122と第1および第2ダイオード $D_{1R}$ 、 $D_{1S}$ とが縦に並ぶ)。

【手続補正8】

【補正対象書類名】明細書

【補正対象項目名】0030

【補正方法】変更

【補正の内容】

【0030】

$D_{1R}$  第1ダイオード、 $D_{1S}$  第2ダイオード、 $D_{2R}$  第3ダイオード、 $D_{2S}$  第4ダイオード、 $SW_R$  第1スイッチング素子、 $SW_S$  第2スイッチング素子、100 ドライバIC、101~105 リードフレーム、110 ワイヤ配線、121、122 貫通孔、200 筐体。

【手続補正9】

【補正対象書類名】図面

【補正対象項目名】図2

【補正方法】変更

【補正の内容】

【図2】

