

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2007-526652

(P2007-526652A)

(43) 公表日 平成19年9月13日(2007.9.13)

(51) Int.C1.

H01L 21/76

(2006.01)

F 1

H01L 21/76

テーマコード(参考)

L

5FO32

審査請求 未請求 予備審査請求 未請求 (全 12 頁)

(21) 出願番号 特願2007-501861 (P2007-501861)
 (86) (22) 出願日 平成17年2月26日 (2005.2.26)
 (85) 翻訳文提出日 平成18年11月1日 (2006.11.1)
 (86) 國際出願番号 PCT/US2005/006177
 (87) 國際公開番号 WO2005/093825
 (87) 國際公開日 平成17年10月6日 (2005.10.6)
 (31) 優先権主張番号 10/791,759
 (32) 優先日 平成16年3月4日 (2004.3.4)
 (33) 優先権主張国 米国(US)

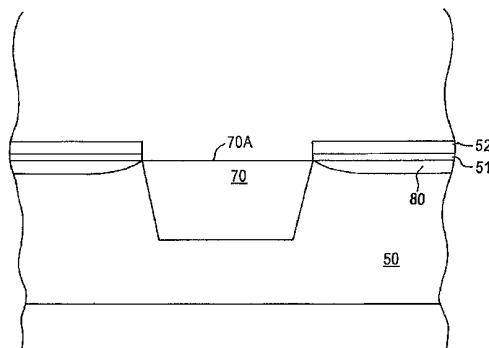
(71) 出願人 591016172
 アドバンスト・マイクロ・ディバイシズ・
 インコーポレイテッド
 ADVANCED MICRO DEVI
 CES INCORPORATED
 アメリカ合衆国、94088-3453
 カリフォルニア州、サンディベイル、ビィ・
 オウ・ボックス・3453、ワン・エイ・
 エム・ディ・プレイス、メイル・ストップ
 ・68 (番地なし)
 (74) 代理人 100099324
 弁理士 鈴木 正剛
 (74) 代理人 100111615
 弁理士 佐野 良太

最終頁に続く

(54) 【発明の名称】半導体デバイス製造の間のSTIディボット形成を減少する方法

(57) 【要約】

(例えは400 以下の)非常に薄い窒化物研磨停止層(52)を使用することにより、STIディボットの形成をなくす、または実質的に減少させる。非常に薄い窒化物研磨停止層(52)は、ドーパント領域(80)を形成するための後のマスキング、注入、およびクリーニングステップの間に、そのまま除去されずに残され、ゲート酸化膜(101)およびゲート電極(100)を形成する前に除去される。



【特許請求の範囲】

【請求項 1】

半導体基板（50）上に、400 以下の厚さで、窒化物研磨停止層（52）を形成し、前記窒化物研磨停止層中に開口部を形成すると共に、前記基板中にトレンチを形成し、前記窒化物研磨停止層上に表土を形成する絶縁材料でトレンチを充てんし、平坦な上面を形成すべく、前記窒化物研磨停止層上で停止するように研磨し、これにより、シャロートレンチ分離領域（70）を形成する、半導体デバイスを製造する方法。

【請求項 2】

50 から 150 の厚さで、前記窒化物研磨停止層（52）を形成する、請求項 1 記載の方法。

【請求項 3】

前記窒化物研磨停止層（52）の 20 のみを除去するとともに、前記平坦な上面を形成するように研磨する、請求項 1 記載の方法。

【請求項 4】

前記半導体基板（50）の上面にパッド酸化物層（51）を形成し、前記パッド酸化物層（51）上に前記窒化物研磨停止層（52）を形成する、請求項 1 記載の方法。

【請求項 5】

さらに、前記シャロートレンチ分離領域（70）に隣接する前記半導体基板中に不純物領域（80）を形成するように、前記窒化物研磨停止層（52）を貫通してイオンを注入する、請求項 1 記載の方法。

【請求項 6】

さらに、前記窒化物研磨停止層（52）を除去し、前記窒化物研磨停止層（52）を除去した後、前記半導体基板上にゲート酸化層（101）を形成し、前記ゲート酸化層（101）上にゲート電極（100）を形成する、請求項 5 記載の方法。

【請求項 7】

さらに、前記窒化物研磨停止層（52）を除去する前に、前記絶縁材料の上面が前記半導体基板の上面と実質的に同一平面となるように、前記トレンチを充てんする前記絶縁材料の上面（70A）の一部を除去するエッティングを行う、請求項 6 記載の方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、集積回路半導体デバイスの製造に関する。本発明は特に、ディボット（くぼみ）のない、または実質的に形成されるディボットが少ない、高品質のシャロートレンチ分離（STI）を有する高集積回路半導体デバイスの形成に適用することができる。

【背景技術】

【0002】

集積回路半導体デバイスの素子の小型化が産業界を発達させるにつれて、活性領域の幅およびピッチはより小さくなっている。これによって、従来の LOCOS（シリコンの局所的な酸化）分離技術の使用することは問題となってしまう。

STI は、その性質により、LOCOS の特性であるバーズビーグ（bird's beak）をほとんど生成しないため、コンバージョン差（conversion differences）を少なくすることができる。このため、LOCOS より有用な隔離技術と考えられる。

【0003】

従来の STI 製造技術は、半導体基板の上面にパッド酸化物を形成し、一般的には 1000 よりも厚い窒化物（例えば窒化ケイ素）研磨停止層をその上を形成し、半導体基

10

20

30

40

50

板中にトレンチを形成するように異方性エッチングし、窒化物研磨停止層中に開口部を形成し、トレンチ中に熱酸化ライナーを形成し、その後シリコン酸化物のような絶縁材料でトレンチを充てんし、表土(overburden; オーバーバーデン)を形成する。

その後、化学的機械的研磨(CMP)を実行する等して、プレーナ化を実行する。

後の処理の間、窒化物層は、パッド酸化物と共に除去され、その後、活性領域が形成される。この活性領域の形成は一般的に、マスキング、イオン注入およびクリーニングステップを含んでいる。

このようなクリーニングステップの間、フィールド酸化膜の上側の角部は、酸化物フィル(oxide fill)中にボイドまたは"ディボット(divot)"を残し、等方性に除去される。

10

【0004】

従来のSTI製造技術の一例を、図1ないし図4に示す。これらの図においては、同じ構造は、同じ参照符号によって示される。

図1に示すように、半導体基板10の上面にパッド酸化物11が形成され、一般的に1000を超える厚さでパッド酸化物11上に窒化ケイ素研磨停止層が形成される。

その後、図示しないフォトマスクを使用して、窒化物研磨停止層12、パッド酸化物11を貫通する開口部が形成され、トレンチ12が半導体基板10中に形成される。

【0005】

それから、図示しない熱酸化ライナーがトレンチ中に形成され、絶縁材料がたい積され、例えばCMPによってプレーナ化が実行される。この結果、図2に示される中間構造が形成される。参照符号20は、酸化物フィル(oxide fill)を示している。

20

その後、窒化物研磨停止層12およびパッド酸化物層11を除去する。また、活性領域を形成する前に、クリーニングステップを実行する。

このようなクリーニングステップは、図3に示すようなディボット30を形成してしまう。

【0006】

STIディボットは、様々な観点で問題となる。例えば、STIディボットは、特に浅いソース/ドレイン接合部において、高い電界における端部のリークの原因となる。

図4に示すように、浅いソース/ドレイン領域40上に形成されるシリサイド領域41は、参照符号42によって示すように、形成された結合深さより下に急峻に下方に成長してしまい、後の段階において高いリーク電流およびショートにつながってしまう。

30

STIフィールド端部におけるドーパント、特にホウ素の偏析は、接合深さを浅くする。

したがって、接合部をシリサイド化した後、シリサイド42は基板にまで達し、ソース/ドレイン接合部からウェルまたは基板までショートすることとなり、したがって大量のリーク電流が発生することとなる。

【0007】

さらに、ディボットが形成された結果、STI端部が露出することとなる場合、低いしきい値電圧を有する寄生トランジスタが、低い不純物濃度の領域にわたり形成され、トランジスタの特性曲線中にキンク(kink)を引き起こしてしまう。

40

このキンクの存在は、設計された電気的特性を異なる特性にしてしまう。これによって、一定の特性を有するトランジスタの製造ができなくなる。

【0008】

したがって、ディボットのない、または実質的にディボットを減少させる、信頼性の高いSTIを有する高集積回路半導体デバイスの形成を可能にする方法、が必要とされている。

【発明の開示】

【0009】

本発明は、ディボットのない、または実質的にディボットを減少させる、信頼性の高いSTI領域を含んだ半導体デバイスを製造する方法を提供することができ、有利である。

50

【0010】

本発明のさらなる利点およびその他の構造は、後述の発明の詳細な説明において説明する。その一部は以下の説明を理解した当業者には明白なものであり、または本発明を実行することによって学ぶことができる。本発明の利点は、添付の特許請求の範囲に特に記載されているように、実現し、得ることができる。

【0011】

本発明によれば、上述およびその他の利点の一部は、半導体デバイスを製造する方法によって達成される。この方法は、半導体基板上に、400 以下の厚さで、窒化物研磨停止層を形成し、窒化物研磨停止層中に開口部を形成すると共に、基板中にトレンチを形成し、窒化物研磨停止層上に表土を形成する絶縁材料でトレンチを充てんし、平坦な上面を形成すべく、窒化物研磨停止層上で停止するように研磨し、これにより、シャロートレンチ分離領域を形成する過程を含んでいる。

【0012】

本発明の実施形態の一例は、半導体デバイス基板の上面にパッド酸化物を形成し、パッド酸化物上に、窒化物研磨停止層（例えば窒化ケイ素研磨停止層）を50 から 150（例えば 100）の厚さで形成し、化学蒸着法によってたい積されたシリコン酸化物のような絶縁材料で開口部を充てんし、その後、窒化物研磨停止層の上面の 20 のみを除去することによって、窒化物研磨停止層上で停止するプレーナ化を行うように、科学的機械的研磨（CMP）を実行する。

本発明の実施形態の一例はさらに、シャロートレンチ分離領域に隣接する半導体基板中に不純物領域を形成すべく、窒化物研磨停止層を貫通してイオンを注入し、絶縁材料の上面が半導体基板の上面と実質的に同一平面となるように、トレンチを充てんする絶縁材料の上面の一部を除去するエッチングを行い、窒化物研磨停止層を除去する。

その後、従来の技術を使用して、基板上にゲート酸化層が形成され、このゲート酸化層の上にゲート電極層が形成される。

【0013】

本発明のさらなる利点および態様は、以下の説明から当業者に容易に明白になるであろう。以下の記載では、本発明の好適な実施形態のみを本発明を実行するのに最適な実施形態の単なる一例として示し、説明する。理解されるように、本発明は、その他の異なる実施形態とすることができる、またその各細部は、本発明の範囲内で、複数の観点において様々な修正を加えることができる。

したがって、図面および詳細な説明は、実質的に単なる例であり、これに制限されない。

図 1 ないし図 4 において、同じ構造は同じ参照符号によって示される。また、図 5 ないし図 11 において、同じ構造は同じ参照符号によって示される。

【発明を実施するための最良の形態】

【0014】

本発明は、STI 領域の角部にディボットを形成してしまう従来の STI 方法の実施に伴う問題を解決する。このような従来の方法は一般的に、例えば 1000 よりも厚いような比較的厚い厚さの窒化物研磨停止層を形成することを含んでいる。

後続するステップにおいて、活性領域を形成するのにイオン注入が必要となり、厚い窒化膜はこのイオン注入を阻害してしまうので、このような厚い窒化物研磨停止層は一般的に、STI 酸化物研磨の直後に除去される。

活性領域の形成には多くのマスキングステップ、注入ステップおよびクリーニングステップが使用され、STI 領域の角部にディボットを形成してしまうことになる。

この問題に対する従来の手法は、例えば、後に実行される酸化物研磨クリーニングを最適化したり、STI 酸化物を充てんする前の窒化物ブルバックを最適化して、これらのディボットを最小化するようにしていた。

しかしながら、このようなアプローチでは、STI ディボットの問題を十分に解決されていない。

10

20

30

40

50

【0015】

本発明によれば、例えば窒化ケイ素の非常に薄い窒化物研磨停止層が、10から400のように400以下の厚さでたい積される。

窒化ケイ素の研磨エッチング停止層に適当な厚さは、例えば100のような50から150である。

【0016】

薄い窒化物研磨停止層はSTI酸化物研磨の直後に除去されず、有利である。

より正確には、薄い窒化物エッチング停止層は、活性領域を形成するためのマスキング、イオン注入およびクリーニングステップを含んだ後の処理の間、除去されずに残される。

薄い窒化物エッチング停止層を使用すれば、充てんしたトレンチの角部を十分に保護できる。これによって、ディボットを形成することにつながるSTIの角部における酸化物の等方性エッチングされないようになる。

さらに、窒化物研磨停止層が薄いので、イオン注入は阻害されない。

実際、比較的窒化物層で覆われていない素のままの(bare)シリコンの表面がすぐに一律でない自然酸化膜を形成するのに対し、窒化物の表面はより安定しているので、薄い窒化物研磨停止層の使用は、注入において、より一律な表面を提供することができる。

したがって、本発明の実施形態によれば、窒化物研磨停止層は、ゲート酸化膜が形成されるまでそのまま除去されずに残され、これによって、活性シリコン領域を保護し、さらにより平坦な表面を形成し、そして実質的にディボットを避けるまたは減らす。

【0017】

本発明の実施形態による方法は、図5ないし図11に概略的に示される。これらの図において、同じ構造には同じ参照符号が付されている。

図5に示すように、例えば150のように、50から200の厚さのパッド酸化物を、半導体基板50の上面に形成する。

本発明の実施形態にしたがって、パッド酸化物51上に非常に薄い窒化ケイ素エッチング停止層52を形成する。

窒化ケイ素エッチング停止層52は一般的に、例えば100のように、50から150の厚さで形成される。

その後、例えば従来のフォトリソグラフィ技術およびエッチング技術を使用することにより、トレンチ53を基板50中に形成する。

【0018】

この段階において、図示していないが、トレンチを覆うように薄い熱酸化物を形成してもよい。

その後、図6に示すように、シリコン酸化物のような絶縁材料60をたい積して、トレンチを充てんし、また、例えばCVDによって窒化ケイ素研磨停止層52上に表土を形成する。

その後、例えばCMPによるプレーナ化を実行して、図7に示される中間構造を形成する。この図において、参照符号70はSTI酸化物フィルを示す。

一般的にCMPは、窒化ケイ素研磨停止層52上で停止する際に窒化ケイ素研磨停止層52の上面から20だけが除去されるように、実行される。

【0019】

従来の方法においては、窒化ケイ素研磨停止層はCMPの後に除去され、その後、活性領域を形成するためのステップである従来のマスキング、イオン注入、およびクリーニングステップが実行される。これにより、ディボットが形成されることとなる。

しかしながら、本発明の実施形態によれば、従来の方法で実行される後のマスキング、イオン注入、およびクリーニングステップの間、比較的薄い窒化ケイ素研磨停止層52が除去されず残され、図8に示すように、不純物領域80を形成されることとなる。この不純物領域80は最終的に、トランジスタのソース/ドレイン領域に使用することができる。

窒化ケイ素研磨停止層 5 2 は比較的薄いので、注入の間にイオンがブロッキングされることは事実上ほとんどない。

さらに、窒化ケイ素層は、不純物領域の形成において、より均一性を高くすることができる安定した表面を形成する。

【0020】

その後、上面 70 Å が半導体基板 50 の上面と実質的に同一平面となり、図 9 に示す中間構造ができるように、例えばフッ化水素酸を使用して、STI 酸化物フィル 70 の上面を除去する。

その後、例えばフッ化水素酸を使用して、窒化ケイ素研磨停止層 5 2 を除去する。また、それからパッド酸化物層 5 1 を除去し、図 10 に記載する構造となる。

その後の処理を実行して、半導体基板 50 上のゲート電極 100 (半導体基板 50 とゲート電極 100 との間にゲート酸化膜 101 が存在する) と、その上の絶縁側壁スペーサ 102 と、を含む、図 11 に示すようなトランジスタ構造を形成する。

図 11 における参照符号 103 は層間絶縁膜を示し、素子 50 は、基板 50 上の活性領域 80 まで絶縁層を貫通する電気コンタクトを示す。

【0021】

本発明は、ディボットのない、または実質的に形成されるディボットが少ない、信頼性の高い STI 領域を有する半導体デバイスを形成することができる方法を提供する。

本発明の実施形態は、戦略的に、窒化ケイ素研磨停止層の厚さを 400 以下に減少し、活性領域を形成する際、従来のクリーニングステップの間にトレーナーの角部が等方性エッティングされないように保護すべく、CMP の直後に窒化ケイ素研磨停止層を除去せずに残し、イオン注入中に薄い窒化ケイ素研磨停止層を除去せずに残す。これにより、均一性の高い注入領域を形成する。

【0022】

本発明は、ディボットのない、または実質的に形成されるディボットが少ない STI 領域を含んだ、信頼性の高い集積半導体デバイスの製造において、産業上の利用可能性を有する。

本発明は、特に、サブミクロンの寸法で半導体デバイスを製造する際に適用することができる。

【0023】

上述の詳細な説明においては、特に例示的な実施形態を参考して本発明を説明した。しかしながら、添付の特許請求の範囲に記載されているように、本発明のより広い趣旨および範囲から逸脱することなく、様々な変形および変更を加えることは明らかである。したがって、詳細な説明および図面は単なる例示であると扱われるべきであって、限定的なものとして扱われるべきではない。本発明は他の様々な組み合わせおよび環境において使用可能であり、ここに明示した発明の概念の範囲内で変更または変形ができることが理解できるであろう。

【図面の簡単な説明】

【0024】

【図 1】STI 領域を形成するための従来の方法の、連続的する段階を概略的に示す図。

【図 2】STI 領域を形成するための従来の方法の、連続的する段階を概略的に示す図。

【図 3】STI 領域を形成するための従来の方法の、連続的する段階を概略的に示す図。

【図 4】STI 領域を形成するための従来の方法の、連続的する段階を概略的に示す図。

【図 5】本発明の実施形態による方法の、連続的する段階を概略的に示す図。

【図 6】本発明の実施形態による方法の、連続的する段階を概略的に示す図。

【図 7】本発明の実施形態による方法の、連続的する段階を概略的に示す図。

【図 8】本発明の実施形態による方法の、連続的する段階を概略的に示す図。

【図 9】本発明の実施形態による方法の、連続的する段階を概略的に示す図。

【図 10】本発明の実施形態による方法の、連続的する段階を概略的に示す図。

【図 11】本発明の実施形態による方法の、連続的する段階を概略的に示す図。

10

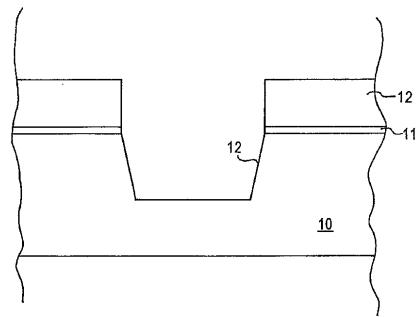
20

30

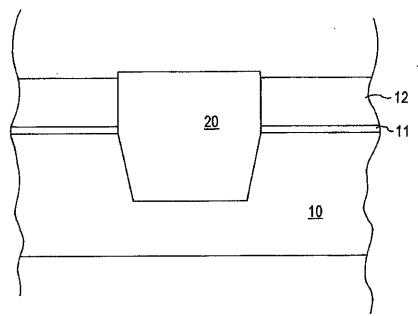
40

50

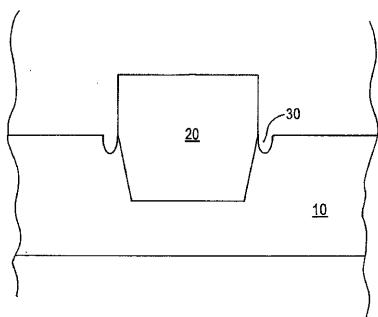
【図1】

FIG. 1
(PRIOR ART)

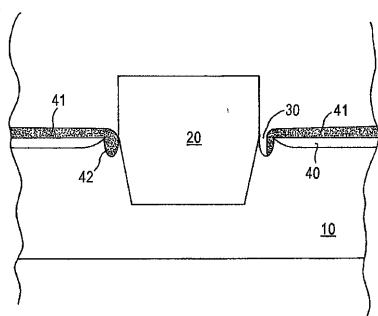
【図2】

FIG. 2
(PRIOR ART)

【図3】

FIG. 3
(PRIOR ART)

【図4】

FIG. 4
(PRIOR ART)

【図5】

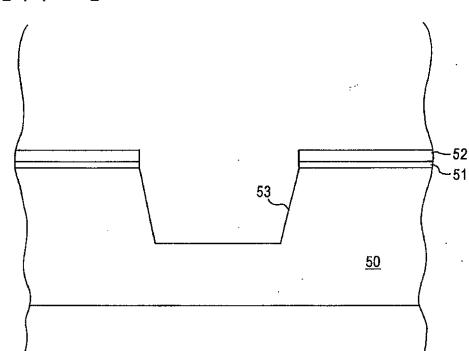


FIG. 5

【図7】

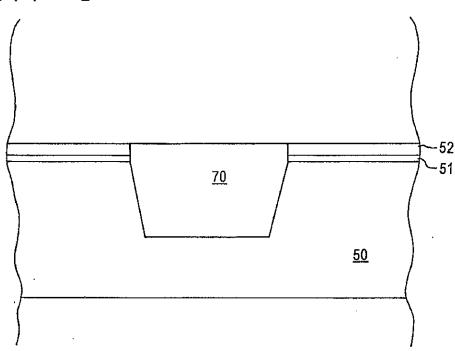


FIG. 7

【図6】

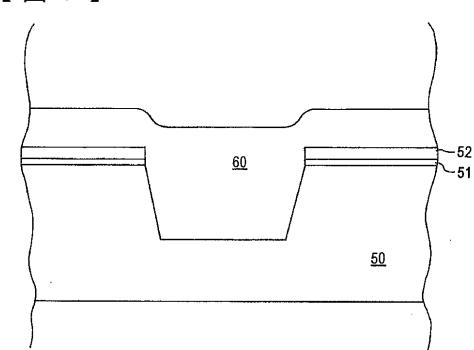


FIG. 6

【図8】

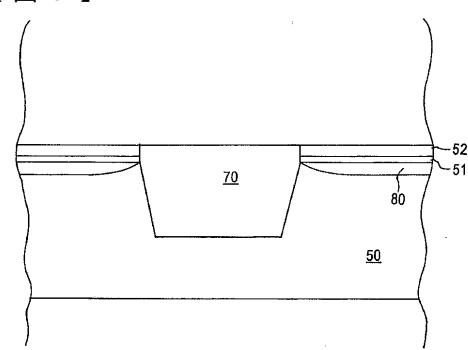


FIG. 8

【図9】

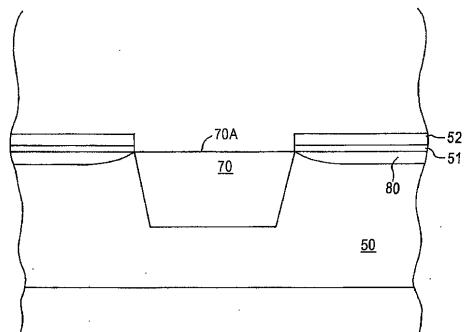


FIG. 9

【図10】

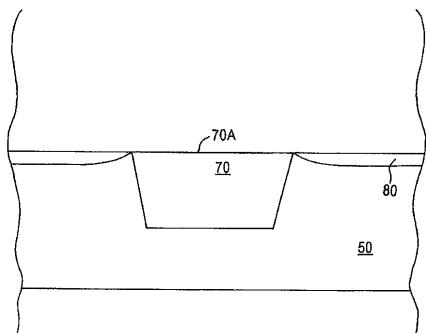


FIG. 10

【図11】

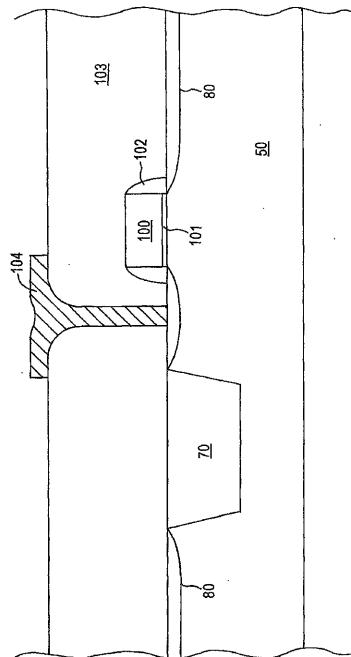


FIG. 11

【手続補正書】

【提出日】平成17年12月7日(2005.12.7)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

半導体基板(50)上に、400以下の厚さで、窒化物研磨停止層(52)を形成し

前記窒化物研磨停止層中に開口部を形成すると共に、前記基板中にトレンチを形成し、前記窒化物研磨停止層上に表土を形成する絶縁材料でトレンチを充てんし、

平坦な上面を形成すべく、前記窒化物研磨停止層上で停止するように研磨し、これにより、シャロートレンチ分離領域(70)を形成し、

前記シャロートレンチ分離領域(70)に隣接する前記半導体基板中に不純物領域(80)を形成するように、前記窒化物研磨停止層(52)を貫通してイオンを注入する、半導体デバイスを製造する方法。

【請求項2】

50から150の厚さで、前記窒化物研磨停止層(52)を形成する、請求項1記載の方法。

【請求項3】

前記窒化物研磨停止層(52)の20のみを除去するとともに、前記平坦な上面を形成するように研磨する、請求項1記載の方法。

【請求項4】

前記半導体基板（50）の上面にパッド酸化物層（51）を形成し、
前記パッド酸化物層（51）上に前記窒化物研磨停止層（52）を形成する、請求項1記載の方法。

【請求項5】

さらに、前記窒化物研磨停止層（52）を除去し、

前記窒化物研磨停止層（52）を除去した後、前記半導体基板上にゲート酸化層（101）を形成し、

前記ゲート酸化層（101）上にゲート電極（100）を形成する、請求項1記載の方法。

【請求項6】

さらに、前記窒化物研磨停止層（52）を除去する前に、前記絶縁材料の上面が前記半導体基板の上面と実質的に同一平面となるように、前記トレンチを充てんする前記絶縁材料の上面（70A）の一部を除去するエッティングを行う、請求項5記載の方法。

【国際調査報告】

INTERNATIONAL SEARCH REPORT		International Application No PCT/US2005/006177
A. CLASSIFICATION OF SUBJECT MATTER IPC 7 H01L21/762 H01L21/3105		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) IPC 7 H01L		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the International search (name of data base and, where practical, search terms used) EPO-Internal, PAJ, WPI Data, IBM-TDB		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 5 177 028 A (MANNING ET AL) 5 January 1993 (1993-01-05) column 4, line 3 – column 6, line 52; figures 8-18 -----	1-7
X	US 6 673 695 B1 (LIM VICTOR SENG-KEONG ET AL) 6 January 2004 (2004-01-06)	1-4
A	column 4, line 6 – column 6, line 54; claims 1,3,20,34; figures 4-11 -----	5-7
X	US 6 555 476 B1 (OLSEN LEIF C ET AL) 29 April 2003 (2003-04-29)	1-3
A	column 3, line 9 – column 3, line 45; figures 2a-2c -----	4-7
<input type="checkbox"/> Further documents are listed in the continuation of box C.		<input checked="" type="checkbox"/> Patent family members are listed in annex.
* Special categories of cited documents:		
A document defining the general state of the art which is not considered to be of particular relevance		*T* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
E earlier document but published on or after the international filing date		*X* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
L document which may throw doubts on priority, claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)		*Y* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.
O document referring to an oral disclosure, use, exhibition or other means		*&* document member of the same patent family
P document published prior to the international filing date but later than the priority date claimed		
Date of the actual completion of the International search 9 May 2005		Date of mailing of the International search report 17/05/2005
Name and mailing address of the ISA European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl, Fax: (+31-70) 340-3016		Authorized officer Hedouin, M

INTERNATIONAL SEARCH REPORT				International Application No PCT/US2005/006177	
Patent document cited in search report	Publication date	Patent family member(s)		Publication date	
US 5177028	A 05-01-1993	DE JP JP JP	4235534 A1 2037750 C 5218189 A 7079131 B	29-04-1993 28-03-1996 27-08-1993 23-08-1995	
US 6673695	B1 06-01-2004	SG	103378 A1	29-04-2004	
US 6555476	B1 29-04-2003	EP JP US	0926715 A2 11251271 A 6358849 B1	30-06-1999 17-09-1999 19-03-2002	

フロントページの続き

(81)指定国 AP(BW,GH,GM,KE,LS,MW,MZ,NA,SD,SL,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,MD,RU,TJ,TM),EP(AT,BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,HU,IE,IS,IT,LT,LU,MC,NL,PL,PT,RO,SE,SI,SK,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AT,AU,AZ,BA,BB,BG,BR,BW,BY,BZ,CA,CH,CN,CO,CR,CU,CZ,DE,DK,DM,DZ,EC,EE,EG,ES,FI,GB,GD,GE,GH,GM,HR,HU,ID,IL,IN,IS,JP,KE,KG,KP,KR,KZ,LC,LK,LR,LS,LT,L,U,LV,MA,MD,MG,MK,MN,MW,MX,MZ,NA,NI,NO,NZ,OM,PG,PH,PL,PT,RO,RU,SC,SD,SE,SG,SK,SL,SM,SY,TJ,TM,TN,TR,TT,TZ,UA,UG,US,UZ,VC,VN,YU,ZA,ZM,ZW

(74)代理人 100108604

弁理士 村松 義人

(72)発明者 ダグラス ジェイ. ボンサー

アメリカ合衆国、ニュー ヨーク州 12590、ワッピンガーズ フォールズ、タウン ビュー
ドライブ 274

(72)発明者 ジョハニス グロショフ

アメリカ合衆国、ニュー ヨーク州 12524、フィッシュキル、212、ジェファーソン ブ
ルバード 212

(72)発明者 スリカンテスワラ ダクシナ - マーシー

アメリカ合衆国、ニュー ヨーク州 12590、ワッピンガーズ フォールズ、タウン ビュー
ドライブ 258

(72)発明者 ジョン ジー. ペレリン

アメリカ合衆国、ニュー ヨーク州 12533、ホープウェル ジャンクション、クリークサイ
ド ロード 11

(72)発明者 ジョン ディー. チーク

アメリカ合衆国、ニュー ヨーク州 12589、ウォールキル、エレンズ ウェイ 9

F ターム(参考) 5F032 AA34 AA44 AA45 AA77 CA17 DA02 DA22 DA24 DA33 DA53

DA78