

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2004-530360

(P2004-530360A)

(43) 公表日 平成16年9月30日(2004.9.30)

(51) Int. Cl.⁷

H01P 1/213

H01P 1/20

H01P 1/205

F I

H01P 1/213

H01P 1/20

H01P 1/205

テーマコード (参考)

5J006

審査請求 未請求 予備審査請求 有 (全 97 頁)

(21) 出願番号 特願2002-581616 (P2002-581616)
 (86) (22) 出願日 平成14年4月2日 (2002.4.2)
 (85) 翻訳文提出日 平成15年10月8日 (2003.10.8)
 (86) 国際出願番号 PCT/IB2002/001030
 (87) 国際公開番号 W02002/084781
 (87) 国際公開日 平成14年10月24日 (2002.10.24)
 (31) 優先権主張番号 60/283,093
 (32) 優先日 平成13年4月11日 (2001.4.11)
 (33) 優先権主張国 米国 (US)
 (31) 優先権主張番号 09/904,631
 (32) 優先日 平成13年7月13日 (2001.7.13)
 (33) 優先権主張国 米国 (US)
 (31) 優先権主張番号 09/912,753
 (32) 優先日 平成13年7月24日 (2001.7.24)
 (33) 優先権主張国 米国 (US)

(71) 出願人 503370192
 キョウセラ ワイヤレス コーポレイション
 アメリカ合衆国 カリフォルニア 921
 21, サン ディエゴ, キャンパス
 ポイント ドライブ 10300
 (74) 代理人 100078282
 弁理士 山本 秀策
 (74) 代理人 100062409
 弁理士 安村 高明
 (74) 代理人 100113413
 弁理士 森下 夏樹

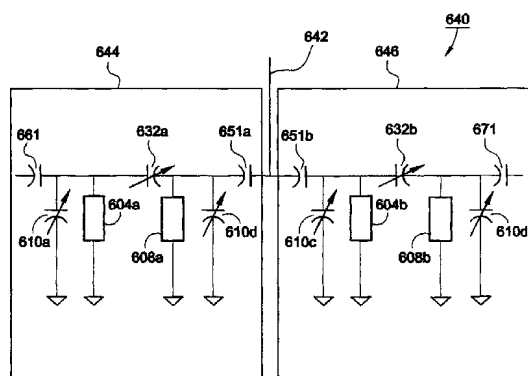
最終頁に続く

(54) 【発明の名称】 チューナブルマルチプレクサ

(57) 【要約】

本発明は、CDMA通信デバイスにおいて利用するためのチューナブル強誘電性マルチプレクサを提供する。チューナブル強誘電性キャパシタは、マルチプレクサで利用されるいくつかの共振器の共振周波数をチューニングし、かつ、マルチプレクサの周波数応答の形状をチューニングするために利用される。低損失強誘電性材料および構成が提供される。チューナブルマルチプレクサは、同様であり、固定チューニングされたマルチプレクサより小さい挿入損失を有する。

【選択図】 図12



【特許請求の範囲】

【請求項 1】

第 1 の制御信号を生成する第 1 の制御信号ジェネレータと、
第 1 のキャパシタと、
第 1 の共振器と、

ここで、該第 1 のキャパシタおよび該第 1 の共振器は、第 1 の共振周波数を有する第 1 の電磁気信号フィルタとして構成され、

該第 1 の共振周波数を調節する該第 1 のキャパシタの容量を該第 1 の制御信号に応答して調節する、該第 1 のキャパシタの近位に位置する第 1 の強誘電性材料部分と、

第 2 の制御信号を生成する第 2 の制御信号ジェネレータと、

第 2 のキャパシタと、

第 2 の共振器と、

ここで、該第 2 のキャパシタおよび該第 2 の共振器は、第 2 の共振周波数を有する第 2 の電磁気信号フィルタとして構成され、

該第 2 の共振周波数を調節する該第 2 のキャパシタの容量を該第 2 の制御信号に応答して調節する、該第 2 のキャパシタの近位に位置する第 2 の強誘電性材料部分と

を含み、

各キャパシタの Q 値は、摂氏約 - 50 度と摂氏約 100 度との間の温度範囲で作動する場合に、約 80 より大きくなる、

チューナブルマルチプレクサ。

【請求項 2】

各キャパシタの前記 Q 値は、約 180 より大きい、請求項 1 に記載のマルチプレクサ。

【請求項 3】

各キャパシタの前記 Q 値は、約 350 より大きい、請求項 1 に記載のマルチプレクサ。

【請求項 4】

前記 Q 値は、摂氏約 - 50 度と摂氏約 100 度との間の温度範囲で作動する場合に、0.25 GHz と 7.0 GHz との間の周波数範囲で約 80 より大きくなる、請求項 1 に記載のマルチプレクサ。

【請求項 5】

前記 Q 値は、摂氏約 - 50 度と摂氏約 100 度との間の温度範囲で作動する場合に、約 0.8 GHz と 7.0 GHz との間の周波数範囲で約 80 より大きくなる、請求項 4 に記載のマルチプレクサ。

【請求項 6】

前記 Q 値は、摂氏約 - 50 度と摂氏約 100 度との間の温度範囲で作動する場合に、約 0.25 GHz と 2.5 GHz との間の周波数範囲で約 80 より大きくなる、請求項 4 に記載のマルチプレクサ。

【請求項 7】

前記 Q 値は、摂氏約 - 50 度と摂氏約 100 度との間の温度範囲で作動する場合に、約 0.8 GHz と 2.5 GHz との間の周波数範囲で約 80 より大きくなる、請求項 6 に記載のマルチプレクサ。

【請求項 8】

前記 Q 値は、摂氏約 - 50 度と摂氏約 100 度との間の温度範囲で作動する場合に、0.25 GHz と 7.5 GHz との間の周波数範囲で約 180 より大きくなる、請求項 1 に記載のマルチプレクサ。

【請求項 9】

前記 Q 値は、摂氏約 - 50 度と摂氏約 100 度との間の温度範囲で作動する場合に、約 0.8 GHz と 2.5 GHz との間の周波数範囲で約 180 より大きくなる、請求項 8 に記載のマルチプレクサ。

【請求項 10】

前記 Q 値は、摂氏約 - 50 度と摂氏約 100 度との間の温度範囲で作動する場合に、約 0

10

20

30

40

50

．3 p F と 3 ． 0 p F との間の範囲で容量に対して約 8 0 より大きくなる、請求項 1 に記載のマルチプレクサ。

【請求項 1 1】

前記 Q 値は、摂氏約 - 5 0 度と摂氏約 1 0 0 度との間の温度範囲で作動する場合に、約 0 ． 5 p F と 1 ． 0 p F との間の範囲で容量に対して約 8 0 より大きくなる、請求項 1 0 に記載のマルチプレクサ。

【請求項 1 2】

前記 Q 値は、摂氏約 - 5 0 度と摂氏約 1 0 0 度との間の温度範囲で作動する場合に、約 0 ． 3 p F と 3 ． 0 p F との間の範囲で容量に対して約 1 8 0 より大きくなる、請求項 1 に記載のマルチプレクサ。

10

【請求項 1 3】

前記 Q 値は、摂氏約 - 5 0 度と摂氏約 1 0 0 度との間の温度範囲で作動する場合に、約 0 ． 5 p F と 1 ． 0 p F との間の範囲で容量に対して約 1 8 0 より大きくなる、請求項 1 2 に記載のマルチプレクサ。

【請求項 1 4】

前記第 1 の共振周波数は、約 1 8 5 0 M H z から約 1 9 1 0 M H z の範囲の間にあり、第 2 の共振周波数は、約 1 9 3 0 M H z から約 1 9 9 0 M H z の範囲の間にある、請求項 1 に記載のマルチプレクサ。

【請求項 1 5】

前記第 1 の共振周波数は、約 1 7 5 0 M H z から約 1 7 8 0 M H z の範囲の間にあり、第 2 の共振周波数は、約 1 8 4 0 M H z から約 1 8 7 0 M H z の範囲の間にある、請求項 1 に記載のマルチプレクサ。

20

【請求項 1 6】

第 3 の制御信号を生成する第 3 の制御信号ジェネレータと、
第 3 のキャパシタと、
第 3 の共振器と、

ここで、該第 3 のキャパシタおよび該第 3 の共振器は、第 3 の共振周波数において共振するように構成される第 3 の電磁気信号フィルタとして構成され、該第 3 の共振周波数は、前記第 1 の共振周波数にほぼ等しく、

該第 3 の共振周波数を調節する該第 3 のキャパシタの容量を該第 3 の制御信号に応答して調節する、該第 3 のキャパシタの近位に位置する第 3 の強誘電性材料部分と、

30

第 4 の制御信号を生成する第 4 の制御信号ジェネレータと、
第 4 のキャパシタと、
第 4 の共振器と、

ここで、該第 4 のキャパシタおよび該第 4 の共振器は、第 4 の共振周波数を有する第 4 の電磁気信号フィルタとして構成され、該第 4 の共振周波数は、前記第 2 の共振周波数にほぼ等しく、

該第 4 の共振周波数を調節する該第 4 のキャパシタの容量を該第 4 の制御信号に応答して調節する、該第 4 のキャパシタの近位に位置する第 4 の強誘電性材料部分と
をさらに含む、請求項 1 に記載のマルチプレクサ。

40

【請求項 1 7】

第 1 の制御信号を生成する第 1 の制御信号ジェネレータと、
第 1 のキャパシタと、
第 1 のポリュメトリック共振器と、

ここで、該第 1 のキャパシタおよび該第 1 の共振器は、第 1 の共振周波数を有する第 1 の電磁気信号フィルタとして構成され、

該第 1 の共振周波数を調節する該第 1 のキャパシタの容量を該第 1 の制御信号に応答して調節する、該第 1 のキャパシタの近位に位置する第 1 の強誘電性材料部分と、

第 2 の制御信号を生成する第 2 の制御信号ジェネレータと、
第 2 のキャパシタと、

50

第 2 のポリュメトリック共振器と、
ここで、該第 2 のキャパシタおよび該第 2 の共振器は、第 2 の共振周波数を有する第 2 の電磁気信号フィルタとして構成され、
該第 2 の共振周波数を調節する該第 2 のキャパシタの容量を該第 2 の制御信号に応答して調節する、該第 2 のキャパシタの近位に位置する第 2 の強誘電性材料部分と
を含む、チューナブルマルチプレクサ。

【請求項 18】

前記第 1 の共振周波数は、約 1850 MHz から約 1910 MHz の範囲の間であり、
前記第 2 の共振周波数は、約 1930 MHz から約 1990 MHz の範囲の間である、
請求項 17 に記載のマルチプレクサ。

10

【請求項 19】

各共振器は、ストライプライン共振器を含む、請求項 17 に記載のマルチプレクサ。

【請求項 20】

各共振器は、モノブロック共振器を含む、請求項 17 に記載のマルチプレクサ。

【請求項 21】

各共振器は、同軸誘電性ロード (loaded) 共振器を含む、請求項 17 に記載のマルチプレクサ。

【請求項 22】

各キャパシタの Q 値は、約 80 より多い、請求項 17 に記載のマルチプレクサ。

【請求項 23】

各キャパシタの Q 値は、約 180 より多い、請求項 17 に記載のマルチプレクサ。

20

【請求項 24】

各キャパシタの Q 値は、約 350 より多い、請求項 17 に記載のマルチプレクサ。

【請求項 25】

前記第 1 の共振周波数は、約 1850 MHz から約 1910 MHz の範囲の間であり、
前記第 2 の共振周波数は、約 1930 MHz から約 1990 MHz の範囲の間である、
請求項 17 に記載のマルチプレクサ。

【請求項 26】

第 5 の制御信号を生成する第 5 の制御信号ジェネレータと、
第 5 のキャパシタと、
前記マルチプレクサに応答して該第 1 の周波数を調節する該第 5 のキャパシタの容量を該第 5 の制御信号に
応答して調節する、該第 5 のキャパシタの近位に位置する第 5 の強誘電性材料部分と、
第 6 の制御信号を生成する第 6 の制御信号ジェネレータと、
第 6 のキャパシタと、
該マルチプレクサに
応答して該第 2 の共振周波数を調節する該第 6 のキャパシタの容量を該第 6 の制御信号に
応答して調節する、該第 6 のキャパシタの近位に位置する第 6 の強誘電性材料部分と
をさらに含む、請求項 17 に記載のマルチプレクサ。

30

【請求項 27】

電池と、
トランシーバと、
ユーザインターフェイスと、
該電池および該トランシーバをカプセル化する筐体であって、該筐体にユーザインターフェイス外部を提示するように適応される、筐体と、
第 1 の制御信号を生成する第 1 の制御信号ジェネレータと、
第 1 のキャパシタと、
第 1 の共振器と、
ここで、該第 1 のキャパシタおよび該第 1 の共振器は、第 1 の共振周波数を有する第 1 の電磁気信号フィルタとして構成され、

40

50

該第 1 の共振周波数を調節する該第 1 のキャパシタの容量を該第 1 の制御信号に応答して調節する、該第 1 のキャパシタの近位に位置する第 1 の強誘電性材料部分と、
第 2 の制御信号を生成する第 2 の制御信号ジェネレータと、
第 2 のキャパシタと、
第 2 の共振器と、
ここで、該第 2 のキャパシタおよび該第 2 の共振器は、第 2 の共振周波数を有する第 2 の電磁気信号フィルタとして構成され、
該第 2 の共振周波数を調節する該第 2 のキャパシタの容量を該第 2 の制御信号に応答して調節する、該第 2 のキャパシタの近位に位置する第 2 の強誘電性材料部分と
を含む、無線通信デバイス。

10

【請求項 28】

ボリュメトリック共振器

をさらに含む、請求項 29 に記載の無線通信デバイス。

【請求項 29】

ストライプライン共振器

をさらに含む、請求項 30 に記載の無線通信デバイス。

【請求項 30】

モノブロック共振器

をさらに含む、請求項 30 に記載の無線通信デバイス。

【請求項 31】

同軸誘電性ロード共振器

をさらに含む、請求項 32 に記載の無線通信デバイス。

【請求項 32】

各キャパシタの Q 値は、約 80 より大きい、請求項 29 に記載の無線通信デバイス。

【請求項 33】

各キャパシタの Q 値は、約 180 より大きい、請求項 29 に記載の無線通信デバイス。

【請求項 34】

各キャパシタの Q 値は、約 350 より大きい、請求項 29 に記載の無線通信デバイス。

【請求項 35】

前記第 1 の共振周波数は、約 1850 MHz から約 1910 MHz の範囲の間であり、
前記第 2 の共振周波数は、約 1930 MHz から約 1990 MHz の範囲の間である、
請求項 29 に記載の無線通信デバイス。

30

【請求項 36】

前記第 1 の共振周波数は、約 1750 MHz から約 1780 MHz の範囲の間であり、
前記第 2 の共振周波数は、約 1840 MHz から約 1870 MHz の範囲の間である、
請求項 29 に記載の無線通信デバイス。

【請求項 37】

第 3 の制御信号を生成する第 3 の制御信号ジェネレータと、

第 3 のキャパシタと、

第 3 の共振器と、

40

ここで、該第 3 のキャパシタおよび該第 3 の共振器は、第 3 の共振周波数において共振するように構成される第 3 の電磁気信号フィルタとして構成され、該第 3 の共振周波数は、前記第 1 の共振周波数にほぼ等しく、
該第 3 の共振周波数を調節する該第 3 のキャパシタの容量を該第 3 の制御信号に応答して調節する、該第 3 のキャパシタの近位に位置する第 3 の強誘電性材料部分と、
第 4 の制御信号を生成する第 4 の制御信号ジェネレータと、
第 4 のキャパシタと、
第 4 の共振器と、

ここで、該第 4 のキャパシタおよび該第 4 の共振器は、第 4 の共振周波数を有する第 4 の電磁気信号フィルタとして構成され、該第 4 の共振周波数は、前記第 2 の共振周波数にほ

50

ば等しく、

該第4の共振周波数を調節する該第4のキャパシタの容量を該第4の制御信号に応答して調節する、該第4のキャパシタの近位に位置する第4の強誘電性材料部分とをさらに含む、請求項29に記載の無線通信デバイス。

【発明の詳細な説明】

【技術分野】

【0001】

(関連出願)

本出願は、2001年4月11日に出願され、参考として本明細書で援用される米国仮出願第60/283,093号の利益を主張する。

10

【0002】

さらに、本出願は、2001年7月13日に出願され、参考として本明細書で援用される米国出願「Tunable Ferro-electric Filter」に関する。

【背景技術】

【0003】

(背景)

(関連技術の説明)

バンドパスフィルタなどのフィルタは、通信およびエレクトロニクスにおいての多数の出願を有する。例えば、無線通信において、所与の周波数帯域は、多くの無線ユーザを収容する。それほど多くのユーザを収容するためには、提供される周波数割り当てが混雑しているために、厳密なバンドパスフィルタリング要件が達成されなければならない。

20

【0004】

現在、無線ハンドセットは、固定チューニングされたバンドパスフィルタ(BPF)を用いて、それらのフィルタリング規格を満たす。このようなフィルタの設計は、それらが最小の可能なパスバンド挿入損失(I.L.)を達成しなければならず、同時に、特定化された大きな帯域外除去を達成するために、複雑化されている。特定の例として、PCS CDMAハンドセットを考慮してみる。PCS送信(TX)帯域は、-3.5 dBの帯域内I.L.のみを有するとともに(米国において1850から1910 MHz)、受信(RX)帯域(1930~1990 MHz範囲)において、少なくとも38.0 dBの帯域外除去を有する。

30

【0005】

さらに、このBPFは、高さについて、最大制限を有する上記の規格を満たさなければならない。今日のハンドセットの典型的な高さ制限は、例えば、4.0 mm以下である。上記の要求している電氣的な要件であって、最小の可能なサイズおよび高さを有する要件を満たすために、個々の同軸共振器素子またはモノブロック構造から構築される高次(>2次)固定チューニングされたフィルタは、常に必要とされる。さらに、帯域外除去規格を満足させるために、トランスミッションゼロが常に要求され、帯域エッジにてI.L.を増加させる。セラミックスおよび製造耐久性についての変動のために、ベンダーは、個別に、製造中に固定チューニングされたフィルタの特性を調整しなければならず、コストをより高くする。

40

【0006】

さらに、一つより多い周波数帯域がサポートされている場合(例えば米国、韓国およびインドではPCS帯域をサポートしている)、複数の固定チューニングされたBPFが必要であり、余分なスイッチを必要とし、さらなる損失を生じさせる。これは、電力増幅器および用いられた低雑音増幅器が、上記の複数の帯域を介して動作するのに十分な帯域幅を有する場合でさえ、当てはまる。

【0007】

チューナブルBPFにより、任意の特定の時間にて必要とされるパスバンドより広い帯域幅をカバーしたいいくつかの帯域を介する一つのBPFの使用、または、より低次のフィルタの使用が可能になる。チューナブルBPFに可変性を提供するために、可変容量を提供

50

できるコンポーネントが、通常、用いられる。

【0008】

いくつかの構造は、現在、可変キャパシタを実現するように用いられる。例えば、移動可能な平行板は、家庭のラジオのチューナーとして、長年、用いられてきた。しかし、このようなプレートは、あまりにも、かさ高く、うるさく、現在の用途のために使用するには非実用的である。

【0009】

別の代替物、電気バラクターは、印加電圧に応答して容量 (c a p a c i t a n c e) を調節する半導体デバイスである。バラクターは、通常、うるさく、損失が大きく、特に 500 MHz より大きい印加では、うるさく、損失が大きいため、高性能が要求される高周波数の低損失用途に対しては非効率である。

10

【0010】

別の代替物、マイクロエレクトロメカニカルスイッチ (またはシステム) (M E M S) は、付与された制御信号に応答してキャパシタ間でスイッチングし得る微小のスイッチングデバイスである。しかし、それは、コストがかかり、製造することが困難であり、信頼性が立証されていない。たいていの場合、それは、システムが、有限の (かつ小さい) 数の固定キャパシタの間を選択しなければならないという点で、個別のチューニングを提供する。

【0011】

強誘電体チューナブルキャパシタは、試用されてきた別の代替物である。強誘電体 (f - e) 材料は、材料の一つの種類であり、通常、セラミック希土酸化物であり、顕著な特徴は、それらの比誘電率 ()、および結果として、電気誘電率 () が、印加されたゆっくりと変化する (D C または低周波数の) 電界に応答して、変化する。材料の比誘電率 () と電気誘電率 () との関係は、以下の

20

$$= \epsilon_0$$

として与えられる。

【0012】

ここで、 ϵ_0 は、真空の電気誘電率である。目下、f - e 属性を有する数百の公知の材料がある。通常の f - e 材料において、ほぼ 3 : 1 程度のファクタだけ の範囲を得ることができる。 のこのような変化を生じさせるために必要とされる D C 電圧は、D C 制御電圧が印加される f - e 材料の寸法に依存する。キャパシタの容量がキャパシタ導体に隣接した誘電体の比誘電率に依存するために、それらの可変比誘電率の結果として、f - e 材料を用いてチューナブルキャパシタを作ることができる。通常、チューナブル f - e キャパシタは、平行板 (オーバーレイ)、インターデジタル (I D C) またはギャップキャパシタとして実現される。

30

【0013】

公知の f - e の可変キャパシタにおいて、チタン酸バリウムストロンチウム $B a_x S r_{1-x} T i O_3$ (B S T O) 等の適切な f - e 材料の層は、キャパシタの一方または両方の導体に隣接して配置される。f - e 材料に印加される電界の強度および選択された f - e 材料の固有特性に依存して、容量が変化する。通常、f - e フィルムのキュリー温度 T_c の下では、f - e 材料は、強誘電状態であり、変化する電界に対するその応答において、ヒステリシスを示す。 T_c より上では、f - e 材料は、常誘電状態であり、ヒステリシスを示さない。したがって、概して、常誘電状態に動作するように、 T_c が予想される動作温度より低い f - e 材料を選択し、強誘電状態のヒステリシスの影響を避ける。

40

【0014】

しかし、従来の f - e 可変キャパシタは、ハンドセット等の挿入 - 損失 - 感知用途での使用に対しては、あまりにも損失が大きいため証明されている。さらに、これらのデバイスは、予測不可能に、実行する場合が多く、f - e チューナブルフィルタの最適な設計、構築および使用を妨げる。

【0015】

50

デュプレクサは、 $T \times$ および $R \times$ 周波数をそれらの個別の信号パスに分離するCDMA技術にて用いられる。デュプレクサは、通常、二つのバンドパスフィルタを含む。それぞれのフィルタは、通過されるべき $T \times$ または $R \times$ 周波数信号のいずれかを選択する。フィルタは、一方の端にて接続され、共通のポートを形成する。この共通ポートは、通常、送信信号を送り、受信信号を受け取るために、アンテナまたはダイプレクサに接続される。

【0016】

厳密な挿入損失および帯域外除去要件は、例えば、無線ハンドセット等の、損失感知用途に使用するためにデュプレクサの設計に影響を与える第1の要件である。他の電気的および機械的な規格、例えばサイズおよび高さ要件等もまた満足されなければならない。

【0017】

したがって、当該分野において、低い $I \cdot L$ および高い帯域外除去に関する所望の周波数範囲を越えるチューニング範囲を提供できる改良されたチューナブル $f - e$ フィルタ、および、同一のものを設計する方法が必要となる。次いで、これらのフィルタは、チューナブルデュプレクサを作るために使用され得る。

【発明の開示】

【課題を解決するための手段】

【0018】

(要旨)

CDMA無線ハンドセットにおいて、厳密な挿入損失および帯域外除去要件が、概して、デュプレクサの使用のために、高次(3次より大きい)フィルタを要求する。帯域内挿入損失要件は、概して、任意の所与の時間にて動作のために用いられる周波数より広い周波数を越えて適用する。デュプレクサの使用のための固定チューニングされたフィルタが、同一のパスバンドを越えるチューニングによって用いられるチューナブルフィルタより広いパスバンドを有さなければならないことを意味する。チューナブルフィルタがより小さい(チューナブル)パスバンドを有し得るので、それは、より低次であり得る(場所を取り得ない)か、より少ない挿入損失を有し得るか、または両方であり得る。

【0019】

これは、可変性の追加がデュプレクサの挿入損失をあまり大きく増加させない場合にのみ、当てはまる。本発明は、低い挿入損失を維持しながら、強誘電体チューナブルキャパシタ、デュプレクサをチューナブルにするキャパシタおよび共振器回路を提供する。

【0020】

したがって、同一のパスバンドをカバーできる固定チューニングされたバンドパスフィルタより小さく、かつ、より小さい挿入損失を有する、低挿入損失のチューナブルデュプレクサが提供される。無線ハンドセットのスペース節約は、他の所望の機能および特性を提供するように用いられ得、または、それは、ハンドセットのサイズおよび重さを単に低減するように用いられ得る。さらに、挿入損失の節約は、結果的に、より長い通話時間およびバッテリー使用期間を生じさせる。

【発明を実施するための最良の形態】

【0021】

(詳細な説明)

異なる図面の同一の参照符号の使用は類似または同一の部材を表示する。

【0022】

電気信号処理システム、例えば通信システム等の使用および用途のためのチューナブルバンドパスフィルタ(BPF)を設計する場合、帯域外除去およびパスバンド挿入損失($I \cdot L$)要件の両方、およびサイズ、重さ並びに他の機械的、環境的、固定チューニングされたBPFに課された電気的要件を通常満たさなければならないか、越えなければならない。

【0023】

したがって、チューナブルBPFが、固定チューニングされたBPFの代わりに置き換えられることが商業的に実施されるためには、チューナブルBPFの性能は、電気的および

10

20

30

40

50

機械的要件のほとんど全ての点において置き換わる固定チューニングされた B P F の性能に勝っているべきである。無線ハンドセット等の用途を要求する点で、パスバンド I . L . は、ハンドセットの他のコンポーネント上にまさにより大きな負担を置くことを防ぐように最小化されなければ成らない。チューナブル B P F が、それが置き換わることになる固定チューニングされた B P F より大きな I . L . を有する場合、追加された I . L . は、全体のシステム性能上の余りにも大きな負担であることが分かり得る。追加された負担は、通常、増幅器等のアクティブデバイス上にて最大となる。増幅器は、現存する固定帯域幅フィルタの影響を超える増加したパスバンド損失の影響を克服するために、より大きな利得およびパワー出力を有さなければならない。

【 0 0 2 4 】

10

「パスバンド」を定義するものの多くの定義が用いられ得る。通常、パスバンドはポイントによって定義され、このポイントでは、バンドパスフィルタ応答が、中間帯域、または帯域中心挿入損失 (I . L ₀ .) より下の 3 . 0 d B に落ちる。しかし、任意の固定フィルタ応答は、パスバンドを定義するように用いられ得る。より高次 (より多くの共振器) バンドパスフィルタは、通常、特定の帯域外除去要件と整合することが要求される。しかし、フィルタ次数を増加させることは、I . L ₀ . を増加させる。フィルタ次数と I . L ₀ . との間の有用な基本的な関係は、以下の式によって与えられる。

【 0 0 2 5 】

【 数 1 】

20

$$I.L_0 = (4.34 * Q_i / Q_u) * \sum_{i=1}^N g_i \quad (1)$$

N はフィルタ次数であり、

Q_u は用いられる共振器の無負荷の Q であり、

Q₁ = f₀ / BW (BW は 3 d B パスバンドであり、f₀ は中間帯域周波数である)、および、

g_i は、所与のトポロジ (C h e b y s h e v v s . B u t t e r w o r t h) についてのフィルタ素子値 (f i l t e r e l e m e n t v a l u e) である。

【 0 0 2 6 】

30

概して、C h e b y s h e v 応答は、それが所与のフィルタ次数の B u t t e r w o r t h フィルタによって与えられる除去応答と比較すると急勾配の除去応答を与えるため、好適である。さらに、C h e b y s h e v B P F のリップルを増加させることは、帯域外除去をさらに増加させる。式 (1) からわかるように、所与のフィルタ次数 N について、より大きなパスバンドは、結果として、BW が増加するにつれて Q₁ が減少するようなより低い I . L ₀ . を生じさせる。このより低い I . L ₀ . は、減らされた選択性を犠牲にする。選択性を再度獲得するためには、フィルタ次数 N は、I . L ₀ . を犠牲にして増加されなければならない。バンドパスフィルタ設計の当業者は、式 (1) が表わすのは、最良のものが所与のシステム要件およびフィルタ次数に役立つということを認める。高次フィルタ (所与の無負荷の Q のより多い共振器) を用いることは、I . L ₀ . を素早く増加させる。なぜなら、g_i 値は、合計すべきより多くの値 (増加した N) があるとともに、次第に、大きさ (m a g n i t u d e) が大きくなるからである。式 (1) は、特に帯域端が近づけられると I . L ₀ . をさらに増加させる実施損失を無視することに留意する。

40

【 0 0 2 7 】

一次または二次バンドパスフィルタを用いることは I . L ₀ . を低減させることが式 (1) から理解され得る。これらのより低次にて、g_i 係数の数 (N) および g_i の大きさの両方が減少する。これらの低次フィルタでは、最小の可能な I . L ₀ . を与えるように最小の損失 (最高 Q_u) を有する共振器から構築されるべきである。結果として生じる一次または二次のバンドパスフィルタは、常に、比較可能な高次の固定チューニングされたバンドパスフィルタ設計より、所与の共振器のサイズおよびタイプ (すなわち所与の Q_u)

50

の低い $I \cdot L_0$ を有する。可変性により、低次の狭帯域 BPF がより広い帯域の、固定チューニングされた BPF と置き換わることが可能になる。チューナブル狭帯域低次 BPF は、関心のある帯域全体をカバーでき、狭帯域幅の有する限界を克服する。これは、所望のチャンネル（情報）帯域幅が全体のシステム帯域幅より狭いことを仮定する。

【0028】

固定チューニングされた BPF が、単一の信号の送信および受信のために必要とされるよりも大きいシステム帯域幅をカバーする場合、チューナブル BPF は、固定チューニングされた BPF と置き換わる最高の機械を有する。例えば、米国 CDMA PCS 帯域内の動作のためのハンドセット内の固定チューニングされた BPF はまた、このような BW をカバーする。これはまた、米国 cellular CDMA および多くの他の標準に当てはまることが理解される。本明細書中にて教示された技術、方法およびデバイスは、米国 CDMA PCS に加えて、多くの標準に適用可能である。米国 CDMA PCS が実例としてのみ議論される。

10

【0029】

米国 PCS 帯域において、60 MHz は、 T_x (1850 ~ 1910 MHz) に割り当てられ、60 MHz は、 R_x (1930 ~ 1990 MHz) に割り当てられる。CDMA 標準は、完全デュプレックスシステムであり、ハンドセットが同時に送受信することを意味する。これを成し遂げるために、デュプレックスフィルタは、帯域を分離し、干渉を防ぐために必要とされる。PCS 帯域が 60 MHz 幅である一方、個別の CDMA チャンネルは単に 1.25 MHz 幅である。しかし、現在のシステムアーキテクチャは、CDMA PCS バンドパスフィルタおよびマルチプレクサ（デュプレクサを含む）に、システムが、60 MHz 帯域の任意の領域において、任意の 1.25 MHz チャンネルの動作を可能にし、かつ適応しなければならない場合は、BW 60 MHz を有するようにする。

20

【0030】

チューナブル PCS 帯域フィルタは、より小さい物理領域を占めるより単純なトポロジのより低次の BPF を提供しながら、最悪の場合の除去規格を満たすことにより、この状況を変え得る。このようなより低次のフィルタは、必ず、式 (1) により、より低い $I \cdot L_0$ を提供する。

【0031】

高次の固定チューニングされた BPF をより低次のチューナブル BPF に効率良く取り替えるために、三つのファクタが考慮される。第 1 に、低次の BPF の帯域幅（すなわち Q_1 ）および選択されたトポロジは、最悪の場合の除去規格を満たされるようなものでなければならない。 $Q_1 = f_0 / BW$ なので、3 dB 帯域幅（BW）が減少すると、 $I \cdot L$ が増加する。したがって、BW が f_0 に対してあまりにも小さい場合、結果として生じる BPF は、許容不可能なほど高い $I \cdot L$ を有し、BW と $I \cdot L$ との間にトレードオフを必要とする。実際の設計について、低次のチューナブル BPF は、最小で可能な $I \cdot L$ を、最悪の場合に必要なとされる除去を満たすことと一貫させるべきである。いくつかのトポロジは、それらが本来、低い側（送信帯域下）ゼロまたは高い側（送信帯域上）ゼロを提供する点において好適である。図 10 に示されるようなトポロジは、BPF Q_1 がより小さい（帯域幅がより大きいので）か、または、リップル（対応する Chebyshev BPF の g_1 の観点から明示される）がより低いか、または両方であるために、より低いパスバンド $I \cdot L$ を提供できる。送信ゼロは、ある周波数範囲を超える余分に必要とされる除去を提供する。

30

40

【0032】

第 2 に、低次のチューナブルフィルタは、固定チューニングされたフィルタと同様に、全体の BW をカバーするために、チューナブルでなければならない。最後に、低次のチューナブルフィルタ内に用いられるチューナブルキャパシタは、結果として生じるフィルタが規格を満足するか、または越える $I \cdot L$ を有するように、十分に低い損失を有する。チューナブル一次または二次バンドパスフィルタは、より高次の ($N > 2$) 固定チューニングされたバンドパスフィルタ設計と比較して最小の追加損失を有するが、チューナブルコ

50

ンポーネント（可変 $f - e$ キャパシタ）は速いチューニングメカニズムを有し、利用可能なチューニング電圧を用いて、全体のバンドパス範囲をカバーするようにチューナブルでなければならない。

【 0 0 3 3 】

キャパシタの全損失、 L_t は、チューナブルであろうとなかろうと、それが蓄えられたエネルギーに対する消費されたエネルギーの割合によって与えられる。エネルギーは、電界にて蓄えられ、抵抗にて消費される、すなわち、 $L_t = (\text{消費されたエネルギー}) / (\text{蓄えられたエネルギー})$ である。この損失の逆数が Q 値、 Q である。キャパシタに関して、 L_t は、量（ $\ast R_s \ast C$ ）によって与えられ得、 ω は角振動数であり、 R_s はキャパシタの合計直列抵抗であり、 C は容量である。

10

【 0 0 3 4 】

共振器回路の $f - e$ キャパシタによって与えられる全損失を決定することの重要性は、以下の式から理解され得る。 $L_c = 1 / Q_c$ および $1 / Q_T = 1 / Q_c + 1 / Q_u$ であり、 L_c = キャパシタの損失；

Q_T = $f - e$ キャパシタおよび共振器または組み合わされたインダクタの合計 Q ；

Q_c = キャパシタの Q ；および

Q_u = 無負荷の共振器の Q または並列共振器回路を作成するために用いられるインダクタの Q 。

【 0 0 3 5 】

Q_c が増加すると、それは、次第に、 Q_T への影響が減少する。 Q_c が無限である場合、それは Q_T に影響を与えない。これは、実用するために、 Q_c がほぼ $10 \ast Q_u$ となる場合、当てはまる。逆もまた真である。 Q_u は Q_c に対して次第に高くなると、 Q_u は、 Q_T への影響を次第に減少させる。いずれの場合においても、最高に実用的な Q_c が望まれる。

20

【 0 0 3 6 】

PCS 帯域の使用に有用な例では、 1.0 pF に対して、 2.0 GHz にて $Q_c = 250$ を有するチューナブルキャパシタは、 R_s が $.32$ （オーム）であることが必要である。損失を最小にする（低い R_s を得る）ためには、可能であれば、現在の全ての損失メカニズムを計上し、かつ、これらの損失メカニズムの排除することを必要とする。

【 0 0 3 7 】

$f - e$ デバイスについて、全損失は、以下のように、それぞれの電源寄与を合計することにより、左右される。

30

$L_t = L_{g e o m} + L_{a t t a c h} + L_{m e t a l} + L_{s u b} + L_{r a d} + L_{m e a s} + L_{f - e}$ ；

ここで $L_{g e o m}$ は、キャパシタのトポロジから導出され、

$L_{a t t a c h}$ はデバイス取り付けによる損失であり、

$L_{m e t a l}$ は、全金属損失であり、

$L_{s u b}$ は、基本的な基板損失であり（存在する場合）、

$L_{r a d}$ は、望まれる放射損失および望まれない放射損失の両方であり、

$L_{m e a s}$ は、測定誤差から生じる全損失であり、

40

$L_{f - e}$ は、 $f - e$ 損失タンジェントである。

【 0 0 3 8 】

この損失割り当ては、第 1 に、所望の動作周波数で、 $f - e$ キャパシタが用いられる態様で $L_{f - e}$ （または $f - e \tan$ ）の正確な値を得られるように用いられ得る。 $L_{f - e}$ を正確に得るために、ちょうど説明された他の損失寄与源の全てを排除するか、または抑制しなければならない。例えば、 $L_{g e o m}$ は、トポロジに応じて変動し、オーバーレイキャパシタに対しては最良であり、ギャップキャパシタに対してはより悪く、 IDC キャパシタに対してはかなり悪い。この損失は低減され得、制御され得るが、それはデバイスに固有である。結果として、所与の $f - e$ キャパシタのトポロジの選択は、 $f - e$ キャパシタから達成できる最良の可能な Q_c に影響を与える。電磁場（ EM ）ソフトウェア

50

アは、所望のジオメトリのベースライン損失を確立でき、損失なしの $f - e$ 膜を仮定する。このベースライン損失は、所与のジオメトリの最良の（最小の）損失を表示する。

【0039】

概して、ギャップキャパシタは、製造するのが最も容易である。IDCは、次に容易であり、オーバーレイキャパシタは、これら三つの中で最も困難である。IDCと比較すると、ギャップキャパシタは、単位断面毎に、より良いQを有するが、より低い容量を有する（図1aのW）。IDCの容量は、単位断面毎に、多数のフィンガー（finger）の使用によってより大きくなる。しかし、多くの通信フィルタ用途のために、大きな容量（ $C = 4.0 \text{ pF}$ ）が必要とされない。したがって、ギャップキャパシタは、しばしば、十分な容量を提供できる。たいていの $f - e$ 膜の 本来高い値が、単位断面、W毎に、従来のギャップキャパシタと比較すると、比較的の高い容量を提供するのに役立つ。 10

【0040】

L a t t a c h は、例えば半田、銀塗料、またはワイヤボンディング等の個別のデバイス取り付け技術から生じる。これらの取り付け損失は、大きくなり得、予測不可能で在り得る。最小の損失は、共振器または他のRF回路への $f - e$ キャパシタの直接の製造によって達成され、したがってこの損失コンポーネントを排除しない場合、最小化する。

【0041】

独立型の $f - e$ キャパシタの本来の損失は、ほとんど影響しない。ずっと大きな影響であることが、 $f - e$ キャパシタの回路への取り付けから生じる任意に追加された損失である。 $f - e$ キャパシタが損失無しであるとしても、大きな損失の接続が用いられる場合、全体の影響は、損失のある $f - e$ デバイスの影響である。例えば、 2.0 GHz で $Q = 250$ が 1.0 pF の容量に望まれる場合、合計直列抵抗 R_s は、 0.32 オーム でなければならない。したがって、任意のさらなる損失がこのキャパシタのQをさらに低減する。この追加的な損失が実際の容量外であることは見当違いである。マウンティングによるもの等の、不可避な損失メカニズムでさえ、例えば、システム上のその影響の見地からキャパシタの有効なQを低下させる。 20

【0042】

最小の追加損失について、 $f - e$ キャパシタと共振器との間の接続は、最小の追加された抵抗を提供する。したがって、電流および $f - e$ キャパシタに関連する電荷は最小の追加損失となる。半田付け、ワイヤボンディングまたは銀塗料またはペースト（これらに限定されるわけではない）等の従来のボンディングまたはマウンティング技術は、このような低い損失、制御可能なボンドを提供しない。 30

【0043】

このようなボンディング方法の使用から生じる追加された予測不可能な損失は、 $f - e$ キャパシタが、共振器チューニング目的または $f - e$ 膜の特性化のために用いられるかどうかに関わらず、実現されるQを劣化させる。したがって、最良の性能（最小の損失）のために、 $f - e$ キャパシタ構造は、チューニングが予定される共振器上または共振器と共に直接製造されるべきであるか、または、他の不可欠なRF回路上に直接製造されるべきである。直接の製造によってのみ、 $f - e$ チューニング素子から共振器への電磁（EM）源（電流）に対する最小の損失遷移が存在し得る。共振器上への、または共振器と一緒に 40

【0044】

L m e t a l に対するファクタは、金属の表面粗さ（SR）、皮膜深さに比較される金属厚、 s 、および導電率である。SRは、LおよびS帯域（ $1 \sim 4 \text{ GHz}$ ）における動作周波数に対して約10マイクロインチ二乗平均平方根（rms）未満である場合に、ファクタとして有効に除去され得る。金属厚は、厚さが $1.5 s$ 以上である場合にファクタとして低減され得るか、または厚さ $5 s$ である場合に有効に除去される。電極コンタクトについて、金属厚（ t_m ）は約 $1.5 s$ であり得る。電磁共振器について、進行波または定常波がサポートされなければならない場合、すなわち、注目する金属が波長の検 50

出可能な割合（約 10 % 以上）である場合に、金属厚は約 5 μm 以上により近づくべきである。

【0045】

導電率は Au、Cu、または Ag について最も良い。したがって、 L_{metal} はファクタとして低減かつ制御され得るが除去されない。しかし、その効果は、当業者に周知の式によってか、または一般に使用される回路シミュレータ（Eagleware または Touchstone など）において利用可能なライン計算器ツールによって計算され得る。さらに、正確な製造制御は、 L_{metal} の幾何的ばらつきを制限し得る。

【0046】

L_{sub} によって表される損失寄与は、対象の動作周波数において 0.001 未満、好ましくは 0.0005 未満の損失タンジェントを有する低損失基板を選択することによって最小限にされ得る。適切な材料は、> 99 % 純度のアルミナを含み、これは損失 / コストの有益さについて現在最も良い選択である。サファイアまたは MgO は、より損失タンジェントが低いという点でアルミナよりも良いが、より高価である。これらの材料はすべて、バッファ層を用いなくても f - e 薄膜を受容し、かつさらなる研磨をほとんどあるいは全く行わなくても受容可能な表面粗さを有する。半導体基板は、導電率が比較的高いので良い選択ではない。損失タンジェント、表面粗さおよび価格に加えて、適切な基板は脆性であるべきでなく、より広い面積のウェハとして製造され得、かつ高価な前処理を用いずに容易にメタライズされ得る。

【0047】

L_{sub} を複合基板（f - e 膜 + 基板）の総損失から切り離すことは、電磁界または回路シミュレーションソフトウェアによって達成され得る。例えば、ソネット、モメンタム、または IE3D が使用され得る。このように、 L_{sub} は著しく低減され、かつ正確に計算され得る。

【0048】

L_{rad} は、適切な遮蔽および設計によって除去され得、かつしたがって、通常ファクタではない。なお、広範囲のフィルタ、特にプレーナフィルタ（コームラインまたはヘアピンなど）、は放射結合に依存して所望の性能を達成する。これらの場合、不要な浮遊結合は、除去されないかもしれないが、低減されることを確実にすべきである。

【0049】

L_{meas} は著しく回路損失エラーを付加し得る。なぜなら、小さな付加損失がテスト中のデバイス（DUT: device-under-test）またはシステムの測定された Q を著しく低減し、したがって DUT の固有の Q を不明瞭にする。材料における比誘電率および損失タンジェントを測定するための従来の方法は、当業者に周知のキャピティ摂動法である。しかし、L 帯域において、キャピティの大きさは非常に大きい。f - e 膜などの膜厚 1.5 μm を有する薄膜（バルクとは対照的に）を特性化すると、測定誤差がひどくなり問題が非常に難しくなる。さらに、f - e キャパシタ（またはフィルタ）を、それがどのように使用されるかにほとんど同様のやり方で特性化すべきである。f - e 化合物または膜を特性化する好適な方法はマイクロストリップ共振器法によるものである。

【0050】

f - e 膜特性を決定し、かつ f - e キャパシタを特性化するためには、マイクロストリップ法は、例えば f - e 膜特性化のためのストリップラインまたは他のポリュメトリック法よりも、以下の理由で好まれる。

【0051】

1) マイクロストリップ回路は上部カバーを有さないプレーナシステムであり、したがって上部カバーとしての堅い基板を接合する必要がない。したがって、例えば、ストリップラインにおいて必要とされるような接地面（上から下）の連続性も必要でない。

【0052】

2) 好ましくはギャップキャパシタ、または IDC、は容易に製造および測定され得る。

【0053】

10

20

30

40

50

3) マイクロストリップ共振器の特性化に関して大量の知識が存在する。

【0054】

4) 例えば、誘電キャビティに必要とされるような複雑な固定または製造またはその両方が必要でない。

【0055】

高Q回路を共振器法を使用して測定すべきである。なぜなら、広帯域測定はRF/マイクロ波周波数におけるオーム以下の抵抗性損失を任意の正確さで正確に分解し得ないからである。同じ理由のために、LRCメータは良い選択ではない。

【0056】

無線周波数における測定は、f-eキャパシタに対して、正しくRsを得、そしてその結果Qを得るために必要とされる。なぜなら、低い周波数測定（特に、約100MHz以下の周波数）は、注目する容量をシャントする大きな並列抵抗Rpによって支配されるからである。Rpの支配は、注目する容量の比較的小さな値（4.0～5.0pF）と共に、低周波数における信頼性のあるQ（および従ってRs）測定の妨げとなる。

【0057】

損失を測定するために使用される場合、ウェハプローブステーションは注意深く使用されなければならない。なぜなら、RF/マイクロ波周波数における抵抗性および誘導性損失を検量するのは困難だからである。接地接続を伴うプローブ先端はまた、DUT上の配置およびそこに適用される圧力に影響されやすい。その結果、個々のデバイス損失測定を必要としない方法で所望のパラメータの直接測定を可能にする共振器テスト回路を使用することがより良い。

【0058】

したがって、共振器回路の測定について、ネットワークアナライザは好適な選択である。測定損失を最小限にし、かつ最も正確な測定を達成するために、DUTに対する損失を検量し、ネットワークアナライザの全2ポート検量を使用すべきである。最後に、測定データの適切な分析が、テスト中のキャパシタのQまたは損失を正確に抽出するために必要である。適切な分析の概要は、「Data Reduction Method for Q Measurements of Strip-Line Resonators」、IEEE Transactions in MTT、S. ToncichおよびR. E. Collin、第40巻、No. 9、1992年9月、1833～1836頁に記載され、その内容は本明細書中にて参考として援用される。

【0059】

上記検討の結果を使用して上記損失の各々を最小限にするか、除去するか、または制限すると、総損失は以下のように表され得る。

【0060】

$$L_t = L_{geom} + L_{metal} + L_{f-e} + L_{misc}$$
 上記のように、 L_{geom} および L_{metal} の両方は、分析的に定量および取り除かれる。 L_{geom} は、損失のないf-e材料を仮定する回路の正確な電磁的なシミュレーションから決定され得る。 L_{metal} は、導電率、SR（適用可能な場合）、および皮膜深さを仮定する金属損失についての式を使用して決定され得る。最後の項である L_{misc} は、他の損失メカニズムの不完全な除去、または有限な境界からまたは L_{metal} および L_{geom} の不完全な除去、あるいはその両方の組み合わせを表す。したがって、 L_{misc} は低減できないエラー項を表す。f-e膜/コンポーネント性質を正確に測定するためには、 L_{misc} は前記したように最小化および制限されるべきである。

【0061】

最後に、アルミニウムへの L_{f-e} の影響を低減するために、f-e膜がチューニングのために必要とされる領域にのみ配置され、他のどこにも配置されないように、f-e膜の選択的堆積が用いられなければならない。

【0062】

すべての損失メカニズムを説明し、かつ、これらの損失を消去するか、または限度内にと

どめるプロセスは、 $f - e$ 損失を決定するだけでなく、低損失チューニング可能フィルタの正しい設計ガイドラインもまた確立する。 L_{f-e} を知ることは、 $f - e$ 膜を用いて任意のタイプの最適設計を行うために必要な $f - e$ 膜のベースラインを設計者に与える。これを知ることは、例えば、損失正接をチューニング可能性と有効にトレードオフすべき場合に必要である。簡単に言うと、正確な製作および測定技術は、均一の $f - e$ 膜損失特性および用途をもたらす。

【0063】

損失を最小化する上述の技術が所与のものであるとして、 $f - e$ キャパシタの3つのタイプの好適な実施形態が、次に述べられ得る。これらの設計は、 L 帯域 ($1 \sim 2 \text{ GHz}$) において使用するためのものであるが、本発明の教示は、他の周波数帯域の $f - e$ キャパシタを設計するために用いられ得ることを理解されたい。 10

【0064】

無線ハンドセットのセルラー帯域 ($800 \sim 1000 \text{ MHz}$) および L 帯域 ($1 \sim 2 \text{ GHz}$) において使用するための好適な $f - e$ チューニング可能ギャップキャパシタ10が1aおよび1bに示される。ギャップキャパシタ10は、好適には、 5.0 マイクロインチ RMS よりも小さい SR を有する、 99% 以上の純度の、 $0.5 \sim 1.0 \text{ mm}$ 厚さのアルミナ、 MgO またはサファイア基板12上に形成される。あるいは、ギャップキャパシタは、任意の数の共振器構造の前面または背面または側壁に直接パターンニングされ得る。実施例は、同軸、モノブロックまたはストリップライン共振器である。このようなキャパシタは、共振器へのその電氣的接続点に可能な限り近くなるように製作されるべきである。 20

【0065】

基板12は、他の要件に依存して金属グラウンド平面14を有し得る。しかしながら、好適な実施形態は、グラウンド平面を用いずに浮遊容量を最小化することである。好適には、 $BSTO$ 、あるいは他の適切な、または最大容量およびチューニング範囲を得るための好適な $f - e$ 材料で形成された、厚さが約 $0.1 \sim 2.0$ ミクロンの、 $f - e$ 層16が基板12上に堆積される。より好適には、層16は、 $0.5 \sim 1.0$ ミクロンの厚さである。 Ba/Sr フラクションの他の成分とのドーピング、合金、混合、および/またはアニールは、所望のチューニング特性および損失 (\tan)、従って、 Q も決定する。

【0066】

一般に、チューニング特性は、最小チューニング電圧を有する最低限必要とされるチューニング範囲を満たすことが好ましい。好適には、他のエレメントがドーピングされたか、または前処理または後処理アニーリングを行ったか否かに関わらず、室温での作業の場合の $Ba_x Sr_{1-x} TiO_3$ の組成において $x = 0.5$ である。 $BSTO$ を除く他の $f - e$ 材料がウェルとして用いられ得ることを理解されたい。 $f - e$ 層16上に形成された金属層18は、好適には、 $3.0 \sim 5.0$ ミクロンの幅のギャップ20を規定する。好適には、金属層18は、 $0.5 \sim 6.0$ ミクロンの厚さである。より好適には、金属層18は、 $1.5 \sim 2.5$ ミクロンの厚さである。ギャップ20は、要件および処理用機器に依存してこの範囲よりも幅広いが、または狭くなり得ることが理解されたい。 PCS 帯域における最小の追加的損失について、生じた容量は、 0 ボルト DC において約 $0.6 \text{ pF} \sim 1.5 \text{ pF}$ であるが、セルラー $CDMA$ 帯域については、約 $1.0 \text{ pF} \sim 3.0 \text{ pF}$ であり 40
得る。キャパシタの幅 W_{17} は、さらに、用いられる特定の $f - e$ 膜および所望のギャップ20に依存して $f - e$ 容量を決定する。この幅は、通常、 $0.25 \text{ mm} \sim 2.0 \text{ mm}$ であり得る。容量は、通常、 $0.6 \sim 3.0 \text{ pF}$ である。生じたキャパシタは、既存の最悪の場合の $CDMA$ PCS 帯域 BPF 損失仕様を満たすために、 2.0 GHz において、少なくとも 160 の Q を提供すべきである。

【0067】

$f - e$ 膜からの追加的損失を最小化するために、選択的堆積が用いられなければならない。すなわち、 $f - e$ 膜は、上述のように、チューニングのために必要とされる場所のみ堆積され、他のどこにも堆積されない。図1aに示されるように、例えば、図1aのギャップキャパシタ20において、ギャップ20の周囲の狭い領域 D_{f-e} において所望の f 50

- e 膜 16 が堆積され得る。D_{f-e} は、製作時に、ギャップ 20 が f - e 膜にわたって繰り返しパターニングされ得る（マスク位置合わせの許容誤差を見越して）ことを確実にし、かつ、チューニングプロセスのためにギャップ 20 の下の必要とされる領域を覆うために十分な大きさである。L 帯域 P C S フィルタについては、D_{f-e} = 0.2 ~ 0.5 mm が適切であり、0.2 mm が好適である。動作周波数が大きくなると、D_{f-e} は小さくなり得る。動作周波数が小さくなると、D_{f-e} は大きくなり得る。

【0068】

f - e 膜の特性、およびその製作は、キャパシタ損失全体に重要な影響を及ぼす。f - e 膜損失を軽減および最小化するための複数の技術が存在する。f - e 膜の 1 つの特徴は、f - e 膜の損失およびチューニング可能性が、通常、逆の関係を有することである。すなわち、これらは、通常、互いにトレードオフされなければならない。大抵の場合、f - e チューニング範囲が大きいほど、f - e 損失が大きい。

【0069】

従って、f - e 材料が約 3 ~ 1 の チューニング範囲を達成し得る場合であっても、所与のフィルタアプリケーションには、少しのチューニングしか許容され得ない。この場合、少しのチューニングが選択され、損失が少ないという利益がある。例えば、米国の P C S C D M A 帯域において、トランジットバンドは、1850 MHz ~ 1910 MHz、または約 4 % である。従って、f - e 材料は、3 ~ 1 よりもかなり小さいチューニング可能性を有し得る。

【0070】

例えば、0 V D C バイアスでの 0.6 p F f - e ギャップキャパシタは、P C S 伝送帯域にわたってチューニングするために、33 % のチューニング（0.6 p F から 0.4 p F に下げる）を必要とする。実際のチューニング範囲は、B P F トポロジ、およびこの B P F がチューニングされなければならない帯域に依存する。この実施例において 33 % のチューニングを提供することが必要とされるチューニング電圧は、f - e 厚さ、および f - e 膜特性を含む f - e キャパシタジオメトリーに依存する。

【0071】

周波数チューニング可能性への チューニング可能性の効果は、整合回路のトポロジによって決定される。この効果は、f - e 材料を選択する際にも考慮されなければならない。しかしながら、f - e 損失の f - e の チューニング可能性へのトレードオフの正確な特性決定がなされない場合、設計者が最適な f - e 材料の選択を開始することさえできない。このトレードオフの正確な特性決定は、設計者が最適な f - e 材料を選択することを可能にする（最低損失を提供する一方で、チューニング要件を満たす）。

【0072】

ギャップキャパシタの L_{g-e.o.m} に関して、損失に主に寄与するのは、ギャップによって形成される 4 つの隅である。これらの損失は、これらの隅を丸くすることによって低減され得る。

【0073】

ギャップおよびインターデジタルキャパシタと比較して、オーバーレイキャパシタは、最低 L_{g-e.o.m} を有する。オーバーレイキャパシタは、平行板ジオメトリの実施例であり、ここで、プレート寸法（長さおよび幅）は、プレート間隔よりもはるかに大きい。このようなジオメトリが所与のものであるとして、プレート間の電界のほとんどは、エッジに沿うフリンジ部分を除いて均一である。このようなフリンジ効果は、当該分野において周知のように保護帯域の使用によって著しく低減され得る。従って、平行板キャパシタからのジオメトリ損失は、かなり低い。さらに、平行板ジオメトリは、小さい制御電圧振動から、高チューニングとともに高容量を提供し得る。

【0074】

好適なオーバーレイキャパシタ 30 が、図 2 a、2 b、2 c および 3 に示されており、このオーバーレイキャパシタ 30 は、L_{g-e.o.m} への寄与を最小にする。キャパシタ 30 は、25 mil のアルミナ基板 31 上に直接配置される。第一の金属層 34 は、基板 31 に

結合する。金属層 34 の形状がまた、図 2 b に図示される。強誘電性層 36 が金属層 34 の上に存在する。オーバーレイキャパシタ 30 を形成するために、強誘電性層 36 上に形成された金属パッド 40 が第一の金属層 34 の部分にオーバーラップする。図 3 は、オーバーラップしている部分の拡大図を示す。金属パッド 40 および金属層 34 の両方は、適切な容量のオーバーレイキャパシタ 30 を形成するテーパー領域を有する。さらなる金属パッド 41 は、金属層 34 にオーバーラップして、DC 遮断キャパシタ 42 を形成する。金属パッド 41 は、テーパーにされて、DC 遮断キャパシタ 42 のために適切な容量を形成する。

【0075】

最も可能性が高い、用いられる $f - e$ フィルムの高い比誘電率 (k) のために、オーバーレイキャパシタ 30 は、領域において極めて小さくあり、それでも、 1.5 pF の容量 (C_{f-e}) を提供し得る。結合バイアスパッド 44 は、高値 ($500 \sim 1000 \text{ k}$) チップ抵抗の付着のために提供される。 $f - e$ フィルムは、オーバーレイキャパシタ 30 の下だけではなく、遮断キャパシタ 42 にも堆積されることに留意のこと。しかしながら、DC 遮断キャパシタ 42 の容量 (C_{D-C}) についての影響は、 $C_{D-C} = 180 \text{ pF}$ および $C_{f-e} = 1.5 \text{ pF}$ であれば、最大の V_{D-C} バイアス (好ましくは、 10 V_{DC}) の下であっても、無関係である。これは、DC 遮断キャパシタが、容量が $f - e$ チューニングによって低減される場合であっても十分に高い容量を有し、依然として C_{f-e} 上に最小の効果を有するからである。

【0076】

$0.7 \sim 1.5 \text{ pF}$ 、 $f - e$ は約 1000 であるような実施形態において、オーバーラップされたキャパシタ 30 は、約 $7.0 \mu\text{m} \times 7.0 \mu\text{m}$ であり、 $f - e$ フィルム厚は、約 $1.0 \mu\text{m}$ である。金属層 34 は、Pt であり得、 $0.5 \mu\text{m}$ の厚さを有し得る。金属パッド 40 および 41 は、Ag であり、約 $1.5 \sim 2.5 \mu\text{m}$ の厚さを有し得る。

【0077】

オーバーレイキャパシタの L_{geom} は、ギャップキャパシタのもの未満であるが、 rf 領域の全てが $f - e$ フィルムに集中されているので、オーバーレイキャパシタの L_{f-e} は、より高くあり得る。ギャップキャパシタでは、 rf 領域は、部分的に空気中にあり、部分的に $f - e$ 領域内にあり、部分的に基板内にある。同じ理由で、オーバーレイキャパシタは、ギャップキャパシタよりも所与の印加電圧に対してより大きい容量チューナブル可能性を有する。

【0078】

所与の断面領域に対して、IDC は、ギャップキャパシタより高い容量を提供し得る。しかしながら、ギャップ間隔を含む L_{geom} への主要な寄与に伴い、より損失性が高い。同様に、損失は、フィンガー (finger) 幅が減少するにつれて増加する。フィンガー長も、フィンガー長が増加するときの損失増加に伴う損失に影響する。特に、微小小片 (microstrip) (最も一般的) では、半端なモード損失としての IDC の実現は、このような構造で優勢である。さらに、さらなる鋭いコーナーから導入された損失に起因して、フィンガーの数が増加するにつれて損失は増加する。フィンガーの数を増加させることは、典型的には、IDC の容量を増加させるために用いられることに留意のこと。 $f - e$ 領域における多くの研究は、狭いフィンガー幅およびギャップ (それぞれについて、 $5.0 \mu\text{m}$) を有する IDC (複数) を用いて、 $f - e$ フィルムを特徴付けた。これは、このような IDC 構造は高い L_{geom} 、それに伴う、それ自体で低い Q を与えるので、問題がある。典型的には、任意の L_{f-e} がなくても、約 1.0 pF に対して 2.0 GHz で $Q = 200$ である。これは、 L_{f-e} を測定することを極めて困難にする。ブロードバンド測定技術の広げられたの使用は、上記のように、任意の L_{f-e} 測定をさらに混乱させる。

【0079】

L_{geom} への寄与を最小にする、好適な IDC キャパシタ 60 が図 4 に図示される。こ

10

20

30

40

50

れは、約 0.2 ~ 1.5 mm 厚の、99% アルミナ、MgO、サファイアまたは他の適切な基板 62 上に形成される。f - e 層 64 は、基板 62 上に形成される。入力ポート 66 および出力ポート 68 は、IDC キャパシタ 60 に結合する。1.5 ~ 3.0 ミクロン厚さを有し、f - e 層 64 上に堆積される金属層 70 は、約 5.0 ミクロンのギャップ間隔 72、約 150 ミクロンまたは可能な限りこれより大きいフィンガー幅 70 を形成する。

【0080】

チューナブルバンドパスフィルタを構築するための一般的な方法論がここで記載され得る。第一工程として、設計者は、要求される帯域外拒絶を達成するために、チューナブルフィルタの 3 dB のバンド幅をフィルタ次数とトレードオフしなければならない。周知のように、フィルタ次数が増加されるにつれて、そのロールオフ (roll off) 速度が増加され、要求される拒絶仕様を達成することがより容易になる。ロールオフは、3 dB 帯域幅 (BW) を規定する 3 dB ポイントのいずれかを開始するときモデル化される。このため、BW は減少するので、それは、さらに、要求される拒絶仕様を達成することがより容易になる。

10

【0081】

最小の損失に対して、最も低いオーダーが所望される。典型的には、これは、2 次 BPF になる。低次 BPF は、より少ない調整可能な共振器を用いて製造および調整することがより簡単になるというさらなる利点を有する。

【0082】

Chebyshev プロトタイプ BPF が Butterworth を超えて好適であるのは、これは、設計者に、帯域外拒絶と共にパスバンドリップルをトレードオフするためにより柔軟性を与えるからである。設計者は、トランスミッションゼロが対応するパスバンドエッジでのフィルタの複雑さ、費用、および損失を増加させるときに余分なトランスミッションゼロを付加することなく、バンド幅調節によって最も悪い場合の拒絶仕様を満たすために努力するべきである。しかしながら、人は、この場合に高いまたは低いサイドトランスミッションゼロを自然に発生するトポロジを開発し得る。

20

【0083】

しかしながら、BW を過度に狭めることは、上記のように、挿入損失を増加させる。このため、全部の特定された条件の中から要求される拒絶仕様と一致する最も狭い BW が選択されるべきである。選択された BW が受け入れられない挿入損失を提供する場合、BW は、増加されるべきであり、おそらくまた、フィルタ次数の増加または増加されたパスバンドリップル (受け入れ可能な場合) を要求する。さらなる高いまたは低いサイドトランスミッションゼロが、所望であれば加えられ得る。

30

【0084】

チューナブル BPF は、制御回路を必要とする。これは、付加的な支出であり、固定調整された BPF (複数) を要求しない。このため、所望の調整可能なフィルタ設計は、低減された挿入損失、より小さいサイズ、またはこの支出をオフセットするために固定調整された BPF の利益を超える他の利益を提供するべきである。低減された挿入損失およびより小さいサイズを達成するために、たかだか 1 または 2 のステージ調整可能なフィルタを使用することが好ましい。しかしながら、本発明の原理は、任意のオーダーの調整可能な f - e フィルタ設計するために利点があるように使用されることが理解される。

40

【0085】

フィルタ次数に対する選択および拒絶要求を満足する BW が与えられて、共振器に対する最も可能性が高い Q_u が、要求された I.L.、与えられたサイズおよび高さ制限を一致させるまたは超えるために用いられるべきである。 Q_u を規定するために、トポロジが図 5 に示される基本ステージ 100 に対して選択されるべきである。各ステージ 100 は、f - e キャパシタ 104 に結合された共振器 102 によって形成される。f - e キャパシタ 104 は、本明細書に記載された形態の一つを想定し得る。共振器 102 は、接地された 4 分の 1 波長共振器として示されるが、開回路半波長共振器も使用され得る。さらに、共振器は、他の適切な電氣的な長さであり得る。

50

【 0 0 8 6 】

基礎ステージ 1 0 0 は、チューナブル E M 共振器であると考えられ得る。f - e キャパシタ 1 0 4 は、それらの接続の性質によって決定されるように、共振器 1 0 2 と直列に、または、シャントに (i n s h u n t) 接続され得る。図 6 に示されるように、f - e キャパシタ 1 0 4 は、共振器 1 0 2 とシャントに接続され、これにより、f - e キャパシタ 1 0 4 の Q_f は、固定チューニングされた E M 共振器 1 0 2 の Q に影響する。ボルメトリック共振器 (例えば、同軸、ストリップラインおよびモノブロック) が好ましい。なぜなら、これらは、平面状 (すなわち、マイクロストリップ、代替物) と比べて最小の値段で、最大 Q_u および最小のエリアおよび高さを提供するからである。

【 0 0 8 7 】

チューナブルキャパシタがボルメトリック共振器と直列に、または、シャントに配置されるかどうかは、接続の形態によって決定されることが多い (1 つの配置のみが可能であることもある)。チューナブルキャパシタが直列にまたはシャントに配置されるかどうかを決定する際の別のキーとなる特徴は、追加損失が最小であることと、より割合は低い、チューニング範囲である。シャント接続は、典型的に、直列接続よりも物理的にコンパクトなチューナブルフィルタを製造する。通常、同様に達成することがより容易である。(モノブロック、同軸またはストリップライン等の) 電磁接続共振器が (小さなアパーチャを通して接続されるのではなく) それら全体の範囲に沿って接続される場合に、直列接続は、より良いチューニングを提供し得る。製作の面からも、直列接続は、これらの場合により自然な選択である。

【 0 0 8 8 】

上記のように、取り付け損失は、f - e キャパシタ 1 0 4 が共振器 1 0 2 または他の R F 回路によって統合されない場合に重要であり得る。一度、f - e キャパシタ 1 0 4 に対するトポロジが選択されると、その Q_c は、上記のように導かれ得る。基礎ステージ 1 0 0 全体に対する Q_T は、次いで、 $1 / Q_T = 1 / Q_c + 1 / Q_u$ によって決定される。ここで、 Q_u は、共振器 1 0 2 の負荷無し Q であり、 Q_c は、f - e キャパシタの Q である。

【 0 0 8 9 】

基礎ステージ 1 0 0 に対する Q_T が与えられると、設計者は、式 (1) を用いて、必要な I . L . が達成される、または、越えられるかどうかを判定し得る。I . L . があまりにも高い場合、設計者は、 Q_c または Q_u のいずれか、あるいは、 Q_c または Q_u の両方を増加させることによってより低い I . L . を獲得し得る。 Q_c または Q_u のいずれもさらに増加できない場合、それらは、最終的に Q_T を制限する。さらに、より低い損失のトポロジに切り替えることによってのみ、I . L . をさらに減少し得る。例えば、マイクロストリップ共振器の代わりにボルメトリック共振器が所与のフットプリント (エリア) に対して用いられる場合に、 Q_u が増加され得る。

【 0 0 9 0 】

C D M A 無線ハンドセット、横方向電磁波 (T E M (t r a n s v e r s e e l e c t r o m a g n e t i c) 波) ボルメトリック共振器が好ましい。このようなボルメトリック共振器は、最も共通して実現されている 3 つの名前を挙げると、セラミックロード同軸共振器、スラブライン (s l a b l i n e) (モノブロック) またはストリップラインのうちのいずれかであり得る。(通常、 f_o の B W 1 0 % として定義される) 標準的に狭帯域トポロジは、同軸かストリップライン共振器かのいずれかによって製作された上部をキャパシティブに接続した (T C C (t o p c a p a c i t i v e l y c o u p l e d)) B P F を用いて実現され得る。図 8 に示される T C C トポロジは、f - e チューニングの役に立つ。なぜなら、このトポロジが (直列の f - e チューニングを伴う T C C トポロジよりも小さいフットプリントを有して) 最大限にコンパクトに実現するからである。また、シャント 1 / 4 波共振器は、共振近くで並列 L C チューニング回路として挙動する。

【 0 0 9 1 】

モノブロック B P F のステップインピーダンスの実現が同様に用いられ得る。モノブロッ

10

20

30

40

50

ク共振器は、通常、それらの全体の長さに沿ってE M接続されており、それらの設計の直接の結果である。それらは、直列 f - e チューニングに役に立つ。それらの電氣的な長さは、f - e チューニングキャパシタの選択配置およびパターンニングによってチューニングされ得る。(誘電負荷導波共振器あるいは(遮蔽包囲を有する、または、有しない)誘電バックを含むがこれらに限定されない)非T E M共振器は、同様に用いられ得る。

【0092】

しかし、高さの制限は、ボルメトリック共振器からの達成可能な Q_u を制限し得る。このような高さを制限したシステムにおけるボルメトリック同軸共振器の代替物は、ストリップライン共振器を用いることである。ここで、ストリップライン共振器は、(ある点)まで中央コンダクタを広くして、全高さを固定したままで Q_u を改善し得る。この実施形態はさらに利点を有する。すなわち、ストリップライン共振器端部の上部カバーをf - e キャパシタの位置の前に置くことによって、ギャップキャパシタまたはI D C等の平らなf - e キャパシタを組み込んで効率良く実現され得る。この状態で、平らなf - e キャパシタは、上部カバーを越えて延びるストリップライン共振器の底部カバーを形成する基板の一部に形成される。

10

【0093】

特定の共振器が実現されているにもかかわらず、共振器の Q_u がさらに増加することを高さの制限が防ぐ場合、 Q_c は、例えば、I D Cのf - e キャパシタを、ギャップまたは上を覆うf - e キャパシタで置き換えることによって、増加される必要がある。

【0094】

多くの用途に対して、図6に示されるように、1つのステージバンドパスフィルタ140が良好である。図5に関して説明されたように、バンドパスフィルタ140は、f - e キャパシタ104および共振器102を含む。f - e キャパシタ104に加えられた可変D C電圧142は、フィルタ140をチューニングする。フィルタリングされたR F信号は、入力ポート144にかけられ、出力ポート146で出力される。入力ポート144および出力ポート146は、相互転換可能であることに留意されたい。キャパシタ143は、入力ポート144と共振器102との間で共に定義される。別のキャパシタ145は、出力ポート146と共振器102との間で定義される。f - e キャパシタ104は、それがギャップ、オーバーレイまたはI D Cキャパシタのいずれかにかかわらず、上記の様態で損失を最小にするように構築される。同様に、共振器102は、短1/4波長共振器か1/2波長オープン回路共振器かのいずれかであり得、 Q_u を最大化するように選択される。

20

30

【0095】

より高い Q_u は、より小さなフットプリントでおよびより低いコストで、同軸共振器、誘電ロード波長ガイド、モノブロック、または、ストリップライン共振器等のボルメトリック共振器によって提供される。あるいは、マイクロストリップ共振器等のより広いエリアの平らな共振器は、規格および価格の制約が許す場合に用いられ得る。大部分のマイクロストリップ共振器回路は、薄膜プロセスによって堅い基板上に製作される。それらは、より薄い金属厚さを達成し、E Mフィールドの一部がマイクロストリップ上位のエア領域であるために、より大きなサイズである。

40

【0096】

次に図7に戻って、バンドパスフィルタ140の平らな実現150が図示される。共振器102は、ビア154を通して接地されたマイクロストリップライン152によって形成される。マイクロストリップライン152がまた、適切な損失無し(l o s s l e s s) 接地面(図示せず)で終り、ビア154の必要性を無くすことに留意されたい。キャパシタ153および155は、入力マイクロストリップライン156および出力マイクロストリップライン158と共振器マイクロストリップライン152との間のギャップによって形成される。キャパシタ155および157の容量を実用的な大きさ(約0.2 p F)にして、平らな構造を維持しつつ入力および出力カップリングを最大化することが望ましい。マイクロストリップラインは、最大のマイクロストリップ共振器Qを提供するために好

50

ましい厚さ（約 1.0 mm）で、99.5%の純粋なアルミナ、MgOまたはサファイアの基板 157 の上に形成される。f - e キャパシタ 104 は、f - e 層 162 をパッド 160 およびマイクロストリップライン 152 の下にして、パッド 160 およびマイクロストリップライン 152 によってギャップキャパシタとして形成される。

【0097】

可変 DC 電圧源は、レジスタ 164 を通してパッド 160 をバイアスする。DC ブロッキングキャパシタは、パッド 160 とパッド 166 との間に配置される。ここで、パッド 166 は、接地するためのビア 168 を含む。パッド 166 はまた、適切な損失無し接地プレート（図示せず）で終り、ビア 168 の必要性を無くすことに留意されたい。

【0098】

図 7 に示すように、共振器がシャントされる場合、DC ブロックキャパシタが必要とされる。DC ブロックキャパシタの容量は、 C_{f-e} 上の負荷の影響を最小限にするため、理想的には、少なくとも $100C_{f-e}$ である。DC ブロックキャパシタの Q は、理想的には、対象となる帯域において、40 以上である。ギャップキャパシタおよびマイクロストリップ共振器は、任意に選択されることが理解される。本明細書に記載の形態は、いずれも、本発明の教示内容と矛盾することなく採用され得る。

【0099】

図 7 のバンドパスフィルタは、理想的には、本明細書に記載されるように、f - e 膜を特徴付けるため、テスト回路として用いられ得る。従って、図 7 のバンドパスフィルタは、以下の利点を提供する。

【0100】

1) f - e キャパシタは、特に、ギャップキャパシタまたは IDC として実現される場合、用いられる状態に製造され得る。

【0101】

2) f - e ギャップキャパシタが示されるが、IDC も用いられ得る。ギャップキャパシタは、より単純なジオメトリを有する。ギャップキャパシタは、IDC と比較して、製造がより容易であり、ジオメトリの損失がより低い。ギャップキャパシタはまた、オーバーレイキャパシタよりも製造が容易である。

【0102】

3) 薄膜処理技術を用いて回路が製造されるので、ジオメトリは、正確に制御および測定され得る。

【0103】

4) 金属の厚さが、プロフィロメトリ (profilometry) によって正確に測定され得る。金属のタイプは、所望の通りに選択され得る (Au、Ag または Cu)。

【0104】

5) 高い Q のマイクロストリップ回路は、回路の固定された共振器部分を完成させる。

【0105】

6) f - e キャパシタは、共振器内で直接製造される。はんだ付け、ボンディングなどに起因するさらなる損失はない。共振器から f - e キャパシタへのトランジションは、均一であるか、または、所望される場合には、テーパ状であってもよい。

【0106】

7) 広い面積の接地平面および Wiltron テスト取り付け具（保持するためのジョーを有し、回路上部および底部を接地させる）が用いられる場合、バイアホールは必要とされない。固い基板にバイアを開けることによって、大幅にコストが追加され、このようなテスト回路の製造できる数が低減される。

【0107】

8) この回路は、EM ソフトウェアで正確にモデリングされ得る。

【0108】

9) この回路は、f - e 膜なしに製造され得、シミュレーションとの関連で回路の（当然、より高い f_0 における）基本的な損失が決定される。

10

20

30

40

50

【0109】

10) 低損失基板を用いることによって、回路全体に対する影響が最小限になる。

【0110】

11) 測定された f 。および $I \cdot L$ 。の結果が、 $f - e$ 膜誘電率および $\tan \delta$ を抽出するために用いられ得る。

【0111】

12) 図7の回路は、 $f - e$ キャップが示されている、ベース基板にアパーチャが開けられた状態で製造され得る。次に、個々の $f - e$ キャップがアパーチャの上に位置され得、圧力で所定の位置に保持され、 $f - e$ キャップがスタンドアロンコンポーネントとしてテストされることを可能にする。

10

【0112】

次に、図8aを参照すると、2段TCCチューナブルBPF400が示されている。図5に関して説明したように、バンドパスフィルタ400のそれぞれの段は、共振器404および408、ならびに $f - e$ キャパシタ410aおよび410bを含む。共振器404および408は、4分の1波長短絡共振器として示されているが、2分の1波長開回路共振器であってもよい。

【0113】

$f - e$ キャパシタ410aおよび410bに印加される可変DC電圧は、バンドパスフィルタ400をチューニングする。強誘電性キャパシタ410aおよび410bは、この例においては共振器が短絡しているため、DCブロックキャパシタ412aおよび412bを介して接地される。

20

【0114】

RF信号は、入力ポート402で受信され、出力ポート406で出力される。入力ポート402と出力ポート406とは交換可能であることに留意されたい。図6に関して説明されたキャパシタ143および145と機能的に類似する、入力キャパシタ434aおよび出力キャパシタ434bに加えて、さらなるキャパシタ432が、インピーダンスおよびアドミタンスインバータとして、共振器404と共振器408との間に設けられて、所望のBPF応答を作成し得る。キャパシタ432が、別個の素子であってもよいし、共振器404と共振器408とを結合するアパーチャを通じて実現されてもよいことが理解される。

30

【0115】

図8aおよび8bに示されるチューナブル2段フィルタ400および450は、ある所与のパスバンド $I \cdot L$ 。について、より良好な除去を行わせるように用いられ得るハイまたはローサイドゼロを作成する基本的なトポロジを有する。共振器間の全長にわたる結合の場合、パスバンド $I \cdot L$ 。および帯域外除去は、強誘電性キャパシタがパスバンドに渡ってバンドパスフィルタをチューニングするにつれて変化する。生じるあらゆるひずみを、特に除去帯域において、最小限にするため、キャパシタ432は、 $f - e$ キャパシタであってもよい。キャパシタ413および419をチューニングすることによって、ゼロに周波数をチューナブルパスバンドに従ってトラックさせ得る。

【0116】

共振器404と共振器408との間を結合する $f - e$ キャパシタのバイアシングおよびチューニングを容易にするため、図8bに示すように、キャパシタ432の代わりに、 $f - e$ キャパシタ437aおよび437bが用いられてもよい。キャパシタ437aおよび437bは、理想的には、キャパシタ432の容量の2倍の容量を有する。この実施形態において、強誘電性キャパシタ410a、410b、437aおよび437bは全て、1つのDCチューニング電圧 V_{DC} を用いてチューニングされ得る。

40

【0117】

$f - e$ キャパシタ用の1つのDCチューニング電圧 V_{DC} は、図9に示すように構成され得る。図9において、 V_{DC} はディバイダネットワーク505に結合されている。ディバイダネットワーク505は、 $f - e$ キャパシタ437aおよび437bの両方に結合され

50

ている。ディバイダネットワーク 505 は、 $f - e$ キャパシタ 437 a および 437 b に適切なチューニング範囲を提供して、上述したように、ゼロがパスバンドに従ってトラックするように構成され得る。

【0118】

ディバイダネットワーク 505 は、図 10 に示すように構成され得る。図 10 において、 V_{DC} は、 R_1 に結合される。 R_1 は R_2 に結合され、キャパシタ 437 a および 437 b の両方に結合される。 R_2 はまた、接地される。 R_1 および R_2 は、上述したように、ゼロがパスバンドに従ってトラックするように選択される。

【0119】

あるいは、キャパシタ 437 a および 437 b の両方をチューニングするために、別の電圧が用いられてもよい。 10

【0120】

次に、図 11 a を参照すると、同軸モノブロック共振器 302 a および 302 b を用いるチューナブル 2 段フィルタ 300 が示されている。他のタイプの共振器が用いられてもよいことに留意されたい。共振器 302 a および 302 b は、開回路であってもよいし、短絡されていてもよい。共振器 302 a および 302 b は、基板 301 の第 1 の表面に取り付けられる。基板 301 の第 1 の表面上に形成されたパッド 304 a および 304 b は、リード 305 a および 305 b を介して、共振器 302 a および 302 b に結合される。基板 301 の第 1 の表面上に形成されたパッド 306 a および 306 b は、パッド 304 a および 304 b に結合されて、強誘電性キャパシタ 310 a および 310 b のための所望のギャップを作る。パッド 304 a および 304 b、ならびに、306 a および 306 b の下にある強誘電性層 312 a および 312 b は、強誘電性ギャップキャパシタ 310 a および 310 b を完成させる。図面は、縮尺が調整されていないことに留意されたい。典型的な例として、ギャップの間隔は、より明瞭にするために広げられている。 20

【0121】

基板 301 の第 2 の表面上には送信ライン 320 a および 320 b がある。これらの送信ラインは、信号 RF の入力および信号 RF の出力のための入力ポート 320 a および出力ポート 320 b として使用される。入力キャパシタ 315 a および出力キャパシタ 315 b は、図 11 b に示されるように、その間に基板 301 を備えて、送信ライン 320 a および 320 b と、パッド 304 a および 304 b との間に形成される。図 11 b は、図 11 a に示したフィルタ 300 の一部の断面図である。断面は線 B に沿っている。 30

【0122】

さらに、キャパシタ 321 は、パッド 304 a および 304 b の分離によって、ギャップキャパシタとして形成される。キャパシタ 321 によって提供された結合は、代替的には、キャパシタ 321 の必要性はなく、同軸共振器 302 a と同軸共振器 302 b との間の開口結合を介して提供されてもよいことに留意されたい。同軸共振器 302 a および 302 b は別の構造として示されたが、それらは、空間を節約し、任意の開口結合を可能にするために共通の壁を共有し得ることが理解される。さらに、それらの間に、空間がなくても、壁がなくてもよい。すなわち、それらは、相互に結合されたモノブロック共振器であってもよい。キャパシタ 321 によって提供された結合が開口結合を介して実装される実施形態において、パッド 304 a および 304 b は、十分な間隔で分離され、それらの間の任意のギャップ容量を最小化する。バイアス電圧 V_{DC} は、レジスタ 340 a および 340 b を介して結合され、強誘電体キャパシタ 310 a および 310 b を同調する。強誘電体ギャップキャパシタ 310 a および 310 b のそれぞれは、DC ブロックキャパシタ 341 a および 341 b を介してグランドに接続されている。 40

【0123】

フィルタ 400 および 450 は、図 12 に示されるように、デュプレクサ 640 の送信部および受信部として機能するように適応され得る。デュプレクサは、マルチプレクサの特別の場合であることに留意されたい。デュプレクサは、2 つの帯域に関連して使用される一方で、マルチプレクサは、2 つ以上の帯域に関連して使用される。あるいは、マルチブ 50

レクサは、2つの帯域より多くの帯域を用いる場合に使用するものとして定義され得る。どちらにしても、簡潔さのためにデュプレクサの観点で説明していたとしても、本発明は、一般的にマルチプレクサにおいて使用されることが理解されるべきである。

【0124】

デュプレクサ640は、共通ポート642を介してアンテナまたはダイプレクサに結合している。送信部644は、図9、10および11に関連して説明されたように構成された2段チューナブルフィルタを含む。したがって、送信部644は、強誘電体キャパシタ610aおよび610bにそれぞれ結合された共振器604aおよび608aを有する。共振器604a、604b、608aおよび608bは、3例を挙げれば、同軸、ストリップラインまたはモノブロック共振器として実現され得る。Tx部およびRx部は、一般的に、同じトポロジ、例えば、モノブロックで製造される。しかし、所望な場合、Tx部およびRx部に異なるトポロジを使用してもよい。例えば、要件または選択に応じて、Tx部がストリップラインであり、Rx部がモノブロックであってもよい。

10

【0125】

モノブロック共振器として実現された場合、それは、全体の長さにそってEM結合され得る。キャパシタ632aによって提供された結合とともに、このEM結合を用いて、Rx帯域に位置するハイサイド阻止ゼロを作成する。理想的には、そのゼロは、PCSCDMAのTxチャンネルと対になるRxチャンネルを含むRx帯域の一部に位置する。このトポロジは、最大Rx帯域阻止とともに最小のTx帯域IL₀を提供する。

【0126】

20

DCブロックキャパシタおよびDC同調電圧源は図示されていない。強誘電体キャパシタ632aは図8aにおいて実装されたように図示される。しかし、図8bに示されるように、2つの直列結合f-eキャパシタとしてキャパシタ2C2のそれぞれを実装することが好ましいと理解される。キャパシタ610aおよび610bに対するDC帰還路は、短絡共振器604aおよび608aを介している。

【0127】

受信部646は同様に構成される。モノブロック結合およびTx帯域阻止に関する同じ注釈が、Txフィルタに対するRx帯域阻止に関する注釈と同様に、これに適用される。しかし、受信部646の共振器604bおよび608bの電子的な長さは、送信部のそれと異なって選択される。このように、その部が同調するパスバンドは分離され、f-e同調キャパシタ610cおよび610dの容量値は、キャパシタ610aおよび610bの容量値と同じままである。

30

【0128】

例えば、全米CDMA PCS帯域において、送信部(Tx)部644は、1850から1910MHzまでのパスバンドを介して送信するように同調される必要がある。同様に、受信部(Rx)部446は、1930から1990MHzまでのパスバンドを介して受信するように同調される必要がある。全米PCS帯域がここで説明されるが、同じ概念が、他の無線帯域(例えば、セルラー帯域(800MHzから1000MHz)、他のPCS帯域、3-G CDMA帯域、および任意の部分帯域を含む)に適用される。

【0129】

40

TxおよびRx帯域の同調電圧範囲は、この場合には、同じではない。なぜなら、必要とされる同調範囲が60MHzであったとしても(全米PCS帯域)、TxおよびRxの部分帯域幅がわずかに異なるからである。このため、Tx帯域が1850MHzで始まる一方で、Rx帯域が1930MHzで始まる。したがって、別の同調電圧が、等しい値のf-eキャパシタを用いた場合に必要とされる。

【0130】

別の実施形態では、Tx帯域用の共振器604aおよび608aは、Rx帯域用の共振器604bおよび608bと同じ電氣的長さを有する。この場合、TxおよびRx帯域を調整するために使用されたf-eキャパシタの容量値は異なり、それにより必要な周波数分離を提供する。

50

【0131】

F - E キャパシタ 610 a ~ d は、個々の共振器を同様に調整するために使用され得る。従来の固定された帯域幅設計では、各フィルタまたはデュプレクサは、電氣的規格を満たすために、100%のベンダーによる選別および調整を必要とする。電氣的に調整可能な f - e キャパシタの使用は、この目的のために開発され、誘電率変化、製造許容差、および温度変化を補償し得る。この調整は、付与された調整容量範囲を犠牲にし、理想的には、各共振器に対する（制御）電圧を独立して調整することによって実行される。このアプローチは、DC 制御電圧を発生させる制御回路についての要求を増加させる。

【0132】

別の実施形態では、PCS 構成デュプレクサは、キャパシタ 651 a、651 b、661、および 671 を形成するためにギャップ結合を使用し得る。キャパシタ 651 a、651 b、661、および 671 は、典型的には、米国 PCS CDMA 帯域用の 0.25 pF ~ 0.3 pF の範囲にある。これらのキャパシタは、BPF またはデュプレクサのインピーダンスを正確な入力および出力インピーダンス（典型的には 50 オーム）に変換する。

【0133】

さらなるインピーダンス整合回路は、示されたように、キャパシタ 651 a および 651 b のみを用いるのではなくコモンポート 642 において必要とされ得る。Tx および Rx 部分が正確に特定されたインピーダンス（典型的には 50 ）において終端される場合、特定の用途に対するシステム要求は、どれくらいの電圧定常波比（VSWR）が、ポート 642 を調べるために検査されなければならないかを決定する。

【0134】

フィルタまたはデュプレクサ（またはマルチプレクサ）は、周波数選択インピーダンス変換ネットワークである。このように、標準的な 50 オーム以外の値におよびその値から、入力と出力ポートとの間のインピーダンスレベルを変換するように設計され得る。これを留意すると、キャパシタ 661 および 671 は、必要に応じて、値のより広い範囲を取り得る。キャパシタは、任意の場合において正確な容量を与えるように選択されなければならない。

【0135】

一実施形態では、共振器 604 a、604 b、608 a、および 608 b のセラミックの誘電率（DK）は、38.6 である。伝送部 644 の共振器 604 a および 608 b は、232 ミルの電氣的長さを有する一方で、受信部 646 の共振器 604 b および 608 b は、221 ミルの電氣的長さを有する。f - e キャパシタ 610 a ~ d は、0.66 pF の容量および 180 の Q を有する。

【0136】

別の実施形態では、高さ 4.0 mm、 $Z_{oe} = 18.95$ 、 $Z_{oo} = 13.80$ 、中心導電体の直径 36.24 ミル、および 64.68 ミルの中心導電体の両端の間隔を有する、DK = 38.6 であるセラミックを用いて製造されたものブロックフィルタが使用される。

【0137】

このような PCS 構成部 644 および 646 等のための生成した周波数応答が図 13 に示される。図 14 は、f - e キャパシタ 610 a ~ d の Q が 450 まで増加した場合の生成した周波数応答を示す。図 13 および図 14 の応答は、キャパシタ間の EN 結合のない 4.0 mm の同軸共振器に基づく。

【0138】

別の実施形態では、キャパシタ 651 a、651 b、661、および 671 は、250 以上の Q 因子を有する別個のオーバーレイキャパシタとしてインプリメントされ得る。この実施形態では、伝送部 644 の共振器 604 a および 608 b は、233.179 ミルの電氣的長さを有する一方で、受信部 646 の共振器 604 b および 608 b は、222.32 ミルの電氣的長さを有し得る。強誘電体キャパシタ 610 a ~ d が 0.66 pF のキ

10

20

30

40

50

ャパシタおよび 180 の Q 因子を有する場合、生成した PCS 構成デュプレクサの周波数応答が図 15 に示される。同様に、強誘電体キャパシタ 610 a ~ d の Q 因子が 450 まです増加する場合、周波数応答が図 16 に示されたように存在する。図 13 ~ 図 16 は、例示的なデュプレクサの周波数応答の例である。

【0139】

任意のこれらの実施形態では、増加されたパスバンド I . L . が許容される限り、f - e キャップの Q が低くなり得る。最悪の場合のパスバンド I . L . に対する仕様が T x 帯域に対して - 3 . 5 dB である場合、2 . 0 GHz において約 80 の関連した Q と共に $C_{f-e} = 0 . 66 \text{ pF}$ を使用し得、依然としてその仕様を満たしている。f - e キャパシタの Q は、 L_{attach} 等の製造損失を説明するためにより高くなる必要があり得る。 10

【0140】

好適な解決策は、調整要求を満たしつつ、可能な最大の f - e キャパシタの Q を獲得することである。これは、T x および R x 帯域の両方で最小の I . L . を提供する。より小さい C_{f-e} は、1900 MHz において BPF またはデュプレクサのより小さい負荷を生じる。 C_{f-e} の低限界は、調整範囲によって課される。図 12 ~ 図 16 に示された実施形態では、(図 8 a のキャパシタ 432 の) $C_{f-e} = 0 . 33 \text{ pF}$ と共に (図 8 a のキャパシタ 410 a および 410 b の) 最小デルタ () $C_{f-e} = 0 . 25 \text{ pF}$ が EM 結合モノブロック設計において必要とされ、 C_{f-e} (図 8 a のキャパシタ 410 a および 410 b の) = 0 . 34 pF が、非 EM 結合設計において必要とされる。低パスバンド I . L . は、典型的には、ハンドセット等の電力に敏感な用途において特に好適である。なぜなら、低パスバンド I . L . は、電力増幅器等の他のコンポーネントに関する少ない要求を行う。次いで、これは、バッテリー寿命または通話時間に正の影響を与える。 20

【0141】

一例としてモノブロック設計を使用することは、2 : 1 の C_{f-e} 調整範囲が、所与の f - e フィルム、DC 調整電圧、および f - e キャパシタトポロジに対して達成可能である場合、 $C_{f-e} (0 \text{ V DC}) = 0 . 5 \text{ pF}$ は、必要とされた $C_{f-e} = 0 . 25 \text{ pF}$ を達成する最小 C_{f-e} である。 $C_{f-e} (0 \text{ V DC}) = 0 . 375 \text{ pF}$ で開始することを望む場合、必要とされた $C_{f-e} = 0 . 25 \text{ pF}$ を達成するために 3 : 1 の調整範囲を必要とする。

【0142】

本発明は、特定の実施形態を参照しながら説明されてきたが、この説明は本発明の用途の一例に過ぎず、限定するものとして考えるべきではない。その結果、開示された実施形態の特徴の種々の適用および組み合わせは、特許請求の範囲に含まれたような本発明の範囲内にある。 30

【図面の簡単な説明】

【0143】

【図 1 a】図 1 a は、強誘電体のギャップキャパシタの平面図である。

【図 1 b】図 1 b は、線 A に沿って切り取られた図 1 a の強誘電体ギャップキャパシタの断面図である。

【図 2 a】図 2 a は、付随の DC ブロッキングキャパシタを伴う、強誘電体オーバーレイキャパシタの平面図である。 40

【図 2 b】図 2 b は、図 2 a のオーバーレイキャパシタの第 1 の金属層の平面図である。

【図 2 c】図 2 c は、図 2 a の線 B に沿って切り取られた図 2 a のオーバーレイキャパシタの断面図である。

【図 3】図 3 は、図 2 a の領域 C の拡大図を例示する。

【図 4】図 4 は、強誘電体インターデジタルキャパシタの平面図である。

【図 5】図 5 は、チューナブル強誘電体キャパシタに接続された共振器の模式図である。

【図 6】図 6 は、シングルポールチューナブルフィルタの模式図である。

【図 7】図 7 は、図 6 のシングルポールフィルタの平面回路実施の図である。

【図 8 a】図 8 a は、チューニングによって引き起こされる周波数応答ゆがみを補償する 50

ように構成されている、強誘電体キャパシタを有するダブルポールチューナブルフィルタの模式図である。

【図 8 b】図 8 b は、チューニングによって引き起こされる周波数応答ゆがみを補償するように構成されている、二つの強誘電体キャパシタを有するダブルポールチューナブルフィルタの模式図である。

【図 9】図 9 は、分周器ネットワークおよび直流電源の模式図であり、この分周器ネットワークおよび直流電源は、図 8 b に図示された、チューニングによって引き起こされる周波数応答ゆがみを補償するように構成された二つの強誘電体キャパシタをチューニングするように用いられる。

【図 10】図 10 は、図 9 に示された分周器ネットワークの一つの実施を図示する。

10

【図 11 a】図 11 a は、図 8 a に示されたチューナブルフィルタの平面図である。

【図 11 b】図 11 b は、線 D に沿って切り取られた図 11 のチューナブルフィルタの断面図である。

【図 12】図 12 は、チューナブルデュプレクサの模式図である。

【図 13】図 13 は、チップキャパシタ入力および出力が接続し、かつ、 $f - e$ キャパシタ $Q = 180$ であるチューナブルデュプレクサの周波数応答図である。

【図 14】図 14 は、チップキャパシタ入力および出力が接続し、かつ、 $f - e$ キャパシタ $Q = 450$ であるチューナブルデュプレクサの周波数応答図である。

【図 15】図 15 は、統合されたギャップキャパシタ入力および出力が接続し、かつ、 $f - e$ キャパシタ $Q = 180$ であるチューナブルデュプレクサの周波数応答図である。

20

【図 16】図 16 は、統合されたギャップキャパシタ入力および出力が接続し、かつ、 $f - e$ キャパシタ $Q = 450$ であるチューナブルデュプレクサの周波数応答図である。

【国際公開パンフレット】

(12) INTERNATIONAL APPLICATION PUBLISHED UNDER THE PATENT COOPERATION TREATY (PCT)

(19) World Intellectual Property Organization
International Bureau(43) International Publication Date
24 October 2002 (24.10.2002)

PCT

(10) International Publication Number
WO 02/084781 A1

(51) International Patent Classification: H01P 1/213, H03K 17/00 (72) Inventor: TONICH, Stanley, Slavko; 11155 Spooner Court, San Diego, CA 92131 (US).

(21) International Application Number: PCT/IB02/01030

(22) International Filing Date: 2 April 2002 (02.04.2002)

(25) Filing Language: English

(26) Publication Language: English

(30) Priority Data:
60/283,093 11 April 2001 (11.04.2001) US
09/904,631 13 July 2001 (13.07.2001) US
09/912,753 24 July 2001 (24.07.2001) US
09/927,732 8 August 2001 (08.08.2001) US
09/927,136 10 August 2001 (10.08.2001) US

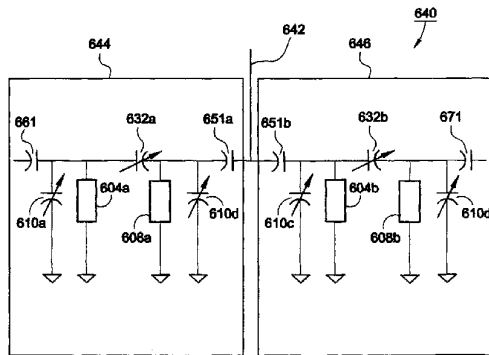
(81) Designated States (national): AU, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, ES, FI, GB, GD, GE, GH, GM, GR, GU, HD, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NO, NZ, OM, PH, PL, PT, RO, RU, SD, SE, SG, SI, SK, SL, TJ, TM, TN, TR, TT, TZ, UA, UG, UZ, VN, YU, ZA, ZM, ZW.

(84) Designated States (regional): ARIPO patent (GI, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), Eurasian patent (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), European patent (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR), OAPI patent (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

(71) Applicant: KYOCERA WIRELESS CORPORATION
[US/US]; 10300 Campus Point Drive, San Diego, CA 92121 (US).Published:
— with international search report

[Continued on next page]

(54) Title: TUNABLE MULTIPLEXER



(57) Abstract: The present invention provides a tunable ferro-electric multiplexer for use in CDMA communication devices. Tunable ferro-electric capacitors are used to tune the resonant frequencies of several resonators used in a multiplexer and to tune the frequency response shape of the multiplexer. A low loss ferro-electric material and configuration is provided. The tunable multiplexer is smaller and has less insertion loss than a fixed tuned multiplexer.

WO 02/084781 A1

WO 02/084781 A1 

before the expiration of the time limit for amending the claims and to be republished in the event of receipt of amendments For two-letter codes and other abbreviations, refer to the "Guidance Notes on Codes and Abbreviations" appearing at the beginning of each regular issue of the PCT Gazette.

WO 02/084781

PCT/IB02/01030

Tunable Multiplexer

Related Application

5 This application claims the benefit of U.S. Provisional
Application 60/283,093, filed April 11, 2001, which is hereby
incorporated by reference.
In addition, this application relates to U.S. application
"Tunable Ferro-electric Filter," filed on July 13, 2001, which
10 is hereby incorporated by reference.

BACKGROUNDDescription of Related Art

Filters, such as bandpass filters, have numerous
15 applications in communications and electronics. For example,
in wireless communications a given frequency band must
accommodate many wireless users. To accommodate so many
users, stringent bandpass filtering requirements must be
achieved because of the crowded frequency allocations
20 provided.

At present, wireless handsets use fixed-tuned bandpass
filters (BPFs) to meet their filtering specifications. The
design of such filters is complicated because they must
achieve the lowest possible passband insertion loss (I.L.)
25 while simultaneously achieving a specified large out-of-band
rejection. As a specific example, consider PCS CDMA handsets.
The PCS transmit (TX) band should have no more than -3.5 dB
I.L. in-band (1850 to 1910 MHz in the U.S.) while having at
least a 38.0 dB out-of-band rejection in the receive (RX) band
30 (1930 to 1990 MHz range).

Further, this BPF must meet these specifications with a
maximum constraint on height. A typical height constraint in

WO 02/084781

PCT/IB02/01030

present day handsets, for example, is 4.0 mm or less. To meet these demanding electrical requirements yet possess the smallest possible size and height, high order ($> 2^{\text{nd}}$ order) fixed-tuned filters constructed from either individual coaxial resonator elements or monoblock structures are usually necessary. In addition, to satisfy out-of-band rejection specifications, a transmission zero is usually required, increasing I.L. at the band edge. Because of variations in ceramics and fabrication tolerances, vendors must individually adjust the characteristics of fixed-tuned filters during their manufacture, driving costs higher.

Moreover, if more than one frequency band were to be supported (e.g., supporting the PCS bands in the U.S., Korea, and India) multiple fixed-tuned BPFs would be necessary, requiring extra switches and introducing additional loss. This is true, even if the power amplifier and low noise amplifier used have sufficient bandwidth to operate over these multiple bands.

A tunable BPF would allow the use of one BPF over several bands, or of a lower order filter to cover a bandwidth wider than a required passband at any particular time. To provide the tunability in a tunable BPF, a component capable of providing a variable capacitance is typically used.

Several structures are presently used to implement a variable capacitor. For example, movable parallel plates have been used for many years as the tuner in home radios. However, such plates are far too bulky, noisy, and impractical for use in modern applications.

Another alternative, the electronic varactor, is a semiconductor device that adjusts capacitance responsive to an applied voltage. Because the varactor is typically noisy and lossy, particularly in applications above 500 MHz, it is

WO 02/084781

PCT/IB02/01030

ineffective for high-frequency, low-loss applications where high performance is required.

Another alternative, a micro-electro-mechanical-switch (or system) (MEMS) is a miniature switching device that may switch between capacitors responsive to an applied control signal. It, however, is costly, difficult to manufacture and of unproven reliability. In most cases, it provides discrete tuning, in that a system must select between a finite (and small) number of fixed capacitors.

Ferroelectric tunable capacitors are another alternative that has been attempted. Ferroelectric (f-e) materials are a class of materials, typically ceramic rare-earth oxides, whose prominent feature is that their dielectric constant (κ), and as a consequence, the electric permittivity (ϵ) changes in response to an applied slowly varying (DC or low frequency) electric field. The relationship of the dielectric constant (κ) and the electric permittivity (ϵ) of a material is given as follows:

$$\epsilon = \kappa \epsilon_0$$

where ϵ_0 is the electric permittivity of a vacuum. At present, there are several hundred known materials that possess f-e properties. In a typical f-e material, one can obtain a range in κ by a factor of as much as approximately 3:1. The required DC voltage to generate such a change in κ depends on the dimensions of the f-e material over which a DC control voltage is applied. As a result of their variable dielectric constant, one can make tunable capacitors using f-e materials, because the capacitance of a capacitor depends on the dielectric constant of the dielectric proximate the capacitor conductors. Typically, a tunable f-e capacitor is realized as a parallel plate (overlay), interdigital (IDC), or a gap capacitor.

WO 02/084781

PCT/IB02/01030

In known f-e variable capacitors, a layer of an appropriate f-e material, such as barium strontium titanate, $\text{Ba}_x\text{Sr}_{1-x}\text{TiO}_3$ (BSTO) is disposed adjacent to one or both conductors of a capacitor. Depending upon the strength of the electric field applied to the f-e material and the intrinsic properties of the f-e material selected, the capacitance changes. Typically, below the Curie temperature, T_c , of the f-e film, the f-e material is in the ferroelectric state and will exhibit hysteresis in its response to a changing electric field. Above T_c , f-e material is in the paraelectric state and will not exhibit hysteresis. Thus, one generally picks an f-e material whose T_c is lower than the expected operating temperature so as to operate in the paraelectric state, avoiding the hysteresis effects of the ferroelectric state.

However, conventional f-e variable capacitors have proven to be too lossy for use in insertion-loss-sensitive applications such as handsets. Moreover, these devices often perform unpredictably, preventing optimal design, construction, and use of f-e tunable filters.

Duplexers are used in CDMA technology to separate the Tx and the Rx frequencies into their respective signal paths. Duplexers typically comprise two bandpass filters. Each filter selects either the Tx or the Rx frequency signal to be passed. The filters are coupled at one end, forming a common port. This common port is typically coupled to an antenna or a diplexer for sending transmit signals and receiving receive signals.

Strict insertion loss and out-of-band rejection requirements are the primary requirements that influence the design of duplexers for use in loss sensitive applications, such as, for example, in wireless handsets. Other electrical and mechanical specification must also be satisfied, such as, for example, size and height requirements.

WO 02/084781

PCT/IB02/01030

Accordingly, there is a need in the art for improved tunable f-e filters capable of providing a tuning range over a desired frequency range with low I.L. and high out-of-band rejections and methods for designing the same. These filters
5 could then be used to make tunable duplexers.

SUMMARY

In CDMA wireless handsets, strict insertion loss and out-of-band rejection requirements generally mandate high order (>
10 3rd order) filters for use in duplexers. The in band insertion loss requirements generally apply over a frequency broader than that used for operation at any given time. This means that a fixed tuned filter for use in a duplexer must have a broader passband than would a tunable filter used by tuning
15 over that same passband. Because the tunable filter could have a smaller (tunable) passband, it could be lower order (taking up less space) or it could have less insertion loss, or both.

This is only true though, if adding tunability does not increase the insertion loss of the duplexer too much. The
20 invention provides for a ferro-electric tunable capacitor and capacitor and resonator circuit that makes a duplexer tunable, while maintaining low insertion loss.

Thus, a low insertion loss tunable duplexer which is smaller and has less insertion loss than a fixed tuned
25 bandpass filter that could cover the same passband is provided. The space savings in a wireless handset can be used to provide other desired functions and properties, or it can be used to simply reduce the size and weight of the handset. Additionally, the savings in insertion loss result in a longer
30 talk time and battery life.

BRIEF DESCRIPTION OF THE DRAWINGS

FIG. 1a is a plan view of a ferro-electric gap capacitor.

WO 02/084781

PCT/IB02/01030

FIG. 1b is a cross-sectional view of the ferro-electric gap capacitor of FIG. 1a taken along line A.

FIG. 2a is a plan view of a ferro-electric overlay capacitor, along with an accompanying DC blocking capacitor.

5 FIG. 2b is a plan view of the first metal layer in the overlay capacitor of FIG. 2a.

FIG. 2c is a cross-sectional view of the overlay capacitor of FIG. 2a taken along line B in Fig. 2a.

10 Figure 3 illustrates an enlarged view of area C in Figure 2a.

Figure 4 is a plan view of a ferro-electric interdigital capacitor.

Figure 5 is a schematic of a resonator coupled to a tunable ferro-electric capacitor.

15 Figure 6 is a schematic of a single pole tunable filter.

Figure 7 is a planar circuit implementation of the single pole filter of Figure 6

Figure 8a is a schematic of a double pole tunable filter having a ferro-electric capacitor configured to compensate for
20 frequency response distortions induced by tuning.

Figure 8b is a schematic of a double pole tunable filter having a two ferro-electric capacitors configured to compensate for frequency response distortions induced by tuning.

25 Figure 9 is a schematic of a divider network and direct current voltage source used to tune the two ferro-electric capacitors configured to compensate for frequency response distortions induced by tuning shown in Fig. 8b.

WO 02/084781

PCT/IB02/01030

Figure 10 shows one implementation of the divider network shown in Fig. 9.

Figure 11a is a plan view of the tunable filter shown in Fig. 8a.

5 Figure 11b is a cross-sectional view of the tunable filter shown in Fig. 11a, taken along line D.

Figure 12 is a schematic of a tunable duplexer.

Figure 13 is a frequency response graph of a tunable duplexer with chip capacitor input and output coupling and f-e
10 capacitor Q = 180.

Figure 14 is a frequency response graph of a tunable duplexer with chip capacitor input and output coupling and f-e capacitor Q = 450.

Figure 15 is a frequency response graph of a tunable
15 duplexer with integrated gap capacitor input and output coupling and f-e capacitor Q = 180.

Figure 16 is a frequency response graph of a tunable duplexer with integrated gap capacitor input and output coupling and f-e capacitor Q = 450.

20 Use of the same reference symbols in different figures indicates similar or identical items.

DETAILED DESCRIPTION

In designing a tunable bandpass filter (BPF) for use and
25 application in electronic signal processing systems, such as, for example, communications systems, one must usually meet or exceed both out-of-band rejection and pass band insertion loss (I.L.) requirements as well as size, weight and other

WO 02/084781

PCT/IB02/01030

mechanical, environmental and electrical requirements imposed on fix-tuned BPF's.

Thus, for a tunable BPF to be a commercially viable replacement for a fixed-tuned BPF, its performance should exceed that of the fixed-tuned BPF it is replacing in terms of most or all of the electrical and mechanical requirements. In demanding applications such as wireless handsets, passband I.L. must be minimized to prevent placing an even greater burden on other components in the handset. If a tunable BPF has I.L. greater than the fixed-tuned BPF it is to replace, the added I.L. may prove to be too great a burden on the overall system performance. The added burden would usually be greatest on active devices like amplifiers. The amplifiers would have to have greater gain and power output to overcome the effects of increased passband loss over that of existing fixed bandwidth filters.

Many definitions of what defines a "pass band" may be used. Typically the pass band is defined by the points where the bandpass filter response falls to 3.0dB below the mid-band, or band-center insertion loss (I.L₀). However, any fixed filter response can be used to define the pass band. Higher order (more resonators) bandpass filters are typically required to meet a specific out-of-band rejection requirement. But increasing the filter order will increase the I.L₀. A useful basic relationship between filter order and I.L₀ is given by the following equation:

$$I.L_0 = (4.34 * Q_u / Q_t) * \sum_{i=1}^N g_i \quad (1)$$

where N is the filter order,

Q_u is the unloaded Q of the resonators used,

WO 02/084781

PCT/IB02/01030

$Q_1 = f_0/BW$ (BW is the 3 dB passband and f_0 is the midband frequency), and

g_i are the filter element values for a given topology (Chebyshev vs. Butterworth).

5 Generally, a Chebyshev response is preferable as it gives a steeper rejection response compared to that given by a Butterworth filter for a given filter order. Additionally, increasing the ripple in a Chebyshev BPF further increases out of band rejection. As can be seen from equation (1), for a
10 given filter order N , a larger passband results in lower $I.L_0$. as Q_1 will decrease as BW increases. This lower $I.L_0$ comes at the expense of decreased selectivity. To regain selectivity, the filter order N must be increased, at the expense of $I.L_0$. One of ordinary skill in the art of bandpass filter design
15 will appreciate that equation (1) represents the best one can do for a given system requirement and filter order. Using a higher order filter (more resonators of a given unloaded Q) quickly increases $I.L_0$, because the g_i values get progressively larger in magnitude, even as there are more of
20 them to sum (increased N). Note that equation (1) neglects implementation losses, which further increase $I.L_0$, especially as the band edge is approached.

It can be seen from equation (1) that using a first or second order bandpass filter reduces $I.L_0$. At these lower
25 orders, both the number (N) of the g_i coefficients decreases as well as the magnitudes of the g_i . These low-order filters should be constructed from resonators that have the lowest loss (highest Q_u) so as to give the minimum $I.L_0$ possible. The resulting 1st or 2nd order bandpass filter will always have
30 lower $I.L_0$ for a given resonator size and type (i.e., for a given Q_u) than the comparable fixed-tuned bandpass filter design of higher order. Tunability allows the low order narrowband BPF able to replace a wider band, fix-tuned BPF. A

WO 02/084781

PCT/IB02/01030

tunable narrowband low order BPF can cover the entire band of interest, overcoming the limitation of having a narrow bandwidth. This assumes that the desired channel (information) bandwidth is narrower than the total system bandwidth.

5 Tunable BPFs have the best chance of replacing fixed-tuned BPFs in those cases where the fixed-tuned BPF covers a system bandwidth that is greater than that required for transmission or reception of a single channel. For example, a fixed-tuned BPF in a handset for operation in the U.S. CDMA
10 PCS band covers such a BW. It will be understood that this is also true of U.S. cellular CDMA and many other standards. The techniques, methods and devices taught herein are applicable to many standards besides U.S. CDMA PCS. U.S. CDMA PCS is discussed as an example only.

15 In the U.S. PCS band, 60 MHz is allocated for Tx (1850 to 1910 MHz) and 60 MHz for Rx (1930 to 1990 MHz). The CDMA standard is a full duplex system, meaning the handset must simultaneously transmit and receive. To accomplish this, a duplexer filter is needed to separate the bands and prevent
20 interference. While the PCS band is 60 MHz wide, the individual CDMA channel is only 1.25 MHz wide. Current system architecture, however, forces CDMA PCS bandpass filters and multiplexers (including duplexers) to have a BW \geq 60 MHz as the system must allow for and accommodate operation of any
25 1.25 MHz channel in any region of the 60 MHz band.

A tunable PCS band filter could alter this situation by meeting the worst case rejection specifications while providing a lower order BPF of simpler topology that occupies a smaller physical area. Such a lower order filter would
30 necessarily provide lower I.L. by virtue of equation (1).

To effectively replace a high-order fixed-tuned BPF with a low-order tunable BPF, three factors should be considered.

WO 02/084781

PCT/IB02/01030

First, the bandwidth (i.e. Q_1) of the low-order BPF and the chosen topology must be such that the worst case rejection specification is met. Because $Q_1 = f_0/BW$, as the 3dB bandwidth (BW) decreases, the I.L. increases. Thus, if BW is too small
 5 relative to f_0 , the resulting BPF will have an unacceptably high I.L., requiring a tradeoff between BW and I.L. For practical designs, a low-order tunable BPF should have the lowest possible I.L. consistent with meeting the worst-case required rejection. Some topologies are preferred in that they
 10 naturally provide a low side (below the transmission band) zero or a high side (above the transmission band) zero. A topology such as that shown in Fig. 10 is capable of providing a lower passband I.L. because the BPF Q_1 is smaller (because bandwidth is greater) or the ripple (manifested in the g_1 terms
 15 of the corresponding Chebychev BPF) is lower or both. The transmission zero provides the extra required rejection over a certain frequency range.

Second, the low-order tunable filter must be tunable to cover the entire BW, just as with a fixed-tuned filter.
 20 Finally, the tunable capacitor used within the low-order tunable filter should be of sufficiently low loss so the resulting filter has an I.L. that meets or exceeds specifications. Although a tunable 1st or 2nd order bandpass filter will be of minimum added loss compared to a higher
 25 order ($N > 2$) fixed-tuned bandpass filter design, the tunable component (variable f-e capacitor) must have a fast tuning mechanism and be tunable to cover the entire bandpass range, using the available tuning voltage.

The total loss of a capacitor, L_c , whether tunable or not,
 30 is given by a ratio of its dissipated to stored energy, where the energy is stored in the electric field and dissipated in resistance, i.e., $L_c = (\text{dissipated energy})/(\text{stored energy})$. The inverse of this loss is the quality factor, Q . For a capacitor, L_c may be given by the quantity $(\omega * R_e * C)$, where ω is

WO 02/084781

PCT/IB02/01030

the frequency in radians, R_s is the total series resistance of the capacitor, and C is the capacitance.

The importance of determining the total loss given by an f-e capacitor in a resonant circuit can be seen from the following equations: $L_c = 1/Q_c$ and $1/Q_T = 1/Q_c + 1/Q_u$, where,

L_c = the loss of the capacitor;

Q_T = the total Q of the f-e capacitor and the resonator or inductor combined;

Q_c = the Q of the capacitor; and

10 Q_u = the Q of the unloaded resonator or alternatively, the Q of an inductor used to create a parallel resonant circuit.

As Q_c increases, it will affect the Q_T less and less. If Q_c is infinite, it has no effect on Q_T . For practical purposes, this is also true if Q_c is approximately $10 \cdot Q_u$. The converse is true too. As Q_u becomes higher and higher relative to Q_c , Q_u has less and less effect on Q_T . In either case, the highest practical Q_c is desired.

For a useful example for use in the PCS band, for a 1.0 pF tunable capacitor to have a $Q_c = 250$ at 2.0 GHz requires that R_s be $.32 \Omega$ (ohms). To minimize loss (obtain a low R_s), requires an accounting of all loss mechanisms present and an elimination of these loss mechanisms if possible.

For f-e devices, the total loss is governed by summing each source contribution as follows:

25 $L_t = L_{geom} + L_{attach} + L_{metal} + L_{sub} + L_{rad} + L_{mess} + L_{f-e};$

where L_{geom} is derived from the topology of the capacitor,

L_{attach} is loss due to device attachment,

L_{metal} is the total metal loss,

WO 02/084781

PCT/IB02/01030

L_{sub} is the base substrate loss (if present),

L_{rad} is the radiation loss, both desired and undesired,

L_{mess} is the total loss arising from measurement errors,

and

5 L_{f-e} is the f-e loss tangent:

This loss allocation can first be used to obtain an accurate value of L_{f-e} (or f-e $\tan \delta$) at the desired operating frequency in the manner in which the f-e capacitor will be used. To correctly derive L_{f-e} , one must eliminate or constrain
 10 all of the other loss contribution sources just described. For example, L_{geom} will vary according to topology, being best for an overlay capacitor, worse for a gap capacitor, and much worse for an IDC capacitor. Although this loss can be reduced and controlled, it is inherent to a device. Consequently, the
 15 choice of topology for a given f-e capacitor will affect the best possible Q_c attainable from the f-e capacitor. Electromagnetic (EM) software can establish a baseline loss for a desired geometry, assuming a lossless f-e film. This baseline loss represents the best (lowest) loss for a given
 20 geometry.

In general, a gap capacitor is easiest to fabricate. An IDC is next easiest, and an overlay capacitor is hardest of these three. Compared to an IDC, the gap capacitor will have a better Q but lower capacitance per unit cross section (W in
 25 Fig. 1a). The IDC's capacitance is greater due to the use of a number of fingers per unit cross section. For many communication filter applications, however, large capacitance ($C \geq 4.0$ pF) is not needed. Thus, a gap capacitor often can provide adequate capacitance. The inherently high value of κ
 30 for most f-e films helps provide relatively high capacitance

WO 02/084781

PCT/IB02/01030

per unit cross section, W , compared to a conventional gap capacitor.

L_{attach} arises from discrete device attachment techniques, including, for example, solder, silver paint, or wire bonding. These attachment losses may be large and unpredictable. The lowest losses are achieved by direct fabrication of the f-e capacitor to the resonator or other RF circuitry, thus minimizing if not eliminating this loss component.

The inherent loss of a stand-alone f-e capacitor is of little consequence. What is of much greater consequence is any added loss arising from the attachment of the f-e capacitor to a circuit. Even if the f-e capacitor were lossless, should a large loss connection be used, the overall effect is that of a lossy f-e device. For example, if a $Q \geq 250$ at 2.0 GHz is desired for a capacitance of 1.0 pF, then the total series resistance R_s must be ≤ 0.32 ohm. Any additional loss will thus further reduce the Q of this capacitor. That this additional loss is external to the actual capacitor is irrelevant. Even unavoidable loss mechanisms, such as those due to mounting, for example, lower the effective Q of the capacitor from the perspective of its effect on the system.

For minimum added loss, the connection between the f-e capacitor and the resonator should provide the lowest added resistance. Thus, the electric currents and charges associated with the f-e capacitor should see a minimum added loss. Conventional bonding or mounting techniques, such as (but not limited to) soldering, wire bonding or silver paint or paste do not provide for such a low loss, controllable bond.

The added, unpredictable loss arising from the use of such bonding methods degrade the realized Q regardless of

WO 02/084781

PCT/IB02/01030

whether or not the f-e capacitor is being used for resonator tuning purposes or characterization of an f-e film. Thus, for best performance (lowest loss) the f-e capacitor structure should be directly fabricated onto or with the resonator it is meant to tune or onto other essential RF circuitry. Only by direct fabrication can there be a minimum loss transition for electromagnetic (EM) sources (currents) from the f-e tuning elements to the resonator. The desirable effects of direct f-e capacitor fabrication onto or with a resonator can be enhanced by the lack of sharp corners or transitions.

Factors for L_{metal} include the surface roughness (SR) of the metal, metal thickness as compared to skin depth, δ_s , and conductivity. SR may be effectively eliminated as a factor if SR is less than approximately 10 micro inches root mean square (rms) for operating frequencies in the L and S band (1-4 GHz). The metal thickness may be reduced as a factor if the thickness is $1.5\delta_s$ or greater, or effectively eliminated if the thickness is $\geq 5\delta_s$. For electrode contacts, metal thickness (t_m) can be approximately $1.5\delta_s$. For the case of electromagnetic resonators, where a travelling or standing wave must be supported, i.e., where the metal in question extends for an appreciable fraction of a wavelength (about 10% or greater), the metal thickness should be closer to about $5\delta_s$ or greater.

Conductivity is best for Au, Cu, or Ag. Thus, L_{metal} can be reduced and controlled, but not eliminated as a factor. Its effect, however, can be calculated by expressions well known to those skilled in the art, or by using line calculator tools available in commonly used circuit simulators, such as Eagleware or Touchstone. Further, precise fabrication control can bound geometric variations in L_{metal} .

WO 02/084781

PCT/IB02/01030

The loss contribution represented by L_{sub} may be minimized by choosing a low loss substrate with a loss tangent less than 0.001 and preferably less than 0.0005 at the operating frequency of interest. Suitable materials include >99% pure alumina, a best current choice for loss/cost benefits. Sapphire or MgO are better than alumina in that they have lower loss tangents, but they are more expensive. All these materials will accept f-e thin films without buffer layers and have a surface roughness that is acceptable with little or no further polishing. Semiconductor substrates are poor choices because of their relatively high conductivity. In addition to the factors of loss tangent, surface roughness and price, suitable substrates should not be brittle, can be fabricated as larger area wafers, and can be easily metallized without extensive pre-processing.

Separating out L_{sub} from the total loss of a composite substrate (f-e film plus substrate) can be achieved by using EM field or circuit simulation software. For example, Sonnet, Momentum, or IE3D may be used. Thus, L_{sub} can be reduced significantly and calculated precisely.

L_{rad} can be eliminated by proper shielding and design, and so is typically not a factor. It should be noted that a wide variety of filters, especially planar filters such as combline or hairpin, depend upon radiative coupling to achieve their desired performance. In these cases, one should ensure that the unwanted, stray coupling is reduced, if not eliminated.

L_{meas} can add significantly to the circuit loss error because small, added loss significantly reduces the measured Q of the device-under-test (DUT) or system thus obscuring the intrinsic Q of the DUT. The conventional method for measuring dielectric constant and loss tangent in a material is the cavity perturbation technique, which is well known to anyone skilled in the art. At L-band, however, the size of the

WO 02/084781

PCT/IB02/01030

cavity becomes quite large. When characterizing thin films (as opposed to bulk) with film thickness $\leq 1.5 \mu\text{m}$, such as f-e films, the problem becomes very difficult as measurement errors can be severe. Furthermore, one should characterize an f-e capacitor (or filter) in a manner most similar to how it will be used. Thus, the preferred way to characterize f-e compounds or films is by microstrip resonator techniques.

For the purposes of determining f-e film characteristics and characterizing f-e capacitors, microstrip techniques are preferred to, for example, stripline or other volumetric techniques for f-e film characterization for the following reasons:

- 1) Microstrip circuits are planar systems with no top cover, so no bonding of hard substrates as top covers is required. So there is also no need for continuity of ground planes (top to bottom) as needed in a stripline, for example.
- 2) Preferably gap capacitors, and alternatively, IDC's, can be readily fabricated and measured.
- 3) A large body of knowledge exists as to the characterization of microstrip resonators.
- 4) No complex fixturing or fabrication or both are needed as are required for dielectric cavities, for example.

One should measure high-Q circuits using resonator techniques because broadband measurement may not accurately resolve sub-ohm resistive losses at RF/microwave frequencies with any accuracy. For the same reason, LRC meters are not a good choice.

Measurement at radio frequency is required to correctly obtain R_s and consequently Q, for an f-e capacitor, since low

WO 02/084781

PCT/IB02/01030

frequency measurement, especially those below about 100 MHz, is dominated by a large parallel resistance, R_p , that shunts the capacitance in question. The dominance of R_p , along with the relatively small values of the capacitance in question (\leq 4.0 to 5.0 pF) prevents reliable Q (and therefore R_s) measurement at low frequencies.

When used to measure losses, wafer probe stations must be carefully used because it is difficult to calibrate out resistive and inductive loss at RF/microwave frequencies. Probe tips along with their ground connections are also sensitive to placement on the DUT as well as the pressure used to apply them. As a consequence, it is better to use a resonant test circuit that allows for direct measurement of the desired parameters in a way that does not require individual device loss measurements.

Thus, for measurements on resonant circuits, a network analyzer is the preferred choice. To minimize measurement loss and attain the most accurate measurement, one should calibrate out loss to the DUT, perform a full two port calibration of the network analyzer, and use averaging for calibration and measurement. Finally, proper analysis of the measured data, such as that outlined in "Data Reduction Method for Q Measurements of Strip-Line Resonators," IEEE Transactions in MTT, S. Toncich and R.E. Collin, Vol. 40, No. 9, Sept. 1992, pp. 1833-1836, hereby incorporated by reference, is required to accurately extract the Q, or loss, of the capacitor under test.

Using the results of above discussion to minimize, eliminate, or bound each of the foregoing losses, the total loss may be re-expressed as:

$$L_c = L_{\text{geom}} + L_{\text{metal}} + L_{f-e} + \Delta L_{\text{misc}}$$

WO 02/084781

PCT/IB02/01030

As discussed above, both L_{geom} and L_{metal} may be quantified and removed analytically. L_{geom} can be determined from an accurate electromagnetic simulation of the circuit based on a lossless f-e material assumption. L_{metal} can be determined
5 using the expressions for metal loss assuming conductivity, SR (if applicable), and skin depth. The final term, ΔL_{misc} , represents a combination of the incomplete removal of the other loss mechanisms or from the finite bounds on or incomplete removal of L_{metal} and L_{geom} or both. As such it
10 represents an irreducible error term. For accurate measurements of f-e film/component properties, it should be minimized and bounded, as described in the preceding sections.

Finally, to reduce the effect of $L_{\text{f-e}}$ to a minimum one must use selective f-e film deposition to place the f-e film
15 only in regions where it is needed for tuning and nowhere else.

The process of accounting for all loss mechanisms and eliminating or bounding these losses not only determines f-e loss but also establishes correct design guidelines for low-
20 loss tunable filters. Knowledge of $L_{\text{f-e}}$ gives the designer a baseline for the f-e film that is necessary for doing any type of optimum design using f-e films. This knowledge is necessary if one is to effectively trade-off loss tangent for tunability, for example. In short, accurate fabrication and
25 measurement techniques result in consistent f-e film loss characterization and application.

Given the above techniques for minimizing loss, preferred embodiments for the three types of f-e capacitors may now be discussed. It will be appreciated, that although these
30 designs are for use in the L band (1-2 GHz), the teachings of the present invention may be used to design f-e capacitors for other frequency bands.

WO 02/084781

PCT/IB02/01030

A preferred f-e tunable gap capacitor 10 is shown in Figure 1a and 1b for use in the cellular band (800 to 1000 MHz) and the L-band (1-2 GHz) for wireless handsets. The gap capacitor 10 is preferably formed on a $\geq 99\%$ pure, 0.5 to 1.0 mm thick alumina, MgO, or sapphire substrate 12, having an SR less than a 5.0 micro inch RMS. Alternatively, the gap capacitor can be directly patterned on the front or rear face or a side-wall of any number of resonators structures. Examples are coaxial, monoblock or stripline resonators. Such a capacitor should be fabricated as close to its point of electrical connection to the resonator as possible.

The substrate 12 may have a metal ground plane 14 depending on other requirements. However, the preferred embodiment is without a ground plane to minimize stray capacitance. Preferably, a f-e layer 16 of approximately 0.1 to 2.0 microns in thickness formed of BSTO or other suitable or desirable f-e material for maximum capacitance and tuning range is deposited on the substrate 12. More preferably, layer 16 is 0.5 to 1.0 microns in thickness. The Ba/Sr fraction, doping, alloying, mixing with other components, and/or annealing determine the desired tuning characteristics and loss ($\tan \delta$), and therefore Q also.

Generally, it is preferred that the tuning characteristics meet the minimum required tuning range with the minimum tuning voltage. Preferably, $x = 0.5$ in the $\text{Ba}_x\text{Sr}_{1-x}\text{TiO}_3$ composition for room temperature operation, regardless of doping with other elements and pre- or post-process annealing. It will be appreciated that other f-e materials beside BSTO may be used as well. A metal layer 18 formed on the f-e layer 16 defines a gap 20 that is preferentially 3.0 to 5.0 microns wide. Preferably, metal layer 18 is 0.5 to 6.0 microns thick. More preferably, metal layer 18 is 1.5 to 2.5 microns thick. It will be appreciated that the gap 20 can be wider or

WO 02/084781

PCT/IB02/01030

narrower than this range depending on requirements and processing equipment. For minimum added loss in the PCS band, the resulting capacitance will be approximately 0.6 pF to 1.5 pF at 0 volts DC while for the cellular CDMA band it will be about 1.0 pF to 3.0 pF. The width of the capacitor, W 17, will further determine the f-e capacitance, depending on the particular f-e film used and the desired gap 20. The width will typically be from .25 mm to 2.0 mm. The capacitance is typically 0.6 to 3.0 pF. The resulting capacitor should provide a Q of at least 160 at 2.0 GHz to meet the existing worst case CDMA PCS band BPF loss specification.

To minimize the added loss from the f-e film, selective deposition must be used, i.e., the f-e film is deposited only where needed for tuning and nowhere else as stated above. For example, in the gap capacitor 20 of Figure 1a, one could deposit the desired f-e film 16 in a narrow region D_{f-e} around the gap 20, as shown in Fig. 1a. D_{f-e} should be large enough to ensure that the gap 20 can be repeatedly patterned over the f-e film in manufacturing (allowing for mask alignment tolerance) and to cover the needed area under the gap 20 for tuning purposes. For the L-band PCS filters, $D_{f-e} = 0.2$ to 0.5 mm is adequate with 0.2 mm preferred. As the operating frequency increases D_{f-e} can decrease. As the operating frequency decreases, D_{f-e} can increase.

F-E film properties and fabrication will play a significant role in overall capacitor loss. Many techniques exist to mitigate and minimize f-e film loss. One feature of f-e films is that f-e film loss and tunability usually have an inverse relationship. That is, they usually must be traded off against each other. The greater the f-e κ tuning range, the greater the f-e loss in most cases.

Thus, even though f-e materials can achieve a κ tuning range of about 3 to 1, less tuning may be acceptable for a

WO 02/084781

PCT/IB02/01030

given filter application. In that case, less tuning would be chosen, with the benefit of less loss. For example, in the U.S. PCS CDMA band, the tuning requirement in the transmit band is from 1850 MHz to 1910 MHz, or about 4%. Thus, the f-e material can have significantly less tunability than 3 to 1.

For example, an f-e gap capacitor with 0.6 pF at 0V DC bias, needs to tune 33%, (from 0.6 pF down to 0.4 pF) to tune over the PCS transmit band. The actual tuning range depends on the BPF topology and the band over which the BPF must be tuned. The required tuning voltage to provide the 33% tuning in this example depends on the f-e capacitor geometry, including f-e film thickness, and the f-e film characteristics.

The effect of κ tunability on frequency tunability is determined by the filter topology. This effect must also be considered in choosing an f-e material. But without accurate characterization of the f-e loss to f-e κ tunability trade-off, a designer cannot even begin to choose an optimum f-e material. Accurate characterization of this trade-off allows a designer to choose an optimum f-e material (providing the lowest loss while meeting the tuning requirements).

With respect to L_{geom} for a gap capacitor, the major contributions to loss are the four corners formed by the gap. These losses can be reduced by rounding the corners.

In comparison to gap and interdigital capacitors, an overlay capacitor has the lowest L_{geom} . An overlay capacitor is an example of a parallel plate geometry where the plate dimensions (length and width) are much greater than the plate separation. Given such a geometry, most of the electric field between the plates is uniform except for fringing along the edges. The fringing effect can be reduced significantly by the use of a guard band, as is well known in the art. Thus,

WO 02/084781

PCT/IB02/01030

the geometric loss from a parallel plate capacitor is quite low. In addition, parallel plate geometries can provide high capacitances along with high tuning from small control voltage swings.

- 5 A preferred overlay capacitor 30 is illustrated in Figures 2a, 2b, 2c, and 3 that minimizes contributions to L_{geom} . The capacitor 30 is deposited directly on a 25 mil alumina substrate 31. A first metal layer 34 bonds to the substrate 31. The shape of metal layer 34 is also illustrated in Figure 2b. A ferro-electric layer 36 overlies the metal layer 34. To form the overlay capacitor 30, a metal pad 40 formed on the ferro-electric layer 36 overlaps a portion of the first metal layer 34. Figure 3 illustrates an enlarged view of the overlapping portions. Both the metal pad 40 and the metal layer 34 have a tapering region that forms an overlay capacitor 30 of the appropriate capacitance. An additional metal pad 41 overlaps the metal layer 34 to form a DC blocking capacitor 42. The metal pad 41 is tapered to form an appropriate capacitance for the DC blocking capacitor 42.
- 10 20 Due to the high dielectric constant (κ) of the most likely f-e films to be used, the overlay capacitor 30 may be quite small in area and still provide a capacitance (C_{f-e}) of 1.5pF. A bonding bias pad 44 is provided for attachment of a high value (500-1000k Ω) chip resistor. Note that the f-e film is deposited not only under the overlay capacitor 30 but also the blocking capacitor 42. However, the effect on the capacitance (C_{DC}) of the DC blocking capacitor 42 is irrelevant if $C_{DC} \geq 180$ pF and $C_{f-e} \leq 1.5$ pF, even under maximum V_{DC} bias (preferably 10V DC). This is because the DC blocking capacitor has a high enough capacitance that even when the capacitance is reduced by f-e tuning, it still has a minimal effect on C_{f-e} .
- 15 25 30

WO 02/084781

PCT/IB02/01030

In such an embodiment, $0.7 \leq C_{f-e} \leq 1.5$ pF, f-e κ is approximately 1000, the overlapped portion of the metal pad 40 forming the overlap capacitor 30 is approximately $7.0 \mu\text{m} \times 7.0 \mu\text{m}$, and the f-e film thickness is approximately $1.0 \mu\text{m}$. The
 5 metal layer 34 may be Pt and have a thickness of $\leq 0.5 \mu\text{m}$. The metal pads 40 and 41 may be Ag and have a thickness of approximately 1.5 - $2.5 \mu\text{m}$.

While the L_{geom} of an overlay capacitor is lower than that of a gap capacitor, L_{f-e} of an overlay capacitor may be higher,
 10 as all of the rf field is concentrated in the f-e film. In a gap capacitor the rf field is partially in air, partially in the f-e film and partially in the substrate. For the same reasons, an overlay capacitor has greater capacitance tunability for a given applied voltage than a gap capacitor.

For a given cross sectional area, an IDC can provide a higher capacitance than a gap capacitor. It is more lossy, however, with the main contributions to L_{geom} including the gap spacing; loss increases as the gap spacing decreases. Similarly, loss increases as finger width decreases. The
 20 finger length also affects loss with loss increasing as finger length increases; especially in a microstrip (the most common) realization of an IDC as the odd mode loss dominates in such a structure. In addition, loss increases as the number of fingers increases due to loss introduced from the additional
 25 sharp corners; note that increasing the number of fingers is typically used to increase the capacitance of an IDC. Many investigators in the f-e area have used IDC's with narrow finger widths and gaps ($\leq 5.0 \mu\text{m}$ for each) to characterize f-e film. This is problematic, as such an IDC structure gives a
 30 high L_{geom} and therefore a low Q by itself. Typically, $Q \leq 200$ at 2.0 GHz for about 1.0 pF, even without any L_{f-e} . This makes it quite difficult to measure L_{f-e} . The wide spread use of

WO 02/084781

PCT/IB02/01030

broad band measurement techniques, as described above, further obfuscates any L_{ge} measurement.

A preferred IDC capacitor 60 is illustrated in Figure 4 that minimizes the contributions to L_{ge} . It is formed on a 99
5 % alumina, MgO, sapphire or other suitable substrate 62 of thickness of approximately 0.2 to 1.5 mm. A f-e layer 64 is formed on the substrate 62. An input port 66 and output port 68 couple to the IDC capacitor 60. A metal layer 70 having a thickness of 1.5 to 3.0 microns and deposited on the f-e layer
10 64 forms a gap spacing 72 of approximately 5.0 microns and a finger width 70 of about 150 microns or greater if possible.

A general methodology for constructing a tunable bandpass filter may now be described. As a first step, a designer must tradeoff the 3 dB bandwidth of the tunable filter with filter
15 order to achieve the required out-of-band rejection. As is well known, as the filter order is increased, its rolloff rate increases, making it easier to achieve a required rejection specification. The rolloff is modeled as beginning at either of the 3dB points defining the 3dB bandwidth (BW). Thus, as
20 the BW is decreased, it also becomes easier to achieve a required rejection specification.

For minimum loss the lowest order filter is desired. Typically, this will be a 2nd order BPF. A low order BPF has a further advantage of being simpler to fabricate and tune,
25 using fewer tunable resonators.

A Chebychev prototype BPF is preferred over a Butterworth as this gives the designer more flexibility to trade off passband ripple with out-of-band rejection. The designer should strive to meet the worst case rejection specification
30 by bandwidth adjustment without the addition of extra transmission zeros as transmission zeros increase filter complexity, cost and loss at the corresponding passband edge.

WO 02/084781

PCT/IB02/01030

One can, however, exploit topologies that have naturally occurring high or low side transmission zeros in this case.

Narrowing BW too much, however, will increase the insertion loss, as discussed above. Thus, the narrowest BW should be chosen that meets the required rejection specification over all specified operating conditions. If the chosen BW provides an unacceptable insertion loss, the BW should be increased, perhaps also requiring an increase in filter order or increased passband ripple (if acceptable). An additional high or low side transmission zero may be added if desired.

A tunable BPF requires control circuitry. This is an added expense, not required of fixed-tuned BPF's. Thus, a desirable tunable filter design should provide a decreased insertion loss, smaller size, or other benefit over that of a fixed-tuned BPF to offset this expense. To achieve decreased insertion loss and smaller size, it is preferable to use no more than a one or two stage tunable filter. However, it will be appreciated that the principles of the invention may be advantageously used to design tunable f-e filters of arbitrary order.

Given a choice for filter order and BW that satisfies the rejection requirements, the highest possible Q_0 for a resonator should be used to meet or exceed the required I.L., given size and height constraints. To define Q_0 , a topology should be chosen for the basic stage 100 illustrated in Figure 5. Each stage 100 is formed by a resonator 102 coupled to a f-e capacitor 104. The f-e capacitor 104 may assume one of the forms described herein. The resonator 102 is shown as a grounded quarter wavelength resonator but an open circuit one-half wavelength resonator may also be used. Moreover, the resonator may be of other suitable electrical length.

WO 02/084781

PCT/IB02/01030

The basic stage 100 may be considered a tunable EM resonator. The f-e capacitor 104 may be coupled either in series or in shunt with the resonator 102 as determined by the nature of their connection. As shown in Figure 6, the f-e capacitor 104 is coupled in shunt with the resonator 102 such that Q_{f-e} of the f-e capacitor 104 affects the Q of the fixed-tuned EM resonator 102. Volumetric resonators (e.g., coaxial, stripline, and monoblock) are preferred, as they provide the highest Q_u and smallest area and height at a minimal price compared to planar, i.e., microstrip, alternatives.

Whether a tunable capacitor is placed in series or shunt with a volumetric resonator is often determined by the case of the connection; sometimes only one placement is even possible. Another key feature in determining whether a tunable capacitor is placed in series or shunt is that of minimum added loss and to a lesser extent, tuning range. A shunt connection will typically produce a more physically compact tunable filter than a series connection. It is usually easier to achieve as well. A series connection can provide better tuning in the case where electromagnetically coupled resonators (like monoblock, coaxial or stripline) are coupled along their entire extent (rather than coupled through a small aperture). A series connection is a more natural choice in these cases from a fabrication perspective.

As discussed above, the attachment losses may be significant if the f-e capacitor 104 is not integrated with the resonator 102 or other RF circuitry. Once a topology for the f-e capacitor 104 is chosen, its Q_c may be derived as discussed above. Q_T for the overall basic stage 100 is then given by $1/Q_T = 1/Q_c + 1/Q_u$,

where Q_u is the unloaded Q of the resonator 102;

and Q_c is the Q of the f-e capacitor.

WO 02/084781

PCT/IB02/01030

Given the Q_T for the basic stage 100, the designer may use equation (1) to determine if the required I.L. will be achieved or exceeded. Should the I.L. be too high, the designer may obtain a lower I.L. by increasing either or both of Q_c or Q_u . If either Q_c or Q_u cannot be increased further, they will ultimately limit Q_T . Further reduction of I.L. can then be obtained only by switching to a lower loss topology. For example, Q_u may be increased if a volumetric instead of a microstrip resonator is used for a given footprint (area).

For high volume applications, such as CDMA wireless handsets, transverse electromagnetic (TEM) wave volumetric resonators are preferred. Such volumetric resonators can be either ceramic loaded coaxial resonators, slabline (monoblock) or stripline, to name the three most common realizations. The standard narrow band (typically defined as a BW $\leq 10\%$ of f_0) topology can be realized using top capacitively coupled (TCC) BPF's fabricated with either coaxial or stripline resonators. The TCC topology as shown in Fig. 8, lends itself to shunt f-e tuning, as this provides the most compact realization (having a smaller footprint than a TCC topology with series f-e tuning). Also, the shunt quarter wave resonators behave as parallel LC tuned circuits near resonance.

Stepped impedance realizations of monoblock BPF's can be used as well. Monoblock resonators are typically EM coupled along their entire length, a direct consequence of their design. They lend themselves to series f-e tuning. Their electrical lengths can be tuned by the selective deposition and patterning of f-e tuning capacitors. Non-TEM resonators can be used as well, including, but not limited to, dielectric loaded waveguide resonators or dielectric pucks (with or without a shielded enclosure).

However, height restrictions may limit the achievable Q_u from volumetric resonators. An alternative to a volumetric

WO 02/084781

PCT/IB02/01030

coaxial resonator in such height-constrained systems is to use a stripline resonator. Here, one can make the center conductor wider (up to a point) thus improving Q_u while keeping the total height fixed. This embodiment has further merit in that the

5 incorporation of a planar f-e capacitor such as a gap capacitor or IDC can be realized efficiently by making the top cover of the stripline resonator end before the location of the f-e capacitor. In this manner, the planar f-e capacitor would be formed on the portion of the substrate forming the

10 bottom cover of the stripline resonator that extends beyond the top cover.

Regardless of the particular resonator being implemented, if height restrictions prevent any further increase in the Q_u of the resonator, Q_c would have to be increased instead by, for

15 example, replacing an IDC f-e capacitor with a gap or an overlay f-e capacitor.

For many applications, a single stage bandpass filter 140 will be satisfactory as illustrated in Figure 6. As discussed with respect to Figure 5, the bandpass filter 140 will include

20 the f-e capacitor 104 and the resonator 102. A variable DC voltage 142 applied to the f-e capacitor 104 tunes the filter 140. The RF signal to be filtered is applied at input port 144 and is output at output port 146. Note that the input port 144 and output port 146 are interchangeable. A capacitor 143

25 is defined both between the input port 144 and the resonator 102. Another capacitor 145 is defined between the output port 146 and the resonator 102. The f-e capacitor 104, regardless of whether it is a gap, overlay, or IDC capacitor, is constructed to minimize losses in the manner described above.

30 Similarly, the resonator 102, which may be either a shorted $\lambda/4$ wavelength resonator or a $\lambda/4$ wavelength open circuit resonator, is selected to maximize Q_u .

WO 02/084781

PCT/IB02/01030

A higher Q_u will be provided by a volumetric resonator such as a coaxial resonator, a dielectric loaded waveguide, a monoblock, or a stripline resonator in a smaller footprint and at a lower cost. Alternatively, a larger area planar resonator such as a microstrip resonator may be used if specifications and price constraints permit. Most microstrip resonator circuits would be fabricated by thin film process on a hard substrate. They can achieve less metal thickness and are of larger size since part of the EM field is the air region above the microstrip.

Turning now to Figure 7, a planar realization 150 of the bandpass filter 140 is illustrated. Resonator 102 is formed by a microstrip line 152 grounded through via 154. Note that microstrip line 152 could also be terminated in a suitable lossless ground plane (not illustrated), obviating the need for via 154. Capacitors 153 and 155 are formed by gaps between the input and output microstrip lines 156 and 158 and the resonator microstrip line 152. It is desirable to make the capacitance of capacitors 155 and 157 as large as practical (approximately 0.2 pF) to maximize input and output coupling while still maintaining a planar structure. The microstrip lines are formed on substrate 157 of 99.5 % pure alumina, MgO, or sapphire that is preferably of thickness approximately 1.0 mm for providing a maximum microstrip resonator Q. The f-e capacitor 104 is formed as a gap capacitor by pad 160 and microstrip line 152, with f-e layer 162 underneath pad 160 and microstrip line 152.

A variable DC voltage source biases pad 160 through resistor 164. A DC blocking capacitor is positioned between pads 160 and 166, where pad 166 includes a via 168 to ground. Note that pad 166 could also be terminated in a suitable lossless ground plane (not illustrated), obviating the need for via 168.

WO 02/084781

PCT/IB02/01030

The DC blocking capacitor is needed if the resonator is shunted as shown in Fig. 7. The capacitance of the DC blocking capacitor is ideally at least $100C_{f-e}$ to minimize its loading effects on C_{f-e} . Its Q is ideally ≥ 40 in the band of interest. It will be appreciated that the choice of a gap capacitor and a microstrip resonator is arbitrary - any of the forms discussed herein could be employed consistent with the teachings of the present invention.

The bandpass filter of Fig. 7 may be ideally used as a test circuit to characterize an f-e film as described herein. As such, the bandpass filter of Fig. 7 provides the following advantages:

- 1) The f-e capacitor can be fabricated as it is to be used, particularly if that realization is a gap capacitor or IDC. Selective f-e deposition is used.
- 2) While an f-e gap capacitor is shown, an IDC could be used as well. A gap capacitor has a simpler geometry. It is easier to fabricate and has lower geometric loss compared to an IDC. It is also easier to fabricate than an overlay capacitor.
- 3) Since the circuit is fabricated with thin film processing techniques the geometry can be precisely controlled and measured.
- 4) Metal thickness can be accurately measured by profilometry. Metal type can be selected as desired (Au, Ag or Cu).
- 5) A high Q microstrip circuit completes the fixed resonator part of the circuit.
- 6) The f-e capacitor is directly fabricated in the resonator. There is no added loss due to soldering,

WO 02/084781

PCT/IB02/01030

bonding, etc. The transition from resonator to f-e capacitor is uniform, or it can be tapered, if desired.

- 5 7) No via holes are needed if large area ground planes and a Wiltron test fixture (with jaws to hold and ground the circuit top and bottom) is used. Drilling vias in hard substrates is a significant cost adder and reduces the number of such test circuits that can be fabricated.
- 10 8) This circuit can be accurately modeled in EM software.
- 9) This circuit can be fabricated without f-e film to determine a base loss (at a higher f_0 , of course) of the circuit for correlation to simulations.
- 15 10) The use of a low loss substrate minimizes its effect on the overall circuit.
- 11) Measured results of f_0 and I.L₀ can be used to extract f-e film dielectric constant and tan δ .
- 20 12) The circuit in Fig. 7 can be fabricated with an aperture in the base substrate where the f-e cap is shown. Now, independent f-e caps can be placed over the aperture, held in place with pressure, allowing the f-e caps to be tested as stand-alone components.

Referring now to Fig. 8a, a two stage TCC tunable BPF 400 is illustrated. As discussed with respect to Figure 5, each stage of bandpass filter 400 comprises a resonator 404 and 408 and f-e capacitor 410a and 410b. The resonators 404 and 408 are shown as $\frac{1}{4}$ wavelength short-circuited resonators but may also be $\frac{1}{4}$ wavelength open circuit resonators.

WO 02/084781

PCT/IB02/01030

A variable DC voltage applied to the f-e capacitors 410a and 410b tunes the bandpass filter 400. The ferro-electric capacitors 410a and 410b couple to ground through DC blocking capacitors 412a and 412b, since the resonators are shorted in
5 this example.

An RF signal is received at input port 402 and output at output port 406. Note that input port 402 and output port 406 are interchangeable. In addition to input capacitor 434a and output capacitor 434b, which are functionally similar to
10 capacitors 143 and 145 discussed with respect to Figure 6, an additional capacitor 432 is provided as an impedance and admittance inverter between the resonators 404 and 408 to create the desired BPF response. It will be appreciated that capacitor 432 can also be a discrete element or implemented
15 through aperture coupling between resonators 404 and 408.

The tunable two-stage filters 400 and 450 illustrated in Figs. 8a and 8b have a basic topology which creates a high or low side zero that can be used to provide better rejection for a given passband I.L. In the case of inter-resonator coupling
20 along their entire length, the passband I.L. and out-of-band rejection will change as the ferro-electric capacitors tune the bandpass filter across the passband. To minimize any resulting distortion, particularly in the rejection band, capacitor 432 may be a f-e capacitor. Tuning capacitors 413
25 and 419 makes the zero track in frequency with the tunable passband.

To facilitate the biasing and tuning of f-e capacitor coupling between the resonators 404 and 408, capacitor 432 may be replaced by f-e capacitors 437a and 437b as shown in Fig.
30 8b. Capacitors 437a and 437b ideally have a capacitance twice that of capacitor 432. In this embodiment, the ferro-electric capacitors 410a, 410b, 437a and 437b may all be tuned using a single DC tuning voltage VDC.

WO 02/084781

PCT/IB02/01030

The single DC tuning voltage for the f-e capacitors may be arranged as shown in Fig. 9. In Fig. 9, V_{DC} is coupled to a divider network 505. The divider network 505 is coupled to both f-e capacitors 437a and 437b. The divider network 505 is
5 configured to provide the appropriate tuning range to the f-e capacitors 437a and 437b so as to cause the zero to track with the passband, as described above.

The divider network 505 may be constructed as shown in Fig. 10. In Fig. 10, V_{DC} is coupled to R_1 . R_1 is coupled to R_2
10 and to both capacitors 437a and 437b. R_2 is also coupled to ground. R_1 and R_2 are chosen to cause the zero to track with the passband, as described above.

Alternatively, a separate voltage can be used to tune both capacitors 437a and 437b.

15 Turning now to Figure 11a, a tunable two-stage filter 300 using coaxial, monoblock resonators 302a and 302b is illustrated. Note that other resonator types could also be used. The resonators 302a and 302b may be open or short circuited. The resonators 302a and 302b attach to a first
20 surface of a substrate 301. Pads 304a and 304b formed on the first surface of the substrate 301 couple to the resonators 302a and 302b through leads 305a and 305b. Pads 306a and 306b formed on the first surface of substrate 301 couple to pads 304a and 304b creating the desired gap for the ferro-electric
25 capacitors 310a and 310b. Ferro-electric layers 312a and 312b underlying the pads 304a and 304b and 306a and 306b complete ferro-electric gap capacitors 310a and 310b. Note that the drawings are not to scale. Typically, the gap spacing is increased for clarity.

30 There are transmission lines 320a and 320b on a second surface of substrate 301. These transmission lines are used as input and output ports 320a and 320b for signals RF in and RF

WO 02/084781

PCT/IB02/01030

out. The input and output capacitors 315a and 315b are formed between the transmission lines 320a and 320b and the pads 304a and 304b with substrate 301 in between, as shown in Fig. 11b. Fig. 11b is a cross-sectional view of a portion of filter 300
5 shown in Fig. 11a. The cross-section is taken along line B.

In addition, capacitor 321 is formed as a gap capacitor by the separation of pads 304a and 304b. Note that the coupling provided by capacitor 321 may alternatively be provided through aperture coupling between coaxial resonators
10 302a and 302b, eliminating the need for capacitor 321. It will be appreciated that although the coaxial resonators 302a and 302b are shown as separate structures, they may share a common wall to save space and permit any aperture coupling. Additionally, there may be no space and no wall between them.
15 I.e., they may be mutually coupled monoblock resonators. In embodiments in which the coupling provided by capacitor 321 is implemented through aperture coupling, the pads 304a and 304b would be separated by a sufficient distance to minimize any gap capacitance between them. A bias voltage VDC couples
20 through resistors 340a and 340b to tune the ferro-electric capacitors 310a and 310b. Each of the ferro-electric gap capacitors 310a and 310b couple to ground through DC blocking capacitors 341a and 341b.

The filters 400 and 450 may be adapted to serve as the
25 transmitting and receiving section of a duplexer 640 as shown in Figure 12. Note that duplexers are a special case of multiplexers. Duplexers are used in conjunction with two bands, while multiplexers are used in conjunction with two or more bands. Alternatively, multiplexers may be defined as for
30 use with more than two bands. Either way, it is to be understood that the present invention can be used in multiplexers generally, even though the discussion is in terms of duplexers, for simplicity.

WO 02/084781

PCT/IB02/01030

The duplexer 640 couples to an antenna or diplexer through a common port 642. A transmitting section 644 comprises a two-stage tunable filter constructed as discussed with respect to Figures 9, 10 and 11. Thus, transmitting
5 stage 644 has resonators 604a and 608a coupled to their ferro-electric capacitors 610a and 610b, respectively. Resonators 604a, 604b, 608a and 608b may be realized as coaxial, stripline or monoblock resonators, to give three examples. The Tx and Rx sections are typically fabricated with the same
10 topology, for example, monoblock. However, one could use different topologies for Tx and Rx sections if desired. For example, the Tx section could be stripline while the Rx section could be monoblock, depending on requirements, or choice.

15 If realized as monoblock resonators, they may be EM coupled along their entire length. This EM coupling, along with the coupling provided by capacitor 632a, can be used to create a high side rejection zero located in the Rx band. Ideally, the zero is located in that portion of the Rx band
20 that contains the Rx channel that is paired with the Tx channel in PCS CDMA. This topology provides minimum Tx band I.L., along with maximum Rx band rejection.

The DC blocking capacitors and the DC tuning voltage source are not illustrated. Ferro-electric capacitor 632a is
25 illustrated as implemented in Figure 8a. However, it will be appreciated that it is preferably implemented as two series-coupled f-e capacitors each of capacitance 2C2 as shown in Figure 8b. The DC return path for capacitors 610a and 610b is through the shorted resonators 604a and 608a.

30 The receiving section 646 is constructed analogously. The same comments regarding monoblock coupling and Tx band rejection apply here, analogous to those made regarding Rx band rejection for the Tx filter. However, the electrical

WO 02/084781

PCT/IB02/01030

lengths of the resonators 604b and 608b in receiving section 646 are chosen differently than those in the transmitting section. In this manner, the passbands over which the sections tune are separated while the capacitance values of the f-e
5 tuning capacitors 610c and 610d remain the same as that of capacitors 610a and 610b.

For example, in the full U.S CDMA PCS band, the transmitting (TX) section 644 would have to tune to transmit over a passband from 1850 to 1910 MHz. Similarly, the
10 receiving (RX) section 446 would have to tune to receive over a passband from 1930 to 1990 MHz. It should be noted that while the full US PCS band is described here, the same concepts apply to other wireless bands, including, for example, the cellular band (800 MHz to 1000 MHz), other PCS
15 bands, 3-G CDMA bands, and any partial bands.

The tuning voltage range for the Tx and Rx bands will not be the same in this case, since even though the required tuning range is 60 MHz (in the example of the full U.S. PCS band), the fractional bandwidths for Tx and Rx are slightly
20 different. This is because the Tx band starts at 1850 MHz, while the Rx band begins at 1930 MHz. Thus, separate tuning voltages will be required in the case where equal value f-e capacitors are used.

In another embodiment, resonators 604a and 608a for the
25 Tx band have the same electrical length for as resonators 604b and 608b for the Rx band. In this case, the capacitance values of the f-e capacitors used to tune the Tx and Rx bands would be different, providing the necessary frequency separation.

The F-E capacitors 610a-d can be used to tune the
30 individual resonators as well. In conventional fixed bandwidth designs each filter or duplexer requires 100% vendor screening and tuning to meet electrical specifications. The use of

WO 02/084781

PCT/IB02/01030

electrically tunable f-e capacitors can be exploited for this purpose, to compensate for dielectric constant variations, fabrication tolerances and temperature variations. This tuning comes at the price of added tuning capacitance range and
5 ideally is performed by independent tuning (control) voltages for each resonator. This approach increases the demand placed on the control circuitry that generates the DC control voltages.

In another embodiment, a PCS-configured duplexer may use
10 gap coupling to form the capacitors 651a, 651b, 661 and 671. Capacitors 651a, 651b, 661 and 671 are typically in the range 0.25 to 0.3 PF for the US PCS CDMA band. They transform the impedance of the BPF or duplexer to the correct input and output impedances, which is typically 50 ohms.

15 Additional impedance matching circuitry may be needed at the common port 642 rather than just using capacitors 651a and 651b, as shown. The system requirements for a specific application will determine what voltage standing wave ratio (VSWR) must be seen looking into port 642 when the Tx and Rx
20 parts are terminated in their correctly specified impedances (typically 50 Ω).

A filter or duplexer (or multiplexer) is a frequency selective impedance transforming network. As such, it can be designed to transform impedance levels between its input and
25 output ports to and from values other than the standard 50 ohms. With this in mind, capacitors 661 and 671 may take on a wider range of values, as required. Capacitors must be chosen to give the correct capacitance in any case.

In one embodiment, where the dielectric constant (DK) of
30 the ceramic in the resonators 604a, 604b, 608a and 608b is 38.6. The resonators 604a and 608b in the transmitting section 644 have an electrical length of 232 mils whereas the

WO 02/084781

PCT/IB02/01030

resonators 604b and 608b in the receiving section 646 have an electrical length of 221 mils. The f-e capacitors 610a-d have a capacitance of 0.66pF and a Q of 180.

In another embodiment, monoblock filters fabricated with a ceramic DK = 38.6 are used, with a height of 4.0 mm, a $Z_{0e} = 18.95 \Omega$, $Z_{0o} = 13.80 \Omega$, a center conductor diameter of 36.24 mils, and center conductor spacing edge to edge of 64.68 mils.

The resulting frequency responses for such PCS-configured sections 644 and 646 are as shown in Figures 13. Figure 14 illustrates the resulting frequency responses should the Q of the f-e capacitors 610a-d be increased to 450. The responses in Figs. 13 and 14 are based on 4.0 mm coaxial resonators with no EM coupling between them.

In another embodiment, capacitors 651a, 651b, 661 and 671 may be implemented as discrete overlay capacitors having a quality factor of 250 or greater. In this embodiment, the resonators 604a and 608b in the transmitting section 644 may have an electrical length of 233.179 mils whereas the resonators 604b and 608b in the receiving section 646 may have an electrical length of 222.32 mils. Should the ferro-electric capacitors 610a-d have a capacitance of 0.66 pf and a quality factor of 180, the frequency response for the resulting PCS-configured duplexer is as illustrated in Figure 15. Similarly, if the quality factor of the ferro-electric capacitors 610a-d is increased to 450, the frequency response is as illustrated in Figure 16. Figures 13-16 are examples of frequency responses of example duplexers.

In any of these embodiments, the Q of the f-e caps can be lower, as long as an increased passband I.L. can be tolerated. If the specification for worst case passband I.L. is -3.5 dB for Tx band, one can use a $C_{f-e} = 0.66 \text{ pF}$ with an associated Q of about 80 at 2.0 GHz and still meet the specification. The

WO 02/084781

PCT/IB02/01030

f-e capacitors' Q may need to be higher to account for fabrication losses such as L_{attach} .

The preferred solution is to obtain the highest f-e capacitor Q possible while meeting the tuning requirements. This will provide the minimum I.L._o in both Tx and Rx bands. A smaller C_{f-e} results in less loading of the BPF or duplexer at 1900 MHz. The lower limit on C_{f-e} is imposed by tuning range. In the embodiment shown in Figs. 12-16, a minimum delta (Δ) C_{f-e} (of capacitors 410a and 410b of Fig. 8a) = 0.25 pF along with a ΔC_{f-e} (of capacitor 432 of Fig. 8a) = 0.033 pF is needed in an EM coupled monoblock design, and ΔC_{f-e} (of capacitors 410a and 410b of Fig. 8a) = 0.34 pF is needed in a non-EM coupled design. A lower passband I.L. is typically preferred particularly in power sensitive applications like handsets, since a lower passband I.L. places less demands on other components, such as power amplifiers. This, in turn, has a positive impact on battery life or talk time.

Using the monoblock design as an example, if a C_{f-e} tuning range of 2:1 is achievable for a given f-e film, DC tuning voltage and f-e capacitor topology, then C_{f-e} (0V DC) = 0.5 pF would be the minimum C_{f-e} that would achieve the ΔC_{f-e} = 0.25 pF required. If one wished to start with C_{f-e} (0V DC) = 0.375 pF, one would need a tuning range of 3:1 to achieve the ΔC_{f-e} = 0.25 pF required.

Although the invention has been described with reference to particular embodiments, the description is only an example of the invention's application and should not be taken as a limitation. Consequently, various adaptations and combinations of features of the embodiments disclosed are within the scope of the invention as encompassed by the following claims.

WO 02/084781

PCT/IB02/01030

CLAIMS

I claim:

1. A tunable multiplexer comprising:
 - 5 a first control signal generator for generating a first control signal;
 - a first capacitor;
 - a first resonator;
 - the first capacitor and the first resonator
 - 10 configured as a first electromagnetic signal filter having a first resonant frequency;
 - a first ferro-electric material portion positioned proximate the first capacitor for adjusting, responsive to the first control signal, the capacitance of the first
 - 15 capacitor for adjusting the first resonant frequency;
 - a second control signal generator for generating a second control signal;
 - a second capacitor;
 - a second resonator;
 - 20 the second capacitor and the second resonator configured as a second electromagnetic signal filter having a second resonant frequency;
 - a second ferro-electric material portion positioned proximate the second capacitor for adjusting, responsive
 - 25 to the second control signal, the capacitance of the second capacitor for adjusting the second resonant frequency;
 - wherein a quality factor of each capacitor, when operated in a temperature range between about -50 degrees
 - 30 Celsius and 100 degrees Celsius, is greater than about 80.
2. The multiplexer of claim 1, wherein the quality factor of each capacitor is greater than about 180.

WO 02/084781

PCT/IB02/01030

3. The multiplexer of claim 1, wherein the quality factor of each capacitor is greater than about 350.
- 5
4. The multiplexer of claim 1, wherein the quality factor, when operated in a temperature range between about -50 degrees Celsius and 100 degrees Celsius, is greater than about 80 in a frequency range between 0.25 GHz and 7.0 GHz.
- 10
5. The multiplexer of claim 4, wherein the quality factor, when operated in a temperature range between about -50 degrees Celsius and 100 degrees Celsius, is greater than about 80 in a frequency range between about 0.8 GHz and 7.0 GHz.
- 15
6. The multiplexer of claim 4, wherein the quality factor, when operated in a temperature range between about -50 degrees Celsius and 100 degrees Celsius, is greater than about 80 in a frequency range between about 0.25 GHz and 2.5 GHz.
- 20
7. The multiplexer of claim 6, wherein the quality factor, when operated in a temperature range between about -50 degrees Celsius and 100 degrees Celsius, is greater than about 80 in a frequency range between about 0.8 GHz and 2.5 GHz.
- 25
8. The multiplexer of claim 1, wherein the quality factor, when operated in a temperature range between about -50 degrees Celsius and 100 degrees Celsius, is greater than about 180 in a frequency range between 0.25 GHz and 7.0 GHz.
- 30
- 35

WO 02/084781

PCT/IB02/01030

9. The multiplexer of claim 8, wherein the quality factor,
when operated in a temperature range between about -50
degrees Celsius and 100 degrees Celsius, is greater than
about 180 in a frequency range between about 0.8 GHz and
2.5 GHz.
10. The multiplexer of claim 1, wherein the quality factor,
when operated in a temperature range between about -50
degrees Celsius and 100 degrees Celsius, is greater than
about 80 for a capacitance in a range between about 0.3
pF and 3.0 pF.
11. The multiplexer of claim 10, wherein the quality factor,
when operated in a temperature range between about -50
degrees Celsius and 100 degrees Celsius, is greater than
about 80 for a capacitance in a range between about 0.5
pF and 1.0 pF.
12. The multiplexer of claim 1, wherein the quality factor,
when operated in a temperature range between about -50
degrees Celsius and 100 degrees Celsius, is greater than
about 180 for a capacitance in a range between about 0.3
pF and 3.0 pF.
13. The multiplexer of claim 12, wherein the quality factor,
when operated in a temperature range between about -50
degrees Celsius and 100 degrees Celsius, is greater than
about 180 for a capacitance in a range between about 0.5
pF and 1.0 pF.
14. The multiplexer of claim 1, wherein:

WO 02/084781

PCT/IB02/01030

the first resonant frequency is between a range of
about 1850 MHz to about 1910 MHz; and

the second resonant frequency is between a range of
about 1930 MHz to about 1990 MHz.

5

15. The multiplexer of claim 1, wherein:

the first resonant frequency is between a range of
about 1750 MHz to about 1780 MHz; and

the second resonant frequency is between a range of
about 1840 MHz and about 1870 MHz.

10

16. The multiplexer of claim 1, further comprising:

a third control signal generator for generating a
third control signal;

15

a third capacitor;

a third resonator;

the third capacitor and the third resonator
configured as a third electromagnetic signal filter
configured to resonate at a third resonant

20

frequency, wherein the third resonant frequency is
approximately equal to the first resonant frequency;

a third ferro-electric material portion positioned
proximate the third capacitor for adjusting, responsive
to the third control signal, the capacitance of the third
capacitor for adjusting the third resonant frequency;

25

a fourth control signal generator for generating a
fourth control signal;

a fourth capacitor;

a fourth resonator;

30

the fourth capacitor and the fourth resonator
configured as a fourth electromagnetic signal filter
having a fourth resonant frequency, wherein the
fourth resonant frequency is approximately equal to
the second resonant frequency;

WO 02/084781

PCT/IB02/01030

- a fourth ferro-electric material portion positioned proximate the fourth capacitor for adjusting, responsive to the fourth control signal, the capacitance of the fourth capacitor for adjusting the fourth resonant frequency.
- 5
17. A tunable multiplexer comprising:
- a first control signal generator for generating a first control signal;
 - 10 a first capacitor;
 - a first volumetric resonator;
 - the first capacitor and the first resonator configured as a first electromagnetic signal filter having a first resonant frequency;
 - 15 a first ferro-electric material portion positioned proximate the first capacitor for adjusting, responsive to the first control signal, the capacitance of the first capacitor for adjusting the first resonant frequency;
 - a second control signal generator for generating a second control signal;
 - 20 a second capacitor;
 - a second volumetric resonator;
 - the second capacitor and the second resonator configured as a second electromagnetic signal filter having a second resonant frequency;
 - 25 a second ferro-electric material portion positioned proximate the second capacitor for adjusting, responsive to the second control signal, the capacitance of the second capacitor for adjusting the second resonant frequency.
 - 30
18. The multiplexer of claim 17, wherein:
- the first resonant frequency is between a range of about 1850 MHz to about 1910 MHz; and

WO 02/084781

PCT/IB02/01030

the second resonant frequency is between a range of
about 1930 MHz to about 1990 MHz.

19. The multiplexer of claim 17, wherein each resonator
5 comprises a stripline resonator.
20. The multiplexer of claim 17, wherein each resonator
comprises a monoblock resonator.
- 10 21. The multiplexer of claim 17, wherein each resonator
comprises a coaxial dielectric loaded resonator.
22. The multiplexer of claim 17, wherein a quality factor of
15 each capacitor is greater than about 80.
23. The multiplexer of claim 17, wherein a quality factor of
each capacitor is greater than about 180.
- 20 24. The multiplexer of claim 17, wherein a quality factor of
each capacitor is greater than about 350.
25. The multiplexer of claim 17, wherein:
25 the first resonant frequency is between a range of
about 1850 MHz to about 1910 MHz; and
the second resonant frequency is between a range of
about 1930 MHz to about 1990 MHz.
- 30 26. The multiplexer of claim 17, further comprising:
a fifth control signal generator for generating a
fifth control signal;
a fifth capacitor;
a fifth ferro-electric material portion positioned
35 proximate the fifth capacitor for adjusting, responsive

WO 02/084781

PCT/IB02/01030

- to the fifth control signal, the capacitance of the fifth capacitor for adjusting a first frequency response of the multiplexer;
- a sixth control signal generator for generating a sixth control signal;
- a sixth capacitor; and
- a sixth ferro-electric material portion positioned proximate the sixth capacitor for adjusting, responsive to the sixth control signal, the capacitance of the sixth capacitor for adjusting a second frequency response of the multiplexer.
27. A wireless communication device comprising:
- a battery;
- a transceiver;
- a user interface;
- a housing encasing the battery and the transceiver and adapted to present the user interface external to the housing;
- a first control signal generator for generating a first control signal;
- a first capacitor;
- a first resonator;
- the first capacitor and the first resonator configured as a first electromagnetic signal filter having a first resonant frequency;
- a first ferro-electric material portion positioned proximate the first capacitor for adjusting, responsive to the first control signal, the capacitance of the first capacitor for adjusting the first resonant frequency;
- a second control signal generator for generating a second control signal;
- a second capacitor;
- a second resonator;

WO 02/084781

PCT/IB02/01030

- the second capacitor and the second resonator
configured as a second electromagnetic signal filter
having a second resonant frequency;
a second ferro-electric material portion positioned
proximate the second capacitor for adjusting, responsive
to the second control signal, the capacitance of the
second capacitor for adjusting the second resonant
frequency.
28. The wireless communication device of claim 29, further
comprising:
a volumetric resonator.
29. The wireless communication device of claim 30, further
comprising:
a stripline resonator.
30. The wireless communication device of claim 30, further
comprising:
a monoblock resonator.
31. The wireless communication device of claim 32, further
comprising:
a coaxial dielectric loaded resonator.
32. The wireless communication device of claim 29, wherein a
quality factor of each capacitor is greater than about
80.
33. The wireless communication device of claim 29, wherein a
quality factor of each capacitor is greater than about
180.
34. The wireless communication device of claim 29, wherein a
quality factor of each capacitor is greater than about
350.

WO 02/084781

PCT/IB02/01030

35. The wireless communication device of claim 29, wherein:
the first resonant frequency is between a range of
about 1850 MHz to about 1910 MHz; and
5 the second resonant frequency is between a range of
about 1930 MHz to about 1990 MHz.
36. The wireless communication device of claim 29, wherein:
the first resonant frequency is between a range of
10 about 1750 MHz to about 1780 MHz; and
the second resonant frequency is between a range of
about 1840 MHz and about 1870 MHz.
37. The wireless communication device of claim 29, further
15 comprising:
a third control signal generator for generating a
third control signal;
a third capacitor;
a third resonator;
20 the third capacitor and the third resonator
configured as a third electromagnetic signal filter
configured to resonate at a third resonant
frequency, wherein the third resonant frequency is
approximately equal to the first resonant frequency;
25 a third ferro-electric material portion positioned
proximate the third capacitor for adjusting, responsive
to the third control signal, the capacitance of the third
capacitor for adjusting the third resonant frequency;
a fourth control signal generator for generating a
30 fourth control signal;
a fourth capacitor;
a fourth resonator;
the fourth capacitor and the fourth resonator
configured as a fourth electromagnetic signal filter
35 having a fourth resonant frequency, wherein the

WO 02/084781

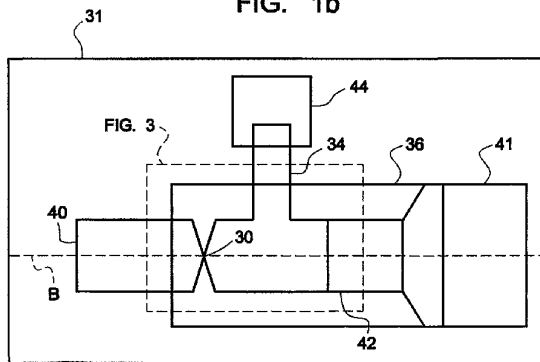
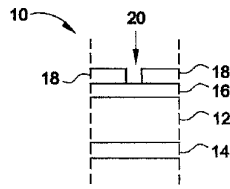
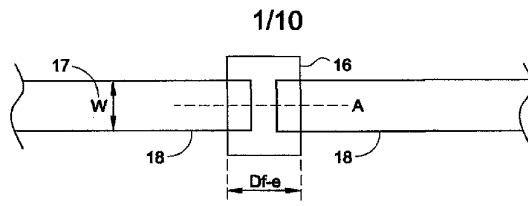
PCT/IB02/01030

fourth resonant frequency is approximately equal to
the second resonant frequency;

5 a fourth ferro-electric material portion positioned
proximate the fourth capacitor for adjusting, responsive
to the fourth control signal, the capacitance of the
fourth capacitor for adjusting the fourth resonant
frequency.

WO 02/084781

PCT/IB02/01030



SUBSTITUTE SHEET (RULE 26)

WO 02/084781

PCT/IB02/01030

2/10

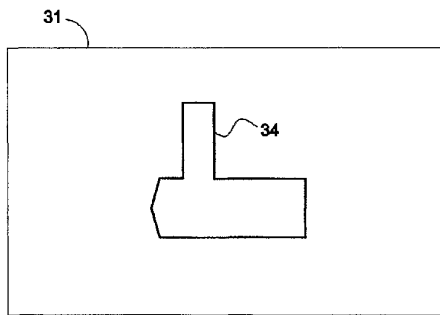


FIG. 2b

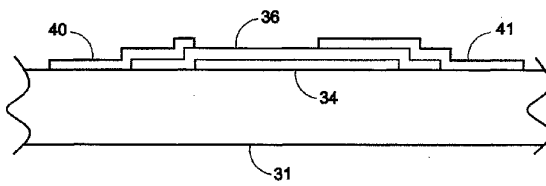
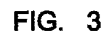


FIG. 2c

SUBSTITUTE SHEET (RULE 26)



WO 02/084781

PCT/IB02/01030

4/10

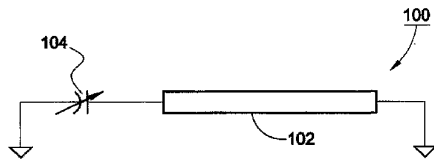


FIG. 5

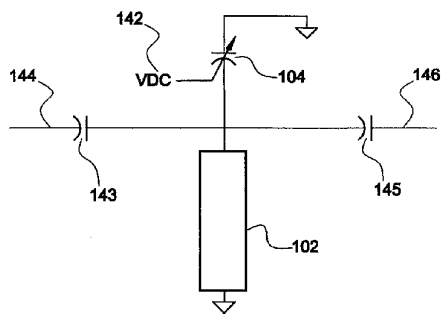


FIG. 6

SUBSTITUTE SHEET (RULE 26)

WO 02/084781

PCT/IB02/01030

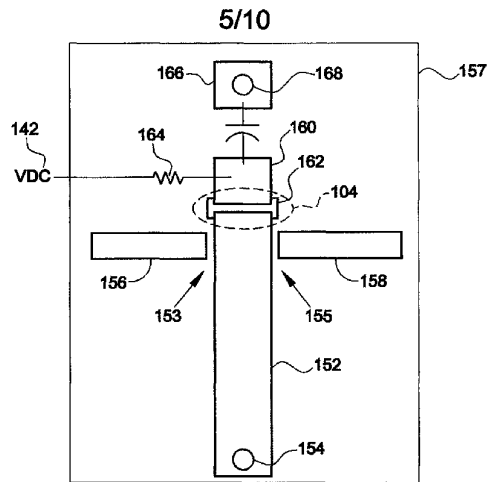


FIG. 7

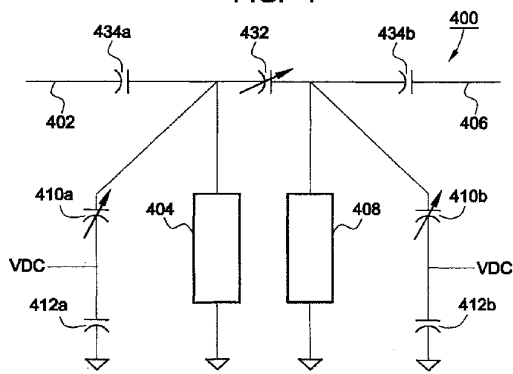


FIG. 8a

SUBSTITUTE SHEET (RULE 26)

WO 02/084781

PCT/IB02/01030

6/10

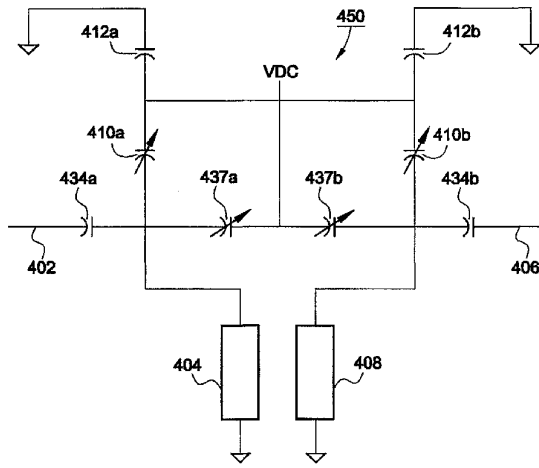


FIG. 8b

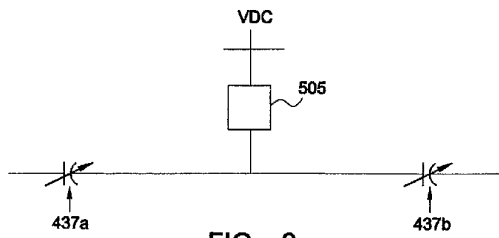


FIG. 9

SUBSTITUTE SHEET (RULE 26)

WO 02/084781

PCT/IB02/01030

7/10

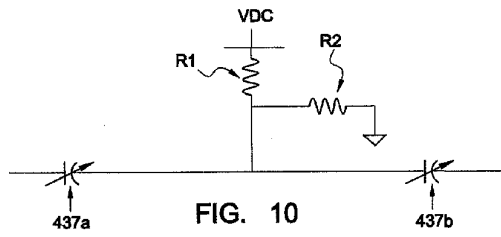


FIG. 10

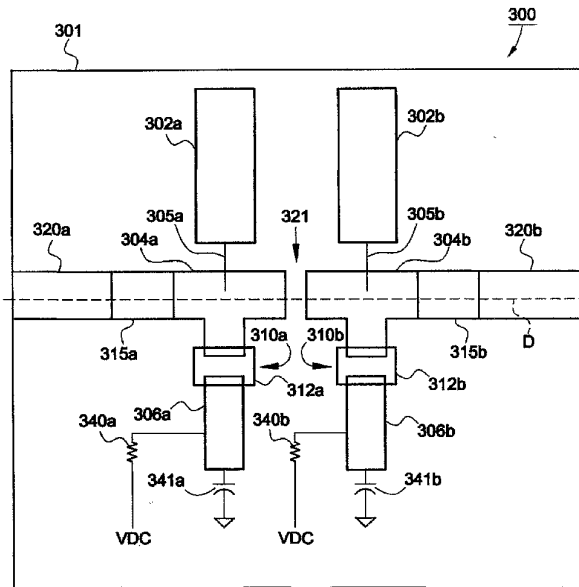


FIG. 11a

SUBSTITUTE SHEET (RULE 26)

WO 02/084781

PCT/IB02/01030

8/10

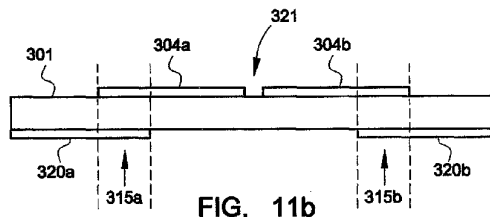


FIG. 11b

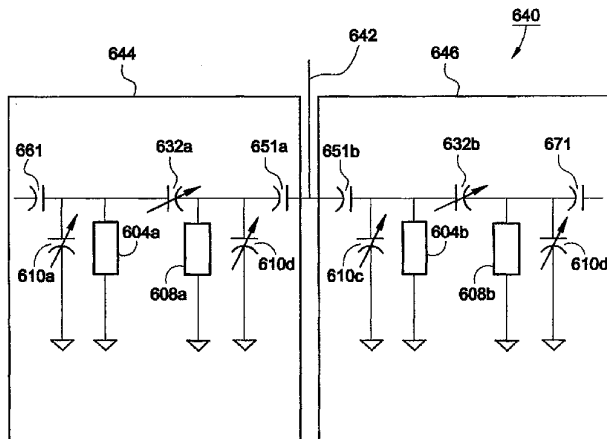


FIG. 12

SUBSTITUTE SHEET (RULE 26)

WO 02/084781

PCT/IB02/01030

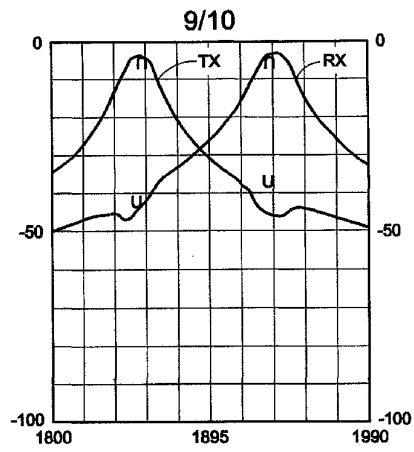


FIG. 13

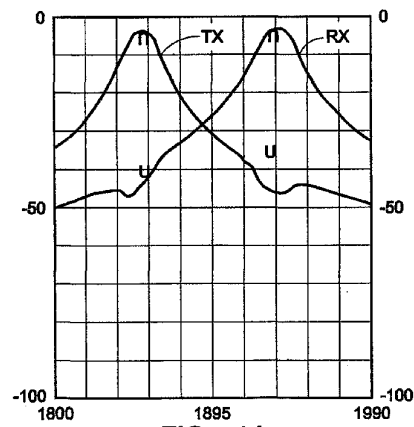


FIG. 14

SUBSTITUTE SHEET (RULE 26)

WO 02/084781

PCT/IB02/01030

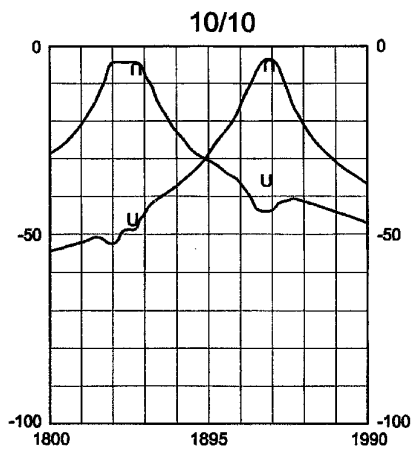


FIG. 15

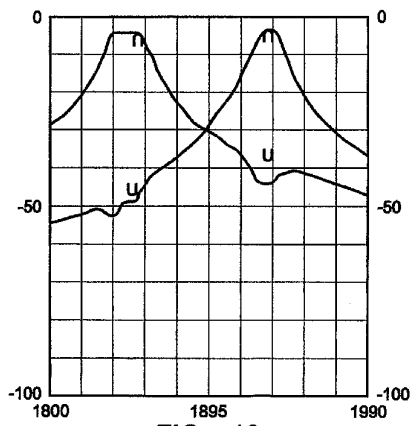


FIG. 16

SUBSTITUTE SHEET (RULE 26)

【手続補正書】

【提出日】平成15年8月14日(2003.8.14)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

共通のポートで信号を受信するチューナブルマルチプレクサであって、

第1の制御信号を生成する第1の制御信号ジェネレータと、

第1のキャパシタと、

第1の共振器と、

ここで、該第1のキャパシタおよび該第1の共振器は、該共通のポートに接続され、かつ、第1の共振周波数を有する第1の電磁気信号フィルタとして構成され、

該第1の共振周波数を調節する該第1のキャパシタの容量を該第1の制御信号に応答して調節する、該第1のキャパシタに近接して配置される第1の強誘電性材料部分と、

第2の制御信号を生成する第2の制御信号ジェネレータと、

第2のキャパシタと、

第2の共振器と、

ここで、該第2のキャパシタおよび該第2の共振器は、該共通のポートに接続され、かつ、第2の共振周波数を有する第2の電磁気信号フィルタとして構成され、

該第2の共振周波数を調節する該第2のキャパシタの容量を該第2の制御信号に応答して調節する、該第2のキャパシタに近接して配置される第2の強誘電性材料部分と

を含み、

該チューナブルマルチプレクサは、約摂氏 - 50 と摂氏 100 度との間の温度範囲で動作するように構築され、各キャパシタは、約 80 より大きいQ値を有するように構築される、

チューナブルマルチプレクサ。

【請求項2】

各キャパシタの前記Q値は、約 180 よりも大きい、請求項1に記載のマルチプレクサ。

【請求項3】

各キャパシタの前記Q値は、約 350 よりも大きい、請求項1に記載のマルチプレクサ。

【請求項4】

前記Q値は、摂氏約 - 50 度と摂氏 100 度との間の温度範囲で動作する場合に、0.25 GHz と 7.0 GHz との間の周波数範囲で約 80 よりも大きい、請求項1に記載のマルチプレクサ。

【請求項5】

前記Q値は、摂氏約 - 50 度と摂氏 100 度との間の温度範囲で動作する場合に、約 0.8 GHz と 7.0 GHz との間の周波数範囲で約 80 よりも大きい、請求項4に記載のマルチプレクサ。

【請求項6】

前記Q値は、摂氏約 - 50 度と摂氏 100 度との間の温度範囲で動作する場合に、約 0.25 GHz と 2.5 GHz との間の周波数範囲で約 80 よりも大きい、請求項4に記載のマルチプレクサ。

【請求項7】

前記Q値は、摂氏約 - 50 度と摂氏 100 度との間の温度範囲で動作する場合に、約 0.8 GHz と 2.5 GHz との間の周波数範囲で約 80 よりも大きい、請求項6に記載のマルチプレクサ。

【請求項8】

前記 Q 値は、摂氏約 - 50 度と摂氏 100 度との間の温度範囲で動作する場合に、0.25 GHz と 7.0 GHz との間の周波数範囲で約 180 よりも大きい、請求項 1 に記載のマルチプレクサ。

【請求項 9】

前記 Q 値は、摂氏約 - 50 度と摂氏 100 度との間の温度範囲で動作する場合に、約 0.8 GHz と 2.5 GHz との間の周波数範囲で約 180 よりも大きい、請求項 8 に記載のマルチプレクサ。

【請求項 10】

前記 Q 値は、摂氏約 - 50 度と摂氏 100 度との間の温度範囲で動作する場合に、約 0.3 pF と 3.0 pF との間の範囲の容量に対して約 80 よりも大きい、請求項 1 に記載のマルチプレクサ。

【請求項 11】

前記 Q 値は、摂氏約 - 50 度と摂氏 100 度との間の温度範囲で動作する場合に、約 0.5 pF と 1.0 pF との間の範囲の容量に対して約 80 よりも大きい、請求項 10 に記載のマルチプレクサ。

【請求項 12】

前記 Q 値は、摂氏約 - 50 度と摂氏 100 度との間の温度範囲で動作する場合に、約 0.3 pF と 3.0 pF との間の範囲の容量に対して約 180 よりも大きい、請求項 1 に記載のマルチプレクサ。

【請求項 13】

前記 Q 値は、摂氏約 - 50 度と摂氏 100 度との間の温度範囲で動作する場合に、約 0.5 pF と 1.0 pF との間の範囲の容量に対して約 180 よりも大きい、請求項 12 に記載のマルチプレクサ。

【請求項 14】

前記第 1 の共振周波数は、約 1850 MHz から約 1910 MHz の範囲の間にあり、前記第 2 の共振周波数は、約 1930 MHz から約 1990 MHz の範囲の間にある、請求項 1 に記載のマルチプレクサ。

【請求項 15】

前記第 1 の共振周波数は、約 1750 MHz から約 1780 MHz の範囲の間にあり、前記第 2 の共振周波数は、約 1840 MHz から約 1870 MHz の範囲の間にある、請求項 1 に記載のマルチプレクサ。

【請求項 16】

第 3 の制御信号を生成する第 3 の制御信号ジェネレータと、
第 3 のキャパシタと、
第 3 の共振器と、

ここで、該第 3 のキャパシタおよび該第 3 の共振器は、第 3 の共振周波数において共振するように構成される第 3 の電磁気信号フィルタとして構成され、該第 3 の共振周波数は、前記第 1 の共振周波数にほぼ等しく、

該第 3 の共振周波数を調節する該第 3 のキャパシタの容量を該第 3 の制御信号に応答して調節する、該第 3 のキャパシタの近位に位置する第 3 の強誘電性材料部分と、

第 4 の制御信号を生成する第 4 の制御信号ジェネレータと、
第 4 のキャパシタと、

第 4 の共振器と、

ここで、該第 4 のキャパシタおよび該第 4 の共振器は、第 4 の共振周波数を有する第 4 の電磁気信号フィルタとして構成され、該第 4 の共振周波数は、前記第 2 の共振周波数にほぼ等しく、

該第 4 の共振周波数を調節する該第 4 のキャパシタの容量を該第 4 の制御信号に応答して調節する、該第 4 のキャパシタの近位に位置する第 4 の強誘電性材料部分と

をさらに含む、請求項 1 に記載のマルチプレクサ。

【請求項 17】

前記第 1 の共振器は、第 1 のポリュメトリック共振器として構築され、前記第 2 の共振器は、第 2 のポリュメトリック共振器として構築される、請求項 1 に記載のマルチプレクサ。

【請求項 18】

前記第 1 の共振周波数は、約 1850 MHz から約 1910 MHz の範囲の間であり、前記第 2 の共振周波数は、約 1930 MHz から約 1990 MHz の範囲の間である、請求項 17 に記載のマルチプレクサ。

【請求項 19】

各共振器は、ストライプライン共振器を含む、請求項 17 に記載のマルチプレクサ。

【請求項 20】

各共振器は、モノブロック共振器を含む、請求項 17 に記載のマルチプレクサ。

【請求項 21】

各共振器は、同軸誘電性ロード (loaded) 共振器を含む、請求項 17 に記載のマルチプレクサ。

【請求項 22】

各キャパシタの Q 値は、約 80 より多い、請求項 17 に記載のマルチプレクサ。

【請求項 23】

各キャパシタの Q 値は、約 180 より多い、請求項 17 に記載のマルチプレクサ。

【請求項 24】

各キャパシタの Q 値は、約 350 より多い、請求項 17 に記載のマルチプレクサ。

【請求項 25】

前記第 1 の共振周波数は、約 1850 MHz から約 1910 MHz の範囲の間であり、前記第 2 の共振周波数は、約 1930 MHz から約 1990 MHz の範囲の間である、請求項 17 に記載のマルチプレクサ。

【請求項 26】

第 5 の制御信号を生成する第 5 の制御信号ジェネレータと、
第 5 のキャパシタと、
前記マルチプレクサに応答して該第 1 の周波数を調節する該第 5 のキャパシタの容量を該第 5 の制御信号に応答して調節する、該第 5 のキャパシタの近位に位置する第 5 の強誘電性材料部分と、
第 6 の制御信号を生成する第 6 の制御信号ジェネレータと、
第 6 のキャパシタと、
該マルチプレクサに応答して該第 2 の共振周波数を調節する該第 6 のキャパシタの容量を該第 6 の制御信号に応答して調節する、該第 6 のキャパシタの近位に位置する第 6 の強誘電性材料部分と
をさらに含む、請求項 17 に記載のマルチプレクサ。

【請求項 27】

無線通信デバイス内に構築され、かつ、
電池と、
トランシーバと、
ユーザインターフェイスと、
該電池および該トランシーバをカプセル化する筐体であって、該筐体にユーザインターフェイス外部を提示するように適応される、筐体と
共同するように構成される、請求項 1 に記載のマルチプレクサ。

【請求項 28】

ポリュメトリック共振器
をさらに含む、請求項 27 に記載のデバイス。

【請求項 29】

ストライプライン共振器
をさらに含む、請求項 28 に記載のデバイス。

【請求項 30】

モノブロック共振器

をさらに含む、請求項 28 に記載のデバイス。

【請求項 31】

同軸誘電性ロード (coaxial dielectric loaded) 共振器

をさらに含む、請求項 30 に記載のデバイス。

【請求項 32】

各キャパシタの Q 値は、約 80 よりも大きい、請求項 27 に記載のデバイス。

【請求項 33】

各キャパシタの Q 値は、約 180 より大きい、請求項 27 に記載のデバイス。

【請求項 34】

各キャパシタの Q 値は、約 350 より大きい、請求項 27 に記載のデバイス。

【請求項 35】

前記第 1 の共振周波数は、約 1850 MHz から約 1910 MHz の範囲の間であり、
前記第 2 の共振周波数は、約 1930 MHz から約 1990 MHz の範囲の間である、
請求項 27 に記載のデバイス。

【請求項 36】

前記第 1 の共振周波数は、約 1750 MHz から約 1780 MHz の範囲の間であり、
前記第 2 の共振周波数は、約 1840 MHz から約 1870 MHz の範囲の間である、
請求項 27 に記載のデバイス。

【請求項 37】

第 3 の制御信号を生成する第 3 の制御信号ジェネレータと、

第 3 のキャパシタと、

第 3 の共振器と、

ここで、該第 3 のキャパシタおよび該第 3 の共振器は、第 3 の共振周波数において共振するように構成される第 3 の電磁気信号フィルタとして構成され、該第 3 の共振周波数は、前記第 1 の共振周波数にほぼ等しく、

該第 3 の共振周波数を調節する該第 3 のキャパシタの容量を該第 3 の制御信号に応答して調節する、該第 3 のキャパシタの近位に位置する第 3 の強誘電性材料部分と、

第 4 の制御信号を生成する第 4 の制御信号ジェネレータと、

第 4 のキャパシタと、

第 4 の共振器と、

ここで、該第 4 のキャパシタおよび該第 4 の共振器は、第 4 の共振周波数を有する第 4 の電磁気信号フィルタとして構成され、該第 4 の共振周波数は、前記第 2 の共振周波数にほぼ等しく、

該第 4 の共振周波数を調節する該第 4 のキャパシタの容量を該第 4 の制御信号に応答して調節する、該第 4 のキャパシタの近位に位置する第 4 の強誘電性材料部分と

をさらに含む、請求項 27 に記載のデバイス。国際出願時の特許請求の範囲の全文を補正した。それ以外については変更なし。

【国際調査報告】

INTERNATIONAL SEARCH REPORT		Int. Application No. PCT/IB 02/01030
A. CLASSIFICATION OF SUBJECT MATTER IPC 7 H01P1/213 H03K17/00		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) IPC 7 H01P H03K		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practical, search terms used) EPO-Internal, WPI Data, PAJ, IBM-TDB, INSPEC, COMPENDEX		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 5 166 857 A (AVANIC BRANKO ET AL) 24 November 1992 (1992-11-24) column 6, line 59 -column 8, line 22; figures 4,5	1-15, 17-25, 27-36
Y	---	16,26,37
Y	EP 1 058 333 A (MURATA MANUFACTURING CO) 6 December 2000 (2000-12-06) column 8, line 55 -column 10, line 30; figure 5	16,26,37
A	WO 00 35042 A (PARATEK MICROWAVE INC) 15 June 2000 (2000-06-15) page 9, line 16 -page 10, line 11; figure 7 --- -/-	1-37
<input checked="" type="checkbox"/> Further documents are listed in the continuation of box C. <input checked="" type="checkbox"/> Patent family members are listed in annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier document but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "Z" document member of the same patent family		
Date of the actual completion of the international search 13 August 2002		Date of mailing of the international search report 26/08/2002
Name and mailing address of the ISA European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 LV Rijswijk Tel: (+31-70) 340-3040, Tlx. 31 651 epo nl, Fax: (+31-70) 340-3016		Authorized officer Moll, P

Form PCT/ISA/E10 (second sheet) (July 1992)

INTERNATIONAL SEARCH REPORT		Int. Application No. PCT/IB 02/01030
C/(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	KEIS V N ET AL: "20 GHz tunable filter based on ferroelectric (Ba,Sr)TiO ₃ film varactors" ELECTRONICS LETTERS, IEE STEVENAGE, GB, vol. 34, no. 11, 28 May 1998 (1998-05-28), pages 1107-1109, XP006009824 ISSN: 0013-5194 figures 1,2	1-37

INTERNATIONAL SEARCH REPORT				International Application No. PCT/JP 02/01030	
Patent document cited in search report		Publication date	Patent family member(s)		Publication date
US 5166857	A	24-11-1992	NONE		
EP 1058333	A	06-12-2000	JP 2000349509 A		15-12-2000
			EP 1058333 A2		06-12-2000
			US 6411176 B1		25-06-2002
WO 0035042	A	15-06-2000	AU 1843400 A		26-06-2000
			CN 1329762 T		02-01-2002
			EP 1145362 A1		17-10-2001
			WO 0035042 A1		15-06-2000

フロントページの続き

(31)優先権主張番号 09/927,732

(32)優先日 平成13年8月8日(2001.8.8)

(33)優先権主張国 米国(US)

(31)優先権主張番号 09/927,136

(32)優先日 平成13年8月10日(2001.8.10)

(33)優先権主張国 米国(US)

(81)指定国 AP(GH,GM,KE,LS,MW,MZ,SD,SL,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,MD,RU,TJ,TM),EP(AT, BE,CH,CY,DE,DK,ES,FI,FR,GB,GR,IE,IT,LU,MC,NL,PT,SE,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,ML,MR,NE,SN, TD,TG),AE,AG,AL,AM,AT,AU,AZ,BA,BB,BG,BR,BY,BZ,CA,CH,CN,CO,CR,CU,CZ,DE,DK,DM,DZ,EC,EE,ES,FI,GB,GD,GE, GH,GM,HR,HU,ID,IL,IN,IS,JP,KE,KG,KP,KR,KZ,LC,LK,LR,LS,LT,LU,LV,MA,MD,MG,MK,MN,MW,MX,MZ,NO,NZ,OM,PH,PL,PT,RO,RU,SD,SE,SG,SI,SK,SL,TJ,TM,TN,TR,TT,TZ,UA,UG,UZ,VN,YU,ZA,ZM,ZW

(72)発明者 トンチク, スタンレイ スラブコ

アメリカ合衆国 カリフォルニア 92131, サン ディエゴ, スプーナー コート 11
155

Fターム(参考) 5J006 HD07 JA01 KA02 LA02 LA21 MA08 NA04 NB09 NC02