

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2015 年 10 月 8 日(08.10.2015)



(10) 国際公開番号
WO 2015/151464 A1

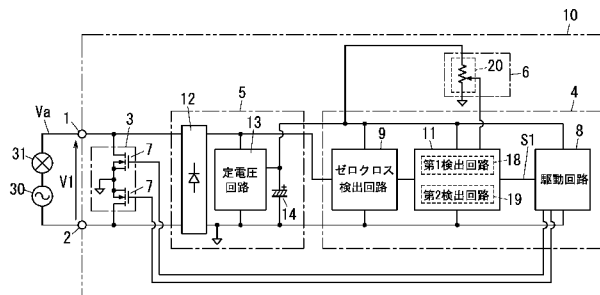
- (51) 国際特許分類:
H05B 37/02 (2006.01)
- (21) 国際出願番号: PCT/JP2015/001710
- (22) 国際出願日: 2015 年 3 月 26 日(26.03.2015)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2014-077193 2014 年 4 月 3 日(03.04.2014) JP
- (71) 出願人: パナソニック IP マネジメント株式会社 (PANASONIC INTELLECTUAL PROPERTY MANAGEMENT CO., LTD.) [JP/JP]; 〒5406207 大阪府大阪市中央区城見 2 丁目 1 番 6 1 号 Osaka (JP).
- (72) 発明者: 林 雅則(HAYASHI, Masanori). 末広 善文(SUEHIRO, Yoshifumi). 後藤 潔(GOTO, Kiyoshi).
- (74) 代理人: 西川 恵清, 外(NISHIKAWA, Yoshiakiyo et al.); 〒5300001 大阪府大阪市北区梅田 1 丁目 1 2 番 1 7 号梅田スクエアビル 9 階 北斗特許事務所 Osaka (JP).

- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーロパ (AM, AZ, BY, KG, KZ, RU, TJ, TM), ユーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).
- 添付公開書類:
- 国際調査報告 (条約第 21 条(3))
 - 補正された請求の範囲 (条約第 19 条(1))

(54) Title: LIGHT-DIMMING DEVICE

(54) 発明の名称: 調光装置

[図1]



8... DRIVER CIRCUIT
9... ZERO-CROSSING DETECTION CIRCUIT
13... CONSTANT-VOLTAGE CIRCUIT
18... FIRST DETECTION CIRCUIT
19... SECOND DETECTION CIRCUIT

(57) Abstract: This light-dimming device (10) comprises first and second terminals (1 and 2), a switch unit (3) comprising switching elements (7) connected between said first and second terminals (1 and 2), an adjustment unit (6) that can change the conduction angle of the switch unit (3), a control unit (4) that controls the switch unit (3), and a power-supply unit (5) that supplies power to the control unit (4). The control unit (4) comprises a zero-crossing detection circuit (9) that detects zero crossings of an AC voltage (Va), a control circuit (11) that generates a PWM signal having a duty cycle corresponding to the conduction angle obtained from the adjustment unit (6), and a driver circuit (8) that uses said PWM signal to drive the switching elements (7). The control unit (4) turns the switching elements (7) on and then off during a change period that starts at the beginning of a half cycle of the AC voltage and is shorter than said half cycle. The control circuit (11) starts generating the pulses constituting the PWM signal when a pre-scribed length of time that is shorter than the aforementioned change period has elapsed from a zero crossing of the AC voltage (Va).

(57) 要約:

[続葉有]

WO 2015/151464 A1



調光装置（１０）は、第１および第２端子（１，２）と、第１および第２端子（１，２）間に接続されたスイッチング素子（７）を備えるスイッチ部（３）と、スイッチ部（３）の導通角を可変する調整部（６）と、スイッチ部（３）を制御する制御部（４）と、制御部（４）に電力を供給する電源部（５）とを備える。制御部（４）は、交流電圧（ V_a ）のゼロクロスを検出するゼロクロス検出回路（９）と、調整部（６）から得られる導通角に対応するオンデューティ比のPWM信号を生成する制御回路（１１）と、PWM信号でスイッチング素子（７）を駆動する駆動回路（８）とを備える。制御部（４）は、交流電圧半サイクルの開始時点から半サイクルよりも短い可変期間の間にスイッチング素子（７）を導通させ次いで遮断させる。制御回路１１は、交流電圧 V_a のゼロクロス時点から可変期間よりも短い所定期間の経過時点で、PWM信号に含まれるパルスの発生を開始する。

明 細 書

発明の名称：調光装置

技術分野

[0001] 本発明は、照明負荷を調光する、すなわち照明負荷の光出力を調整するように構成される調光装置に関する。

背景技術

[0002] 従来、照明負荷を調光するように構成される調光装置が知られている（例えば、日本国特許出願公開番号２０１３－１４９４９８（以下「文献１」という））。

[0003] 文献１に記載された調光装置は、一対の端子と、制御回路部と、制御回路部に制御電源を供給する制御電源部と、照明負荷の調光レベルを設定する調光操作部とを備えている。

[0004] 一対の端子間には、制御回路部および制御電源部それぞれが並列に接続されている。また、一対の端子間には、交流電源と照明負荷との直列回路が接続される。照明負荷は、複数のＬＥＤ（Light Emitting Diode）素子と、各ＬＥＤ素子を点灯させる電源回路とを備えている。電源回路は、ダイオードと電解コンデンサとの平滑回路を備えている。

[0005] 制御回路部は、照明負荷に供給する交流電圧を位相制御するスイッチ部と、スイッチ部を駆動するスイッチドライブ部と、スイッチドライブ部および制御電源部を制御する制御部とを備えている。

[0006] 制御電源部は、スイッチ部に並列に接続されている。制御電源部は、交流電源の交流電圧を制御電源に変換する。制御電源部は、制御電源を蓄積する電解コンデンサを備えている。

[0007] 制御部は、制御電源部から電解コンデンサを通じて制御電源が供給される。制御部は、マイクロコンピュータを備えている。マイクロコンピュータは、調光操作部で設定された調光レベルに応じて、交流電圧の半サイクル毎の期間途中で、照明負荷への給電を遮断する逆位相制御を行う。

- [0008] また、従来、この種の調光装置として、２線式逆位相制御装置が提案されている（例えば、日本国特許出願公開番号２０１１－２３８３５３（以下「文献２」という））。
- [0009] 文献２に記載された２線式逆位相制御装置は、主電流スイッチング回路と、調光可変パルス遅延回路と、直流電源生成回路とを備えている。
- [0010] 主電流スイッチング回路は、主電流回路と、逆直列接続された２つのＭＯＳＦＥＴとを備えている。その２つのＭＯＳＦＥＴは、交流電源と照明負荷との直列回路と並列に接続される。調光可変パルス遅延回路は、各ＭＯＳＦＥＴのゲート電荷を放電するタイミングを決定するように構成されている。直流電源生成回路は、抵抗とコンデンサとの積分回路により構成されている。また、直流電源生成回路は、コンデンサの両端電圧に生成された直流電源を調光可変パルス遅延回路に供給するように構成されている。
- [0011] 文献１に記載された調光装置における制御部のマイクロコンピュータは、照明負荷を逆位相制御する。そのため、調光装置では、交流電源の交流電圧の絶対値がゼロ以外のときに、スイッチ部が導通状態から遮断状態となり、スイッチ部が遮断状態から導通状態となるまでの期間のうちの所定期間に、制御電源部の電解コンデンサに制御電源が蓄積される。また、文献２に記載された２線式逆位相制御装置では、各ＭＯＳＦＥＴが遮断状態から導通状態になるまでの全期間で、直流電源生成回路のコンデンサが充電される。
- [0012] しかしながら、文献１の調光装置では、交流電源と照明負荷との直列回路を一对の端子間に接続すると、照明負荷に平滑回路が設けられているため、スイッチ部が遮断状態のときに、スイッチ部の導通角によっては照明負荷に電流が流れない場合があり、電解コンデンサに制御電源が十分に蓄積されていない可能性がある。これにより、調光装置では、制御部によりスイッチングドライブ部を制御する動作が不安定になる可能性があり、照明負荷の点灯状態を維持できない可能性がある。

発明の概要

- [0013] 本発明の目的は、照明負荷の点灯状態を、より安定して維持することが可

能な調光装置を提供することにある。

[0014] 本発明の調光装置は、第1および第2端子（1，2）と、スイッチ部（3）と、調整部（6）と、制御部（4）と、電源部（5）とを備える。第1および第2端子（1，2）は、交流電源（30）と照明負荷（31）との直列回路が第1および第2端子（1，2）の間に接続されるように構成される。スイッチ部（3）は、第1および第2端子（1，2）間に接続されたノーモリオフ型のスイッチング素子（7）を備えている。調整部（6）は、スイッチ部（3）の導通角を可変するように構成される。制御部（4）は、スイッチ部（3）を制御するように構成され、ゼロクロス検出回路（9）と、制御回路（11）と、駆動回路（8）とを備える。ゼロクロス検出回路（9）は、上記直列回路が第1および第2端子（1，2）間に接続されたときに交流電源（30）からの交流電圧のゼロクロスを検出するように構成される。制御回路（11）は、調整部（6）から得られる導通角に対応するオンデューティ比のPWM信号（S1）を生成するように構成される。駆動回路（8）は、PWM信号（S1）に従って、スイッチング素子（7）をオンおよびオフするように構成される。電源部（5）は、第1および第2端子（1，2）間に接続され、制御部（4）に電力を供給するように構成される。制御部（4）は、交流電源（30）の交流電圧半サイクルの開始時点からその半サイクルよりも短い可変期間の間に、スイッチング素子7が導通し次いで遮断するように、スイッチ部（3）を制御するように構成されている。制御回路（11）は、ゼロクロス検出回路（9）により交流電圧（Va）のゼロクロスが検出された時点から上記可変期間よりも短い所定期間（T1）が経過した時点で、PWM信号（S1）に含まれる前記スイッチング素子をオンするためのパルスの発生を開始し、その可変期間の終了時点でそのパルスの発生を停止するように構成されている。

[0015] 上記調光装置では、照明負荷の点灯状態を、より安定して維持することが可能となる。

図面の簡単な説明

[0016] 図面は本教示に従って一又は複数の実施例を示すが、限定するものではなく例に過ぎない。図面において、同様の符号は同じか類似の要素を指す。

[図1]本実施形態の調光装置の回路図である。

[図2]本実施形態の調光装置に印加される交流電源の交流電圧の波形と、調光装置の制御回路からのPWM信号の波形とを示す図である。

発明を実施するための形態

[0017] 以下、本実施形態の調光装置10について、図1および図2を参照しながら説明する。

[0018] 調光装置10は、例えば、調光器である。調光器は、埋込型配線器具用の取付枠（図示せず）に取り付けられるように構成されている。

[0019] 調光装置10は、第1および第2端子1、2と、第1および第2端子1、2間に電氣的に接続されたスイッチ部3と、スイッチ部3を制御するように構成される制御部4と、制御部4に電力を供給するように構成される電源部5と、スイッチ部3の導通角（位相角）を可変するように構成される調整部6とを備えている。スイッチ部3の導通角は、スイッチ部3が導通状態である期間に相当する。

[0020] 第1および第2端子1、2間には、電源部5が電氣的に接続されている。図1の例では、電源部5は定電圧源になっている。また、第1および第2端子1、2間には、交流電源30と照明負荷31との直列回路を電氣的に接続することができる。交流電源30は、例えば、商用電源であり、調光装置10を介して照明負荷31に交流電圧 V_a を印加するのに使用されている。照明負荷31は、例えば、LED照明装置である。LED照明装置は、例えば、LED電球である。なお、調光装置10は、交流電源30と照明負荷31とを構成要件として含まない。また、調光装置10では、LED照明装置としてLED電球を用いているが、これに限らない。LED照明装置は、例えば、ダウンライト、シーリングライトなどであってもよい。

[0021] スイッチ部3は、ノーマリオフ型のスイッチング素子7を複数（本実施形態では、2つ）備えている。各スイッチング素子7は、例えば、nチャンネル

MOSFET (Metal Oxide Semiconductor Field Effect Transistor) である。

[0022] 調光装置 10 では、2つのスイッチング素子 7, 7 が、互いのソース電極同士を接続して逆直列に接続されている。また、調光装置 10 は、各スイッチング素子 7 として n チャネル MOSFET を用いているが、これに限らない。各スイッチング素子 7 は、例えば、IGBT (Insulated Gate Bipolar Transistor) であってもよい。

[0023] 制御部 4 は、スイッチ部 3 を制御することで照明負荷 31 を逆位相制御に類似する制御で駆動するように構成されている。逆位相制御とは、交流電源 30 の交流電圧 V_a がゼロのときに各スイッチング素子 7 をオフ状態からオン状態にし、交流電源 30 の交流電圧 V_a がゼロ以外のときに各スイッチング素子 7 をオン状態からオフ状態にすることによって照明負荷 31 に流れる電流 (照明負荷 31 に供給される電力) を制御することを意味する。逆位相制御の一具体例では、各スイッチング素子 7 は、各交流電圧半サイクルの開始時点からその半サイクルよりも短い可変期間の間、導通され、その可変期間の終了時点からその半サイクルの終了時点までの間、遮断される。

[0024] 制御部 4 は、例えば、プログラムが搭載されたマイクロコンピュータを含む。プログラムは、例えば、マイクロコンピュータに予め設けられたメモリ (図示せず) に記憶されている。

[0025] 制御部 4 は、2つのスイッチング素子 7, 7 を駆動するように構成される駆動回路 8 と、交流電源 30 の交流電圧 V_a のゼロクロスを検出するように構成されるゼロクロス検出回路 9 と、PWM (Pulse Width Modulation) 信号 S_1 を駆動回路 8 へ供給するように構成される制御回路 11 とを備えている。

[0026] 要するに、駆動回路 8 は、制御回路 11 からの PWM 信号に従って、各スイッチング素子 7 をオンおよびオフするように構成されている。このため、駆動回路 8 は、各スイッチング素子 7 のゲート電極と電氣的に接続されている。また、駆動回路 8 は、電源部 5 と電氣的に接続されている。さらに、駆

動回路 8 は、各スイッチング素子 7 のソース電極と電氣的に接続されている。

[0027] ゼロクロス検出回路 9 は、電源部 5 と電氣的に接続されている。また、ゼロクロス検出回路 9 は、制御回路 11 と電氣的に接続されている。さらに、ゼロクロス検出回路 9 は、各スイッチング素子 7 のソース電極と電氣的に接続されている。要するにゼロクロス検出回路 9 は、整流回路 12 の両出力端子間に接続され、その出力端子間の電圧のゼロクロスを検出することで、第 1 および第 2 端子 1, 2 間の電圧 V_1 のゼロクロスを検出する。

[0028] 制御回路 11 は、電源部 5 および調整部 6 それぞれと電氣的に接続されている。また、制御回路 11 は、駆動回路 8 と電氣的に接続されている。さらに、制御回路 11 は、各スイッチング素子 7 のソース電極と電氣的に接続されている。

[0029] なお、調光装置 10 では、制御部 4 にマイクロコンピュータを用いているが、これに限らない。制御部 4 は、例えば、制御用 IC (Integrated Circuit) を含んでもよい。また、制御部 4 は、例えば、ディスクリート部品を組み合わせ構成してもよい。

[0030] 電源部 5 は、交流電源 30 の交流電圧 V_a を全波整流するように構成される整流回路 12 と、コンデンサ 14 と、整流回路 12 により全波整流された電圧から第 1 直流電圧を生成し、第 1 直流電圧をコンデンサ 14 に印加するように構成される定電圧回路 13 とを備えている。コンデンサ 14 は、例えば、電解コンデンサである。

[0031] 整流回路 12 は、例えば、ダイオードブリッジである。ダイオードブリッジにおける一対の入力端のうちの一方は、第 1 端子 (第 1 入力端子) 1 と電氣的に接続されている一方、他方は、第 2 端子 (第 2 入力端子) 2 と電氣的に接続されている。ダイオードブリッジにおける一対の出力端のうちの一方 (図 1 の例では正極出力端子) は、ゼロクロス検出回路 9 と電氣的に接続されている。ダイオードブリッジにおける一対の出力端は、定電圧回路 13 の入力部と電氣的に接続されている。

[0032] 定電圧回路 13 は、例えば、3 端子レギュレータである。3 端子レギュレータの入力端子および共通端子は、それぞれ、ダイオードブリッジの正極出力端子および負極出力端子と電氣的に接続されている。コンデンサ 14 の正電極および負電極（電源部 5 の正出力端子および負出力端子）は、それぞれ、3 端子レギュレータの出力端子および共通端子（グランド端子）と電氣的に接続されている。また、本実施形態では、3 端子レギュレータのグランド端子は、各スイッチング素子 7 のソース電極と電氣的に接続されている。なお、調光装置 10 は、定電圧回路 13 として 3 端子レギュレータを用いているが、これに限らない。定電圧回路 13 は、例えば、DC-DC コンバータであってもよい。

[0033] コンデンサ 14 の正電極は、制御部 4 と電氣的に接続されている。つまり、制御部 4 は、電源部 5 からの電力（コンデンサ 14 の両端電圧）で作動するように構成されている。具体的に説明すると、コンデンサ 14 の正電極は、ゼロクロス検出回路 9、制御回路 11 および駆動回路 8 それぞれと電氣的に接続されている。

[0034] また、コンデンサ 14 の正電極は、調整部 6 と電氣的に接続されている。

[0035] 調整部 6 は、可変抵抗器 20 と、可変抵抗器 20 のボリューム（図示せず）に取り付けられた操作部（図示せず）とを備えている。可変抵抗器 20 は、スイッチ部 3 の導通角に対応する第 2 直流電圧を発生するための抵抗値を可変とするように構成されている。可変抵抗器 20 は、例えば、3 つの端子を備えたポテンショメータである。ポテンショメータは、分圧器として使用される。ポテンショメータは、2 つの端子（以下、第 1 端子と第 2 端子）が抵抗素子の両端に接続され、残りの端子（以下、第 3 端子）が抵抗素子に沿って機械的に移動することができる摺動接点に接続されている。

[0036] ポテンショメータの第 1 端子は、電源部 5 の正出力端子（コンデンサ 14 の正電極）と電氣的に接続されている。ポテンショメータの第 2 端子は、電源部 5 の負出力端子（各スイッチング素子 7 のソース電極）と電氣的に接続されている。ポテンショメータの第 3 端子は、制御回路 11 と電氣的に接続

されている。調光装置 10 では、可変抵抗器 20 の抵抗値によって、第 2 直流電圧の値（電圧値）が設定される。つまり、調光装置 10 では、可変抵抗器 20 の抵抗値によって、スイッチ部 3 の導通角の大きさが調整される。

[0037] 調光装置 10 では、上記メモリに、複数の第 2 直流電圧の値と、その複数の第 2 直流電圧の値とそれぞれ（例えば 1 対 1 で）対応付けられた複数の、PWM 信号 S1 のオンデューティ比とを含むデータテーブル（図示せず）が、記憶されている。図 2 の例では、オンデューティ比は、パルス周期 PC に対するパルス幅（オン幅）PW の割合である。また、本実施形態では、パルス周期 PC は、交流電源 30 の交流電圧半サイクルに対応する。ただし、後述する所定期間 T1 が存在するため、見かけ上のパルス周期は、所定期間 T1 の終了時点 t1 で始まり、次の所定期間 T1 の終了時点で終わる。複数の第 2 直流電圧の値のうち最大値は、調整部 6 によって可変される第 2 直流電圧の最大値に対応し、複数の第 2 直流電圧の値のうち最小値は、調整部 6 によって可変される第 2 直流電圧の最小値に対応する。制御回路 11 は、データテーブルに基づいて、調整部 6 からの第 2 直流電圧の値に対応する PWM 信号 S1 のオンデューティ比を決定するように構成されている。また、制御回路 11 は、オンデューティ比が第 2 直流電圧の値に対応する PWM 信号 S1 を、駆動回路 8 へ供給するように構成されている。要するに、制御回路 11 は、調整部 6 により設定されたスイッチ部 3 の導通角に対応するオンデューティ比の PWM 信号 S1 を駆動回路 8 へ供給するように構成されている。

[0038] 調光装置 10 では、上記操作部が操作されることによって、可変抵抗器 20 の抵抗値が変更される。言い換えれば、調光装置 10 では、上記操作部が操作されることによって、スイッチ部 3 の導通角の大きさが変更される。

[0039] なお、調光装置 10 では、可変抵抗器 20 としてロータリーポテンショメータを用いているが、これに限らない。可変抵抗器 20 は、例えば、リニアポテンショメータであってもよい。

[0040] 制御回路 11 は、ゼロクロス検出回路 9 により交流電源 30 の交流電圧 V_a のゼロクロスが検出された時点（図 2 中の t0 の時点）から所定期間 T1

が経過した時点で、駆動回路 8 へ供給されるべき PWM 信号 S 1 に含まれる、スイッチング素子 7, 7 をオンするためのパルスの発生を開始するように構成されている。図 2 の例では、パルスは矩形パルスであり、制御回路 1 1 は、所定期間 T 1 の経過時点で、そのパルスを立ち上げるように構成されている。図 2 中の縦軸の V a は、交流電源 3 0 の交流電圧を表している。図 2 中の縦軸の S 1 は、制御回路 1 1 からの PWM 信号を表している。図 2 中の各横軸は、時間を表している。図 2 中の t 1 は、スイッチ部 3 が遮断状態から導通状態になった時点を表している。図 2 中の t 2 は、スイッチ部 3 が導通状態から遮断状態になった時点を表している。

[0041] 所定期間 T 1 は、コンデンサ 1 4 が第 1 直流電圧の電位差に充電される期間（コンデンサ 1 4 の充電期間）に相当する。また、所定期間 T 1 は、スイッチ部 3 が遮断状態から導通状態になるときに、スイッチ部 3 からノイズ（スイッチングノイズ）が発生するのを抑制するように設定されている。具体的に説明すると、所定期間 T 1 は、照明負荷 3 1 に流れる電流が小さいときに、スイッチ部 3 が遮断状態から導通状態になるように設定されている。

[0042] 調光装置 1 0 では、交流電源 3 0 の交流電圧 V a がゼロクロスする時点から所定期間 T 1 が経過した時点で、スイッチ部 3 が遮断状態から導通状態となる。つまり、調光装置 1 0 では、交流電源 3 0 の交流電圧 V a の絶対値がゼロ以外のときに、スイッチ部 3 が遮断状態から導通状態となる。これにより、調光装置 1 0 では、交流電源 3 0 の交流電圧 V a がゼロクロスする時点から所定期間 T 1 が経過するまでの間に、コンデンサ 1 4 は第 1 直流電圧の電位差に充電される。よって、調光装置 1 0 では、スイッチ部 3 が遮断状態から導通状態になったとき、文献 1 に記載された調光装置に比べて、制御部 4 の動作を安定させることが可能となる。しかして、調光装置 1 0 では、文献 1 の調光装置に比べて、照明負荷 3 1 の点灯状態を、より安定して維持することが可能となる。また、調光装置 1 0 では、文献 1 の調光装置に比べて、照明負荷 3 1 の点灯状態を、より安定して維持することができるので、点灯状態を維持できる照明負荷 3 1 の種類を増やすことが可能となる。

[0043] 制御回路 11 は、電源部 5 からの第 1 直流電圧を検出するように構成される第 1 検出回路 18 を備えている。制御回路 11 は、第 1 検出回路 18 により検出された第 1 直流電圧の値が予め設定された第 1 閾値以下の場合、所定期間 T_1 を、第 1 直流電圧の値が第 1 閾値よりも大きい場合における所定期間 T_1 よりも長くすることが好ましい。換言すると、所定期間は、第 1 直流電圧用の第 1 および第 2 期間の一方であり、第 1 期間は、第 2 期間よりも長い。制御回路 11 は、第 1 直流電圧の値が第 1 閾値以下の場合、所定期間 T_1 として第 1 期間を使用し、第 1 直流電圧の値が第 1 閾値よりも大きい場合、所定期間 T_1 として第 2 期間を使用する。これにより、調光装置 10 では、制御部 4 が電源部 5 からの第 1 直流電圧を監視することが可能となり、制御部 4 の動作を、より安定させることが可能となる。なお、第 1 閾値は、例えば、上記メモリに記憶されていればよい。

[0044] また、制御回路 11 は、可変抵抗器 20 により設定された第 2 直流電圧を検出するように構成される第 2 検出回路 19 を備えている。制御回路 11 は、第 2 検出回路 19 により検出された第 2 直流電圧の値が予め設定された第 2 閾値以下の場合、所定期間 T_1 を、第 2 直流電圧の値が第 2 閾値よりも大きい場合における所定期間 T_1 よりも短くすることが好ましい。換言すると、所定期間は、第 2 直流電圧用の第 1 および第 2 期間の一方であり、第 2 直流電圧用の第 1 期間は、第 2 直流電圧用の第 2 期間よりも短い。制御回路 11 は、第 2 直流電圧の値が第 2 閾値以下の場合、所定期間 T_1 として第 2 直流電圧用の第 1 期間を使用し、第 2 直流電圧の値が第 2 閾値よりも大きい場合、所定期間 T_1 として第 2 直流電圧用の第 2 期間を使用する。これにより、調光装置 10 では、照明負荷 31 の調光レベルに応じて所定期間 T_1 を変更することが可能となる。一例を挙げると、調光装置 10 では、照明負荷 31 の調光レベルが低い場合に、所定期間 T_1 を、照明負荷 31 の調光レベルが高い場合における所定期間 T_1 よりも短くすることが可能となる。よって、調光装置 10 では、照明負荷 31 の調光レベルが低い場合に、照明負荷 31 の調光レベルが高い場合に比べて、低ノイズ化を図ることが可能となる。

なお、第2閾値は、例えば、上記メモリに記憶されていればよい。

[0045] 調光装置10では、照明負荷31としてLED照明装置を用いているが、これに限らない。照明負荷31は、例えば、白熱電球であってもよい。白熱電球は、例えば、ハロゲン電球、クリプトン電球などであってもよい。

[0046] 以上説明した本実施形態の調光装置10は、第1および第2端子1, 2と、スイッチ部3と、調整部6と、制御部4と、電源部5とを備える。第1および第2端子1, 2は、交流電源30と照明負荷31との直列回路が第1および第2端子1, 2の間に接続されるように構成される。スイッチ部3は、第1および第2端子1, 2間に接続された（少なくとも1つの）ノーマリオフ型のスイッチング素子7を備えている。調整部6は、スイッチ部3の導通角を可変するように構成される。制御部4は、スイッチ部3を制御するように構成され、ゼロクロス検出回路9と、制御回路11と、駆動回路8とを備えている。ゼロクロス検出回路9は、上記直列回路が第1および第2端子1, 2間に接続されたときに交流電源30からの交流電圧 V_a のゼロクロスを検出するように構成される。制御回路11は、調整部6から得られる導通角に対応するオンデューティ比（ PW/PC ）のPWM信号S1を生成するように構成される。駆動回路8は、PWM信号S1に従って、スイッチング素子7をオンおよびオフするように構成される。電源部5は、第1および第2端子1, 2間に接続され、制御部4に電力を供給するように構成される。制御部4は、交流電源30の交流電圧半サイクル（図2のPC参照）の開始時点からその半サイクルよりも短い可変期間VPの間に、スイッチング素子7が導通し次いで遮断するように、スイッチ部3を制御するように構成されている。制御回路11は、ゼロクロス検出回路9により交流電圧 V_a のゼロクロスが検出された時点 t_0 から上記可変期間VPよりも短い所定期間T1が経過した時点 t_1 で、PWM信号S1に含まれる、スイッチング素子7をオンするためのパルスの発生を開始し、その可変期間VPの終了時点 t_2 でそのパルスの発生を停止するように構成されている。図2の例では、制御回路11は、可変期間VPの終了時点 t_2 で、そのパルスを立ち下げるように構

成されている。これにより、調光装置 10 では、文献 1 の調光装置に比べて、制御部 4 の動作を安定させることが可能となり、照明負荷 31 の点灯状態を、より安定して維持することが可能となる。

[0047] 一実施形態において、制御回路 11 は、電源部 5 からの電圧を検出するように構成される第 1 検出回路 18 を備える。上記所定期間は、第 1 期間および第 2 期間の一方であり、第 1 期間は、第 2 期間よりも長い。制御回路 11 は、第 1 検出回路 18 により検出された電圧の値が予め設定された第 1 閾値以下の場合、上記所定期間 T_1 としての第 1 期間が経過した時点で、PWM 信号 S_1 に含まれるパルスの発生を開始するように構成される。また、制御回路 11 は、上記電圧の値が第 1 閾値よりも大きい場合、上記所定期間としての第 2 期間が経過した時点で、PWM 信号 S_1 に含まれるパルスの発生を停止するように構成される。これにより、調光装置 10 では、制御部 4 が電源部 5 からの第 1 直流電圧を監視することが可能となり、制御部 4 の動作を、より安定させることが可能となる。

[0048] 一実施形態において、電源部 5 は、交流電圧 V_a を全波整流するように構成される整流回路 12 と、コンデンサ 14 と、整流回路 12 により全波整流された電圧から第 1 直流電圧を生成し、第 1 直流電圧をコンデンサ 14 に印加するように構成される定電圧回路 13 とを備える。第 1 検出回路 18 は、コンデンサ 14 の両端電圧を検出するように構成されている。これにより、調光装置 10 では、制御部 4 がコンデンサ 14 の両端電圧を監視することが可能となり、制御部 4 の動作を、より安定させることが可能となる。

[0049] 一実施形態において、調整部 6 は、スイッチ部 3 の導通角に対応する第 2 直流電圧を生成するための抵抗値を可変とする可変抵抗器 20 を備える。制御回路 11 は、可変抵抗器 20 により生成された第 2 直流電圧を検出するように構成される第 2 検出回路 19 を備える。上記所定期間は、第 1 期間および第 2 期間の一方であり、第 1 期間は、第 2 期間よりも短い。制御回路 11 は、第 2 検出回路 19 により検出された第 2 直流電圧の値が予め設定された第 2 閾値以下の場合、所定期間 T_1 としての第 1 期間が経過した時点で、P

WM信号S 1に含まれる前記パルスの発生を開始するように構成される。また、制御回路11は、第2直流電圧の値が第2閾値よりも大きい場合、所定期間T 1としての第2期間が経過した時点で、PWM信号S 1に含まれる前記パルスの発生を停止するように構成される。これにより、調光装置10では、照明負荷31の調光レベルに応じて所定期間T 1を変更することが可能となる。一例を挙げると、調光装置10では、照明負荷31の調光レベルが低い場合に、所定期間T 1を、照明負荷31の調光レベルが高い場合における所定期間T 1よりも短くすることが可能となる。よって、調光装置10では、照明負荷31の調光レベルが低い場合に、照明負荷31の調光レベルが高い場合に比べて、低ノイズ化を図ることが可能となる。

[0050] 上記の最良の形態および/または他の実施例であると考えられるものについて説明したが、種々の改変がなされてもよく、本明細書で開示される主題は種々の形態および実施例で実施されてもよく、そしてそれらは多数のアプリケーションに適用されてもよいものであり、その最適の幾つかが本明細書に記載されている。以下の特許請求の範囲によって、本教示の真の範囲内に入る任意およびすべての修正および変形を請求するものである。

請求の範囲

- [請求項1] 交流電源と照明負荷との直列回路が間に接続されるように構成される第1および第2端子と、
- 前記第1および第2端子間に接続されたノーマリオフ型のスイッチング素子を備えるスイッチ部と、
- 前記スイッチ部の導通角を可変するように構成される調整部と、
- 前記直列回路が前記第1および第2端子間に接続されたときに前記交流電源からの交流電圧のゼロクロスを検出するように構成されるゼロクロス検出回路と、前記調整部から得られる前記導通角に対応するオンデューティ比のPWM信号を生成するように構成される制御回路と、前記PWM信号に従って、前記スイッチング素子をオンおよびオフするように構成される駆動回路とを備え、前記スイッチ部を制御するように構成される制御部と、
- 前記第1および第2端子間に接続され前記制御部に電力を供給するように構成される電源部と
- を備え、
- 前記制御部は、前記交流電源の交流電圧半サイクルの開始時点からその半サイクルよりも短い可変期間の間に、前記スイッチング素子が導通し次いで遮断するように、前記スイッチ部を制御するように構成され、
- 前記制御回路は、前記ゼロクロス検出回路により前記交流電圧のゼロクロスが検出された時点から前記可変期間よりも短い所定期間が経過した時点で、前記PWM信号に含まれる、前記スイッチング素子をオンするためのパルスの発生を開始し、前記可変期間の終了時点で前記パルスの発生を停止するように構成されている
- ことを特徴とする調光装置。
- [請求項2] 前記制御回路は、前記電源部からの電圧を検出するように構成される第1検出回路を備え、

前記所定期間は、第 1 期間および第 2 期間の一方であり、前記第 1 期間は、前記第 2 期間よりも長く、

前記制御回路は、

前記第 1 検出回路により検出された前記電圧の値が予め設定された第 1 閾値以下の場合、前記所定期間としての前記第 1 期間が経過した時点で、前記 PWM 信号に含まれる前記パルスの発生を開始し、

前記電圧の値が前記第 1 閾値よりも大きい場合、前記所定期間としての前記第 2 期間が経過した時点で、前記 PWM 信号に含まれる前記パルスの発生を停止する

ように構成される

ことを特徴とする請求項 1 記載の調光装置。

[請求項 3]

前記電源部は、

前記交流電圧を全波整流するように構成される整流回路と、

コンデンサと、

前記整流回路により全波整流された電圧から第 1 直流電圧を生成し、前記第 1 直流電圧を前記コンデンサに印加するように構成される定電圧回路と

を備え、

前記第 1 検出回路は、前記コンデンサの両端電圧を検出するように構成されている

ことを特徴とする請求項 2 記載の調光装置。

[請求項 4]

前記調整部は、前記スイッチ部の導通角に対応する第 2 直流電圧を生成するための抵抗値を可変とする可変抵抗器を備え、

前記制御回路は、前記可変抵抗器により生成された前記第 2 直流電圧を検出するように構成される第 2 検出回路を備え、

前記所定期間は、第 1 期間および第 2 期間の一方であり、前記第 1 期間は、前記第 2 期間よりも短く、

前記制御回路は、

前記第2検出回路により検出された前記第2直流電圧の値が予め設定された第2閾値以下の場合、前記所定期間としての前記第1期間が経過した時点で、前記PWM信号に含まれる前記パルスの発生を開始し、

前記第2直流電圧の値が前記第2閾値よりも大きい場合、前記所定期間としての前記第2期間が経過した時点で、前記PWM信号に含まれる前記パルスの発生を停止するように構成される

ことを特徴とする請求項1記載の調光装置。

補正された請求の範囲
[2015年7月7日(07.07.2015)国際事務局受理]

- [請求項1] 交流電源と照明負荷との直列回路が間に接続されるように構成される第1および第2端子と、
- 前記第1および第2端子間に接続されたノーマリオフ型のスイッチング素子を備えるスイッチ部と、
- 前記スイッチ部の導通角を可変するように構成される調整部と、
- 前記直列回路が前記第1および第2端子間に接続されたときに前記交流電源からの交流電圧のゼロクロスを検出するように構成されるゼロクロス検出回路と、前記調整部から得られる前記導通角に対応するオンデューティ比のPWM信号を生成するように構成される制御回路と、前記PWM信号に従って、前記スイッチング素子をオンおよびオフするように構成される駆動回路とを備え、前記スイッチ部を制御するように構成される制御部と、
- 前記第1および第2端子間に接続され前記制御部に電力を供給するように構成される電源部と
- を備え、
- 前記制御部は、前記交流電源の交流電圧半サイクルの開始時点からその半サイクルよりも短い可変期間の間に、前記スイッチング素子が導通し次いで遮断するように、前記スイッチ部を制御するように構成され、
- 前記制御回路は、前記ゼロクロス検出回路により前記交流電圧のゼロクロスが検出された時点から前記可変期間よりも短い所定期間が経過した時点で、前記PWM信号に含まれる、前記スイッチング素子をオンするためのパルスの発生を開始し、前記可変期間の終了時点で前記パルスの発生を停止するように構成されている
- ことを特徴とする調光装置。
- [請求項2] (補正後) 前記制御回路は、前記電源部からの電圧を検出するように構成される第1検出回路を備え、

前記所定期間は、第 1 期間および第 2 期間の一方であり、前記第 1 期間は、前記第 2 期間よりも長く、

前記制御回路は、

前記第 1 検出回路により検出された前記電圧の値が予め設定された第 1 閾値以下の場合、前記所定期間としての前記第 1 期間が経過した時点で、前記 PWM 信号に含まれる前記パルスの発生を開始し、

前記電圧の値が前記第 1 閾値よりも大きい場合、前記所定期間としての前記第 2 期間が経過した時点で、前記 PWM 信号に含まれる前記パルスの発生を開始する

ように構成される

ことを特徴とする請求項 1 記載の調光装置。

[請求項3]

前記電源部は、

前記交流電圧を全波整流するように構成される整流回路と、

コンデンサと、

前記整流回路により全波整流された電圧から第 1 直流電圧を生成し、前記第 1 直流電圧を前記コンデンサに印加するように構成される定電圧回路と

を備え、

前記第 1 検出回路は、前記コンデンサの両端電圧を検出するように構成されている

ことを特徴とする請求項 2 記載の調光装置。

[請求項4]

(補正後) 前記調整部は、前記スイッチ部の導通角に対応する第 2 直流電圧を生成するための抵抗値を可変とする可変抵抗器を備え、

前記制御回路は、前記可変抵抗器により生成された前記第 2 直流電圧を検出するように構成される第 2 検出回路を備え、

前記所定期間は、第 1 期間および第 2 期間の一方であり、前記第 1 期間は、前記第 2 期間よりも短く、

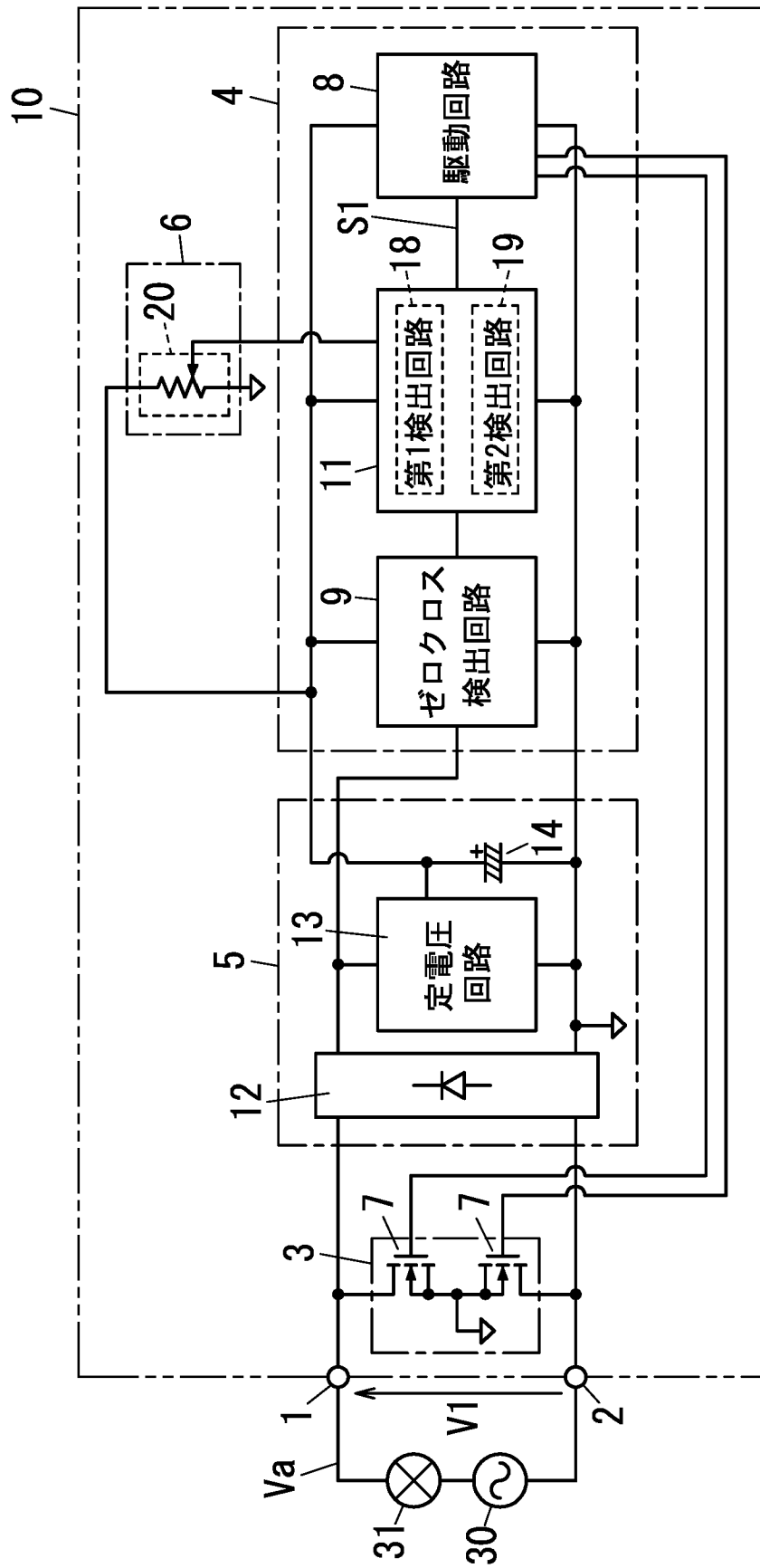
前記制御回路は、

前記第 2 検出回路により検出された前記第 2 直流電圧の値が予め設定された第 2 閾値以下の場合、前記所定期間としての前記第 1 期間が経過した時点で、前記 PWM 信号に含まれる前記パルスの発生を開始し、

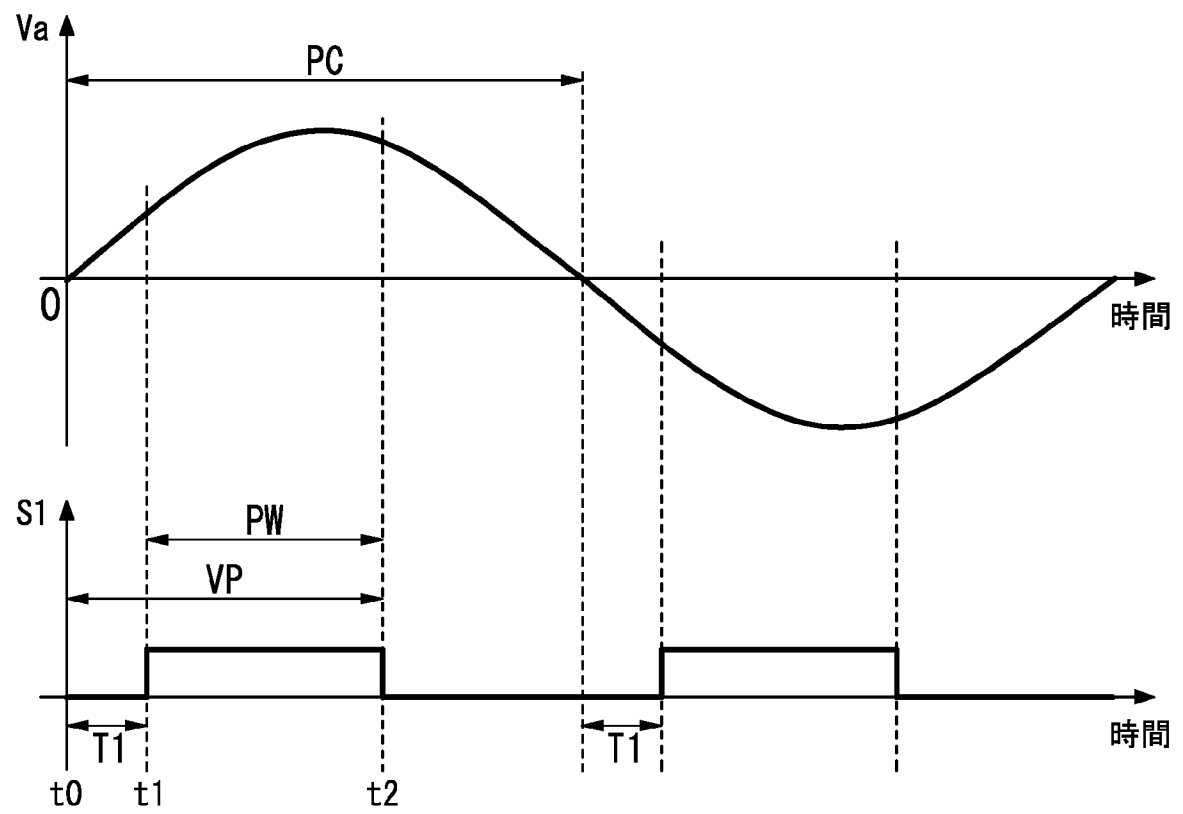
前記第 2 直流電圧の値が前記第 2 閾値よりも大きい場合、前記所定期間としての前記第 2 期間が経過した時点で、前記 PWM 信号に含まれる前記パルスの発生を開始する
ように構成される

ことを特徴とする請求項 1 記載の調光装置。

[図1]



[図2]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2015/001710

A. CLASSIFICATION OF SUBJECT MATTER

H05B37/02(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H05B37/02

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2015
Kokai Jitsuyo Shinan Koho	1971-2015	Toroku Jitsuyo Shinan Koho	1994-2015

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2013-149498 A (Toshiba Lighting & Technology Corp.), 01 August 2013 (01.08.2013), entire text; all drawings & US 2013/0187563 A1 & EP 2618636 A1 & CN 103220841 A	1-4
A	JP 2011-238353 A (Jimbo Electric Co., Ltd.), 24 November 2011 (24.11.2011), entire text; all drawings (Family: none)	1-4
A	JP 2013-4350 A (Toshiba Lighting & Technology Corp.), 07 January 2013 (07.01.2013), entire text; all drawings (Family: none)	1-4

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
20 April 2015 (20.04.15)

Date of mailing of the international search report
19 May 2015 (19.05.15)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2015/001710

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2011-50149 A (Panasonic Electric Works Co., Ltd.), 10 March 2011 (10.03.2011), entire text; all drawings & US 2012/0153930 A1 & WO 2011/024048 A1 & TW 201126880 A & KR 10-2012-0041797 A & CN 102576233 A	1-4
A	JP 11-161347 A (Matsushita Electric Works, Ltd.), 18 June 1999 (18.06.1999), entire text; all drawings (Family: none)	1-4

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H05B37/02(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H05B37/02

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2015年
日本国実用新案登録公報	1996-2015年
日本国登録実用新案公報	1994-2015年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2013-149498 A（東芝ライテック株式会社）2013.08.01, 全文, 全図 & US 2013/0187563 A1 & EP 2618636 A1 & CN 103220841 A	1-4
A	JP 2011-238353 A（神保電器株式会社）2011.11.24, 全文, 全図 (ファミリーなし)	1-4
A	JP 2013-4350 A（東芝ライテック株式会社）2013.01.07, 全文, 全図 (ファミリーなし)	1-4

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

20.04.2015

国際調査報告の発送日

19.05.2015

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）
郵便番号100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

杉浦 貴之

3 X

9 7 2 3

電話番号 03-3581-1101 内線 3371

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2011-50149 A (パナソニック電気株式会社) 2011. 03. 10, 全文, 全図 & US 2012/0153930 A1 & WO 2011/024048 A1 & TW 201126880 A & KR 10-2012-0041797 A & CN 102576233 A	1-4
A	JP 11-161347 A (松下電気株式会社) 1999. 06. 18, 全文, 全図 (ファミリーなし)	1-4